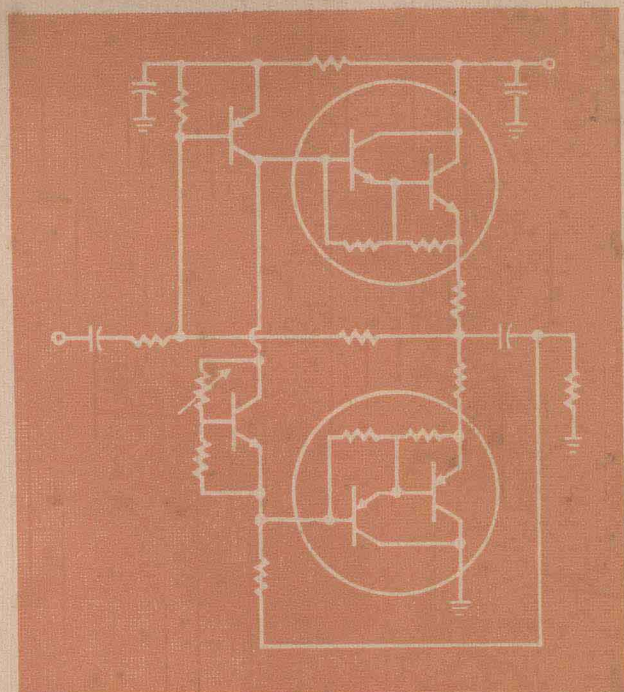


电子电路

数字与模拟



〔美〕C.A.·霍尔特 著 魏志源 等译

张有正 魏志源 龚之春 校

上

高等教育出版社

电子电路

数字与模拟

上册

〔美〕C. A. 霍尔特 著

魏志源 等 译

张有正 魏志源 龚之春 校



高等教育出版社

本书是美国出版的大学教本，供三年级学生使用。中译本分上、下两册。

上册包括一、二两篇，共 11 章。第一篇论述 PN 结、结型晶体管、场效应管、集成电路工艺。第二篇为数字电路，论述组合逻辑电路设计、各型逻辑门、触发器、半导体存储器、只读存储器、多路选择器及微处理机。各章末均附有习题。

本书论述和取材较新颖，编排上让数字电路紧接半导体器件原理，突破了讲电子电路先模拟后数字的框框。重视集成电路的思想贯穿全书，适应电子技术最近发展趋势。可供教学、科研、生产人员参考。

ELECTRONIC CIRCUITS Digital and Analog

CHARLES A. HOLT

John Wiley & Sons, New York, 1978.

责任编辑 李永和

本书原由人民教育出版社出版。1983 年 3 月 9 日，上级
同意恢复“高等教育出版社”；本书今后改用高等教育出版社
名义继续印行。

电 子 电 路

数字与模拟

上 册

〔美〕C. A. 霍尔特 著

魏志源 等 译

张有正 魏志源 龚之春 校

*

高等教育出版社出版

新华书店北京发行所发行

北京新华印刷厂印刷

*

开本 $787 \times 1092^{1/32}$ 印张 16 字数 350,000

1981 年 5 月第 1 版 1983 年 8 月第 3 次印刷

印数 19,501—23,550

书号 15010·0327 定价 1.40 元

译 序

随着半导体集成电路技术的迅速发展,近年来电子电路中出现了两种明显的趋势:一是分立器件电路为集成电路取代;一是新型器件(包括集成块)不断涌现。作为大专院校电子电路课的教材,对此必须有所适应,这正是本书的特点。概括起来,可列举如下:

1. 第一篇以PN结为基础,论述双极性与场效应两类晶体管。对半导体物理基础不作过深引述,而将重点放在不同偏置时管内物理过程的分析上,比较适合电路工作者的需要。与国内外同类型教本相比,这一篇很有特色。作者指出,学习第一篇,应使学生不但能正确挑选和使用现有半导体器件,还要能适应和理解将来可能出现的新器件。

2. 以集成电路为主的思想,贯彻全书。无论数字电路,还是模拟电路,举例都尽可能结合集成电路。

3. 由于吸取了电路理论上的新进展,使电路分析简炼,概念清晰,系统性强,便于理解和应用。例如涉及负反馈的12和13等章,即是例证。

4. 公式推导均讲明思路,指出要点,而将具体演算留作章末习题,使习题成为全书的有机组成部分,较好地解决了教本篇幅有限与内容繁多的矛盾。

5. 注意介绍新技术和新器件。如 I^2L 电路,VMOS器件等。又如,微处理器和线性集成电路的推广应用,是数字电路和模拟电路的新兴领域,本书均有介绍。

6. 本书的编排顺序是半导体器件基础、数字电路和模拟电路,对传统习惯有所突破。使数字与模拟两种电路的论述互不依赖,为排课带来方便。作者为使用本书组织几门课程提出了一些建议,可供参考。

基于以上各点,尽管电子电路教材现已出版得很多,本书仍有参考价值,可供国内大专院校选作课本或教学参考书。

作者为本书编写的《教师手册》中译本亦将由人民教育出版社出版。其中包括全部习题和补充题的详解,(其中对个别章节的补充说明等放在本书的有关部分),可供教师参考。

本书出版前承清华大学秦士、冯一云两位副教授复校,使译文更趋完善,谨此致谢。

由于我们水平有限,译文错误在所难免,切望读者指出,以便再版时改正。

译者 于成都电讯工程学院

一九八一年元月二十日

序 言

本书为电子电路一本入门书,旨在以论述清晰、结构紧凑、逻辑严谨的方式,阐明电子电路(包括模拟电路与数字电路)设计与分析的一系列基本原理。尽管本书为大学三年级电子电路课程编写,对那些想在这一领域的发展中跟上时代的有实际经验的工程师也是有用的。读者应具有初等微积分和网络原理的知识,并热衷于学习新兴的工程技术。

想指出的是,好几种逻辑电路系列从问世、盛行到衰落,总共只有几年时间。这样的实例有:二极管-三极管逻辑、电阻-晶体管逻辑以及标准晶体管-晶体管逻辑等。现时正在研制许多新型逻辑系统,其中某些对于从本质上改进整个电子系统功能潜力巨大。由此看来,迫切需要对年青的电子工程师进行教育,使他们牢固掌握各种基本原理,不仅适应现代技术,也能满足势必出现的新技术的需要。

半导体电子电路的核心是双极性结型晶体管。用在各种逻辑门电路中,双极型晶体管不仅工作于放大区(这在线性电路中是常见的),也工作于饱和区、反向区和截止区。要巧妙地用这些门来设计电路,工程师必须懂得它们的工作原理与特性。这就需要对晶体管的四种工作模式的内部物理机理都有所了解。他们又必须同样熟悉场效应晶体管(FET),这种管子也极重要。因此,组成本书第一篇的四章仔细研究了这两种器件,同时还介绍了薄膜电路、混合电路和集成电路工艺。

第二篇七章论述数字电路。这一部分材料放在模拟电路前面,因为今日的电子电路主要是数字电路,并且这种趋势正与日俱增。模拟电路列为第三篇,其中先介绍运算放大器。贯穿第三篇的重点是运算放大器电路及其应用。

本书取材广泛,好些章节已超出一学期的入门课在常规下应包括的内容。但是本书的编排,使它可供模拟电路课程或数字电路课程,或两者都讲一些的课程使用。为便于灵活使用,编写第三篇时特别注意,使它能紧随第一篇立即讲授。

本书着眼于现时最重要的器件和技术,特别强调电路设计。仔细探讨了各种 MOSFET 逻辑门,包括 PMOS, NMOS, CMOS, 以及动态 MOS 网络。详细分析了 I²L 逻辑电路。贯穿全书都重视集成电路。采用数字分析法来研究各种器件和电路,所选用的数字与实际集成电路中的相应数值相近。

在 1977 年可看出一种发展趋势,工业上转向 MOSFET 工艺,同时双极型工艺受到排挤。各种 MOSFET 电路日益流行和普及。本书有三整章(3、8 和 17)专门讨论场效应电子学,并在这三章和其余各章中提供场效应晶体管数字电路和模拟电路的大量应用实例。双极性结型晶体管在增益和速度方面胜过场效应晶体管是众所公认的,它们仍在模拟电路中占主导地位,并且在一些新型双极性数字集成电路投入市场以来,双极型数字工艺大有复甦的趋势。因此,本书为双极型和场效应这两类器件及其电路,包括同时使用这两类有源器件的各种电路在内,都提供了广泛的视野。

所有章末习题都是本书不可缺少的组成部分。每题都经过仔细考虑,或用来阐明某一重要原理,或提供有意义的新材料。习题均按章节序号编排,并与有关章节保持密切联系。极力鼓励学生尽可能多作习题,他们还应努力吸收习题答案中的全部含义。

尽管本书的编写费神旷日,但却是一次愉快的尝试。作者热诚期望本书能对工程教育的发展作出有益的贡献。

C. A. 霍尔特

1977 于布莱克斯堡, 弗吉尼亚州

对利用本书组织课程的若干建议

本书编写时已设想到它要能够灵活使用。第三篇完全不必以第二篇数字电路的内容作为先修教材。因此可用各种方式从本书取材组成一门入门课。毫无疑问,不同的教师可根据学生已有的预备知识,自行组织课程内容。下文所提建议,对此或有裨益。

所有入门课均应从论述双极性结型晶体管(BJT)的第1,2章开始。但是,这一部分教材可以一掠而过,直待后继各章出现以1,2两章概念为基础的各种内容时,再鼓励学生复习这些概念。第三章的场效应晶体管不必在第二篇第8章和第三篇第17章以前讲授。第4章集成电路工艺可作为一个自学材料布置给学生。

作为涉及面宽广的一般课程,则第二篇和第三篇各部分内容可任意穿插。建议先学5、6、7三章中的组合逻辑、晶体管开关和BJT逻辑门等,接着讲授12~16章BJT模型、放大器三种基本组态、运算放大器、偏置电路以及音频功率放大器。随后,可回到数字电路有关章节。第一门以数字电路为重点的课程应遵循以上顺序编排教材。

在某些情况下,可能需要尽快对学生讲授模拟电路的分析与设计,则可从第2章直接跳到论述增量模型的第12章。这一章前两节可一带而过。学过第13章共射、共基与共集三种基本组态之后,便学第14章运算放大器及大量重要而又引人入胜的各种应用。学完第14章再回到第5章组合逻辑设计可能是个好办法。不少学生对运算放大器和数字电路都很感兴趣,投其所好,上述建议颇具吸引力。

深信本书对某些专门化课程也有用处。例如,18~24章的内容适合于组成一门较深入的课程,其中以采用反馈技术的放大器设计及线性集成电路的各种应用作为重点。环绕3,8和17三章,再加上选自9,10,11和18等章的一些课题,可以组成一门场效应电子学课程。

上册目录

第一篇 晶体管基础和集成电路工艺

第一章 PN 结(魏志源译)	1
1-1 半导体载流子	1
1-2 剩余载流子	6
1-3 扩散电流和漂移电流	7
1-4 少子扩散方程	10
1-5 PN 结	13
1-6 结电压与边界关系	17
1-7 二极管方程	19
1-8 正偏置二极管	22
1-9 反偏置二极管	23
1-10 结电容	26
参考文献	28
习题	28
第二章 结型晶体管(魏志源译)	33
2-1 少子电流	34
2-2 端电流	35
2-3 基极电流 I_B	37
2-4 静特性曲线	39
2-5 各种工作区	44

2-6 击穿电压	48
2-7 结电容	50
2-8 PNP 晶体管	51
参考文献	52
习题	52
第三章 场效应晶体管(魏志源译)	56
3-1 增强型 MOSFET 工作原理	56
3-2 增强型 MOSFET 特性	59
3-3 耗尽型 MOSFET	67
3-4 JFET	64
参考文献	72
习题	72
第四章 集成电路工艺(魏志源译)	75
4-1 晶体管制造	75
4-2 微电子学	77
4-3 膜式集成电路	82
4-4 离子注入	83
参考文献	84
习题	84

第二篇 数 字 电 路

第五章 组合逻辑设计(杨钟英译)	86
5-1 基本逻辑门	86
5-2 狄·摩根定律	91
5-3 卡诺图	94
5-4 其它组合逻辑电路	98
参考文献	102
习题	102
第六章 逻辑门开关(杨有柱译)	105
6-1 基本逻辑门	106
6-2 直流分析	109
6-3 晶体管开关	113
6-4 导通	117
6-5 断开	119

参考文献	122
习题	122
第七章 双极型晶体管门电路 (杨有柱译)	124
7-1 晶体管-晶体管逻辑(TTL)	124
7-2 集成注入逻辑(I ² L)	129
7-3 I ² L 的构造和特性	133
7-4 肖特基 I ² L	137
7-5 射极耦合逻辑(ECL)	140
7-6 ECL 门的输出级	144
7-7 ECL 的特性	145
参考文献	148
习题	149

第八章 MOS 逻辑门(杨建勋译)	151
8-1 PMOS 逻辑	151
8-2 瞬态响应	154
8-3 动态 MOS 门	156
8-4 NMOS 逻辑	160
8-5 互补对称 MOS 逻辑(CMOS)	163
8-6 CMOS 门	167
参考文献	171
习题	171
第九章 触发器(杨建勋译)	174
9-1 RS 门锁	174
9-2 RS 触发器	177
9-3 JK 触发器	179
9-4 CMOS 触发器电路	183
9-5 I ² L 门锁和触发器	187
9-6 施密特触发器	189
9-7 时序网络的设计	193
参考文献	198

习题	198
第十章 半导体存贮器(杨钟英译)	202
10-1 随机存取存贮器(RAM)	202
10-2 双极型存贮器	208
10-3 动态存贮器	215
10-4 按序存取存贮器	221
参考文献	226
习题	227
第十一章 只读存贮器、多路选择器 及微处理器(杨钟英译)	229
11-1 只读存贮器(ROM)	229
11-2 可编程序逻辑阵列(PLA)	233
11-3 ROM 的应用	237
11-4 多路选择器	239
11-5 微处理器	241
11-6 微型计算机软件	245
参考文献	247
习题	247

论述中,除空穴、自由电子、施主和受主以外,其他带电粒子均受到有效中和而被忽略。

半导体未受外界干扰(如外加电场和高能辐射)的影响时称为处于平衡状态。平衡状态下的空穴密度和自由电子密度分别用符号 p_o 和 n_o 表示。当外电压加于半导体器件两端,载流子密度 p 和 n 当然不再等于它们的平衡值。

基本原理 3 不论掺杂剂的数目和类型如何,两种平衡载流子密度的乘积总是

$$p_o n_o = n_i^2 \quad (1-1)$$

硅中的 n_i^2 按下式计算

$$n_i^2 = 15 \times 10^{44} T^3 e^{-14000/T} \text{m}^{-6} \quad (1-2)$$

T 为绝对温度(单位为开尔文,每一个单位相当于 1°C)。

p_o 与 n_o 相等(或至少近似相等)的半导体为本征半导体。对于这种情况,由式(1-1)得

$$p_o = n_o = n_i \quad (1-3)$$

其中 n_i 称为本征载流子密度。在 300 K 的室温下,硅中本征载流子浓度为 $1.48 \times 10^{10} \text{m}^{-3}$ 。在室温附近,式(1-2)中 T^3 的变化比指数项慢,因此, n_i 和 n_i^2 均与温度近似成指数关系。图 1-1 两条曲线给出硅和锗的 n_i 随温度的变化。图中两曲线用式(1-2)来确定。对于锗来说,式中常数 15 和 14000 分别变为 3.1 和 9100。

在平衡状态下的均匀掺杂半导体内,均匀分布的离子排列对称,加以晶体中的净电荷量实际

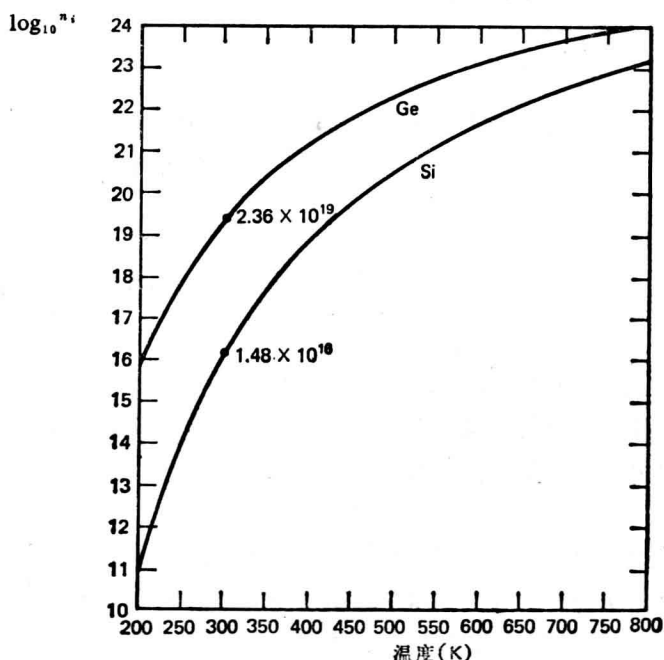


图 1-1 n_i 与温度的关系

* m^{-3} 为 n_i^2 的单位,即 m^{-6} 。——译者注

为零,这就要求每一点上正电荷密度与负电荷密度正好相等。这里涉及的是“经典含义的点”,其所定义的区域大到足以包含大量带电粒子,而区域的大小却远小于实际问题中一切重要的具体尺寸。因此,

$$p_o + N_d = n_o + N_a \quad (1-4)$$

这就是电中性方程。对指定的掺杂剂密度 N_a 和 N_d , 在任一指定温度下, 硅的平衡载流子密度可从式(1-1), (1-2)和(1-4)求出。

设半导体被掺杂到使受主离子比施主离子的数量大。则 $N_a > N_d$, 由式(1-4)可看出 $p_o > n_o$ 。这种半导体称为P型。空穴为多数载流子(多子)而电子为少数载流子(少子)。让我们定义受主离子的有效密度为

$$N_A = N_a - N_d \quad (1-5)$$

温度不太高时, 通常将P型半导体掺杂到使 $N_A \gg n_i$ 。因此, 由式(1-1)和(1-4)求出的平衡载流子密度近似为

$$p_o \approx N_A \text{ 和 } n_o \approx \frac{n_i^2}{N_A} \quad (1-6)$$

显然, 在工作温度范围内, p_o 是与温度无关的常数, 其值等于受主离子的有效密度。但是, 少子密度却是温度的敏感函数, 随 T 升高而迅猛增大。当温度够高时, $n_i \gg N_A$, 由式(1-1)和(1-4)不难推论 $p_o \approx n_i$ 。这时半导体不再为P型, 已变成本征半导体。

N型半导体中的施主多于受主, 即 $N_d > N_a$ 。定义施主离子有效密度为

$$N_D = N_d - N_a \quad (1-7)$$

在二极管和三极管中, 使用的N型半导体, 都掺杂到 $N_D \gg n_i$, 这个不等式只有当温度极高时才失效。因此, 在工作温度范围内, 从式(1-1)和(1-4)可得

$$n_o \approx N_D \text{ 和 } p_o \approx \frac{n_i^2}{N_D} \quad (1-8)$$

自由电子为多子, 在所有工作温度下, 它的密度等于 N_D 。P型和N型两种半导体均称为非本征半导体, 因为它们电性能主要取决于杂质。

在本征半导体中, 自由电子密度与空穴密度相等, 两者均随温度迅猛增加。但是, 在常温下适当掺杂的半导体中, 多子密度等于杂质离子的恒定有效密度, 而少子密度却是温度的敏感函数。温度足够高时, 一切半导体都成为本征半导体。若定义少子密度为多子密度10%时的温度为非本征温度范围的上限, 则可证明(见题1-3)此上限为 n_i 等于 $0.35 N_A$ 或 $0.35 N_D$ 的温度。高出这个温度范围, 掺杂半导体器件工作失常。

对指定的杂质密度, 可用图1-1曲线来确定非本征工作的上限。例如, 若某P型半导体: $N_A = 10^{21} \text{ m}^{-3}$, 则上限为 $n_i = 0.35 \times 10^{21}$, 即 $\log_{10} n_i = 20.54$ 时的温度。从图1-1找出此温度, 对于锗为 $357 \text{ K} (84^\circ \text{C})$, 对硅为 $499 \text{ K} (226^\circ \text{C})$ 。硅的上限温度较高是一个优点。图1-2给出 $N_A = 10^{21}$ 的P型硅半导体中两种载流子密度与温度的关系。因为图中所用的是线性坐标刻度, 在非本征范围内 n_o 随 T 的迅速变化看不出来。

对基本原理的讨论

只有深入研究以量子力学为基础的固体能带理论, 才能对已提出的基本原理作严格解释。

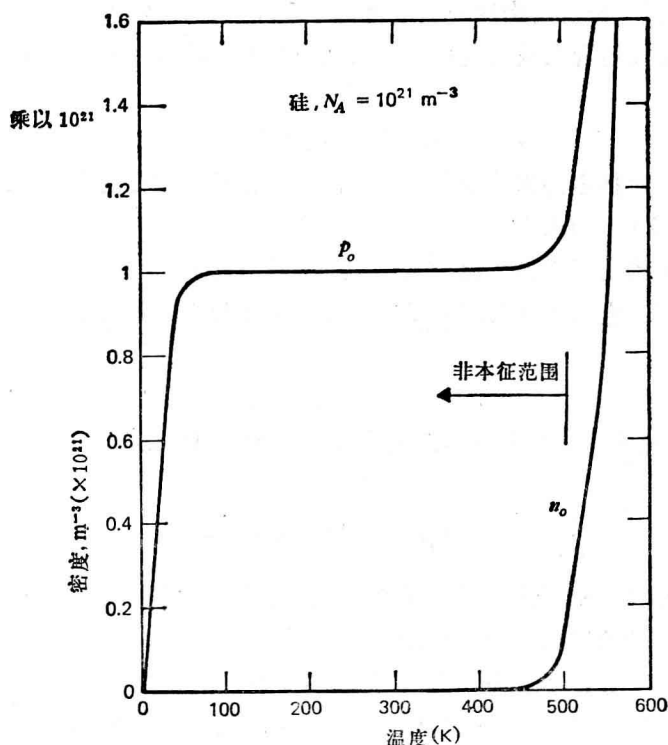


图 1-2 载流子密度与温度的关系

然而,从简单但却很粗略的晶体模型,可得到简易解释。图 1-3 给出纯硅(或锗)晶体的二维模型。每个原子为四个紧邻所环绕,而每个原子的四个价电子均与四个紧邻平等分享。因此,一个原子与它的任一紧邻间的每一共价键都包含两个电子。一个小圆代表一个含电荷 $4q$ 的离子。在绝对零度,所有价电子都处于共价键内,它们对外加电场所施的力不能自由响应。

当温度上升,高于绝对零度,共价键中有些电子从振动的原子获得足够的热能,挣脱共价键,成为自由电子。击破一个共价键所需要的能量,在硅中约为 1.1 电子伏特(eV),而在锗中约为 0.7 eV($1 \text{ eV} = 1.6 \times 10^{-19} \text{ J}$),两者能量不同,可解释硅、锗两种材料中本征载流子浓度的不同。室温下在硅中被击破的共价键为数只占二十万亿分之一($\frac{1}{20} \times 10^{-12}$)。即令如此,它对晶体电性能的影响却很可观。

电子挣脱共价键后成为自由电子。因为电子脱离的区域是电中性区,它留下来的空位带有净电量 $+q$,这个空位叫做空穴。一个空穴一旦产生,从其他共价键来的而其能量并不足以变成自由电子的价电子便会跑过来填补空位,由此空穴便转移到一个新位置。空穴就以这种方式,利用束缚于共价键内的电子,在晶格中到处运动。事实上,空穴和自由电子都在迅速运动,漫无目的,并频频与原子碰撞。当加上外电场时,它们都获得漂移速度,其值远小于热骚动速度。空穴和自由电子行为很类似,不过空穴为正,电子为负。

共价键热击破产生的空穴和自由电子数目相等。键的击破速率随温度上升而迅速增加。也发生逆过程,即:当自由电子填入共价键内的空位时,就发生了空穴与自由电子的复合。空穴

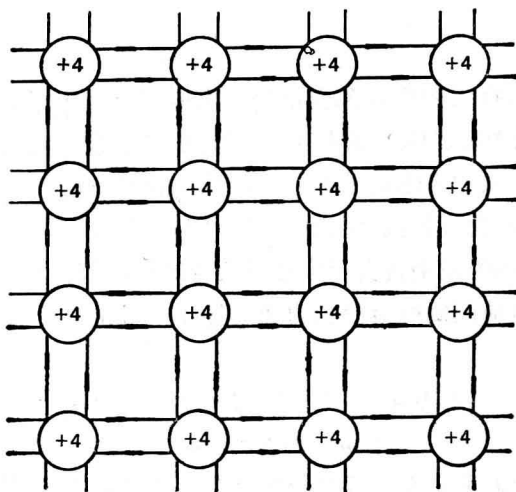


图 1-3 半导体晶体二维模型示意图

与自由电子复合时,两者都消失。温度恒定时空穴和自由电子的密度均为常数,这就要求热激发与复合的速率相等。

N型半导体含施主杂质,这是一些每个原子带五个价电子的元素,如磷、砷和锑。每个掺入晶格的施主取代一个硅原子,但是它在填满四个共价键后还有一个电子剩余。这个负电子只受到正离子很松散的吸引,常温下它有足够的热能,可挣脱共价键并变成自由电子。所需能量大约只有 0.01 eV 。留下的施主原子现已电离。当温度高于约 50 K ,几乎所有施主均已电离,每个施主都提供一个自由电子。对比之下,共价键热击破提供的自由电子常可忽略不计。

P型半导体含受主杂质,这是一些每个原子带三个价电子的元素,如硼、铟和铝。受主原子在晶格中要填满四个共价键还缺一个价电子。所形成的空位在 0 K 时为受主原子所束缚。电子从邻近共价键转移到这个空位所需能量约为 0.01 eV ,在 0 K 时连这点能量也得不到。但是,在工作温度,能量很充裕,电子从共价键填入受主空位,受主被电离。这一过程使每个受主离子产生一个空穴。当然,共价键热击破也产生空穴,但在正常温度下,对于常规掺杂的P型半导体,由热激发提供的空穴是无关紧要的。

若施主与受主两者并存,施主将其剩余电子给予同数量的受主。此过程既不产生空穴,也不产生自由电子,而平衡载流子密度则取决于有效密度 N_A 或 N_D 。

方程 $p_0 n_0 = n_i^2$ 意味着 pn 乘积与所含杂质原子的类型和数目无关。设制造时在纯硅中掺入受主,这些受主提供空穴,使 p_0 增加。空穴较多使空穴与自由电子之间相遇的机会也会多一些。因此,复合进行得更快,导致 n_0 较小。虽然 p_0 和 n_0 两者都取决于杂质,它们的乘积却与杂质无关。

每立方米半导体约有 10^{29} 个原子,掺杂密度至少要少几个数量级。典型的杂质密度为每立方米 10^{21} 个原子,相当于晶体中每一亿个原子才有一个施主或受主。这样微小的掺杂量对材料电性能却有巨大的影响。

1-2 剩余载流子

当存在不平衡条件时,空穴密度 p 和自由电子密度 n 可能大于、等于或小于其相应的平衡值 p_0 和 n_0 。例如,加电压于适当的金属或半导体接触,能把空穴注入或拉出半导体。入射光的光子能击破共价键,产生空穴和自由电子对。在半导体的每一点上,剩余空穴密度 $p-p_0$ 和剩余电子密度 $n-n_0$ 通常并不完全相同,它们的差别表明电荷分离,导致产生电场,同时出现漂移电流。但是,只需要极微小的差别就会产生相当大的漂移电流,后者趋向于使剩余密度平衡。从另一种观点来看,异性电荷间的静电吸引力在半导体中阻止电荷发生任何显著的分

基本原理 4 在均匀掺杂半导体中,剩余空穴密度与剩余电子密度几乎处处相等,即

$$p-p_0 \approx n-n_0 \quad (1-9)$$

在实际半导体中,在一点上的剩余空穴密度与剩余电子密度之差,还不到该点上任一剩余密度的 1%。然而,正是这一微小差值,所产生的电场可能是极重要的。只要掺杂梯度不太大,这一基本原理,甚至适用于非均匀掺杂半导体;但不适用于紧挨 PN 结的区域,因为结层两侧掺杂发生了突变。

式(1-4)与(1-9)相加给出

$$p+N_d \approx n+N_a \quad (1-10)$$

这个准中性方程是很好的近似公式。当然,中性方程式(1-4)是严格的。

设 p 和 n 均为距离 x 的函数,对式(1-10)微分给出

$$\frac{dp}{dx} \approx \frac{dn}{dx} \quad (1-11)$$

在均匀掺杂半导体中,空穴梯度和电子梯度几乎处处相等。表明 p 和 n 随距离 x 改变的曲线,在每一 x 值都必须有相同的斜率,如图 1-4 所示。

产生剩余载流子的过程(例如加电压于 PN 结或使半导体受入射光曝射)称为注入。在适当掺杂的 P 型半导体内,式(1-9)变成 $p \approx p_0 + n$, 因为与 p_0 相比, n_0 可忽略不计。设注入很大,致使少数密度接近,甚至大于平衡空穴密度 p_0 。对于这种情况,少数密度与多数密度属于同量级,就是高量级注入。另一方面,若注入很小,使 $n \ll p_0$, 则 $p \approx p_0$ 并且 $p \gg n$, 这就是低量级注入。

为了更准确,让我们约定:当处处少数密度都不到多数密度的 5% 时,即

$$\frac{\text{少数密度}}{\text{多数密度}} < 0.05 \quad (1-12)$$

便存在低量级注入。请注意,在载流子密度如图 1-4 所示的半导体内,注入一定是低量级的。今后,注意力主要集中在低量级注入的均匀掺杂半导体上。

例

设硅半导体有 $n_i = 10^{16}$ 和 $N_D = 10^{20} \text{ m}^{-3}$ 。注入在某点产生的剩余少数密度等于 10^{18} m^{-3} 。试求该点上的比值 p/n 以及由于注入造成的 p 和 n 的百分比增量。

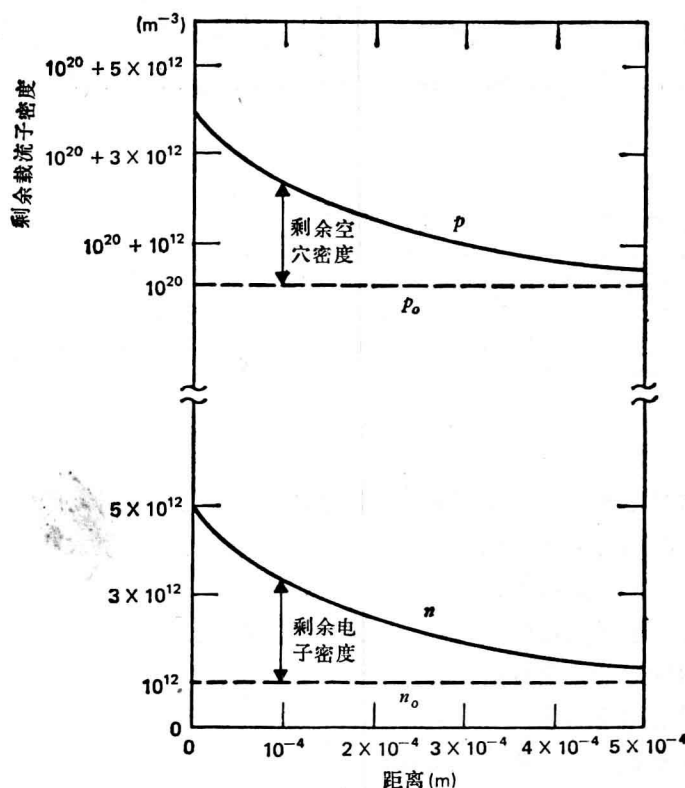


图 1-4 P 型半导体中的正剩余载流子密度

解

半导体为N型，其 $n_o = 10^{20}$ ， $p_o = 10^{12} \text{m}^{-3}$ 。因此， $n = 10^{20} + 10^{18} = 101 \times 10^{18}$ ，而 $p = 10^{12} + 10^{18} \approx 10^{18}$ 。比值 $p/n = 0.01$ 。显然，注入是低量级的。

少子密度增加的百分数为 $(p - p_o)/p_o \times 100\%$ ，即 $10^8\%$ 。然而，多子密度增加的百分比却是 $(n - n_o)/n_o \times 100\%$ ，仅只 1% 。

应该注意到，注入同样数量的空穴和电子，使少子密度增加的百分数巨大，但多子密度增加的百分数却小到几乎可以忽略不计。当然，若注入是低量级的，利用式 (1-12) 给出的定义，多子密度增加便不可能超过 5% 。

1-3 扩散电流和漂移电流

扩散电流是在密度梯度影响下形成的电荷流动，而漂移电流却是电场驱动力所造成的电荷流动。只要载流子分布不均匀，就同时有空穴和电子这两种扩散电流。当有电场时，不论该电场是由外加电压形成，还是由半导体内部的电荷分离所引起，都会出现漂移电流。半导体内扩散电流和漂移电流常同时存在，总电流为两者之和。

扩散电流

为了用熟悉的例子来说明扩散过程，让我们考虑，在房间一角施放少量带点刺鼻气味的气体

(如二氧化硫)的后果。众所周知,即使没有循环气流,房间另一边的人也马上就会嗅到这种气体。气体分子的热骚动促使它蔓延,或扩散,离开集中的区域。上述净气流通过某给定表面构成二氧化硫分子的扩散流。一段时间后,气体密度变匀,扩散气流不复存在。

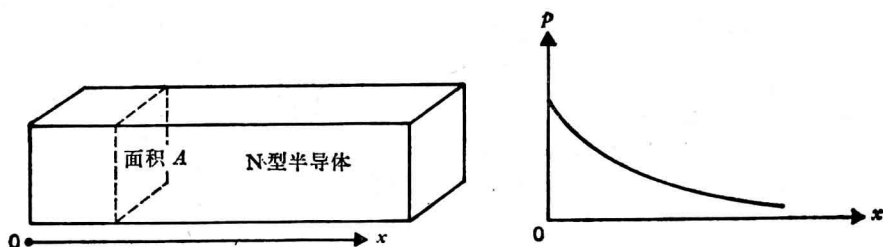


图 1-5 空穴密度不均匀的 N 型半导体条

在横截面积为 A 的 N 型半导体长条内,设空穴密度 p 是纵向距离 x 的函数,如图 1-5 所示。假定没有外加电压,并且,不可胜数的自由电子把空穴完全中和,使空穴几乎受不到电场力的作用。结果是空穴漂移电流可忽略不计。

空穴在晶格中作高速运动,频频与振动着的原子碰撞。每次碰撞后,空穴朝任何方向去的可能性都是均等的。尽管运动完全是杂乱的,朝正方向运动的空穴还是比反向的多,因为 x 增大时空穴密度减少。上述扩散过程与前例中二氧化硫的扩散过程相类似。空穴向右边扩散,并且朝 x 方向的空穴扩散电流为正。由于此电流正比于空穴电荷量 q 、横截面积 A 以及浓度梯度 dp/dx , x 方向的空穴扩散电流可写成下式:

$$(I_h)_{\text{扩散}} = -qAD_h \frac{dp}{dx} \quad (1-13)$$

式中比例常数 D_h 表示空穴扩散常数,单位 m^2/s 。因为 dp/dx 为负,式(1-13)准确地给出正向空穴电流。

在半导体长条中的自由电子,与空穴有同样的空间分布,也朝 x 正方向扩散。但是,因为电子电荷为负,朝 x 方向的电子扩散电流为负。此电流为

$$(I_e)_{\text{扩散}} = qAD_e \frac{dn}{dx} \quad (1-14)$$

式中 D_e 表示电子扩散常数。请注意, dn/dx 为负,给出负的 I_e 。不管 p 和 n 随 x 以什么方式改变,式(1-13)和(1-14)都能给出朝正 x 方向的扩散电流。

在均匀掺杂半导体中,据式(1-11) $dp/dx \approx dn/dx$,两种扩散电流之比

$$\left(\frac{I_h}{I_e} \right)_{\text{扩散}} = \frac{-D_h}{D_e} \quad (1-15)$$

同向空穴扩散电流和电子扩散电流符号总是相反。换言之,正向空穴扩散电流与正向电子扩散电流总是反向。两者绝对值之比等于其扩散常数之比。

漂移电流

现在,设电压跨接到图 1-5 中半导体长条的两端。电场 E_x 赋予载流子以漂移速度,使空穴

朝一方漂移,而电子朝反向漂移。因为电子带负电荷,电子和空穴都对总漂移电流提供正向分量。以安培为单位的漂移电流,为横截面积 A 、导电率 σ (Ω/m) 和电场 E_x (V/m) 的乘积,即 $I = A\sigma E_x$ 。

电导率 σ 为

$$\sigma = qp\mu_h + qn\mu_e \quad (1-16)$$

乘积 qp 和 qn 即电荷密度的绝对值,而空穴迁移率 μ_h 和电子迁移率 μ_e , 为各相应漂移速度的绝对值除以电场的商。迁移率与电场无关,其单位为 $\text{m}^2/\text{V}\cdot\text{s}$ 。朝 x 方向的空穴漂移电流和电子漂移电流为

$$(I_h)_{\text{漂移}} = qAp\mu_h E_x \quad (1-17)$$

$$(I_e)_{\text{漂移}} = qAn\mu_e E_x$$

将漂移电流与扩散电流相加,求出朝 x 方向的净空穴电流和净电子电流为

$$I_h = qA\mu_h p E_x - qAD_h \frac{dp}{dx} \quad (1-18)$$

$$I_e = qA\mu_e n E_x + qAD_e \frac{dn}{dx} \quad (1-19)$$

总电流当然是 I_h 与 I_e 之和。

基本原理 5 在给定的材料中,迁移率与扩散常数有下列关系

$$\frac{\mu_h}{D_h} = \frac{\mu_e}{D_e} = \frac{q}{kT} \quad (1-20)$$

这就是爱因斯坦关系式。此式能够成立,是因为漂移与扩散这两种过程,都受到载流子与振动原子之间碰撞的限制。常数 k 即波茨曼常数 ($1.38 \times 10^{-23} \text{J}/\text{K}$), 在室温 290K 下

$$\frac{q}{kT} = 40 \text{V}^{-1} \quad (1-21)$$

在室温下每种载流子的迁移率等于其扩散常数乘 40。

在 300K , 纯硅的空穴迁移率为 $0.048 \text{m}^2/\text{V}\cdot\text{s}$, 而电子迁移率为 $0.135 \text{m}^2/\text{V}\cdot\text{s}$ 。按爱因斯坦关系式,空穴和电子的扩散常数分别为 $0.00124 \text{m}^2/\text{s}$ 和 $0.00349 \text{m}^2/\text{s}$ 。掺杂硅的迁移率和扩散常数较小,其值与杂质类型和密度有关。它们也随温度变化。温度升高时原子振动加剧,使载流子与原子碰撞更频繁。对给定的电场,漂移速度就下降。因而温度升高时迁移率下降。当温度很低时,迁移率非常大,趋近绝对零度时纯半导体中两种迁移率均趋向无限大。在有些书中,提供由实验求得的、室温下硅和锗的迁移率作为掺杂剂浓度的函数的曲线,同时还给出换算到其他温度的近似关系式¹。扩散常数则可从爱因斯坦关系式求得。

锗材料中载流子迁移率比硅材料中要好几倍。这一优点使锗能够以较快的开关速度和较高的频率工作。 300K 时纯锗的空穴迁移率和电子迁移率各为 $0.19 \text{m}^2/\text{V}\cdot\text{s}$ 和 $0.39 \text{m}^2/\text{V}\cdot\text{s}$ 。但是,由于硅的处理过程简化和在典型工作温度下参数随温度变化较小,集成电路和大多数分立晶

1 上标数字指明相应的章末参考文献。