



普通高等教育“十二五”规划教材  
电子电气基础课程规划教材



# 数字电路 (第2版)

贾立新 主编  
何剑春 包晓敏 编



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

省精品课程教材

普通高等教育“十二五”规划教材

电子电气基础课程规划教材

# 数字电路

## (第2版)

贾立新 主编

何剑春 包晓敏 编

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

## 内 容 简 介

本书是浙江省首批省级精品课程重点建设教材，依据电子信息科学与电气信息类平台课程教学基本要求编写。全书共 8 章，主要内容包括：数字电路基础知识、数制和码制、逻辑代数基础和 VHDL 语言简介，集成门电路，组合逻辑电路，锁存器、触发器和时序逻辑电路，半导体存储器和可编程逻辑器件，脉冲信号的产生与整形电路，数/模与模/数转换器，数字系统设计基础等，各章末附小结和习题，配套教学网站、电子课件和习题参考答案。

本书可作为高等学校电子信息、电气、通信、控制和计算机等专业的教材，也可供电子信息领域的广大科技工作者学习、参考。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。  
版权所有，侵权必究。

### 图书在版编目(CIP)数据

数字电路/贾立新主编. —2 版. —北京: 电子工业出版社, 2011.8  
(电子电气基础课程规划教材)

ISBN 978-7-121-13827-0

I. ①数… II. ①贾… III. ①数字电路—高等学校—教材 IV. ①TN79

中国版本图书馆 CIP 数据核字 (2011) 第 110618 号

策划编辑: 王羽佳

责任编辑: 王羽佳 特约编辑: 王 崧

印 刷: 涿州市京南印刷厂

装 订: 涿州市桃园装订有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编: 100036

开 本: 787×1092 1/16 印张: 20 字数: 518 千字

印 次: 2011 年 8 月第 1 次印刷

印 数: 3000 册 定价: 39.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：(010) 88254888。

质量投诉请发邮件至 [zltz@phei.com.cn](mailto:zltz@phei.com.cn)，盗版侵权举报请发邮件至 [dbqq@phei.com.cn](mailto:dbqq@phei.com.cn)。

服务热线：(010) 88258888。

# 前 言

本书是浙江省首批省级精品课程重点建设教材,依据教育部教学指导委员会电子信息科学与电气信息类平台课程教学基本要求编写,根据作者多年的教学经验积累和课程建设成果,同时充分吸收了国内外经典教材中的新概念、新理论和新技术,力求体现以下特色:

1. 将 EDA 技术与传统数字电子技术相结合。在传统内容的基础上,扩充了可编程逻辑器件、硬件描述语言 VHDL、EDA 仿真技术、自顶向下数字系统设计等方面的内容。

2. 理论与实际紧密结合。本书的主要目的之一就是使读者能设计和构建真正的数字电路,因而我们更注重分析在硬件电路设计中一些具有实际意义的问题,如数字集成电路的速度、功耗、驱动能力、噪声容限、电源的去耦、寄生电容对数字电路性能的影响、不同系列门电路之间的连接等。对典型的数字单元电路,给出丰富的应用实例。常用集成数字器件采用当前主流芯片,力求体现最新的数字电子技术。

3. 教材与数字化资源建设相结合。本书配套课程教学资源网站(<http://kczy.zjut.edu.cn/szdl>),网站提供课程简介、教学大纲、多媒体课件、全程教学录像、教学辅导等教学资源。本书的多媒体电子课件和习题解答,也可以通过华信教育资源网注册下载(<http://www.hxedu.com.cn>)。

本书第 1 版于 2007 年 9 月出版,本次修订在保留第 1 版的结构体系的基础上,对部分章节的内容做了较多的修改和调整,优化和充实了各章自我测试题和习题,以期更加适合教学需要。

本书共 8 章,各章主要内容及特点如下:

第 1 章介绍数字电路的基本概念、数制和码制、逻辑代数基础、VHDL 语言。VHDL 语言作为数字电路的一种新的描述方法应用日趋广泛,本章只介绍基本语法,主要目的是便于读者理解后续章节中的数字电路模块的 VHDL 代码。

第 2 章介绍 CMOS、LSTTL 等几种常用集成门电路的结构、逻辑功能、电气特性和主要参数。为了适应数字集成电路的发展现状,本章在内容选取上采用了以 CMOS 电路为主、LSTTL 电路为辅的方案,强调 CMOS 基本单元门电路的研究,增加了高速、低电压 CMOS 电路及 BiCMOS 门电路的有关内容。面向工程应用,介绍了门电路静态和动态特性、门电路三种不同输出结构(推拉、OD、三态)使用方法、不同电压系列门电路接口。本章内容对读者建立数字硬件电路基础非常重要。

第 3 章介绍组合逻辑电路的分析设计方法、常用组合逻辑电路模块。在组合逻辑电路设计内容中,适时地引入 QuartusII 软件对所设计的数字电路进行功能仿真。其目的是使读者更好地理解电子设计自动化技术,同时也加强理论课与后续的数字系统设计等实践环节之间的衔接。由于 QuartusII 的操作主要涉及原理图输入和仿真,参照本章提供的操作步骤,读者可以在很短的时间内掌握该软件的基本操作。

第 4 章介绍锁存器、触发器和时序逻辑电路。锁存器和触发器虽然同为记忆单元,但具有不同的动作特点,本章对两者进行了严格区分。本章将时序逻辑电路分为计数器、状态机两种基本类型。同步状态机的分析和设计是本章的重点之一,掌握同步状态机设计方

法，是数字系统设计的关键所在。针对越来越多的数字系统采用 CPLD/FPGA 实现，本章增加了采用 D 触发器来设计时序电路的比重。考虑到序列信号发生器主要涉及计数器和组合逻辑电路的设计，将其安排在例题中介绍。

第 5 章介绍半导体存储器与可编程逻辑器件。针对各种半导体存储器具有的相似的内部结构和工作原理的特点，重点对各种存储单元的差异和特点进行分析，使读者能较快地领会各种半导体存储器的特点和应用场合。可编程逻辑器件发展很快，但基本结构和工作原理并没有太大变化，因此，简单可编程逻辑器件的结构和工作原理分析仍然是本章重点，在简单可编程逻辑器件的基础上引入目前的主流器件 CPLD/FPGA。

第 6 章介绍施密特触发器、单稳态触发器、多谐振荡器三种电路的工作原理、分析方法、主要参数计算，并给出了这三种电路的许多应用实例。

第 7 章介绍 D/A 和 A/D 转换器的基本原理和主要技术指标。D/A 转换器和 A/D 转换器种类较多，本章选取了几种在集成芯片中常用的电路类型。针对 A/D 转换技术的发展，本章扩充介绍了目前广泛应用的半闪烁型高速 A/D 转换器和  $\Sigma$ - $\Delta$  型高分辨率 A/D 转换器。

第 8 章介绍数字系统的概念，并通过数字频率计和乘法器两个设计实例，介绍传统和现代两种典型数字系统设计方法。

参加本书编写工作的有贾立新（第 2、4、6、7 章）、何剑春（第 1、3 章）、包晓敏（第 8 章）、周晓（第 5 章）。贾立新任本书主编，负责全书的整体规划和统稿工作。

应时彦、李如春、周文委、曹全君、施朝霞、仇翔等同志对第 2 版的修订提出了许多有益的建议和修改意见。教育部电子信息科学与电气信息类基础课程教学指导委员会委员李国丽教授仔细审阅了全部书稿，提出了许多建设性意见。在此一并表示衷心的感谢！

由于作者学识有限，书中难免有错误和不妥之处，望广大读者批评指正！如果在阅读本书的过程中发现错误或对本书有好的改进建议请与本书责任编辑联系，E-mail: wyj@phei.com.cn。

作者

2011 年 5 月于浙江工业大学

# 目 录

第 1 章 数字逻辑基础	1
1.1 绪论	1
1.1.1 模拟信号和数字信号	1
1.1.2 模拟电路、数字电路和混合信号电路	1
1.1.3 数字电路的优点	3
1.1.4 数字电路的发展及应用	4
1.2 数制和码制	5
1.2.1 数制	5
1.2.2 码制	9
1.3 逻辑代数基础	12
1.3.1 基本逻辑运算	13
1.3.2 复合逻辑运算	14
1.3.3 基本公式和常用公式	16
1.3.4 基本规则	17
1.4 逻辑函数及其表示方法	19
1.5 逻辑函数的两种标准形式	22
1.6 逻辑函数的化简	25
1.6.1 逻辑函数化简的意义	25
1.6.2 逻辑函数的公式化简法	26
1.6.3 逻辑函数的卡诺图化简法	27
1.7 VHDL 语言简介	34
1.7.1 VHDL 的语言要素	34
1.7.2 VHDL 程序的基本结构	36
1.7.3 VHDL 语言的句法	38
1.7.4 常量、变量与信号	41
1.7.5 VHDL 结构体的三种描述方法	43
本章小结	44
自我检测题	45
习题	48
第 2 章 集成门电路	51
2.1 CMOS 门电路	51
2.1.1 MOS 管的开关特性	51
2.1.2 CMOS 反相器的电路结构和工作原理	53
2.1.3 CMOS 与非门、或非门和与或非门	54
2.1.4 CMOS 门电路的电气特性	57
2.1.5 CMOS 逻辑电路系列	66
2.1.6 CMOS 漏极开路门	66
2.1.7 CMOS 三态门	70
2.1.8 CMOS 传输门	71
2.2 TTL 门电路	73
2.2.1 二极管和三极管的开关特性	73
2.2.2 分立元件门电路	74
2.2.3 LSTTL 与非门	76
2.2.4 LSTTL 门电路的电气特性	79
2.2.5 TTL 集电极开路门和三态门	83
2.3 双极型 CMOS 门电路	84
2.4 集成门电路的接口	85
本章小结	89
自我检测题	89
习题	91
第 3 章 组合逻辑电路	97
3.1 组合逻辑电路的分析和设计	97
3.1.1 组合逻辑电路的定义和特点	97
3.1.2 组合逻辑电路的分析	97
3.1.3 组合逻辑电路的设计	99
3.2 组合逻辑电路的竞争与冒险	102
3.2.1 竞争冒险及其产生原因	102
3.2.2 冒险现象的识别	103
3.2.3 冒险现象的消除	104
3.3 利用 Quartus II 软件的数字电路仿真	106
3.4 常用组合逻辑电路模块	112
3.4.1 编码器	112
3.4.2 译码器	117
3.4.3 数据选择器	123

3.4.4	数值比较器	127	5.1.3	动态随机存取存储器	212
3.4.5	加法器	130	5.1.4	存储器容量的扩展	214
	本章小结	134	5.2	可编程逻辑器件	215
	自我检测题	135	5.2.1	概述	215
	习题	136	5.2.2	简单可编程逻辑器件	
<b>第 4 章</b>	<b>时序逻辑电路</b>	<b>141</b>	SPLD		217
4.1	锁存器	141	5.2.3	复杂可编程逻辑器件	
4.1.1	基本 SR 锁存器	141	CPLD		224
4.1.2	钟控 SR 锁存器	144	5.2.4	现场可编程门阵列	
4.1.3	钟控 D 锁存器	145	FPGA		228
4.1.4	钟控 D 锁存器的动态参数	147	本章小结		231
4.1.5	集成三态输出八 D 锁存器	147	自我检测题		232
4.2	触发器	148	习题		233
4.2.1	主从触发器	149	<b>第 6 章</b>	<b>脉冲波形的产生与整形</b>	<b>235</b>
4.2.2	维持阻塞触发器	151	6.1	概述	235
4.2.3	利用传输延迟的触发器	152	6.2	施密特触发器	236
4.2.4	触发器的动态参数	154	6.2.1	概述	236
4.2.5	触发器逻辑功能描述	155	6.2.2	由 CMOS 门构成的施密特	
4.2.6	触发器逻辑功能的转换	157	触发器		237
4.3	时序逻辑电路概述	158	6.2.3	施密特触发器的应用	238
4.3.1	时序逻辑电路的定义	158	6.3	单稳态触发器	240
4.3.2	时序逻辑电路的分类	159	6.3.1	由 CMOS 门构成的微分型	
4.4	同步时序逻辑电路的分析	160	单稳态触发器		240
4.5	同步时序逻辑电路的设计	164	6.3.2	集成单稳态触发器	243
4.5.1	同步计数器的设计	164	6.3.3	单稳态触发器的应用	244
4.5.2	摩尔型状态机的设计	167	6.4	多谐振荡器	245
4.5.3	米里型状态机的设计	170	6.4.1	由 CMOS 门构成的多谐	
4.5.4	状态机的 VHDL 语言描述	172	振荡器		245
4.6	异步时序逻辑电路的分析	173	6.4.2	CMOS 石英晶体振荡器	247
4.7	常用时序逻辑电路模块	174	6.5	555 定时器及应用	248
4.7.1	计数器	174	6.5.1	CMOS 集成定时器 7555 的	
4.7.2	寄存器和移位寄存器	183	电路结构和工作原理		248
本章小结		189	6.5.2	555 定时器构成的施密特	
自我检测题		189	触发器		250
习题		193	6.5.3	555 定时器构成的多谐	
<b>第 5 章</b>	<b>大规模数字集成电路</b>	<b>202</b>	振荡器		250
5.1	半导体存储器	202	6.5.4	555 定时器构成的单稳态	
5.1.1	只读存储器	203	触发器		252
5.1.2	静态随机存取存储器	208	本章小结		254

自我检测题	254	习题	287
习题	256		
<b>第 7 章 数/模与模/数转换器</b>	<b>260</b>	<b>第 8 章 数字系统设计基础</b>	<b>291</b>
7.1 概述	260	8.1 概述	291
7.2 D/A 转换器	260	8.2 数字系统的自底向上设计	
7.2.1 D/A 转换器的基本原理	260	方法	292
7.2.2 权电阻型 D/A 转换器	261	8.2.1 设计题目	292
7.2.3 R-2R 网络型 D/A 转换器	262	8.2.2 数字频率计的工作原理	292
7.2.4 权电流型 D/A 转换器	264	8.2.3 数字频率计的设计方案	293
7.2.5 D/A 转换器的主要技术		8.2.4 单元电路设计	294
指标	267	8.3 数字系统的自顶向下设计	
7.2.6 D/A 转换器的典型应用	269	方法	298
7.3 A/D 转换器	271	8.3.1 设计题目	298
7.3.1 A/D 转换器的基本原理	271	8.3.2 相加-移位乘法器算法设计	298
7.3.2 并行比较型 A/D 转换器	274	8.3.3 底层模块功能及 VHDL	
7.3.3 逐次逼近型 A/D 转换器	277	实现	300
7.3.4 双积分型 A/D 转换器	281	本章小结	306
7.3.5 $\Sigma$ - $\Delta$ 型 A/D 转换器	282	自我检测题	306
7.3.6 集成 A/D 转换器的主要		习题	306
技术指标和选择原则	285	<b>附录 A 常用中规模集成电路国标符号</b>	<b>309</b>
本章小结	285	<b>参考文献</b>	<b>311</b>
自我检测题	286		



# 第 1 章 数字逻辑基础

## 1.1 绪论

### 1.1.1 模拟信号和数字信号

电子电路接收或处理的信号（电压或电流）类型可分为连续时间信号和离散时间信号两类。连续时间信号随时间变化并在时间上连续，在数学上可以表示为连续时间变量函数。图1.1-1所示为典型的连续时间信号。离散时间信号是指只有在特定时刻才有幅值定义的信号。离散时间信号可以看成是对连续时间信号采样得到的。图1.1-2给出了离散时间信号的示例。图1.1-2所示的  $1T, 2T, \dots$  表示采样时刻， $T$  表示采样周期。

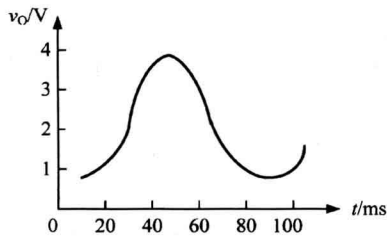


图 1.1-1 时间连续信号

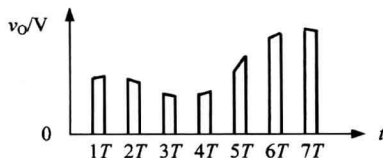


图 1.1-2 时间离散信号

模拟信号（Analog Signal）既可以是时间连续信号，也可以是时间离散信号，它的主要特点是幅值在上限和下限之间连续，即幅值在一定范围内（上限和下限之间）可以取任意实数值。客观世界中存在的各种物理信号大部分表现为时间和幅度均连续的模拟信号，如电压信号、温度信号、声音信号、视频信号等。

数字信号（Digital Signal）可以是连续时间信号或时间离散信号，其主要特点是幅度的取值是离散的，即幅值被限制在有限个数值之内。图1.1-3给出了两种数字信号示例。图1.1-3(a)是数字电路中最常见的由高、低逻辑电平描述的数字信号。它只有两种不同的电平，高电平表示逻辑 1，低电平表示逻辑 0。这种只有两个取值的数字信号又称二值信号。虽然只有两个取值，但可以表示各种各样的信息。图 1.1-3(b)是采样信号经过量化以后得到的数字信号，每一个采样信号的幅值都是某一最小电压（图中为  $1/8V$ ）的整数倍。从波形上看，数字信号具有“保持”和“突变”的特点，就是说数字信号在一段时间内保持低电平或高电平，低电平和电平之间的转换是瞬时完成的。

### 1.1.2 模拟电路、数字电路和混合信号电路

用以传递和处理模拟信号的电路称为模拟电路（Analog Circuit）。常见的模拟电路有放大电路、有源滤波电路、线性直流稳压电路，以及混频、调制和解调等非线性电路。对于图1.1-4所示的电路 A 来说，输入和输出信号的幅值有比例关系，输出信号的振幅被放大了，

属于典型的模拟放大电路。模拟电路中的晶体管一般工作在放大状态,因而电路的灵敏度比较高,但也容易受到干扰信号的影响。模拟电路的设计十分灵活,如设计放大电路时,必须时时处处考虑各种概念,如应考虑静态工作点是否合适,放大倍数要多大,输入阻抗、输出阻抗对前后级电路影响如何,放大器的稳定性如何,等等。

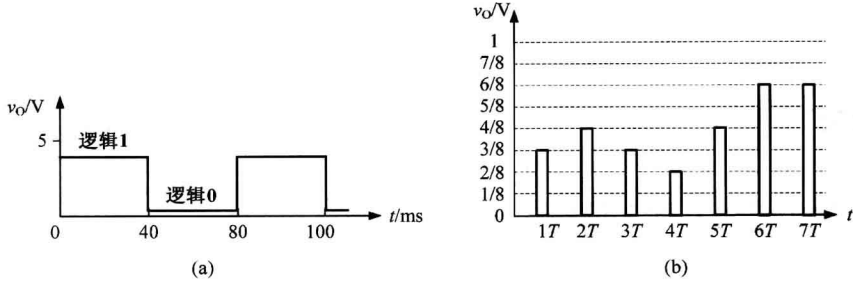


图 1.1-3 典型的数字信号



图 1.1-4 模拟电路的特性

用以传递和处理数字信号的电路称为数字电路 (Digital Circuit)。数字电路主要完成对数字量进行算术运算和逻辑运算等功能。以图 1.1-5 所示的电路为例,信号  $A$  和  $B$  经过电路  $B$  运算后输出  $C$  信号。 $C$  信号的幅值与输入信号  $A$ 、 $B$  一致,但  $C$  信号与输入信号之间存在一定的逻辑关系,即输入信号  $A$ 、 $B$  同时为高电平时, $C$  信号为高电平,否则  $C$  信号为低电平,该电路属于典型的数字电路。与模拟电路相比较,数字电路中晶体管多数工作在开关(饱和或截止)状态,因而电路的稳定性好,可靠性高。数字电路的研究对象是输入和输出的逻辑关系,因此主要的分析工具是逻辑代数,表达电路的功能主要是真值表、逻辑表达式及逻辑图等。

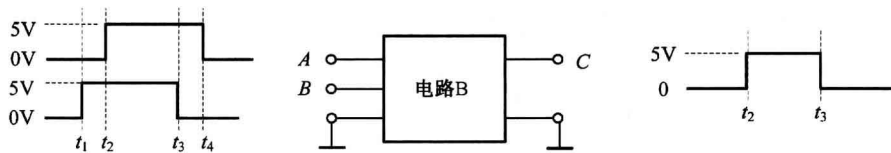


图 1.1-5 数字电路的特性

数字电路可分为以下 3 种类型。

① 组合逻辑电路。电路的输出只取决于当前的输入,与过去的输入无关,并且电路可立即对输入的改变做出响应。

② 时序逻辑电路。电路的输出不但与当前的输入有关,还与过去的输入有关。时序逻辑电路分为同步时序电路和异步时序电路。

③ 存储器。用于存放二进制数据的数字部件,分只读存储器和随机存取存储器两大类。

除了模拟电路和数字电路之外,还有一种既可以处理模拟信号又可以处理数字信号的混合信号电路 (Mixed Signal Circuit),典型的有 D/A 转换器、A/D 转换器、比较器、可编程模拟阵列和片内含有 D/A 转换器、A/D 转换器的微控制器等。混合信号电路主要用做数字电路和模拟电路之间的接口。

图 1.1-6 所示为一数字化语音存储与回放系统原理框图。录音时,麦克风 (MIC) 将声音信

号转化为电信号，经放大滤波后送 A/D 转换器的模拟输入端，经 A/D 转换器转换后将数字化后的语音信号存储在半导体存储器中；回放时，微控制器从存储器中读取语音数据，经 D/A 转换器转换后输出模拟声音信号，经滤波放大以后驱动喇叭。在图 1.1-6 所示的系统中，既有模拟信号，又有数字信号；既有模拟电路、数字电路，又有混合信号电路。系统中的核心部件微控制器就是典型的大规模数字器件，内含计数器、寄存器、加法器、译码器等典型的数字部件。

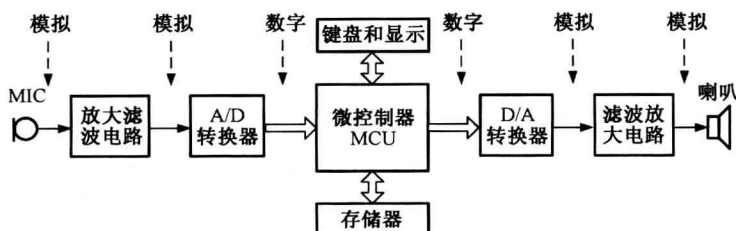


图 1.1-6 数字化语音存储与回放系统原理框图

### 1.1.3 数字电路的优点

数字电路较之模拟电路有如下优点。

#### (1) 数字电路稳定性好，精度高

数字电路的工作可靠，稳定性好。数字电路只要能够可靠区分 0 和 1 两种状态就可以正常工作，因此无论是对元器件参数精度的要求还是对供电电源稳定度的要求，都比模拟电路要低。数字电路通过提高数字信号的位数就可以提高精度。例如，模拟乘法器受元件参数的精度、供电电源的稳定度的限制，精度一般只能达到千分之一，而 32 位的数字乘法器可以达到非常高的精度。

#### (2) 数字电路易于设计

数字电路的主要分析设计工具是逻辑代数，不需要复杂的数学知识，电路元器件的精度又不需要很高，因此，数字电路的分析和设计相对较为容易。特别是采用计算机辅助设计工具以后，数字电路的设计时间要远远小于模拟电路的设计时间。

#### (3) 数字电路易于测试

随着集成度的提高，集成电路的测试在制造过程中所占的比重越来越大。许多大规模数字集成电路都内置有非常成熟的测试电路，从而大大降低了测试成本。

#### (4) 数字信号存储方便

半导体存储器的存储容量越来越大，采用大规模数字存储技术，能在相对较小的物理空间上存储几十亿位数字信息。例如把声音信号转化为数字信号以后，可以进行压缩存储，可长期保存。

#### (5) 数字电路可以实现十分复杂的算法

微控制器就是典型的数字器件，通过软件可实现十分复杂的算法。

#### (6) 数字电路具有可重复性

当输入确定时，数字电路总能给出确定的结果。而模拟电路在输入确定的情况下，输出受温度、电源电压的影响。

#### (7) 数字电路更易小型化、集成化

随着半导体工艺的发展，数字集成电路器件体积越来越小，集成度越来越高。今天，单

个硅片上可以制造几万个甚至几千万个元器件。随着微控制器、FPGA 等大规模数字器件的出现，使得数字系统功能强、体积小、重量轻、耗电低。

### 1.1.4 数字电路的发展及应用

数字电路的发展经历了电子管、晶体管、集成电路等不同阶段。

1906年，福雷斯特等发明了电子管。电子管体积大、重量重、耗电大、寿命短。世界上第一台电子计算机用了 1.8 万只电子管，占地 170 平方米，重 30 吨，耗电 150kW。

1948年，美国贝尔实验室发明了晶体管，晶体管在体积、重量、可靠性方面明显优于电子管。晶体的出现，使以晶体管、电阻等分立元件构成的数字电路得到广泛应用，但由分立元件组成的数字电路仍然存在体积大、焊点多、电路的可靠性差等问题。

1961年，美国德州仪器公司（Texas Instruments, TI 公司）率先将数字电路的元器件制作在同一硅片上，制成了数字集成电路（Integrated Circuits, IC）。集成电路的出现标志着电子技术进入微电子时代，大大促进了电子学的发展，尤其是促进了微型计算机和以计算机为核心的复杂数字系统的飞速发展。

数字集成电路由一定数量的逻辑门电路组成。逻辑门电路由晶体管构成，可基于不同的工艺和电路结构，常见的有晶体管—晶体管逻辑（TTL）、发射极耦合逻辑（ECL）、互补金属氧化物半导体（CMOS）和双极型 CMOS（BiCMOS）。

数字集成电路中逻辑门电路的数量可从数门到数百万门。数字集成电路按集成度可分为小规模集成电路（Small Scale Integration, SSI）、中规模集成电路（Medium Scale Integration, MSI）、大规模集成电路（Large Scale Integration, LSI）、超大规模集成电路（Very Large Scale Integration, VLSI）、特大规模集成电路（Ultra Large Scale Integration, ULSI）和圆片规模集成电路（Wafer Scale Integration, WSI）。集成度按照单个芯片内含有的晶体管数量或等效门的数量来表示。表 1.1-1 列出了不同规模数字集成电路所含等效门的数量。

表 1.1-1 数字集成电路的分类

分 类	等效门的个数	典型集成电路
小规模	<10	基本门、触发器
中规模	10~100	译码器、计数器，加法器
大规模	100~10000	小容量存储器，门阵列
超大规模	≥10000	单片微处理器、高密度可编程逻辑器件

图 1.1-7 所示为中小规模数字集成电路的实物图，图 1.1-8 所示为大规模或超大规模数字集成电路的实物图。

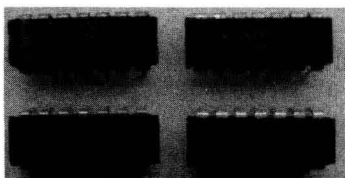


图 1.1-7 中小规模数字集成电路

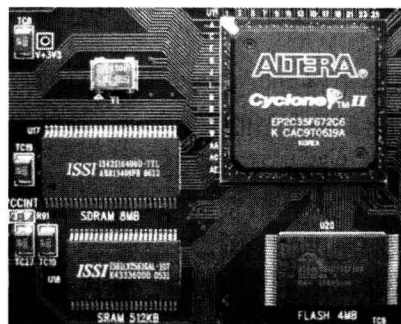


图 1.1-8 大规模和超大规模数字集成电路

数字电路在计算机、通信、自动控制、消费类电子产品等领域得到广泛应用。现代计算机就是最典型的数字系统。计算机除了我们工作和生活中常见的通用计算机外，更多的是应用于各种特定对象智能化控制的嵌入式计算机，如DSP、单片微控制器等。在消费类电子产品中，数字电路的应用日趋广泛，如移动电话、数码相机、音响产品、高清晰度数字彩电，无不采用数字技术实现。在无线通信领域，采用DSP和FPGA等高速数字器件实现的软件无线电在军用和民用领域得到了广泛应用。

随着数字电子技术的发展，将会有更多的数字电子产品问世。但是，我们生活在一个模拟的世界中，无论数字电路如何发展，终将不能代替模拟电路。实际的电子系统更多是由模拟电路和数字电路相结合构成的综合电子系统。

## 1.2 数制和码制

数字电路中处理的各种信息可分为数码和代码两类。数制是进位计数制的简称，是用统一的符号和规则表示数的一种方法，它体现了多位数码的构成方式以及从低位到高位进位的规则。码制是编制代码时遵循的规则。本节首先介绍十进制、二进制、八进制、十六进制等常用数制及它们之间的转换方法，然后介绍几种在数字电路中的常用编码。

### 1.2.1 数制

任何一个数都可用各种数制来表示，但使用不同的数制时，其运算方法和复杂度有所不同，对数字系统的性能有直接影响。日常生活中，人们常常采用具有0~9十个数码的十进制来进行计数。数字电路和计算机中处理信息时，通常采用只有0和1两种符号的二进制数，而不是人们熟悉的十进制数。为便于计算机处理，一般需要将输入的数由十进制转换成二进制形式，处理后则需要将二进制形式的结果转化为十进制，以便于人们观察。因此，学习数字电路首先应该理解各种不同的数制及其转换方法。

数字电路中涉及的数制包括十进制、二进制、八进制、十六进制数等。下面介绍这些数制的特点及它们之间的转换方法。

#### 1. 十进制数

任何一个十进制数（Decimal Number）可采用位置计数法及加权和形式来表示：

$$(N)_{10} = (a_{n-1}a_{n-2} \cdots a_1a_0. a_{-1}a_{-2} \cdots a_{-m})_{10} = \sum_{i=-m}^{n-1} a_i 10^i$$

式中，正整数 $n$ 表示整数部分的位数，正整数 $m$ 表示小数部分的位数。 $a_i$ 为十进制数 $N$ 的数码，表示0~9这十个数码中的一个。和式中的数字“10”表示十进制的基数，基数决定了计数制的数码个数，例如十进制有0~9十个数码，八进制有0~7八个数码。实际上，计数体制是以基数来命名的。和式中的“ $10^i$ ”表示处于确定位置的数码 $a_i$ 所具有的权重（Weight，也称位权、位值或权值）。如十进制数“123.35”可按照各数码具有的权重展开为

$$(123.35)_{10} = 1 \times 10^2 + 2 \times 10^1 + 3 \times 10^0 + 3 \times 10^{-1} + 5 \times 10^{-2}$$

“权”的概念在计数制中非常重要，数中排列的数码由于具有不同的“权”而体现出不同的地位和层次。打个形象的比方：假设从银行取出123.35元钱，银行可能给你1张百元钞、

2 张十元钞、3 张一元钞等, 说明百位的数码“1”具有权 100, 十位的数码“2”具有权 10。

从上面十进制的分析中, 可以归纳出如下规律。

① 十进制的基数为 10, 即十进制具有 0~9 十个数码。

② 十进制数由低位向高位的进位规律是“逢十进一”, 即计数满 10 就向高位进 1, 例如  $9 + 1 = 10$ ,  $19 + 1 = 20$ ,  $99 + 1 = 100$ 。

③ 十进制数中不同位置的数码具有不同的权, 用  $10^i$  来表示。

十进制数有多种表示方法, 例如对十进制数 123, 我们可用  $(123)_{10}$ 、 $(123)_D$  或 123D 等形式来表示它。

利用对十进制的分析, 我们很容易将进位计数制的构成规律推广到二进制、八进制、十六进制及任意  $N$  进制。

## 2. 二进制数

与十进制数类似, 一个任意的二进制数 (Binary Number) 可以表示为下述加权和形式:

$$(N)_2 = (a_{n-1}a_{n-2} \cdots a_1a_0 \cdot a_{-1}a_{-2} \cdots a_{-m})_2 = \sum_{i=-m}^{n-1} a_i 2^i$$

式中, 正整数  $n$ 、 $m$  分别表示二进制数的整数部分和小数部分的位数;  $a_i$  表示二进制数的数码, 取值只能是 0 或 1; 加权和式中, 数字“2”是二进制的基数, “ $2^i$ ”表示不同位置的数码  $a_i$  的权。如二进制数  $(1101)_2$  可按照二进制数的各位数码和权展开为

$$(1101)_2 = 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0$$

与十进制类似, 二进制数也有如下规律。

① 基数为 2, 只有两个数码 0 和 1。

② 遵循“逢二进一”的计数规律, 即  $1 + 1 = 10$ ,  $11 + 1 = 100$ 。

③ 不同位置的数码具有不同的权  $2^i$ 。

二进制数也可采用  $(1101)_2$ 、 $1101B$  等形式来表示。数字系统中, 尽管可以使用不同的进制制来表示数, 但考虑到运算方法、复杂度等因素, 一般常用二进制来表示数, 进行算术运算。这是因为二进制数在使用中体现出如下特点。

① 每个位置只有两个可能的取值 1 或 0, 因此很容易用具有两个稳定状态的电路元件来模拟, 如利用晶体管的导通和截止状态、开关的“断开”和“闭合”分别表示 1 和 0。

② 二进制的基本运算规则简单。一位二进制数的基本运算规则如下:

加法规则:  $0 + 0 = 0$ ,  $0 + 1 = 1$ ,  $1 + 0 = 1$ ,  $1 + 1 = 0$  (进位)

减法规则:  $0 - 0 = 0$ ,  $0 - 1 = 1$  (借位),  $1 - 0 = 1$ ,  $1 - 1 = 0$

乘法规则:  $0 \times 0 = 0$ ,  $0 \times 1 = 0$ ,  $1 \times 0 = 0$ ,  $1 \times 1 = 1$

除法规则:  $0 \div 1 = 0$ ,  $1 \div 1 = 1$

③ 二进制只有两个状态, 数字的传输和处理不易出错, 可靠性高。

④ 二进制还可以实现逻辑运算, 可以利用逻辑代数对实际数字系统进行分析与综合, 便于逻辑电路的设计优化。

## 3. 八进制数和十六进制数

当二进制数的位数较多时, 书写和阅读都不方便, 容易出错。为此, 人们常采用二进制

的缩写形式：八进制和十六进制。采用八进制和十六进制比二进制数简短，易读易记，且与二进制之间的转换方便。因此，数字系统中的数普遍采用八进制和十六进制表示。

一个任意的八进制数 (Octal Number) 可以表示为

$$(N)_8 = (a_{n-1}a_{n-2} \cdots a_1a_0 \cdot a_{-1}a_{-2} \cdots a_{-m})_8 = \sum_{i=-m}^{n-1} a_i 8^i$$

其中， $a_i$  可取 0~7 这八个数码中的任意一个。八进制数遵循“逢八进一”的计数规律，不同位置上的数码具有权  $8^i$ 。

一个任意的十六进制数 (Hexadecimal Number) 可以表示为

$$(N)_{16} = (a_{n-1}a_{n-2} \cdots a_1a_0 \cdot a_{-1}a_{-2} \cdots a_{-m})_{16} = \sum_{i=-m}^{n-1} a_i 16^i$$

其中， $a_i$  可取 0~9 及 A、B、C、D、E、F 这十六个数码中的任意一个。十六进制数遵循“逢十六进一”的计数规律，不同位置上的数码具有权  $16^i$ 。

#### 4. 数制转换

##### (1) 二进制与十进制的转换

由于数字电路中采用二进制数，而我们日常使用的是十进制数。因此，必须掌握二进制与十进制数之间的转化方法。

##### ① 二进制转换为十进制

将二进制数转换为十进制数的方法比较简单，二进制数按位权展开，用十进制运算法则求和，即可得到相应的十进制数。例如，可用下述方法将二进制数  $(1101.11)_2$  转换为十进制数：

$$(1101.11)_2 = 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-2} = (13.75)_{10}$$

##### ② 十进制转换为二进制

将十进制数转换为二进制数比较复杂。常用方法是先把十进制数的整数部分和小数部分分别进行转换，然后合成结果。十进制数整数部分的转换采用“除 2 取余、余数倒级联”的方法：把十进制整数反复除 2 直到商为 0，并取出各次相除的余数；将余数倒向级联（即最后出现的置于最高位，最先出现的置于最低位），即得到相应的二进制数。小数部分的转换采用“乘 2 取整法”：将十进制小数乘 2，在所得的积中取出整数部分（0 或 1）作为二进制数的最高位；去掉整数部分后留下的小数部分继续乘 2 取整，依次得到二进制数的第二位、第三位……直到积为 0 或满足给定的精度要求为止。

**【例 1.2-1】** 采用“除 2 取余法”将十进制整数  $(77)_{10}$  转化为二进制数。

解：

2	77		
2	38	-----	余数 1    最低位(LSB)
2	19	-----	余数 0
2	9	-----	余数 1
2	4	-----	余数 1
2	2	-----	余数 0
2	1	-----	余数 0
	0	-----	余数 1    最高位(MSB)

上述转换步骤可归纳为：十进制数 77 除 2 取余，至商为 0，并将余数自下而上倒级联，即得到相应的二进制数。因此  $(77)_{10} = (1001101)_2$ 。

**【例 1.2-2】** 采用“乘 2 取整法”将十进制小数 $(0.828125)_{10}$ 转化为二进制数(取 6 位有效数)。  
解:

小数部分乘 2	结果	取整数部分		
$0.828125 \times 2$	→ 1.656250	→ 1	MSB	
$0.656250 \times 2$	→ 1.312500	→ 1	↓	
$0.312500 \times 2$	→ 0.625000	→ 0		
$0.625000 \times 2$	→ 1.250000	→ 1		
$0.250000 \times 2$	→ 0.500000	→ 0		
$0.500000 \times 2$	→ 1.000000	→ 1		LSB

通过乘 2 取整, 至积为 0, 并将保留的整数自上而下级联, 即得到二进制数。因此

$$(0.828125)_{10} = (0.110101)_2$$

如果小数部分与 2 相乘, 积一直不为 0, 则取一定的有效位数即可。

### (2) 二进制与十六进制的转换

由于十六进制的 16 个数码正好对应于 4 位二进制数的 16 种不同取值组合, 所以十六进制和二进制之间有如下对应关系, 如表 1.2-1 所示。

表 1.2-1 十六进制与二进制之间的对应关系

十六进制	0	1	2	3	4	5	6	7
二进制	0000	0001	0010	0011	0100	0101	0110	0111
十六进制	8	9	A	B	C	D	E	F
二进制	1000	1001	1010	1011	1100	1101	1110	1111

将二进制数转化为十六进制数的方法是: 以小数点为基准, 将二进制数的整数和小数部分每 4 位分为一组, 不足 4 位的分别在整数的最高位前和小数的最低位后加 0 补足, 然后每组用等值的十六进制码替代, 即得十六进制数。

十六进制数转换为二进制数的过程正好与上述过程相反, 将每位十六进制数用 4 位二进制数代替即可。

**【例 1.2-3】** 将二进制数  $111011.10101B$  转换为十六进制数。

解:

$$\begin{array}{cccc}
 \underline{0011} & \underline{1011} & \underline{1010} & \underline{1000} & B \\
 \uparrow & \uparrow & \uparrow & \uparrow & \\
 3 & B & A & 8 & 
 \end{array}$$

因此,  $111011.10101B = 3B.A8H$ 。

### (3) 二进制与八进制的转换

由于八进制的 8 个数码正好对应于 3 位二进制数的 8 种不同取值组合, 所以八进制和二进制之间有如下对应关系, 如表 1.2-2 所示。

表 1.2-2 八进制与二进制之间的对应关系

八进制	0	1	2	3	4	5	6	7
二进制	000	001	010	011	100	101	110	111



将二进制数转化为八进制数的方法是：以小数点为基准，将二进制数的整数和小数部分每3位分为一组，不足3位的分别在整数的最高位前和小数的最低位后加0补足，然后每组用等值的八进制码替代，即得八进制数。

八进制数转换为二进制数的过程正好与上述过程相反，将每位八进制数用3位二进制数代替即可。

例如， $(123.456)_8 = (001010011.100101110)_2 = (1010011.10010111)_2$ 。

## 1.2.2 码制

由于数字系统是以二值数字逻辑为基础的，因此其数值、文字、符号、控制命令等信息都采用二进制形式的代码来表示。所谓编码，就是用一串二进制代码表示某种信息的过程。如在道路交通灯控制系统中，绿灯亮表示“通行”，黄灯亮表示“注意”，红灯亮表示“停止”。对这三种状态可进行如表 1.2-3 所示的编码。

表 1.2-3 交通灯控制系统状态编码示例

状 态	编 码	含 义
红灯亮	1 0 0	停 止
黄灯亮	0 1 0	注 意
绿灯亮	0 0 1	通 行

实际上，编码是人为地为不同的信息规定一种二进制形式的代码，因此，编码过程是比较灵活的，对同一信息，可采用多种编码方案。本节内容主要介绍几种数字电路中的常用编码，包括二-十进制码（即 BCD 码，Binary-Coded-Decimal）、可靠性编码（格雷码、奇偶校验码等）、字符编码（ASCII 码）等。

### 1. BCD 码

为实现在数字电路中直接用十进制进行输入和运算，需要将十进制数的 0~9 十个数码分别用若干位二进制代码来表示。十进制数常用的编码方案就是采用所谓的二-十进制编码（Binary-Coded-Decimal, BCD）。由于十进制数的十个数码需用 4 位二进制数来表示，因此可以在 4 位二进制编码构成的 16 种组合中灵活地取 10 种来完成编码。例如，按自然顺序选择 0000~1001 来表示数码 0~9 的编码方案称为 8421BCD 码，选择其中的 10 个组合 0011~1100 的编码方案称为余 3 码，等等。具有一定规律的常用 BCD 码还有 2421 码、5421 码、余 3 循环码等。表 1.2-4 列出了几种常见的 BCD 编码方案。

表 1.2-4 几种常见的 BCD 码

十进制数	二 进 制	8421 码	2421 码	5421 码	余 3 码	余 3 循环码
位权	8421	8421	2421	5421	无权	无权
0	0000	0000	0000	0000	0011	0010
1	0001	0001	0001	0001	0100	0110
2	0010	0010	0010	0010	0101	0111
3	0011	0011	0011	0011	0110	0101
4	0100	0100	0100	0100	0111	0100
5	0101	0101	1011	1000	1000	1100
6	0110	0110	1100	1001	1001	1101
7	0111	0111	1101	1010	1010	1111
8	1000	1000	1110	1011	1011	1110
9	1001	1001	1111	1100	1100	1010