



普通高等教育“十二五”电子信息类规划教材

# TMS320系列DSP 原理、结构及应用

党瑞荣 高国旺 任志平 李利品 等编著



机械工业出版社  
CHINA MACHINE PRESS

普通高等教育“十二五”电子信息类规划教材

# TMS320 系列 DSP 原理、结构及应用

党瑞荣 高国旺 任志平 李利品 等编著



机械工业出版社

本书介绍了 TI 公司典型的浮点 DSP 系列芯片，主要涉及 TMS320C3x、TMS320C67xx 以及 TMS320F28xxx 三大系列，并在每个系列中选择一种典型器件为例，介绍了浮点 DSP 芯片的硬件概况、内部结构、存储器、寄存器以及外围设备模块等；同时还介绍了各系列芯片的汇编语言和软件编程方法等。另外还给出了器件常用的硬件接口实例以及实例中的主要源程序。

本书共 11 章，第 1 章介绍数字信号处理器的相关知识，第 2 章介绍 TI 公司支持的浮点数格式及浮点运算，后面 9 章的内容包含了三大系列 TMS320C3x、TMS320C67xx 以及 TMS320F28xxx 器件的相关内容，其中每种系列都按硬件结构、软件编程以及硬件接口内容进行安排。

本书内容丰富，实用性强，并力求通俗易懂。本书可作为相关专业本科生和研究生学习的教材，也可作为电子技术、信号与信息处理、自动控制等领域工程技术人员的参考书。

## 图书在版编目（CIP）数据

TMS320 系列 DSP 原理、结构及应用 / 党瑞荣等编著. —北京：机械工业出版社，2011. 12

普通高等教育“十二五”电子信息类规划教材

ISBN 978-7-111-34267-0

I. ①T… II. ①党… III. ①数字信号处理—高等学校—教材 ②数字信号—微处理器—高等学校—教材 IV. ①TN911.72 ②TP332

中国版本图书馆 CIP 数据核字（2011）第 215615 号

机械工业出版社（北京市百万庄大街 22 号 邮政编码 100037）

策划编辑：于苏华 责任编辑：于苏华 常建丽 任正一

版式设计：张世琴 责任校对：申春香

封面设计：张 静 责任印制：杨 曦

北京双青印刷厂印刷

2012 年 3 月第 1 版第 1 次印刷

184mm × 260mm · 23.75 印张 · 585 千字

标准书号：ISBN 978-7-111-34267-0

定价：48.00 元

凡购本书，如有缺页、倒页、脱页，由本社发行部调换

电话服务

网络服务

社服中心：(010) 88361066

门户网：<http://www.cmpbook.com>

销售一部：(010) 68326294

教材网：<http://www.cmpedu.com>

销售二部：(010) 88379649

读者购书热线：(010) 88379203

封面无防伪标均为盗版

# 前　　言

数字信号处理器（Digital Signal Processor，DSP）是一种运算速度快、处理功能强且内存容量大的单片微处理器，广泛用于控制系统、电气设备、信号处理、移动通信、互联网、仪器仪表、军事武器和消费电子等方面，其应用广度和深度还仍在不断地扩展和深化。同时，针对不同领域的应用特点和处理要求，各 DSP 芯片的生产厂商不断推出各种类型的 DSP，使得 DSP 在制造工艺上集成度越来越高，运算精度和速度不断提高，片内功能模块越来越多。

DSP 最主要的生产厂商有 TI、Agere、ADI、Motorola、ST、Philips、富士通、松下、日立和三星等。其中，TI 公司所占 DSP 市场的份额最大，相继推出了 10 余种系列的 DSP 芯片，如 C1x、C2x、C20x、C24x、C24xx、C28x/F28x、C3x、C4x、C5x、C54x、C55x、C62x、C64x、C67x、C8x 等，按照是否能处理浮点运算，器件分为定点 DSP 和浮点 DSP 两种，其中 F28xxx、C3x、C4x、C67x 是浮点芯片，C8X 是多处理器芯片，其他则都是定点处理器芯片。定点芯片在一般应用场合使用比较广泛，浮点芯片则用于高性能、精度要求高的场合，如音频、视频处理等。TI 公司的这几种浮点 DSP 器件各有特点，C3x/C4x 系列属于浮点型低端器件，支持 TI 公司自己定义的浮点格式，特别是 TMS320VC33 芯片现在虽为非主流产品，但仍在广泛使用，其速度较低，最高为 150MIPS；C67x 系列属于高性能浮点芯片，特别适合高质音频方面的应用，尤其推出的较新的三款浮点 DSP 器件——TMS320C6722、TMS320C6726 与 TMS320C6727，新内核具有高效 C 语言效率，其 VLIW 架构显著提高应用性能，也进一步降低了高品质音频产品的开发成本；F28xxx 浮点器件集成了数字信号处理器和微控制器的优点，成为独具特点的一类微处理器，这种处理器除增加了浮点运算指令外，其他操作与定点 TMS320F28x 系列 DSP 兼容，时钟频率与 F281x 系列相同，但片内增大了 Flash 和 SRAM 存储器的容量，提供了 DMA 控制器，片内外围设备模块的功能得到进一步扩展，适用于需要大量高精度运算的场合。这几种系列的浮点 DSP 器件，VC33 相关的书籍较多，应用较广，但 C67x 和 F28xxx 系列的浮点 DSP 相对较新，可参考的中文资料基本没有，因此作者在结合对浮点数 DSP 开发应用经验，选择了 3 种浮点 DSP 芯片，对硬件结构、外围设备接口、软件编程以及接口举例等方面进行详细介绍，为用户提供良好的技术参考和开发支持。

本书以 TI 公司的浮点 DSP 为主要内容，主要介绍了 C3x、C67xx 和 F2833x 系列 DSP 的硬件结构、软件编程以及硬件接口等。全书共 11 章，第 1 章介绍了数字信号处理的基础知识、DSP 芯片的定义和特点、DSP 系统的组成和设计方法等；第 2 章介绍了 TI 公司支持的浮点数格式及浮点运算；第 3~5 章分别介绍了 C3x 系列 DSP 的硬件结构、软件编程以及硬件接口；第 6~8 章分别介绍了 C67xx 系列 DSP 的硬件结构、软件编程以及硬件接口；第 9~11 章分别介绍了 F2833x 系列 DSP 的硬件结构、软件编程以及硬件接口。

西安石油大学的党瑞荣教授负责本书内容的组织，同时还编写了第 1 章内容，并进行了全书的统稿；高国旺负责编写第 3、5 章部分内容和第 9、11 章，还负责绘制书中的插图；

任志平负责编写第4、5章的部分内容和第8章；宋汐瑾负责编写第6章；李利品负责编写第2、10章及第3、4章的部分内容，并编写和验证了书中的大量程序；谢雁负责编写第7章。同时，在本书的编写过程中，西安石油大学光电油气测井与检测教育部重点实验室油气资源电磁探测研究室的所有研究生在文字录入、插图的加工以及程序的验证方面进行了大量的工作，他们是贾伟、张微、牛云鹏、何源、王肄辉、张维娜、李楠楠、黄艳芝、李兵祥等，在此对他们表示感谢！本书的出版得到西安石油大学教材建设项目的资助，在此表示感谢！

由于DSP技术发展非常迅速，作者的水平有限，书中难免存在不妥之处，敬请广大读者批评指正！

### 作 者

# 目 录

## 前言

<b>第1章 绪论</b>	1
1.1 信号处理技术基础	1
1.1.1 信号、系统与信号处理的概念	1
1.1.2 数字信号处理基础	1
1.2 DSP芯片概述	3
1.2.1 DSP芯片的发展概况	3
1.2.2 DSP芯片的特点	4
1.2.3 DSP主要生产厂商及产品	6
1.2.4 DSP芯片的分类	7
1.2.5 DSP芯片的运算速度和DSP应用系统的运算量	8
1.2.6 DSP芯片的应用	9
1.3 TMS320系列DSP芯片	10
1.3.1 TI公司DSP芯片的命名规则	10
1.3.2 TI公司的DSP系列产品	11
<b>第2章 TI公司支持的浮点数格式及浮点运算</b>	16
2.1 IEEE-754浮点数格式	16
2.1.1 IEEE-754浮点数格式的表示方法	16
2.1.2 IEEE-754浮点数与十进制数间的转换	17
2.2 TMS320C3x浮点数格式	18
2.2.1 TMS320C3x浮点数格式的表示方法	18
2.2.2 数据格式间的转换	20
<b>第3章 TMS320C3x系列DSP处理器结构</b>	23
3.1 TMS320VC33的主要特性	23
3.2 TMS320VC33的引脚描述	24
3.3 时钟电路及工作时钟的产生	27
3.4 TMS320VC33的CPU结构	29
3.5 存储器管理	30
3.5.1 存储器组织	31
3.5.2 中断向量和分支指令存储器分配	32
3.5.3 外围寄存器地址分配	33
3.6 CPU寄存器	33
3.6.1 扩展精度寄存器	34
3.6.2 辅助寄存器	34
3.6.3 数据页指针	35
3.6.4 索引寄存器	35
3.6.5 块规模寄存器	35
3.6.6 系统堆栈指针	35
3.6.7 状态寄存器	35
3.6.8 CPU/DMA中断允许寄存器	36
3.6.9 CPU中断标志寄存器	37
3.6.10 I/O标志寄存器	38
3.6.11 重复计数器和块重复寄存器	38
3.6.12 其他寄存器	39
3.7 外围设备	39
3.7.1 定时器	39
3.7.2 串行口	44
3.7.3 DMA控制器	55
<b>第4章 TMS320C3x浮点DSP软件设计</b>	64
4.1 TMS320C3x寻址类型	64
4.1.1 立即数寻址	64
4.1.2 直接寻址	65
4.1.3 寄存器寻址	65
4.1.4 间接寻址	66
4.1.5 PC相对寻址	73
4.1.6 循环寻址	74
4.1.7 位反转寻址	76
4.2 汇编语言程序格式	77
4.3 汇编语言指令及说明	78
4.3.1 数据传输指令	78
4.3.2 二操作数指令	80
4.3.3 三操作数指令	85

4.3.4 流程控制指令 .....	87	6.6.2 中断服务表 .....	163
4.3.5 互锁指令 .....	92	6.6.3 中断和中断选择 .....	164
4.3.6 并行指令 .....	93	6.6.4 中断选择寄存器 .....	165
4.4 命令文件 .....	98	6.7 TMS320C6720 外部存储器接口 .....	166
4.5 公共目标文件及进制转换 .....	101		
4.5.1 软件设计过程 .....	101		
4.5.2 公共目标文件格式 .....	102		
4.5.3 汇编器对段的处理 .....	103		
4.5.4 链接器对段的处理 .....	105		
<b>第 5 章 TMS320C3x 浮点 DSP 接口</b> .....	<b>109</b>		
5.1 程序引导实现 .....	109		
5.1.1 引导方式选择 .....	109		
5.1.2 程序引导文件的生成过程 .....	110		
5.1.3 引导的工作流程 .....	115		
5.1.4 引导加载表 .....	117		
5.1.5 中断考虑 .....	117		
5.1.6 程序固化 .....	118		
5.1.7 引导实例 .....	119		
5.2 外围接口电路 .....	123		
5.2.1 主要的外围器件 .....	123		
5.2.2 电源设计 .....	124		
5.2.3 复位接口设计 .....	127		
5.2.4 时钟电路设计 .....	130		
5.2.5 等待 .....	130		
5.2.6 JTAG 仿真接口 .....	131		
5.2.7 DSP 与外围存储器的接口 .....	132		
<b>第 6 章 TMS320C67x 浮点 DSP 硬件</b> .....	<b>135</b>		
<b>结构</b> .....	<b>135</b>		
6.1 TMS320C672x 浮点 DSP 概述 .....	135		
6.2 TMS320C6720 芯片的引脚描述 .....	141		
6.3 TMS320C6720 CPU 结构组成 .....	149		
6.3.1 TMS320C6720 芯片的结构 .....	149		
6.3.2 TMS320C6720 CPU 的数据通路 .....	152		
6.4 TMS320C6720 控制寄存器及其扩展 .....	155		
6.4.1 TMS320C6720 控制寄存器 .....	155		
6.4.2 TMS320C6720 控制寄存器扩展 .....	157		
6.5 TMS320C6720 片内程序和数据存储器 .....	160		
6.6 TMS320C67x 中断管理 .....	161		
6.6.1 中断类型和中断信号 .....	161		
6.6.2 中断服务表 .....	163		
6.6.3 中断和中断选择 .....	164		
6.6.4 中断选择寄存器 .....	165		
6.7 TMS320C6720 外部存储器接口 .....	166		
<b>第 7 章 TMS320C67x 浮点 DSP 软件</b> .....	<b>173</b>		
<b>设计</b> .....	<b>173</b>		
7.1 TMS320C67x 概述 .....	173		
7.2 TMS320C67x 寻址方式 .....	177		
7.3 TMS320C67x 的指令集及分类说明 .....	177		
7.3.1 读取/存储指令 .....	181		
7.3.2 算术运算指令 .....	183		
7.3.3 逻辑及位操作指令 .....	186		
7.3.4 搬移指令 .....	188		
7.3.5 程序转移指令 .....	188		
7.3.6 浮点运算指令 .....	188		
<b>第 8 章 TMS320C67x 浮点 DSP 接口</b> .....	<b>195</b>		
<b>电路设计</b> .....	<b>195</b>		
8.1 TMS320C67x 引导设计 .....	195		
8.1.1 TMS320C6713 引导装载的实现 .....	195		
8.1.2 TMS320C672x 程序引导的实现 .....	198		
8.2 外部存储器接口设计 .....	202		
8.2.1 EMIF 概述 .....	202		
8.2.2 EMIF 信号 .....	203		
8.2.3 EMIF 控制寄存器 .....	205		
8.2.4 SDRAM 接口设计 .....	213		
8.2.5 异步存储器接口 .....	223		
8.2.6 EMIF 复位和中断处理 .....	232		
8.2.7 接口举例 .....	235		
<b>第 9 章 TMS320F2833x 系列 DSC 的</b> .....	<b>241</b>		
<b>硬件结构</b> .....	<b>241</b>		
9.1 TMS320F2833x 浮点 DSC 概述 .....	241		
9.2 TMS320F2833x 的 DSC 封装形式及引脚功能 .....	242		
9.2.1 封装形式及外部形状 .....	242		
9.2.2 引脚功能说明 .....	242		
9.3 TMS320F2833x 系列 DSC 的内核 .....	253		
9.3.1 F2833x 系列 DSC 的内核概述 .....	253		
9.3.2 总线结构 .....	253		
9.3.3 F2833x 的存储单元 .....	255		

9.3.4 时钟和系统控制单元 .....	258
9.3.5 串行外围设备接口 .....	266
9.3.6 其他 .....	266
9.4 串行通信接口模块 .....	267
9.4.1 SCI 模块概述 .....	267
9.4.2 SCI 模块的通信模式 .....	269
9.4.3 SCI 通信格式 .....	273
9.4.4 SCI 中断 .....	274
9.4.5 SCI 的波特率计算 .....	275
9.4.6 SCI 模块控制寄存器 .....	275
9.5 串行外围设备接口模块 .....	282
9.5.1 SPI 模块概述 .....	282
9.5.2 SPI 模块操作 .....	284
9.5.3 波特率的设定与时钟模式 .....	286
9.5.4 SPI 的初始化 .....	288
9.5.5 SPI 控制寄存器 .....	288
9.6 多通道缓冲串行口 .....	294
9.6.1 McBSP 概述 .....	294
9.6.2 McBSP 的主要特征 .....	294
9.6.3 McBSP 引脚 .....	295
9.6.4 McBSP 控制寄存器 .....	295
9.7 TMS320F28335 中断管理 .....	307
9.7.1 PIE 概述 .....	307
9.7.2 中断向量表的映射 .....	309
9.7.3 中断源及其响应过程 .....	310
9.7.4 中断向量表 .....	310
<b>第 10 章 TMS320F2833x 浮点 DSP 软件设计 .....</b>	<b>314</b>
10.1 TMS320F2833x 的寻址方式 .....	314
10.1.1 寻址方式分类 .....	314
10.1.2 寻址方式选择 .....	315
10.1.3 汇编器/编译器模式位跟踪 .....	316
10.2 寻址方式操作详述 .....	317
10.2.1 直接寻址方式操作 .....	317
10.2.2 堆栈寻址方式 .....	318
10.2.3 间接寻址方式 .....	318
10.2.5 数据、程序或 I/O 空间立即寻址 .....	330
10.2.6 程序空间间接寻址 .....	331
10.2.7 字节寻址 .....	332
10.3 TMS320C28x 汇编语言指令集 .....	332
10.3.1 数据传输指令集 .....	333
10.3.2 浮点操作运算指令集 .....	334
10.3.3 并行操作运算指令集 .....	335
10.3.4 其他操作指令集 .....	336
10.4 寄存器操作指令 .....	336
10.4.1 操作数术语 .....	336
10.4.2 寄存器操作 .....	337
<b>第 11 章 TMS320F2833x 的硬件接口</b>	
<b>电路设计 .....</b>	<b>346</b>
11.1 TMS320F28335 的最小系统设计 .....	346
11.1.1 时钟电路 .....	346
11.1.2 电源电路 .....	347
11.1.3 复位电路 .....	348
11.1.4 JTAG 接口 .....	348
11.2 USB 通信接口的应用举例 .....	348
11.2.1 CY7C68001 芯片 .....	348
11.2.2 CY7C68001 控制寄存器 .....	349
11.2.3 F28335 与 CY7C68001 的硬件接口 .....	350
11.2.4 USB 的初始化 .....	351
11.2.5 USB 的编程 .....	352
11.3 SCI 应用举例 .....	362
11.3.1 SCI 硬件设计 .....	362
11.3.2 SCI 软件设计 .....	363
11.4 SPI 应用举例 .....	366
11.4.1 ADT7301 温度传感 .....	366
11.4.2 ADT7301 与 TMS320F28335 接口应用 .....	368
<b>参考文献 .....</b>	<b>370</b>

# 第1章 絮 论

## 1.1 信号处理技术基础

### 1.1.1 信号、系统与信号处理的概念

信号是信息的载体。所谓信息，是指人类对外界事物的感知，如温度、声音和图像等都是信息的表现形式。随着技术的进步，对信息的表达、获取、传递的能力也在不断地发生着变化，如从远古时代的手势、击鼓、烽火、旗语变化到今天的电报、电话、广播、电视、多媒体和互联网等。总之，人们对信息的表达越来越准确，获取手段越来越广泛，获取的方式越来越先进，信息的传递也越来越有效、可靠和迅速。

可从不同的角度对信号进行分类。从时间的连续性考虑，信号可分为连续信号（模拟信号）、时域离散信号和数字信号。根据信号是否可以用明确的时间函数来表示，信号可分为确定信号和随机信号。根据信号是否满足周期关系，信号可分为周期信号和非周期信号。根据信号是功率有限还是能量有限，信号可分为功率信号和能量信号。

这里所说的系统是指信号处理过程中硬件设备的总称，它把感知的信息处理成人们可以直接受观察的形式。若信号的处理是通过模拟部件实现的，则称为模拟系统；若信号的处理是通过数字部件完成的，则称为数字系统。

通常，信号处理是指将信号从一种形式变成另一种形式的算法或结构，如将信号从时域转化为频域，从模拟信号转换为数字信号等。信号处理的内容涉及广泛，尤其信号的数字处理为信号处理带来了广阔的前景。目前，数字信号处理技术已经成为信号处理的重要内容。

由信号、系统和信号处理的定义，可以清晰地看到它们之间的关系，即信号分析是基础，系统分析是桥梁，信号处理是手段，系统综合是目的。信号处理作为手段，贯穿信号分析、系统分析、系统综合的始终。

### 1.1.2 数字信号处理基础

数字信号处理（Digital Signal Processing, DSP）涉及多门学科，广泛应用于科学和工程领域。20世纪60年代以来，计算机和信息技术的飞速发展，有力地推动和促进了DSP技术的发展进程。在过去20多年的时间里，DSP技术已经在通信等领域得到了极为广泛的应用。

数字信号处理是利用计算机或专用处理设备，以数字的形式对信号进行分析、采集、合成、变换、滤波、估算、压缩和识别等加工处理，以便提取有用的信息并进行有效的传输与应用。与模拟信号处理相比，数字信号处理具有精确、灵活、抗干扰能力强、可靠性高、体积小和易于大规模集成等优点。

步入21世纪以后，信息社会已经进入了数字化时代，DSP技术已成为数字化社会最重要的技术之一。DSP可以代表数字信号处理（Digital Signal Processing）技术，也可以代表数

字信号处理器（Digital Signal Processor）。其实，它们两者是密切相关的，前者是理论和计算方法上的技术，后者是指实现这些技术的通用或专用可编程微处理器芯片。本书中的英文缩写 DSP 指的是数字信号处理器。

数字信号处理是以众多学科为理论基础的，所涉及的范围极其广泛，如在数学领域中，微积分、概率统计、随机过程和数字分析等都是数字信号处理的基础工具。它与网络理论、信号与系统、控制理论、通信理论和故障诊断等密切相关。近年来，一些新兴学科，如人工智能、模式识别和神经网络等都与数字信号处理密不可分。可以说，数字信号处理是将许多经典的理论体系作为自己的理论基础，同时又使自己成为一系列新兴学科的理论基础。

数字信号处理包括算法研究和实现方法两方面的内容。

### 1. 算法研究

算法研究是指如何以最小的运算量和存储器的使用量来完成指定的任务。20世纪60年代出现的快速傅里叶变换（FFT），使数字信号处理技术发生了革命性的变化。近几年来，数字信号处理的理论和方法得到了迅速的发展，如语音与图像的压缩编码、识别与鉴别，信号的调制与解调、加密和解密，信道的辨识与均衡，智能天线和频谱分析等各种快速算法都成为研究的热点，并取得了长足的进步，为各种实时处理的应用提供了算法基础。

### 2. 数字信号处理的实现

数字信号处理的实现是用硬件、软件或软硬件相结合的方法来实现各种算法。数字信号处理的一般有以下几种方法：

- 1) 在通用计算机上用软件（如 Fortran、C 语言）实现，但速度慢，主要用于算法的模拟。
- 2) 在通用计算机系统中加入专用的加速处理器，以增强运算能力和提高运算速度，不适合于嵌入式应用，专用性强，应用受到限制。
- 3) 用单片机实现，用于不太复杂的数字信号处理，不适合于以乘法-累加运算为主的密集型运算。
- 4) 用通用的可编程 DSP 芯片实现，具有可编程性和强大的处理能力，可完成复杂的数字信号处理的算法，在实时 DSP 领域中处于主导地位。
- 5) 用专用的 DSP 芯片实现，可用在要求信号处理速度极快的特殊场合，如专用于 FFT、数字滤波、卷积、相关算法的 DSP 芯片，相应的信号处理算法由内部硬件电路实现。用户无需编程，但专用性强，应用受到限制。
- 6) 用基于通用 DSP 核的 ASIC 芯片实现。随着专用集成电路（Application of Specific Integrated Circuit, ASIC）的广泛使用，可以将 DSP 的功能集成到 ASIC 中。一般来说，DSP 核是通用 DSP 器件中的 CPU 部分，再配上用户所需的存储器（包括 Cache、RAM、ROM、Flash、EPROM）和外围设备（包括串口、并口、主机接口、DMA 和定时器等），组成用户的 ASIC。DSP 核概念的提出与技术的发展，使用户可将自己的设计通过 DSP 厂家的专业技术来加以实现，从而提高 ASIC 的水准，并大大缩短产品的上市时间。

上述几种方法的性能特点、适用范围有很大的差别。这里主要对 DSP 与微处理器、单片机以及 FPGA（Field Programmable Gate Array）、CPLD（Complex Programmable Logic Device）进行比较。

- 1) 通用 DSP 与微处理器的比较。微处理器技术是近 30 年来发展速度最快的处理器技

术。强有力的需求推动了这一技术的飞速发展，千万个晶体管，超过 1 000MHz 的工作频率，完善的开发手段，丰富的软件支持，各种用途的整机、板卡应有尽有。在这些方面，DSP 是无法与之相比的。除普通 PC 外，在广阔工业控制、数据处理、信息管理领域，基于微处理器的板卡设备占据着主导地位。但微处理器并非针对实时信号处理而设计，其数据输入、输出能力相对于处理能力要低得多，使得无论是基于 DOS，还是基于 Windows 的处理软件，其响应速度或者响应迟延不能满足实时处理的要求。在相同的工作频率下，微处理器进行乘、加、FFT 和编解码等常用数字信号处理的速度要比 DSP 低得多。尽管微处理器的集成度很高，用户不得不采用商用的板卡，而这些板卡的性价比、体积、功耗对某一特定应用来说是很难满足要求的。微处理器的功耗也比 DSP 大得多。

2) 通用 DSP 与单片机的比较。通用 DSP 虽比单片机的推出时间稍晚，但其复杂度和性能要较单片机高得多。以最简单的性能指标 MIPS (百万条指令每秒) 为例，单片机为 1~10MIPS，DSP 为 50~200MIPS 或更高。单片机只有单总线，且片外地址、数据线复用；而 DSP 片内有多条总线，片外的地址和数据总线分开，还有比异步串口 (UART) 速度高得多的同步串口或通信口，因此数据输入/输出能力很强。DSP 字长也比单片机大，进行数字信号处理时不仅速度快，而且精度也高。在软件设计流程方面，两者是类似的。在成本上，以往 DSP 的价格比单片机高 4 倍以上，而现在低成本、高性能 DSP 的推出将这一差距缩小到 2 倍左右。

3) DSP 与 FPGA/CPLD 的比较。FPGA/CPLD 是用硬件完成数字信号处理运算的，其运算的速度很高，输入至输出的延迟也比 DSP 小。适合 FPGA/CPLD 完成的数字电路功能和数字信号处理功能有计数、译码、锁存、状态机、乘加、FIR、FFT、编解码、查表和 FIFO 等。但其运算能力不及 DSP，不便于进行复杂运算方程求解或浮点数据处理。数字电路设计中常把 DSP 的灵活性和 FPGA/CPLD 的高速、高效结合在一起，从而充分发挥各自的优势。

## 1.2 DSP 芯片概述

DSP 是一种特别适合于进行数字信号处理运算的微处理器，主要用于实时、快速实现各种数字信号处理。在 20 世纪 80 年代以前，由于受实现方法的限制，数字信号处理的理论还不能得到广泛应用。DSP 芯片的诞生，使理论研究成果广泛应用到实际中，并且推动了新的理论和应用领域的发展。可以毫不夸张地讲，DSP 芯片的诞生及发展对近 30 年来通信、计算机和控制等领域的技术发展起到了十分重要的作用。

### 1.2.1 DSP 芯片的发展概况

DSP 芯片诞生于 20 世纪 70 年代末，至今已经得到了突飞猛进的发展，并经历了以下 3 个阶段。

第 1 阶段，DSP 的雏形阶段（1980 年前后）。在 DSP 芯片出现之前，数字信号处理只能依靠微处理单元 (MPU) 来完成。由于 MPU 处理速度较低，所以难以满足高速实时处理的要求。1965 年，库利 (Cooley) 和图基 (Tukey) 发表了著名的快速傅里叶变换 (Fast Fourier Transform, FFT)，极大地降低了傅里叶变换的计算量，从而为数字信号的实时处理奠定了算法的基础。与此同时，伴随着集成电路技术的发展，各大集成电路厂商在通用 DSP 芯

片的生产方面做了大量的工作。1978 年，AMI 公司生产出第一片 DSP 芯片 S2811。1979 年，美国 Intel 公司发布了商用可编程 DSP 器件 Intel2920，由于内部没有单周期的硬件乘法器，使芯片的运算速度、数据处理能力和运算精度受到了很大的限制。运算速度大约为单指令周期 200 ~250ns，应用仅局限于军事或航空航天领域。这个时期的代表性器件主要有 Intel2920 (Intel)、PD7720 (NEC)、TMS320C10 (TI)、DSP16 (AT&T)、S2811 (AMI) 和 ADSP-21 (AD 公司) 等。值得一提的是，TI 公司的第一代 DSP 芯片——TMS320C10，它采用了改进的哈佛结构，允许数据在程序存储空间与数据存储空间之间传输，大大提高了运行速度和编程的灵活性，在语音合成和编码解码器中得到了广泛的应用。

第 2 阶段，DSP 的成熟阶段（1990 年前后）。这个时期，许多国际上的著名集成电路厂家都相继推出自己的 DSP 产品。如 TI 公司的 TMS320C20、30、40、50 系列，Motorola 公司的 DSP5600、9600 系列，AT&T 公司的 DSP32 等。这个时期的 DSP 器件在硬件结构上更适合于数字信号处理的要求，能进行硬件乘法、硬件 FFT 和单指令滤波处理，其单指令周期为 80 ~100ns，如 TI 公司的 TMS320C20，它是该公司的第 2 代 DSP 器件，采用了 CMOS 制造工艺，其存储容量和运算速度成倍提高，为语音处理、图像硬件处理技术的发展奠定了基础。20 世纪 80 年代后期，以 TI 公司的 TMS320C30 为代表的第 3 代 DSP 芯片问世，伴随着运算速度的进一步提高，其应用范围逐步扩大到通信和计算机领域。

第 3 阶段，DSP 的完善阶段（2000 年以后）。这一时期各 DSP 制造商不仅使信号处理能力更加完善，而且使系统开发更加方便、程序编辑调试更加灵活、功耗进一步降低、成本不断下降。尤其是各种通用外围设备集成到片上，大大地提高了数字信号处理的能力。这一时期的 DSP 运算速度可达到单指令周期 10ns 左右，有的芯片可以达到 0.5ns，可在 Windows 环境下直接用 C 语言编程，使用方便、灵活，使 DSP 芯片不仅在通信、计算机领域得到了广泛的应用，而且逐渐渗透到日常消费领域。

目前，DSP 芯片的发展非常迅速。硬件结构方面主要是向多处理器的并行处理结构、便于外部数据交换的串行总线传输、大容量片上 RAM 和 ROM、程序加密、增加 I/O 驱动能力、外围电路内装化、低功耗等方面发展。软件方面主要是综合开发平台的完善，使 DSP 的应用开发更加灵活、方便。

## 1.2.2 DSP 芯片的特点

数字信号处理不同于普通的科学计算与分析，它强调运算的实时性。因此，DSP 除了具备普通微处理器所强调的高速运算和控制能力外，针对实时数字信号处理的特点，还在处理器的结构、指令系统、指令流程上做了很大的改进，其主要特点如下。

### 1. 采用哈佛结构

DSP 芯片普遍采用数据总线和程序总线分离的哈佛结构（Harvard）或改进的哈佛结构，比传统处理器的冯·诺依曼（Von Neumann）结构有更快的指令执行速度。

冯·诺依曼结构采用单存储空间，即程序指令和数据公用一个存储空间，使用单一的地址和数据总线，取指令和取操作数都是通过一条总线分时进行的。当进行高速运算时，不但不能同时进行取指令和取操作数，而且还会造成数据传输通道的瓶颈现象，其工作速度较慢。图 1-1 所示为冯·诺依曼结构。

哈佛结构采用双存储空间，程序存储器和数据存储器分开，有各自独立的程序总线和数

据总线，可独立编址和独立访问，可对程序和数据进行独立传输，使取指令操作、指令执行操作、数据吞吐并行完成，大大地提高了数据处理能力和指令的执行速度，非常适合于实时的数字信号处理。微处理器的哈佛结构如图 1-2 所示。

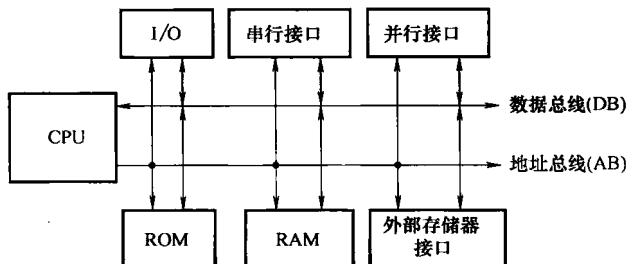


图 1-1 冯·诺依曼结构

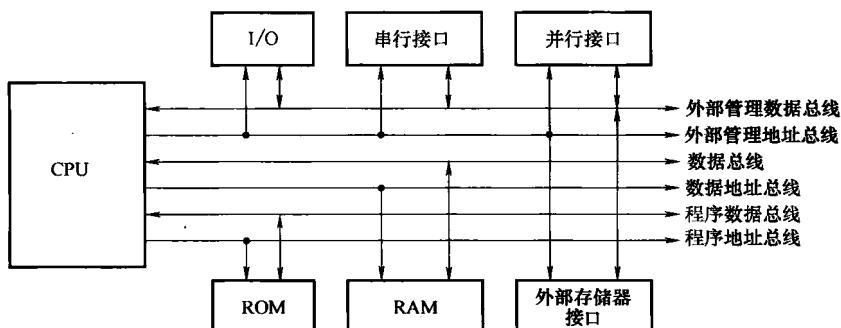


图 1-2 微处理器的哈佛结构

改进型的哈佛结构采用的是双存储空间和多条总线，即一条程序总线和多条数据总线。其结构如图 1-3 所示。其特点如下：

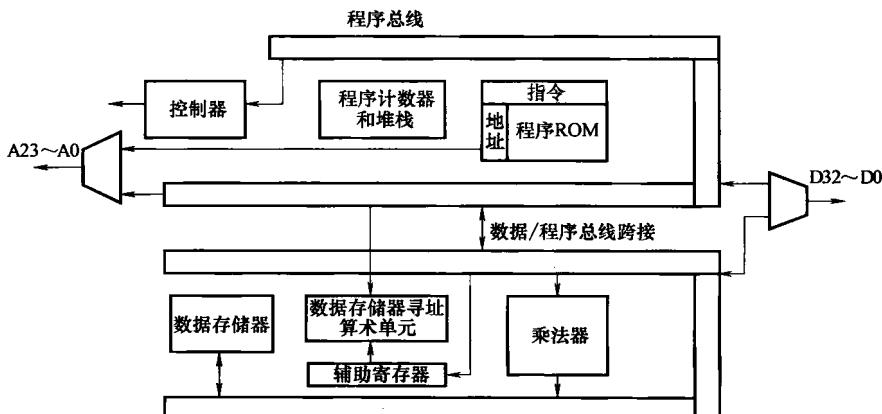


图 1-3 改进型的哈佛结构

1) 允许在程序空间和数据空间之间相互传送数据，使这些数据可以由算术运算指令直接调用，增强了芯片的灵活性。

2) 提供了存储指令的高速缓冲器 (Cache) 和相应的指令，当重复执行这些指令时，只需读入一次就可连续使用，不需要再次从程序存储器中读出，从而减少了指令执行所需要的时间。如 TMS320C6200 系列的 DSP，整个片内程序存储器都可以配制成高速缓冲结构。

## 2. 采用多总线结构

DSP 芯片都采用多总线结构，可同时进行取指令和多个数据的存取操作，并由辅助寄存

器自动增减地址进行寻址，使 CPU 在一个机器周期内可多次对程序空间和数据空间进行访问，大大提高了 DSP 的运行速度。如 TMS320C54x 系列内部有 P、C、D 和 E4 组总线，每组总线中都有地址总线和数据总线，这样在一个机器周期内便可以完成如下操作：

- 1) 从程序存储器中取一条指令。
- 2) 从数据存储器中读两个操作数。
- 3) 向数据存储器写一个操作数。

对于 DSP 芯片，内部总线是十分重要的资源，总线越多，可以完成的功能就越复杂。

### 3. 采用流水线技术

每条指令可通过片内多功能单元完成取指、译码、取操作数和执行等多个步骤，实现多条指令的并行执行，从而在不提高系统时钟频率的条件下减少每条指令的执行时间。以 4 级流水线为例，其流水线操作过程如图 1-4 所示。图中，N 表示当前指令，N+1 表示下一条指令，N-1 表示上一条指令。由图 1-4 可知，任一指令周期中都有 4 条不同的指令分别处于取指令、译码、读操作数和执行等处理状态。

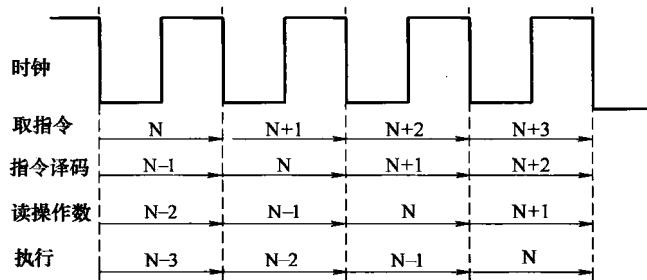


图 1-4 4 级流水线操作过程

### 4. 专用的硬件乘法器

在通用的微处理器中，算法指令需要多个指令周期，如 MCS-51 的乘法需要 4 个周期。相比而言，DSP 芯片的特征就是有一个专用的硬件乘法器，乘法可以在一个指令周期内完成，还可以与加法并行进行，完成一个乘法和一个加法只需一个指令周期。在 TMS320C3x 系列 DSP 芯片中，有一个硬件乘法器；在 TMS320C6000 系列中则有两个硬件乘法器。

### 5. 采用特殊的 DSP 指令

DSP 芯片的另一个特点是采用特殊的指令，这些特殊的指令进一步提高了 DSP 芯片的处理能力。如 TMS320C3x 用于卷积和傅里叶变换的位翻转指令和循环寻址指令，多片 DSP 间通信的互锁指令等。

### 6. 硬件功能强大

新一代的 DSP 芯片具有较强的接口功能，除了具有串行口、DMA 控制器、软件可编程等待状态发生器等片内外围设备外，还配置有中断处理器、PLL（锁相环）、片内存储器和测试接口等单元电路，可以方便地构成一个嵌入式自封闭控制的处理系统。

高速数据传输能力是 DSP 进行高速实时处理的关键之一。新型的 DSP 大多设置了单独的 DMA 总线及其控制器，在不影响或基本不影响 DSP 处理速度的情况下，进行并行的数据传送，传送速率可以达到数百兆字（16 位）每秒，但受片外存储器速度的限制。

## 1.2.3 DSP 主要生产厂商及产品

在生产通用性 DSP 厂商中，最有影响的有 AD 公司、AT&T 公司、Motorola 公司、NEC 公司和 TI（美国德州仪器公司）。各生产厂商的主要产品系列如下：

**1. AD 公司**

定点 DSP:	ADSP21xx 系列,	16 位,	40MIPS
浮点 DSP:	ADSP21xx 系列,	16 位,	40MIPS
并行浮点 DSP:	ADSP2106x 系列,	32 位,	40MIPS
超高性能 DSP:	ADSP21160 系列,	32 位,	100MIPS

**2. AT&T 公司**

定点 DSP:	DSP16 系列,	16 位,	40MIPS
浮点 DSP:	DSP32 系列,	32 位,	125MIPS

**3. Motorola 公司**

定点 DSP:	DSP56000 系列,	24 位,	16MIPS
浮点 DSP:	DSP96000 系列,	32 位,	27MIPS

**4. NEC 公司**

定点 DSP:	$\mu$ PD77Cxx 系列,	16 位
	$\mu$ PD770xx 系列,	16 位
	$\mu$ PD772xx 系列,	24 位或 32 位

**5. TI 公司**

该公司自 1982 年推出第一款定点 DSP 芯片以来，还相继推出了定点、浮点和多处理器 3 类运算特性不同的 DSP 芯片，共发展了 7 代产品。其中，定点运算单处理器 DSP 有 7 个系列，浮点运算单处理器的 DSP 有 3 个系列，多处理器的 DSP 有 1 个系列。主要按照 DSP 的处理速度、运行精度和并行处理能力分类，每一类产品的结构相同，只是片内存储器和片内外围设备的配置不同。具体的芯片系列见 1.3 节的内容。

### 1.2.4 DSP 芯片的分类

近 30 年来，已有各种系列的 DSP 产品涌现到市场上。这些 DSP 芯片可以有如下 3 种分类方式。

#### 1. 定点与浮点 DSP 芯片

这是按照 DSP 处理器工作的数据格式来分类的。数据以定点格式工作的 DSP 芯片称为定点 DSP 芯片。相对而言，定点 DSP 芯片的结构较简单、乘法 - 累加 (MAC) 运算速度快，但运算精度低，动态范围小，这是其字长有限造成的。定点 DSP 芯片主要有 TI 公司的 TMS320C1x/C2x/C5x 系列、Motorola 公司的 MC56000 系列、AD 公司的 ADSP21xx 系列、AT&T 公司的 DSP16/16A 等。其中，TMS320C25、DSP16A 和 DSP56001 较为广泛。目前，TI 公司又推出了功能更强大的定点 DSP，如 TMS320C2xx、TMS320C5xx 和 TMS320C620X 等，它们将在不同的领域取代以前的 DSP 芯片。

数据以浮点格式工作的 DSP 芯片称为浮点 DSP 芯片。浮点 DSP 芯片处理动态范围大，运算精度高，在对性能要求高的实时信号处理中有广泛的应用。浮点 DSP 芯片的产品主要有 TI 公司的 TMS320C3x/C4x/C8x 系列、Motorola 公司的 MC96001 系列、AD 公司的 ADSP21xx 系列、AT&T 公司的 DSP32/32C 等。目前，TI 公司推出的 TMS320C6000 系列中的 TMS320C67xx 系列也是浮点 DSP 芯片。浮点 DSP 芯片中具有代表性的产品，如 TMS320VC33、DSP32C、DSP96001 等，它们的速度已达到一般定点 DSP 的速度水平，如 TMS320C32 的乘法 - 累加时间

为 33.3ns, TMS320C6701 的指令周期为 5ns, 而其存储器寻址能力 (TMS320VC33 的寻址能力为 16MB) 远远超过了定点的 DSP 芯片。

不同浮点 DSP 芯片的浮点格式并不一样。例如, TMS320C3x 采用自定义的浮点格式, 而 Motorola 公司的 96002 等浮点 DSP 处理器已经采用了 IEEE 标准浮点格式, 这样有利于和其他浮点格式兼容。

定点 DSP 芯片和浮点 DSP 芯片都有广泛的市场。定点 DSP 芯片虽然精度低, 但在市场中有价格低的优势; 浮点 DSP 芯片在高性能实时处理系统中有着广泛的应用。

## 2. 通用 DSP 芯片与专用 DSP 芯片

这是按照 DSP 的用途进行分类的。通用 DSP 芯片适用于普通的数字信号处理, TI 公司的 TMS320 系列 DSP 即为通用 DSP 芯片。专用 DSP 芯片是为某些 DSP 运算专门设计的, 特别适用于有某些特点的数字信号处理运算, 如 Motorola 公司的 DSP56200 即为专用的 DSP 芯片。由于具备易实现模块化、易实现流水线操作和多处理器结构, 系统设计、测试简单, 专用 DSP 芯片具有很好的发展前途。

## 3. 静态 DSP 芯片与一致性 DSP 芯片

这是按照 DSP 的工作时钟和指令类型来分类的。若有多种 DSP 的指令系统和相应的机器代码及引脚结构相互兼容, 则为一致性 DSP 芯片, 如 TI 公司的 TMS320C1x 系列。若 DSP 在某时钟频率内的任何时钟上, 除计算机速度变化外, 没有性能上的下降, 则为静态 DSP 芯片。

## 1.2.5 DSP 芯片的运算速度和 DSP 应用系统的运算量

### 1. DSP 芯片的运算速度

DSP 芯片的运算速度可以用以下几种性能指标来衡量。

- 1) 指令周期: 即执行一条指令所需要的时间, 通常以 ns 为单位, 如 TMS320LC549-80 在主频为 80MHz 时的指令周期为 13.5ns。
- 2) MAC 时间: 即一次乘法和一次加法的时间。大部分 DSP 芯片可在一个指令周期内完成一次乘法和一次加法操作, 如 TMS320LC549-80 的 MAC 时间为 13.5ns。
- 3) FFT 执行时间: 即运行一个 N 点 FFT 程序所需的时间。由于 FFT 涉及的运算在数字信号处理中很有代表性, 因此 FFT 执行时间是衡量 DSP 芯片运算能力的一个指标。
- 4) MIPS: 即每秒执行百万条指令, 如 TMS320LC549-80 的处理能力为 80MIPS, 即每秒可执行 8 千万条指令。
- 5) MOPS: 即每秒执行百万次操作, 如 TMS320C40 的运算能力为 275MOPS。
- 6) MFLOPS: 即每秒执行百万次浮点操作, 如 TMS320C31 在主频为 40MHz 时的处理能力为 40MFLOPS。
- 7) BOPS: 即每秒执行 10 亿次操作, 如 TMS320C80 的处理能力为 2BOPS。

### 2. DSP 应用系统的运算量

DSP 应用系统的运算量是选用 DSP 芯片的重要依据。运算量小则可以选用处理能力不是很强的 DSP 芯片, 从而可以降低系统的成本。相反, 运算量大的 DSP 系统则必须选用处理能力强的 DSP 芯片, 如果 DSP 芯片的处理能力达不到系统的要求, 则必须用多个 DSP 芯片并行处理。确定 DSP 系统的运算量, 主要有两种方式:

- 1) 按样点处理。所谓按样点处理, 就是 DSP 算法对每一个输入样点循环一次。数字滤

波就是这种情况。在数字滤波中，通常需要对每一个输入样点计算一次。例如，一个采用 LMS（最小均方差）算法的 256 抽头的自适应 FIR 滤波器，假定每个抽头的计算需要 3 个 MAC 周期，则 256 抽头的计算需要  $256 \times 3 = 768$  个 MAC 周期。这种运算量的估算和实际系统中实时性的要求是选择 DSP 速度的主要依据。

2) 按帧处理。有些数字信号处理算法不是每个输入样点循环一次，而是每隔一定时间间隔循环一次。例如，中低速语音编码算法通常以 10ms 或 20ms 为一帧。所以，选择 DSP 芯片时应该比较一帧内的 DSP 芯片的处理能力和 DSP 算法的运算量。假设 DSP 芯片的指令周期为  $p(\text{ns})$ ，一帧的时间为  $t(\text{ns})$ ，则该 DSP 芯片在一帧内所提供的最大运算量为  $t/p$  条指令。

### 1.2.6 DSP 芯片的应用

自从德州仪器 (TI) 公司 1982 年推出通用可编程 DSP 芯片以来，DSP 技术得到了快速的发展。最初的 DSP 只是一种专门为实时处理大量数据而设计的微处理器，但目前它已经在多种不同的领域取得了许多新的应用。在网络和互联网、高速调制解调器、无线通信、语音识别、音频、视频、音像产品、机顶盒、汽车、硬盘驱动器、工业控制和制造、雷达、声纳、地震检测、生物医药工程、机械振动、遥感遥测、地质勘测、航空航天、电力系统故障检测和自动化仪器等各行各业，DSP 技术的应用已遍布全球。以 TI 公司的 DSP 为例，其普及程度达到了每 10min 就有一个高科技用户使用 DSP 一次；每 2 个蜂窝电话中就有一个使用 TI 公司的 DSP 芯片；每 10 个高性能硬盘驱动器中就有 9 个用 TI 公司的 DSP；每 3 个高速调制解调器就有 1 个采用 TI 公司的 DSP 技术。DSP 是促进计算机、消费类产品和通信产品融合在一起的黏合剂。

TI 公司的用户指南 (User's Guide) 概括了数字信号处理器应用的 11 个领域，表 1-1 为 TMS320 DSP 的典型应用。

表 1-1 TMS320 DSP 的典型应用

汽 车	消费类产品	控 制
自适应行驶控制 防滑制动装置 蜂窝电话 数字收音机 发动机控制 全球定位 导航 振动分析 语音命令	数字录音机/TI 教育类玩具 音乐合成器 动力工具 雷达检测器 固态应答机 传呼机	磁盘驱动控制 发动机控制 激光打印机控制 电动机控制 机器人控制 伺服控制
通用场合	图形/图像	工 业
自适应滤液 卷积 相关 数字滤液 快速傅里叶变换 希尔伯特变换 波形产生 加窗	三维旋转 动画/数字地图 同态处理 图像压缩/传输 图像增强 模式识别 机器眼 工作站	数字化控制 电力线监控 机器人 安全检修