



高等学校电子与通信工程类专业“十三五”规划教材
电子信息实验及创新实践系列教材

现代数字电路与 逻辑设计实验教程

主 编 蔡春晓
副主编 李燕龙 周巍 黄品高



西安电子科技大学出版社
<http://www.xduph.com>

高等学校电子与通信工程类专业“十三五”规划教材

电子信息实验及创新实践系列教材

现代数字电路与 逻辑设计实验教程

主 编 蔡春晓

副主编 李燕龙 周 巍 黄品高

西安电子科技大学出版社

内 容 简 介

本书是与数字逻辑电路课程配套的实验教材,全书分为数字逻辑电路基础实验和基于 Quartus 的数字逻辑电路实验两部分。

本书既介绍了数字电路的基本元件、基本实验方法和实验技巧,又介绍了可编程逻辑器件、硬件描述语言(VHDL)及 EDA 工具和技术,同时将新技术和新器件引入教学实践环节,体现现代数字系统方法。实验内容循序渐进,能引导、启发学生的主动性和创造性。

本书可作为高等学校电子信息工程、通信工程、自动化、电子科学技术、测控技术与仪器等专业的“数字逻辑电路实验”课程教材,也可作为电子工程技术人员的自学参考书。

图书在版编目(CIP)数据

现代数字电路与逻辑设计实验教程/蔡春晓主编. —西安:西安电子科技大学出版社,2016.3

高等学校电子与通信工程类专业“十三五”规划教材

ISBN 978-7-5606-4059-4

I. ① 现… II. ① 蔡… III. ① 数字电路—逻辑设计—实验—高等学校—教材 IV. ① TN79-33

中国版本图书馆 CIP 数据核字(2016)第 047760 号

策 划 邵汉平

责任编辑 邵汉平 杨 璠

出版发行 西安电子科技大学出版社(西安市太白南路2号)

电 话 (029)88242885 88201467 邮 编 710071

网 址 www.xduph.com 电子邮箱 xdupfb001@163.com

经 销 新华书店

印刷单位 陕西天意印务有限责任公司

版 次 2016年3月第1版 2016年3月第1次印刷

开 本 787毫米×1092毫米 1/16 印 张 9.75

字 数 228千字

印 数 1~3000册

定 价 19.00元

ISBN 978-7-5606-4059-4/TN

XDUP 4351001-1

如有印装问题可调换

前 言

本书是为通信工程、电子信息工程、计算机科学与技术、测控技术与仪器、电气工程及其自动化等专业开设的“数字逻辑电路”课程而编写的。作为电子信息类专业的重要技术基础课程，“数字逻辑电路”具有很强的实践性，与它相对应的“数字逻辑电路实验”课程在学生学习和掌握相关技术及知识的过程中也起着至关重要的作用。所以，在“数字电路逻辑实验”课程中应合理设置相关知识点和实验内容，既要注重基础知识和基本技能的学习，又要不断引入新技术和新器件，紧跟电子技术的发展，充分利用有限的学时，使学生产生学习兴趣，在掌握相关基本原理以及基础知识和方法的基础上，能够实际接触并掌握学科的最新技术，为今后的学习和工作打下良好的基础。

本书注重学生综合素质和创新意识的培养，通过三个方面的转移(从验证性实验转移到加强基本技能的训练，从小单元局部电路为主的实验转移到多模块、综合系统实验，从单一的实验室内实验形式转移到课上课下、实验室内外的多元化实验形式)，进一步培养学生自主学习的能力和分析问题、解决问题的能力。

本书深入浅出地介绍了数字逻辑系统设计的基础知识、基本理论和基本方法，注重硬件底层原理的讲解；同时结合 EDA 技术，介绍了最新的数字系统设计方法，指导学生循序渐进地独立完成数字逻辑系统的设计；还以 Quartus II 软件为平台，介绍了 FPGA/CPLD 器件、VHDL 硬件描述语言等现代数字系统设计的相关知识，系统地阐述了数字系统设计的方法与技术。全书分为数字逻辑电路基础实验和基于 Quartus 的数字逻辑电路实验两部分。在数字逻辑电路基础实验中，安排了 TTL 集成逻辑门的逻辑功能与参数测试，组合逻辑电路的设计与测试，数据选择器及其应用，编码器及其应用，译码器及其应用，触发器及其应用，计数器及其应用，顺序脉冲和序列信号发生器，移位寄存器及其应用，555 时基电路及其应用，A/D、D/A 转换器，简易数字钟的设计，可定时多路数显抢答器的设计等 13 个实验。基于 Quartus 的数字逻辑电路实验部分安排了半加器设计、1 位全加器设计、4 选 1 数据选择器设计、译码器设计、触发器设计、计数器设计、有时钟使能的 2 位十进制计数器设计、数控分频器设计、2 位十进制频率计原理图输入设计、4 位十进制频率计设计、秒表设计、计时电路设计、电子抢答器设计、ADC 采样控制电路设计等 14 个实验。

本书紧密联系教学实际，着眼于实用，提供了大量能够体现电子线路设计领域主流设计思想和技术的实例，以期提高学生的实践能力，扩展学生的视野和培养学生的独立研究

能力。

桂林电子科技大学教学实践部电子电路实验中心的教师们在长期的实验实践教学中积累了丰富的经验和素材，为本书的出版打下了良好的基础，在此表示衷心的感谢！

由于时间紧迫，编者水平有限，书中难免出现不足之处，敬请同行、读者提出宝贵意见和建议和改进建议。

编 者
2015年11月

目 录

实验要求	1
数字电路实验基本知识	3
第 1 部分 数字逻辑电路基础实验	7
实验 1.1 TTL 集成逻辑门的逻辑功能与参数测试	9
实验 1.2 组合逻辑电路的设计与测试	18
实验 1.3 数据选择器及其应用	22
实验 1.4 编码器及其应用	26
实验 1.5 译码器及其应用	31
实验 1.6 触发器及其应用	38
实验 1.7 计数器及其应用	44
实验 1.8 顺序脉冲和序列信号发生器	49
实验 1.9 移位寄存器及其应用	55
实验 1.10 555 时基电路及其应用	59
实验 1.11 A/D、D/A 转换器	67
实验 1.12 简易数字钟的设计	75
实验 1.13 可定时多路数显抢答器的设计	79
第 2 部分 基于 Quartus 的数字逻辑电路实验	85
实验 2.1 半加器设计	87
实验 2.2 1 位全加器设计	91
实验 2.3 4 选 1 数据选择器设计	94
实验 2.4 译码器设计	97
实验 2.5 触发器设计	100
实验 2.6 计数器设计	103
实验 2.7 有时钟使能的 2 位十进制计数器设计	105
实验 2.8 数控分频器设计	107
实验 2.9 2 位十进制频率计原理图输入设计	109
实验 2.10 4 位十进制频率计设计	110
实验 2.11 秒表设计	113
实验 2.12 计时电路设计	116

实验 2.13 电子抢答器设计.....	120
实验 2.14 ADC 采样控制电路设计.....	123
附录 A Quartus II 软件使用指南.....	130
附录 B DE2 板的组成、结构及说明.....	141
附录 C 常用数字集成电路引脚排列图.....	148
参考文献.....	150

实验要求

一、实验教学基本要求

本实验课的目的是培养学生的电子电路实验研究能力和理论联系实际的能力，使学生能根据实验结果，利用所学理论，通过分析找出系统的内在联系，从而对电路参数进行调整，使之符合性能要求。在实验中培养学生实事求是、认真严谨的科学作风。

实验部分的基本要求是：

(1) 正确使用常用电子仪器，如示波器、信号发生器、数字万用表、参数测试仪和稳压电源等。

(2) 掌握基本的测试技术，如测量频率、相位、时间、脉冲波波形参数，电压或电流的平均值、有效值、峰值以及电子电路的主要技术指标。

(3) 具备查阅电子器件手册的能力。

(4) 能根据技术要求选用合适的元器件，设计常用的小系统，并对系统进行组装和调试。

(5) 初步具备分析、查找和排除电子电路中常见故障的能力。

(6) 初步具备正确处理实验数据、分析误差的能力。

(7) 能独立写出严谨的、有理论分析的、实事求是的、文理通顺、字迹工整的实验报告。

二、实验规则

为了顺利完成实验任务，确保人身、设备安全，培养严谨、踏实、实事求是的科学作风和爱护公共财物的优秀品质，实验中应遵循以下实验规则：

(1) 实验前必须认真预习，完成指定的预习任务。预习要求如下：

① 认真阅读实验指导书，分析、掌握实验电路的工作原理，并进行必要的估算。

② 完成各实验“预习要求”中指定的内容。

③ 熟悉实验任务。

④ 复习实验中各仪器的使用方法及注意事项。

⑤ 未完成预习任务者不能进实验室做实验。

(2) 使用仪器、设备前必须了解其性能、操作方法及注意事项，在使用时应严格遵守操作规程。

(3) 实验时接线要认真，接好后应仔细检查，确信无误后才能接通电源。初学或没有把握时应经指导教师审查同意后才能接通电源。

(4) 实验时应注意观察，若发现有破坏性异常现象(例如元件冒烟、发烫或有异味)，应立即关断电源，保持现场，报告指导教师。找出原因、排除故障并经指导教师同意后才能

继续实验。如果发生事故(例如元件或设备损坏),应主动填写实验事故报告单,服从实验室和指导教师对事故的处理决定(包括经济赔偿),并自觉总结经验,吸取教训。

(5) 实验过程中需要改接线时,应关断电源后才能拆、接线。

(6) 实验过程中应仔细观察实验现象,认真记录实验结果(数据、波形及其现象)。所记录的实验结果必须经指导教师审阅签字后才能拆除实验线路。

(7) 实验结束后,必须拉闸,并将仪器、设备、工具、导线等按规定整理好,才能离开实验室。

(8) 在实验室不得做与实验无关的事。在进行指导教师指定内容以外的实验时,必须取得指导教师的同意。

(9) 遵守纪律,不迟到、不乱拿其他组的仪器、设备、工具和导线等。保持实验室安静、整洁,爱护公物,不在仪器设备或桌子上乱写乱画。

(10) 实验结束后每个同学都必须按要求完成一份实验报告。

三、实验报告要求

实验报告一般应包括以下内容:

(1) 实验报告必须有原始记录(数据、波形、现象及所用仪器设备编号等)。原始记录必须有指导教师的签字,否则视为无效。

(2) 画出实验电路,简述实验内容及结果,不要抄写实验指导书上的步骤、公式等。

(3) 对原始记录进行必要的分析、整理,并将原始记录与预习时理论分析所得的结果进行比较,若误差较大,则需分析原因。

(4) 重点报告实验中体会较深、收获较大的一两个问题(如果实验中出现故障,应将分析故障、查找原因作为重点报告内容),详细报告其过程,说明出现过什么现象,当时是怎么分析的,采取了什么措施,结果如何,有什么收获或应吸取什么教训。

(5) 回答指导教师指定的思考题。

实验报告封面上应写明实验名称、班号、实验者姓名、学号、实验日期和完成实验报告的日期等,并将实验报告整理装订好,按指导教师指定的时间上交。

数字电路实验基本知识

一、数字集成电路的封装

中、小规模数字集成电路中最常用的是 TTL 电路和 CMOS 电路。TTL 器件型号以 74 或 54 作为前缀,称为 74/54 系列,如 74LS00、74F181 和 54S86 等。CMOS 电路有 HC(74HC)系列和与 TTL 兼容的高速 CMOS 电路 HCT(74HCT)系列等。TTL 电路与 CMOS 电路各有优缺点, TTL 速度快, CMOS 电路功耗小、电源范围大、抗干扰能力强。

数字集成电路器件有多种封装形式,如图 1 所示。

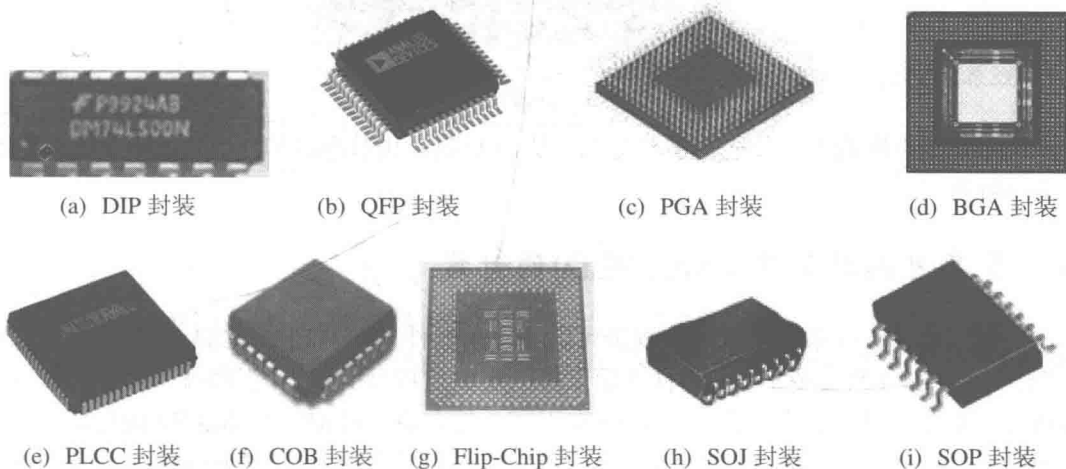


图 1 各种芯片封装图

- (a) DIP(Dual In-line Package): 双列直插式封装;
- (b) QFP(Quad Flat Package): 方形扁平式封装;
- (c) PGA(Pin Grid Array Package): 插针网格阵列封装;
- (d) BGA(Ball Grid Array Package): 球栅阵列封装;
- (e) PLCC(Plastic Leaded Chip Carrier): 有引线塑料芯片载体封装;
- (f) COB(Chip on Board): 板上芯片封装;
- (g) Flip-Chip: 倒装焊芯片;
- (h) SOJ(Small Out-line J-Leaded Package): J 形引线小外形封装;
- (i) SOP(Small Out-line Package): 小外形封装。

实验中所用的 74 系列器件选用双列直插式(DIP)封装,图 2 所示是双列直插式封装的正面示意图。

DIP 封装的特点有:



图 2 双列直插式封装

(1) 从正面看, 器件一端有一个半圆形缺口, IC 芯片的引脚编号以半圆形缺口为参考点定位, 缺口左下边的第一个引脚编号为 1, 其他引脚编号按逆时针方向增加。DIP 封装的数字集成电路引脚数有 14、16、20、24 和 28 等多种。

(2) DIP 封装的器件有两列引脚, 两列引脚之间的距离能够进行微小改变, 但引脚间距不能改变。将器件插入实验(箱)平台上的插座(面包板)或拔出时要小心, 不要将器件引脚弄弯或折断。

(3) 对于 74 系列器件, 一般最右下角的引脚是 GND, 最左上角的引脚是 V_{CC} , 如图 3 所示。

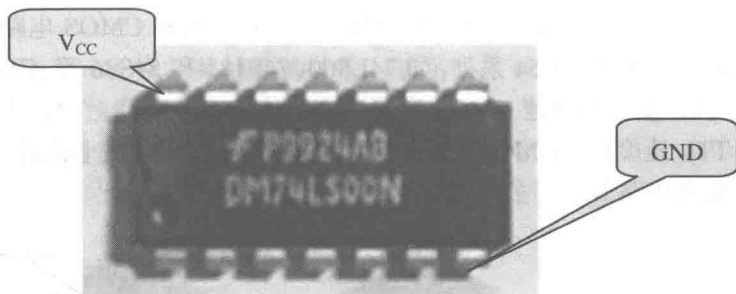


图 3 引脚分配图

使用集成电路器件时要先看清楚它的引脚分配图, 找对电源和地引脚, 避免因接线错误造成器件损坏。

二、复杂可编程逻辑器件(CPLD)的封装

在数字电路实验系统中使用的复杂可编程逻辑器件 EPM7128SLC84 采用 84 引脚的 PLCC 封装, 图 4 为封装正面。器件正面上方的小圆点指示引脚 1, 引脚编号按逆时针方向增加, 引脚 2 在引脚 1 的左边, 引脚 84 在引脚 1 的右边。EPM7128 SLC84 的电源引脚号和地引脚号有许多个。插 PLCC 器件时, 器件正面的左上角(缺角)要对准插座的左上角。拔 PLCC 器件时, 应使用专门的起拔器。



图 4 PLCC 封装正面

注意: 插拔、连接或安装器件时, 只能在断开电源的情况下进行。

三、数字电路逻辑状态的规定

数字电路是一种开关电路，开关包括“开通”与“关断”两种状态，常用二元常量 0 和 1 来表示。

在数字逻辑电路中，区分逻辑电路状态“1”和“0”信号的电平一般有两种规定，即正逻辑和负逻辑。正逻辑规定，高电平表示逻辑“1”，低电平则表示逻辑“0”。负逻辑规定，低电平表示逻辑“1”，高电平则表示逻辑“0”。工程中多采用正逻辑描述。对于 TTL 电路，正逻辑“1”电平在 3.6~5 V 之间，逻辑“0”电平在 0.2~0.4 V 之间；对于 CMOS 电路，正逻辑“1”电平在 3~18 V 之间，逻辑“0”电平在 0.2~0.9 V 之间。

四、数字电路测试及故障查找与排除

1. 数字电路测试

数字电路静态测试是指给定数字电路若干组静态输入值，测定数字电路的输出值是否正确。数字电路状态测试的过程为在数字电路设计好并将其安装连接成完整的线路后，把线路的输入端接到电平开关上，线路的输出端接到电平指示灯(LED)上，按功能表或状态表的要求，改变输入状态，观察输入和输出之间的关系是否符合设计要求。

数字电路电平测试是测量数字电路输入与输出逻辑电平(电压)值是否正确的一种方法。在数字逻辑电路中，对于 74 系列 TTL 集成电路，要求输入的低电平不大于 0.8 V，输入的高电平不小于 2 V。74 系列 TTL 集成电路输出的低电平不大于 0.2 V，输出的高电平不小于 3.5 V。

静态测试是检查设计与接线是否正确无误的重要步骤。

动态测试是指在静态测试的基础上，按设计要求在输入端加动态脉冲信号，观察输出端波形是否符合设计要求。

2. 故障查找与排除

在数字逻辑电路实验中，出现问题是难免的，重要的是分析问题，找出问题的原因，从而解决问题。一般来说，产生问题(故障)的原因有三个方面的原因：器件故障、接线错误和设计错误。

(1) 器件故障。器件故障是器件失效或接插问题引起的故障，表现为器件工作不正常，这需要更换一个好的器件才能解决。器件接插问题，如管脚折断或器件的某个(或某些)引脚没有插到插座中等，也会使器件工作不正常。对于器件接插错误，有时不易发现，需要仔细检查。判断器件是否失效的方法是用集成电路测试仪测试器件。需要指出的是，一般的集成电路测试仪只能检测器件的某些静态特性，对负载能力等静态特性和上升沿、下降沿、延迟时间等动态特性无法测试。测试器件的这些参数，须使用专门的集成电路测试仪。

(2) 接线错误。在教学实验中，最常见的接线错误有漏线错误和布线错误。漏线的现象往往是忘记连接电源和地，或是线路输入端悬空。悬空的输入端可用三状态逻辑笔或电压表来检测。一个理想 TTL 电路的逻辑“0”电平在 0.2~0.4 V 之间，逻辑“1”电平在 3.6~5 V 之间，而悬空点的电平在 1.6~1.8 V 之间。CMOS 的逻辑电平等于实际使用时的电源电压和地线。接线错误会使器件(不是 OC 门)的输出端之间短路。两个具有相反电平的 TTL

集成电路输出端如果短路,将会产生大约 0.6 V 的输出电压。

(3) 设计错误。设计错误会造成与预想的结果不一致,其原因是没有掌握所用器件的原理。在集成逻辑电路的实际应用中,由于电磁感应,悬空的输入端易受到干扰产生噪声,而这种噪声有可能被逻辑门当做输入逻辑信号,从而产生错误的输出信号。因此不用的输入端是不允许悬空的。常把不用的输入端与有用的输入端连接到一起,或根据器件类型,把它们接到高电平或低电平上。

当实验中发现结果与预期不一致时,应仔细观察现象,冷静分析问题所在。首先检查仪器、仪表的使用是否正确。在正确使用仪器、仪表的前提下,按逻辑图和接线图查找问题出现在何处。查找与纠错是综合分析、仔细推究的过程,包括多种方法,但使用“二分法”查错速度较快。所谓“二分法”,是将所设计的逻辑电路从最先信号输入端到电路最终信号输出端之间的电路一分为二,在中间找到切入点,断开后半部分电路,对前半部分电路进行分析、测试,确定前半部分电路是否正确。如前半部分电路不正确,则将前半部分电路再一分为二,以此类推,只要认真分析、仔细查找,总会调试成功。

五、数字系统设计实验的步骤

- (1) 实验设计。实验设计包括方案设计、逻辑原理设计和线路设计。
- (2) 选择器件。准备连接导线,选择器件,按功能块相对集中的排列器件。
- (3) 器件布局。
- (4) 布线。布线顺序:电源线→数据信号线→控制信号线→开关、显示灯线。
- (5) 实验测试、调试与记录,包括故障的现象、分析、纠错过程等。
- (6) 撰写实验总结报告。

实验总结报告的内容报告:

- ① 实验内容。
- ② 实验目的。
- ③ 实验设备。
- ④ 实验方法与手段。
- ⑤ 实验原理图。
- ⑥ 实验现象(结果)记录分析。

⑦ 实验结论与体会,包括实验方案的正确性、可行性如何,可否进一步优化,有哪些收获和体会,有哪些经验教训,有哪些建议等。

第 1 部分

数字逻辑电路基础实验

实验 1.1 TTL 集成逻辑门的逻辑功能与参数测试

TTL 集成逻辑门的逻辑功能与参数测试是数字电子技术的基础测试实验, 要求掌握 TTL 与非门等电路主要参数的测试方法, 加深对 TTL 集成逻辑门逻辑功能的认识, 掌握 TTL 器件的传输特性。

一、实验目的

- (1) 掌握 TTL 集成与非门的逻辑功能和主要参数的测试方法。
- (2) 掌握 TTL 器件的使用规则。
- (3) 熟悉数字电路实验装置的结构、基本功能和使用方法。
- (4) 加强示波器使用方法的训练。

二、实验原理

TTL 门电路是最简单、最基本的数字集成电路元件, 将其适当地组合连接便可以构成任何复杂的组合电路。因此, 掌握 TTL 门电路的工作原理, 熟悉并灵活地使用 TTL 门电路是必备的基本功之一。在设计数字电路和数字系统时, 常遇到的不仅仅是逻辑功能、器件损坏的问题, 还有集成电路性能或参数的问题。因此, 了解集成电路的参数, 熟练掌握集成电路的测试方法是很有必要的。

本实验采用四输入双与非门 74LS20, 即在一块集成块内含有两个互相独立的与非门, 每个与非门有四个输入端。其逻辑框图、逻辑符号及引脚排列分别如图 1.1.1(a)、(b)、(c) 所示。

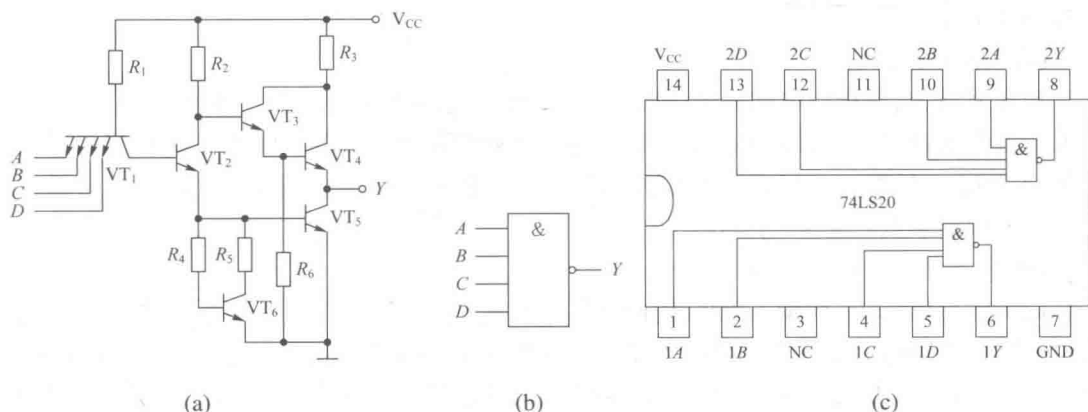


图 1.1.1 74LS20 的逻辑框图、逻辑符号及引脚排列

1. 与非门的逻辑功能

与非门的逻辑功能是: 当输入端中有一个或一个以上是低电平时, 输出端为高电平; 只有当输入端全部为高电平时, 输出端才是低电平(即有“0”得“1”, 全“1”得“0”)。其逻辑表达式为 $Y = \overline{ABCD}$ 。

2. TTL 与非门的主要参数

(1) 输出高电平 V_{OH} 和输出低电平 V_{OL} 。

输出高电平 V_{OH} 是指与非门一个以上的输入端接低电平或接地时，输出电压的大小。输出高电平时门电路处于截止状态。若输出空载，则 V_{OH} 在 3.6 V 左右；当输出端接有拉电流负载时， V_{OH} 将降低。输出低电平 V_{OL} 是指与非门的所有输入端均接高电平时，输出电压的大小。输出低电平时门电路处于导通状态。 V_{OL} 的大小主要由输出级三极管的饱和深度和外接负载的灌电流来决定，一般 $V_{OL} \leq 0.4$ V。

(2) 低电平输出电源电流 I_{CCL} 和高电平输出电源电流 I_{CCH} 。

与非门处于不同的工作状态，电源提供的电流是不同的。 I_{CCL} 是指所有输入端悬空或接高电平，输出端空载时，电源提供给器件的电流。 I_{CCH} 是指输出端空载，每个门各有一个以上的输入端接地，其余输入端悬空或接高电平时，电源提供给器件的电流。通常 $I_{CCL} > I_{CCH}$ ，它们的大小标志着器件静态功耗的大小。器件的最大功耗 $P_{CCL} = V_{CC} \cdot I_{CCL}$ 。手册中提供的电源电流和功耗值是指整个器件总的电源电流和总的功耗值。

注意：TTL 电路对电源电压要求较严，电源电压 V_{CC} 只允许在 (5 ± 0.5) V 的范围内工作，超过 5.5 V 将损坏器件；低于 4.5 V 器件的逻辑功能将不正常。

(3) 低电平输入电流 I_{IL} 和高电平输入电流 I_{IH} 。

低电平输入电流 I_{IL} 是指被测输入端接地，其余输入端悬空或接高电平，输出端空载时，由被测输入端流出的电流值。在多级门电路中， I_{IL} 相当于前级门输出低电平时，后级向前级门灌入的电流，因此它关系到前级门的灌电流负载能力，即直接影响前级门电路带负载的个数，因此希望 I_{IL} 小些。

高电平输入电流 I_{IH} 是指被测输入端接高电平，其余输入端接地，输出端空载时，流入被测输入端的电流值。在多级门电路中， I_{IH} 相当于前级门输出高电平时，前级门的拉电流，其大小关系到前级门的拉电流负载能力，一般希望 I_{IH} 小些。由于 I_{IH} 较小，难以测量，故一般不用测试。

(4) 扇出系数 N_O 。

扇出系数 N_O 是指门电路能驱动同类门的个数，它是衡量门电路负载能力的一个参数。TTL 与非门有两种不同性质的负载，即灌电流负载和拉电流负载，因此有两种扇出系数，即低电平扇出系数 N_{OL} 和高电平扇出系数 N_{OH} 。通常 $I_{IH} < I_{IL}$ ，则 $N_{OH} > N_{OL}$ ，故常以 N_{OL} 作为门的扇出系数。

(5) 电压传输特性。

门的输出电压 V_O 随输入电压 V_I 而变化的曲线 $V_O = f(V_I)$ 称为门的电压传输特性，通过它可读得门电路的一些重要参数，如输出高电平 V_{OH} 、输出低电平 V_{OL} 、关门电平 V_{OFF} 、开门电平 V_{ON} 、阈值电平 V_T 及抗干扰容限 V_{NL} 和 V_{NH} 等值。输出电压刚刚达到低电平时的最低输入电压称为开门电平 V_{ON} 。使输出电压刚刚达到规定高电平时的最高输入电压称为关门电平 V_{OFF} 。

(6) 空载导通功耗 P_{ON} 。

空载导通功耗 P_{ON} 指输入全部为高电平、输出为低电平且不带负载时的功率损耗。

(7) 空载截止功耗 P_{OFF} 。

空载截止功耗 P_{OFF} 指输入为低电平、输出为高电平且不带负载时的功率损耗。