



信息科学技术学术著作丛书

余数系统原理与在高速 数字信号处理中的应用

胡剑浩 马上 著



科学出版社

信息科学技术学术著作丛书

余数系统原理与在高速数字 信号处理中的应用

胡剑浩 马 上 著

科 学 出 版 社

北 京

内 容 简 介

现代通信和信号处理系统,特别是移动、机载和星载设备日益增加的复杂度对数字信号处理芯片在速度和功耗上的要求越来越高。利用余数系统的并行数字表征及运算,即利用并行独立的简单运算单元代替传统的单次复杂运算以简化运算复杂度并降低功耗,从而使余数系统成为解决数字信号处理系统中高速、大动态范围与低功耗、低复杂度问题的有效途径之一。本书全面系统地介绍了余数系统在数字信号处理应用中的算法基础、构造理论和实现方法,内容包括基础理论、基本运算、余数基的选择与评估、前后向转换、数值缩放、检测问题以及余数系统在通信系统中的应用等内容,为低功耗、低复杂度的数字信号处理芯片提供新方法及相关技术手段。

本书可供从事通信、雷达、多媒体等系统数字信号处理电路设计的专业工程师和研究人员阅读,也可作为通信、电子工程和数字集成电路设计方向研究生的参考书。

图书在版编目(CIP)数据

余数系统原理与在高速数字信号处理中的应用/胡剑浩,马上著.

—北京:科学出版社,2012

(信息科学技术学术著作丛书)

ISBN 978-7-03-033945-4

I. 余… II. ①胡… ②马… III. 数字信号处理—研究 IV. TN911.72

中国版本图书馆 CIP 数据核字(2012)第 057473 号

责任编辑:魏英杰 杨向萍 / 责任校对:张怡君

责任印制:赵 博 / 封面设计:陈 敬

科 学 出 版 社 出 版

北京东黄城根北街 16 号

邮政编码:100717

<http://www.sciencep.com>

源海印刷有限责任公司印刷

科学出版社发行 各地新华书店经销

*

2012 年 4 月第 一 版 开本: B5 (720×1000)

2012 年 4 月第一次印刷 印张: 13 1/4

字数: 244 000

定价: 50.00 元

(如有印装质量问题,我社负责调换)

谨以此书送给我可爱的女儿胡珂小朋友

——胡剑浩

谨以此书送给我的妻子陈红艳女士

——马 上

《信息科学技术学术著作丛书》序

21 世纪是信息科学技术发生深刻变革的时代,一场以网络科学、高性能计算和仿真、智能科学、计算思维为特征的信息科学革命正在兴起。信息科学技术正在逐步融入各个应用领域并与生物、纳米、认知等交织在一起,悄然改变着我们的生活方式。信息科学技术已经成为人类社会进步过程中发展最快、交叉渗透性最强、应用面最广的关键技术。

如何进一步推动我国信息科学技术的研究与发展;如何将信息技术发展的新理论、新方法与研究成果转化为社会发展的新动力;如何抓住信息技术深刻发展变革的机遇,提升我国自主创新和可持续发展的能力? 这些问题的解答都离不开我国科技工作者和工程技术人员的求索和艰辛付出。为这些科技工作者和工程技术人员提供一个良好的出版环境和平台,将这些科技成就迅速转化为智力成果,将对我国信息科学技术的发展起到重要的推动作用。

《信息科学技术学术著作丛书》是科学出版社在广泛征求专家意见的基础上,经过长期考察、反复论证之后组织出版的。这套丛书旨在传播网络科学和未来网络技术,微电子、光电子和量子信息技术,超级计算机、软件和信息存储技术,数据知识化和基于知识处理的未来信息服务业,低成本信息化和用信息技术提升传统产业,智能与认知科学、生物信息学、社会信息学等前沿交叉科学,信息科学基础理论,信息安全等几个未来信息科学技术重点发展领域的优秀科研成果。丛书力争起点高、内容新、导向性强,具有一定的原创性;体现出科学出版社“高层次、高质量、高水平”的特色和“严肃、严密、严格”的优良作风。

希望这套丛书的出版,能为我国信息科学技术的发展、创新和突破带来一些启迪和帮助。同时,欢迎广大读者提出好的建议,以促进和完善丛书的出版工作。

中国科学院计算技术研究所所长

序

随着通信、信息处理、多媒体和网络技术的发展,对数字信号处理 VLSI 实现的要求日益提高。利用余数系统的并行数值表征及计算,也就是利用并行独立的简单运算代替传统的单次复杂运算,使运算复杂度和功耗得到简化和降低,从而使余数系统成为解决数字信号处理系统中高速、大动态范围与低功耗、低复杂度矛盾的有效途径之一。余数系统在通信系统的数字信号处理 VLSI 实现中主要有三个方面的应用:

① 高速、低功耗、低复杂度通信系统,特别是无线通信系统中基带处理数据通道的设计。

② 高效、低复杂度正交并行通信系统的设计与实现。

③ 面向以阵列处理和 NoC 技术为代表的,采用深亚微米工艺的未来可配置基带处理通道中,各处理单元之间数据通信过程中的低复杂度数据保护方法。

经过以作者为主要成员的团队近 6 年的研究工作,最终形成该书。这是国内第一本系统全面地介绍余数系统及其 VLSI 应用的学术著作,介绍、讨论并研究了余数系统在数字信号处理 VLSI 实现时所面临的基本问题。这些问题包括余数基选择、余数系统与二进制系统之间的转换、模加法器和模乘法器设计、余数系统的大小比较、符号检测、溢出检查、数值缩放、奇偶校验等。这些问题在 VLSI 设计中的有效解决方法是该书的重点。该书结合作者及国际上目前最新的研究成果,并对这些专题进行深入和细致的探讨。在此基础上,给出了余数系统在实际通信系统中的应用范例和设计思想,为研究低功耗、低复杂度的数字信号处理芯片设计方法提供新思路和技术路径。

集成电路是 IT 产业的引擎,但工艺变化使集成电路设计面临着功耗、速度等困难和问题,该书的贡献之一是为设计者提供新的思路和方法,并有助于这些问题的克服。另一方面,余数系统从 20 世纪 50 年代起一直受到国外研究机构的持续关注,而国内在这一方面的研究显得相对滞后,该书将对推动国内有关余数系统工程应用方面起到积极作用。

李乐民

2011 年 9 月于成都

前 言

本书第一作者 2000 年进入香港大学 3G 研究中心开始从事第三代移动通信手机芯片的相关研发工作,在从信号处理算法到超大规模集成电路实现的过程中一直在追求计算性能与集成电路复杂度及功耗的最佳折中。而功耗越来越成为研发工作的重点,这是因为现代通信信号处理算法复杂度的增长对功耗和处理速度的需求已超过电池和集成电路工艺所能提供的支持。随着 3G 手机芯片的研发工作,余数系统逐渐进入了项目组的视野。这个古老的数学命题曾经在密码学发挥过重要作用。20 世纪 90 年代末重新发现了其在数字集成电路设计中的特性,为在保证集成电路计算性能的条件下获得功耗、复杂度和处理速度方面的改善提供了新的思路,作者于 2002 年开始关注并追踪相关研究工作。

2005 年作者在电子科技大学任教后,得以开展余数系统在大规模数字集成电路应用方面的研究工作。2006 年作者的研究工作得到教育部“新世纪优秀人才支持计划”支持。2008 年又获得国家自然科学基金的支持。同时,2010 年在作者已有研究工作基础上获得华为技术有限公司的支持,联合探索余数系统在以节能减排为目标的移动通信绿色基站中的应用。在上述的研究活动中,作者得到电子科技大学马上博士、中国工程物理研究院岳旸女士的支持,一同完成相关的研究工作。本书是在这些研究工作的基础上,由全体参研人员共同完成的,主要涉及以下几个方面内容:

① 余数系统的理论基础,作者通过研究工作发现从近世代数的角度可以更好、更系统的描述余数系统的属性和基本原理,同时也可以更好地为余数系统与传统二进制系统建立对应联系。

② 余数系统在数字集成电路应用中的关键技术,包括余数系统的基本运算单元、前向转换和后向转换,还包括在数字信号处理系统必不可少的缩放技术和检测技术。

③ 余数系统在通信信号处理中的应用实例,包括单元电路,如 FIR 滤波器、FFT 变换模块等,也包括系统设计,如 MIMO-OFDM 接收机设计。

作者希望通过本书,将余数系统在数字集成电路中应用的思路、方法介绍给广大读者,共同推动相关技术的发展。全书共分 9 章,其中胡剑浩博士完成第 1、2、9 章的撰写和全书的内容组织、审查和统稿工作;第 3、4、7、8 章由马上博士撰写;第 5 章由岳旸女士和叶宇先生完成;第 6 章由叶燕龙先生和马上博士完成。此外,张林、姚毅两位先生也参与了本书的编写工作,并为书中的 VLSI 实现提供支持。

在付梓之际,谨对参与本书工作的同仁表示感谢,并对为本书研究内容提供支持的国家自然科学基金和“新世纪优秀人才支持计划”表示感谢。

由于作者阅历及研究水平有限,难免存在不足之处,敬请读者谅解,并欢迎批评指正。

作 者

2011年8月于成都

目 录

《信息科学技术学术著作丛书》序

序

前言

第 1 章 引言	1
1.1 数字信号处理与大规模集成电路设计面临的挑战	1
1.2 数值表征系统	3
1.2.1 计算机时代的数值表征系统	4
1.2.2 冗余数值表征系统	5
1.2.3 余数系统	6
1.3 余数系统在数字信号处理 VLSI 实现中的应用	7
1.4 本书内容安排	10
参考文献	11
第 2 章 数学理论基础	12
2.1 同余的概念和性质	12
2.2 余数系统的定义	14
2.3 余数系统的代数性质	14
2.4 中国剩余定理	18
2.5 核函数	18
2.6 有权基余数系统	20
2.6.1 有权基余数系统的提出	21
2.6.2 有权基余数系统的余数基选择	22
2.6.3 有权基余数系统的前后向转换	22
2.6.4 有权基余数系统的意义	24
2.7 小结	25
参考文献	25
第 3 章 余数基构建与性能评估	26
3.1 常见余数基构建方法	26
3.2 余数基性能评估方法	27
3.2.1 余数基动态范围利用率	27
3.2.2 余数基并行度	28

3.2.3 余数基平衡度	29
3.2.4 模加法器设计效率分析	30
3.3 常见余数基性能分析	31
3.4 一种多通道余数基构建方法	35
3.5 小结	36
参考文献	36
第4章 模加法器设计	38
4.1 普通二进制加法器结构	38
4.1.1 半加器与全加器	39
4.1.2 进位传播加法器	40
4.1.3 进位保留加法器	43
4.2 并行前缀运算	44
4.3 通用模加法器设计	46
4.3.1 模加法运算基本定义	46
4.3.2 通用模加法器实现结构	47
4.4 特殊模加法器设计	50
4.5 一类新的模加法器设计	52
4.5.1 数据预处理	53
4.5.2 进位生成	54
4.5.3 进位修正	54
4.5.4 求和运算	58
4.5.5 VLSI实现结构与设计实例	59
4.5.6 性能分析与比较	62
4.6 小结	65
参考文献	66
第5章 模乘法器设计	67
5.1 传统二进制乘法	67
5.1.1 基本乘法器	67
5.1.2 特殊乘法器	68
5.2 余数系统通用模乘法器设计	72
5.2.1 基于查表法的设计	72
5.2.2 部分积求模设计	73
5.2.3 乘积分割法设计	76
5.2.4 基于全加器的模乘法器设计	77
5.3 余数系统特殊余数基模乘法器	81

5.3.1 模 $2^n - 1$ 乘法器	81
5.3.2 模 $2^n + 1$ 乘法器	83
5.4 小结	86
参考文献	86
第 6 章 前向和后向转换	88
6.1 特殊余数基的前向转换	88
6.2 任意余数基的前后向转换	91
6.3 基于混合基的后向转换	95
6.4 基于中国剩余定理的后向转换	98
6.5 基于核函数的后向转换	103
6.6 小结	106
参考文献	106
第 7 章 余数系统数值缩放	108
7.1 相关研究	108
7.2 通用的余数系统整数数值缩放	109
7.2.1 余数系统有符号数定义与缩放因子分类	109
7.2.2 无符号整数缩放算法	110
7.2.3 通用的无符号余数系统整数缩放	113
7.2.4 通用的有符号余数系统整数缩放	115
7.2.5 通用的余数系统整数缩放	117
7.3 基扩展	118
7.3.1 基扩展基本定义	118
7.3.2 基于冗余基的余数系统基扩展	118
7.4 余数系统 2^n 缩放	119
7.4.1 基于并行方式实现余数系统的 2^n 缩放	120
7.4.2 基于 1 比特缩放级联的 2^n 缩放	120
7.5 基为 $\{2^n - 1, 2^n, 2^n + 1\}$ 的余数系统 2^n 缩放	122
7.5.1 无符号正整数缩放	122
7.5.2 有符号整数缩放修正常量计算	123
7.6 基于数值缩放的余数系统到二进制系统的转换方法	124
7.6.1 基于缩放技术的无符号余数系统整数 R/B 转换	124
7.6.2 基于缩放技术的有符号余数系统整数 R/B 转换	125
7.6.3 性能分析	127
7.7 小结	128

参考文献	128
第 8 章 余数系统中的检测问题	130
8.1 余数系统各检测问题间的相互关系	130
8.1.1 以符号检测为基础	130
8.1.2 以大小比较为基础	133
8.1.3 以奇偶检测为基础	133
8.2 符号检测与大小比较	135
8.2.1 基于定点中国剩余定理的符号检测方法	135
8.2.2 基于 SQT 的余数系统大小比较与符号检测	138
8.2.3 便于符号检测的余数基构造方法	140
8.2.4 基为 $\{2^n - 1, 2^n, 2^n + 1\}$ 的余数系统符号检测	141
8.3 奇偶检测	143
8.3.1 无符号与有符号余数系统整数奇偶性	144
8.3.2 基于中国剩余定理的余数系统奇偶检测方法	144
8.3.3 基于中国剩余定理和混合基转换的奇偶检测方法	145
8.4 基于权重因子的余数系统检测方法	149
8.4.1 基于权重因子的余数系统表示方法	149
8.4.2 基于权重因子的余数系统检测问题的实现	153
8.5 小结	156
参考文献	156
第 9 章 余数系统在通信系统中的应用	158
9.1 基于余数系统的高速低功耗 DSP 系统	158
9.1.1 基于余数系统的 DSP 系统结构	158
9.1.2 基于余数系统的 DSP 系统关键计算单元	159
9.2 冗余余数系统差错控制编码	160
9.2.1 冗余余数系统的定义	161
9.2.2 冗余余数系统的差错控制编码理论基础	161
9.2.3 一致性检验	164
9.2.4 纠错的实现	165
9.3 基于余数系统的并行正交通信系统	175
9.4 基于余数系统的 OFDM 接收系统关键单元设计	178
9.4.1 B3G TDD 下行链路简介	178
9.4.2 基于余数系统的 OFDM 接收同步与解调设计	180
9.5 基于余数系统的 FIR 设计	187

9.5.1 动态范围确定与余数基选择	188
9.5.2 基于余数系统的 FIR 结构与设计	188
9.6 小结	189
参考文献	190
附录	191

第 1 章 引 言

余数系统(residue number system, RNS)是一个古老的数值表征系统,“今有物不知其数,三三数之剩二,五五数之剩三,七七数之剩二,问物几何?”就是它最早的命题,记载于中国南北朝时期的《孙子算经》中,于 12 世纪末流传到欧洲国家,被称为中国剩余定理(Chinese remainder theorem, CRT)。它是一个非权重数值表征系统。在余数系统中,一个大整数 X 被划分为几个独立并行运算的小整数,在乘法和加法运算中,各并行模块之间无进位传播,从而减小了芯片关键路径时延,因此在具有大量乘加运算的数字信号处理(digital signal processing, DSP)系统中得到了广泛应用和研究^[1]。本章将在数值表征体系的基础上,介绍余数系统与 VSLI 及其在通信系统与数字信号处理中的应用情况。

1.1 数字信号处理与大规模集成电路设计面临的挑战

数字信号处理较模拟信号处理具有显著的优势,数字信号处理系统比模拟信号处理系统具有更强的鲁棒性。此外,数字信号处理在精度控制、噪声和干扰的抑制、信号的存储和恢复等方面非常灵活方便,因此数字信号处理技术在通信、多媒体技术、信息处理系统、雷达系统、医学成像、声呐系统和控制系统等众多领域得到深入的研究和广泛应用^[2]。在现代信号处理系统中,典型的 DSP 算法及其应用系统如表 1-1 所示。

表 1-1 典型的 DSP 算法及其应用系统

DSP 算法	系统应用
语音编解码	移动通信、个人通信系统、多媒体计算机、数字无绳电话
加密解密	保密通信系统、网络安全
语音识别	机器人及人工智能系统、多媒体处理、个人通信及移动通信系统
语音综合	机器人及人工智能系统、多媒体计算机、人机界面
调制解调	无线通信及有线通信系统、计算机网络、导航、广播电视系统
噪声抵消	抗干扰通信系统,雷达、声呐、导航、专业音响
均衡	个人通信及移动通信系统,宽带接入系统
图像处理	图像压缩、多媒体通信及网络、雷达、医疗设备
波束成形	智能天线系统、雷达、声呐、导航系统
回声抵消	移动通信、交换机

数字信号处理区别于一般的科学计算有两个重要特点,即实时性和数据驱动计算。数字信号处理系统的实现平台有基于超大规模集成电路技术设计的专用 DSP 芯片、通用的 DSP 处理器(如 TI、Motorola、AD 等公司开发的通用 DSP 芯片)、通用微处理器加协处理器(如 Intel 公司开发的 Pentium 系列微处理芯片)、基于 VLSI 技术设计的现场可编程逻辑门阵列等。通用 DSP 芯片和微处理器实现 DSP 算法时具有方便灵活的特点,具有较好的移植性,但是这两种通用处理器在处理速度、功耗、量产成本和可靠性等方面存在着一定局限性。随着现代移动设备、机载和星载设备对数字信号处理技术在速度和功耗上的要求越来越高,需要每秒十亿次运算且功耗限制在毫瓦级的数字信号处理器来支持体积、功耗受限设备来实现日益复杂的调制解调、交换路由和编解码等运算功能。例如,基于 OFDM、MIMO、LDPC 等技术的“863”重大专项“Future 计划”所设计的未来移动通信系统中 DSP 计算量超过 50 000 MIPS,其计算负荷远远超过通用 DSP 芯片的处理能力,因此在复杂的数字信号处理系统中,专用 DSP 芯片具有不可替代的地位。

需求的增长和集成电路工艺的发展使得集成电路单位面积集成度越来越高,过去几十年来,正是依靠 VLSI 特征尺寸的不断减小获得性能提升。根据 ITRS (International Technology Roadmap for Semiconductors)的预测,到 2020 年,集成电路将发展到 TSI(terascale integrated circuits)级别^[3],实际上到 2006 年采用 65nm 的微处理器已成为市场主流。同时,集成电路的时钟频率也越来越快,2005 年集成电路的时钟频率已达 4GHz^[4,5]。如此高的集成度和工作频率带来的是制造成本上升、器件成品率降低和稳定性降低,信号和功率管理问题将更加突出。根据 Intel 公司的研究结果^[4],VLSI 的功率密度如图 1-1 所示。因此,功耗、速度、面积问题是未来 VLSI 系统面临的重大问题。

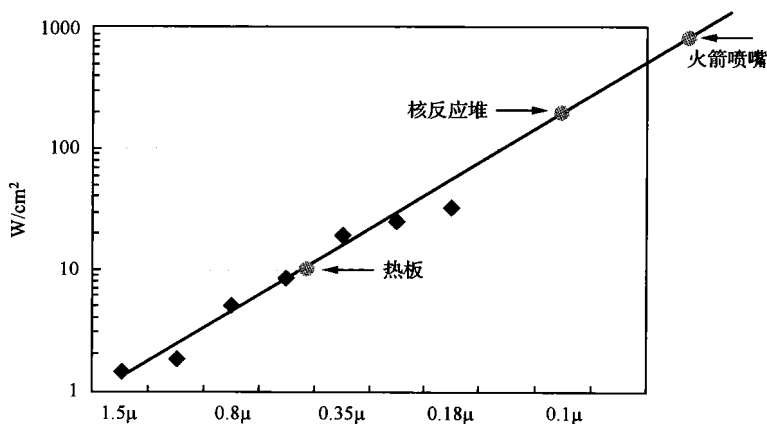


图 1-1 VLSI 功率密度的变换曲线

研究表明,在未来的集成电路设计中,大规模的并行处理技术将取代传统的串行处理方式,以满足对集成电路处理能力和处理速度日益提高的要求。DSP 算法的并行处理有两个研究领域:一是以并行的计算处理单元取代传统的单一计算处理单元,例如以两个解码器并行工作可以使解码速度提高一倍;二是采用并行的数值表征系统代替传统的数值表征系统。前者通过增加相同的处理单元并辅以相关的调度机制实现高速大容量的计算和处理功能,在这方面学术界和工业界都已经开展了多年的深入研究,取得了大量的研究成果,使得并行计算技术、并行处理技术也得到了长足的发展^[6]。然而,这种处理方法并没有改善原来处理单元的处理能力、速度和功耗,以规模的代价换取高处理速度,这样的并行处理依然会成为复杂系统和高速信号处理系统的瓶颈之一。后者的出发点则不同,它利用数值表征系统的并行性在算法的最前端考虑 DSP 系统的并行实现,余数系统就是一个并行数值表征系统。

1.2 数值表征系统

数值表征(number representation)是一个古老的话题,数值表征方法和人类语言的发展齐头并进。最早的数值表征方法是用石头或者木棍,但随着人们活动范围和认知范围的扩大,需要表示的数值越来越大,人们开始学会将不同种类的石头或者木棍组合在一起。到了语言文字的出现,一些符号被用来表示数字。最为人熟知的例子就是罗马数值系统,但罗马数字仍然不能很方便的表示大数,同时不便于进行计算。

可以想象,在当时肯定有很多进行数值表征的方法,但只有那些方便的才被保留了下来。为了表示很大的数值,数值符号表示的数值大小,不仅跟符号本身有关,还跟符号在数中的位置有关。这就是有权数值系统(positional number system),这种方法最先被中国人使用。

对于有权数值系统,数字符号所在的位置被赋予了一定的数值意义,称为权。在一个有权数值系统中,若相邻位置的权具有恒定的倍数关系,这样的有权数值系统称为固定基有权数值系统(fixed-radix positional number system)。现在与人们息息相关的十进制系统就是一个固定基有权数值系统,这也是在人们思维中占据绝对地位的数值表征方法。

与固定基有权系统不同,每一位的权不具有特定的倍数关系,这样的数值系统称为混合基有权数值系统(mixed-radix positional number system),如 0830。这在电子计时器上可以用来表示 8 点 30 分,分位的权为 60,小时位的权为 24。

从原始的无权到后来的有权是对数值系统的表达能力的需要,人们需要表示更大的数值。固定基和混合基是数值表征的方便性和灵活性的需求,人们需要表

征的数值种类越来越丰富。

对于数值计算,特别是将计算用集成电路实现时,所选择的数值表征系统不仅仅是为了表示的方便,更要求考虑的是计算的代价和效率。因此,计算电路特别是电子计算机的出现,对数值表征系统提出了新的要求,新的数值表征方法开始在计算机以及在任何需要进行计算的电路中出现。

数值表征方法决定了数值计算的途径,也决定了数字计算系统的一切计算单元和架构,因此它无疑对计算电路的面积、功耗、速度以及架构等方面有着最为深刻的影响。

1.2.1 计算机时代的数值表征系统

受计算机和集成电路的推动,最具代表性的新兴数值表征系统为二进制系统。二进制系统的原型可以在《易经》中找到,如果说二进制来源于《易经》,这或许有些勉强,而且这是一个有争议的话题。但是,可以确认的是古人在认识世界的过程中,已经懂得用二进制的推演方式进行描述,虽然当时他们可能不知道那是二进制,例如“易有太极,是生两仪,两仪生四象,四象生八卦。”如图 1-2 所示。

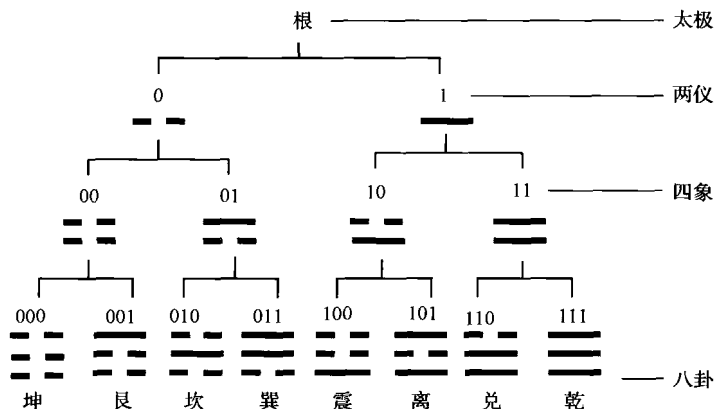


图 1-2 《易经》中的二进制

由此看来,二进制表征由来已久,但对于一个数值表征系统,其任务还远远没有完成。一个数值表征系统,不仅要完成表示数的任务,更要完成数值计算的任务。二进制表示方法并不新颖,但计算机和开关计算电路的出现,要求二进制不仅能表示自然数,还能表示所有整数;不仅能表示整数,还能表示小数,而且还能通过开关电路进行相互之间的计算和转化。因此,诞生了一个新生的研究领域,即计算机算术(computer arithmetic),或者称为数字算术(digital arithmetic)。

通过对数字算术的研究,人们发明了许多基于二进制的表示及其计算方法。