

杨之廉 许军 编著

集成电路导论

(第2版)

清华大学出版社

杨之廉 许军 编著

集成电路导论

(第2版)



清华大学出版社
北 京

内 容 简 介

本书在简述集成电路的诞生、发展和未来后,首先介绍了半导体基本特性与PN结,晶体管工作原理,集成电路中的器件结构,集成电路芯片制造技术的基本概念和步骤;然后重点讨论了数字电路中的基本门电路、存储器类集成电路、微处理器,以及模拟集成电路中的基本单元、集成运算放大器、数据转换器;同时介绍了专用集成电路和可编程集成电路;最后讨论了芯片的设计流程和设计工具,以及集成电路的测试与封装。

本书说理清楚,内容深入浅出,与实际联系紧密,易于自学。可作为大专院校微电子学和半导体专业学生的概论课教材,也可作为各类理工科专业和部分文商科专业本科生的普及性教材,还可作为各类高级技术和管理人士学习集成电路知识的入门参考书。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

集成电路导论/杨之廉,许军编著.--2版.--北京:清华大学出版社,2012.1
ISBN 978-7-302-26209-1

I. ①集… II. ①杨… ②许… III. ①集成电路 IV. ①TN4

中国版本图书馆 CIP 数据核字(2011)第 137792 号

责任编辑:邹开颜 洪 英

责任校对:赵丽敏

责任印制:杨 艳

出版发行:清华大学出版社

地 址:北京清华大学学研大厦 A 座

<http://www.tup.com.cn>

邮 编:100084

社 总 机:010-62770175

邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

印 刷 者:北京富博印刷有限公司

装 订 者:北京市密云县京文制本装订厂

经 销:全国新华书店

开 本:185×260 印 张:16 字 数:387 千字

版 次:2012 年 1 月第 2 版 印 次:2012 年 1 月第 1 次印刷

印 数:1~3000

定 价:28.00 元



第2版前言

FOREWORD



本书自 2003 年 3 月第一次出版以来,得到了同行专家的肯定,并被多所高等学校采用。这是对编者的一种鼓励,也是一种鞭策。

近几年来,我国国内的集成电路产业取得了长足的进步,微电子学和半导体专业的招生规模有了快速的增长,要求学习集成电路基本知识的群体也越来越多,我们理应继续出版本书以满足读者的需求;但集成电路技术在这些年中又有了不少新的发展,因而这次我们对第 1 版作了必要的增补和修改,以充分反映这些技术上新的变革。

我们对第 1 版作了全面的修订,无论从章节上还是内容上,都有了新的扩展。章节上,从原来的 10 章增加到 14 章。第 1 版的第 2 章在本书中被划分成为两章,即分为第 2 章“半导体基本特性与 PN 结”和第 3 章“晶体管工作原理”。第 3 章中增加了一节,用较多的篇幅讨论 MOS 管的放大效应。在第 5 章中,加入了对纳米级光刻问题的论述。在第 13 章中,增加了“模拟集成电路设计流程”一节。在第 14 章中,增加一节用来讨论新的 SiP 封装形式。

特别需要提到的是,本书在修订时,还弥补了第 1 版中未能对模拟集成电路这一重要领域进行论述的遗憾。我们新增了 3 章,用来讨论模拟集成电路中有关的基本单元和两种重要的模拟电路。

本书再版时,全书的修订由杨之廉完成。新增的 3 章中,第 9 章和第 10 章由许军编写,第 11 章由杨之廉编写。但由于编者的水平和能力有限,在内容的取舍方面,在论述的深入浅出方面,一定还存在不少问题和不足,敬请业内专家和广大读者予以批评指正。

本书再版过程中,得到了清华大学微电子学研究所各位领导的支持,得到了清华大学出版社负责同志和责任编辑的大力帮助,在此一并表示衷心的感谢!同时,对第 1 版出版时作出过帮助的各位同仁和同学也再次表示感谢!

编 者

2011 年 12 月



目录

CONTENTS

第 1 章 绪言	1
1.1 什么是半导体器件	1
1.2 什么是集成电路和微电子学	5
1.3 集成电路的诞生	6
1.4 集成电路的发展	7
1.4.1 应用的驱动	7
1.4.2 集成度的提高	9
1.4.3 摩尔定律	11
1.4.4 专用集成电路和专用的标准产品	13
1.4.5 集成电路分类	14
1.5 集成电路的未来	15
1.6 微电子技术与其他学科相结合	17
第 2 章 半导体基本特性与 PN 结	19
2.1 半导体的特性	19
2.2 量子力学简介	20
2.2.1 能级与能带	20
2.2.2 电子与空穴	22
2.2.3 N 型半导体和 P 型半导体	23
2.3 PN 结	26
2.3.1 平衡状态下的 PN 结	26
2.3.2 正向状态下的 PN 结	27
2.3.3 反向状态下的 PN 结	28
2.3.4 PN 结电容(空间电荷区电容)	29
2.4 欧姆接触	30

第3章 晶体管工作原理	31
3.1 二极管	31
3.1.1 二极管的电流与电压特性	31
3.1.2 二极管工作时管内少数载流子的分布情况	32
3.1.3 扩散电容	33
3.2 双极型晶体管	34
3.2.1 双极型晶体管的基本结构	34
3.2.2 共基极接地方式	35
3.2.3 共发射极接地方式	37
3.2.4 三极管的简化大信号模型	39
3.2.5 三极管的小信号放大效应	39
3.3 金属-氧化物-半导体场效应晶体管	40
3.3.1 MOS场效应晶体管的基本结构	40
3.3.2 反型层的形成与阈值电压	41
3.3.3 MOS管中的电流与电压关系	42
3.3.4 衬底偏置调制效应	46
3.3.5 MOS管的简单模型	46
3.3.6 MOS管的几种类型	47
3.3.7 MOS管的放大效应	48
第4章 集成电路中的器件结构	51
4.1 电学隔离的必要性和方法	51
4.2 二极管的结构	52
4.3 双极型晶体管的结构	53
4.4 MOS场效应晶体管的结构	55
4.4.1 场氧化层的作用	55
4.4.2 CMOS电路的结构	56
4.5 电阻的结构	57
4.6 电容的结构	57
4.7 接触孔、通孔和互连线	58
第5章 集成电路芯片制造技术	59
5.1 工艺制造中的核心步骤	59
5.2 窗口、图形的确定与掩模版的作用	60
5.3 各主要工艺技术	62
5.3.1 热氧化工艺	62
5.3.2 热扩散掺杂工艺	63
5.3.3 快速热处理	67

5.3.4	离子注入	68
5.3.5	化学气相淀积	71
5.3.6	光刻	72
5.3.7	刻蚀	74
5.3.8	选择性氧化	75
5.3.9	金属化	76
5.4	CMOS 电路制造的主要工艺流程	77
5.5	缺陷与成品率	78
第 6 章	数字电路中的基本门电路	80
6.1	数字信号的特性	80
6.2	电路的主要性能	82
6.3	双极型晶体管的开关特性	82
6.4	饱和型与非饱和型双极型数字集成电路	83
6.5	晶体管-晶体管逻辑(TTL)门	84
6.5.1	TTL 与非门	84
6.5.2	TTL 或非门	85
6.5.3	TTL 与或非门	86
6.6	肖特基晶体管-晶体管逻辑(STTL)门	86
6.7	发射极耦合逻辑(ECL)门	87
6.7.1	双极型差分放大电路	87
6.7.2	ECL 或非门	87
6.8	NMOS 门电路	88
6.8.1	NMOS 反相器	89
6.8.2	NMOS 与非门	91
6.8.3	NMOS 或非门	92
6.8.4	NMOS 通导管	93
6.8.5	NMOS 触发器	94
6.9	CMOS 门电路	96
6.9.1	CMOS 反相器	96
6.9.2	CMOS 与非门	100
6.9.3	CMOS 或非门	101
6.9.4	CMOS 与或非门及或与或非门	102
6.9.5	CMOS 三态反相门	102
6.9.6	CMOS 多路开关	103
6.9.7	CMOS 传输门	103
6.9.8	CMOS 异或门	104
6.9.9	CMOS RS 触发器	104
6.9.10	CMOS D 型锁存器	104

6.10 双极型电路与 MOS 电路的比较	106
6.11 BiCMOS 电路	108
第 7 章 存储器类集成电路	109
7.1 存储器的功能和分类	109
7.2 存储器的容量	111
7.3 存储器的结构	111
7.4 只读存储器	113
7.4.1 只读存储器的存储单元	113
7.4.2 行译码器和缓冲器	115
7.4.3 列译码器和列选择器	117
7.4.4 读取时间	119
7.5 不挥发性读写存储器	119
7.5.1 可擦除型可编程读写存储器(EPROM)	119
7.5.2 电可擦除型可编程读写存储器(EEPROM 或 E ² PROM)	120
7.5.3 闪烁型电可擦除可编程读写存储器(Flash EEPROM)	122
7.6 随机存取存储器	123
7.6.1 静态随机存取存储器(SRAM)	123
7.6.2 动态随机存取存储器(DRAM)	127
第 8 章 微处理器	133
8.1 微处理器的定义	133
8.2 微型计算机与微处理器	133
8.2.1 微型计算机的硬件框架	133
8.2.2 微型计算机的机器指令	134
8.2.3 微型计算机中的信息流	135
8.3 微处理器的工作原理	136
8.3.1 微处理器的硬件结构	136
8.3.2 微处理器指令的类型、格式和长度	137
8.3.3 微处理器指令的执行过程	138
8.4 微处理器中的各个模块	139
8.4.1 算术逻辑单元的加法器	139
8.4.2 寄存器、寄存器堆和移位寄存器	142
8.5 微控制器	144
第 9 章 模拟集成电路中的基本单元	145
9.1 模拟信号的特性	145
9.2 模拟集成电路的特点	146
9.3 差分放大器	147

9.4 恒流源和恒压源	149
9.5 模拟集成电路中的无源元件	153
第 10 章 集成运算放大器	156
10.1 集成运算放大器的功能和结构	156
10.2 集成运算放大器的主要电学参数	157
10.3 集成运算放大器的输入级	158
10.4 集成运算放大器的输出级	159
10.5 双极型集成运算放大器	161
10.6 MOS 型集成运算放大器	162
第 11 章 数据转换器	164
11.1 数据转换器在信号系统中的作用	164
11.2 D/A 转换器的基本原理	164
11.3 D/A 转换器的基本类型	166
11.3.1 电流加权型 D/A 转换器	167
11.3.2 电容加权型 D/A 转换器	168
11.3.3 电压加权型 D/A 转换器	169
11.3.4 D/A 转换器的主要性能指标	170
11.4 A/D 转换器的基本原理	171
11.5 A/D 转换器的基本类型	173
11.5.1 单积分型 A/D 转换器	174
11.5.2 逐次逼近型 A/D 转换器	175
11.5.3 流水线型 A/D 转换器	176
11.5.4 快闪型 A/D 转换器	179
11.5.5 $\Sigma\Delta$ 型 A/D 转换器	181
第 12 章 专用集成电路和可编程集成电路	184
12.1 专用集成电路的作用与特点	184
12.2 门阵列集成电路	184
12.2.1 有通道门阵列	185
12.2.2 无通道门阵列(门海)	187
12.3 标准单元集成电路	189
12.4 多设计项目硅圆片方法	192
12.5 可编程逻辑器件	192
12.6 逻辑单元阵列	196
12.7 门阵列、标准单元 IC 与可编程集成电路的比较	198

第 13 章 设计流程和设计工具	200
13.1 设计要求	200
13.2 层次化设计方法	201
13.3 数字电路设计流程	202
13.3.1 全定制设计流程	202
13.3.2 定制和半定制电路的设计流程	206
13.4 版图设计规则	207
13.5 设计系统简介	208
13.6 常用的设计工具	208
13.7 数字电路设计实例——交通路口信号灯控制器	213
13.8 模拟集成电路设计流程	224
第 14 章 集成电路的测试与封装	227
14.1 集成电路测试	227
14.1.1 设计错误测试	227
14.1.2 功能测试	228
14.2 故障模型	228
14.3 故障模拟与分析	229
14.4 可测性设计	229
14.5 集成电路的可靠性	231
14.6 典型的测试和检查过程	232
14.7 封装的作用	234
14.8 封装类型和封装技术	235
14.9 SiP 封装	240
14.10 封装时的热设计	241
14.11 如何选择封装形式	242
中外文参考书	244
参考文献	245

绪 言

1.1 什么是半导体器件

半导体器件就是利用锗、硅或化合物半导体材料制成的二极管、三极管、整流器、光生伏特电池等各种电学器件。

早在 19 世纪,科学家就发现了半导体的一些特性。1875 年科学家第一次发现硒(selenium)具有整流和光电导效应。1906 年提出了用硅(silicon)作无线电波的检波。1935 年硒整流器和光探测器以及硅点接触二极管已相继出现在市场上。第二次世界大战期间,由于雷达技术的发展,硅和锗器件的研究被放到了一个重要的位置,因为它们最适合于用来制造雷达检测电路中的混频器和检波二极管。工业界开始致力于高纯硅和锗的开发。

绝对纯的硅晶体(常称其为本征硅)在室温下基本是绝缘体,其电阻率约为 $250\ 000\ \Omega \cdot \text{cm}$ 。但当硅中掺入元素表中的 V 族元素如磷、砷、锑时,硅中就产生了能在晶体中自由运动的电子,在没有外加电场时这些自由电子因热能而随机运动,当外加电压后就会产生电流。这些 V 族元素被称为施主元素(donor),被掺有 V 族元素的硅就成为 N 型硅。而当硅掺入 III 族元素(通常称为受主元素(acceptor))如镓、硼时,它将吸引硅原子中的一个电子,而硅原子中留下的空位也可以在晶体中自由移动,其行为非常像一个自由电子,只是它带的是正电荷。这一移动的空位常称为正空穴(positive hole),简称空穴。当外加电压后它们同样会产生电流,只是其电流的方向与电子电流方向相反。这种被掺有 III 族元素的硅称为 P 型硅。N 型硅、P 型硅及其中电子、空穴的运动方向如图 1-1 所示。

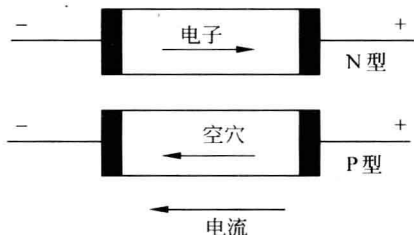


图 1-1 N 型硅、P 型硅及电流方向

当硅中形成一个 PN 结(junction)时就出现了奇妙的现象,在 P 型上加正电压而 N 型上加负电压时,该 PN 结上可以流过很大的电流,如毫安量级(称为正向电流),但只有很小的正向压降(约为 0.65V)。当极性相反时流过的电流就非常小,常为微安量级(称为反向电流),而反向电压可以加得很大,譬如达几十或几百伏。PN 结结构与特性分别如图 1-2(a)和(b)所示。

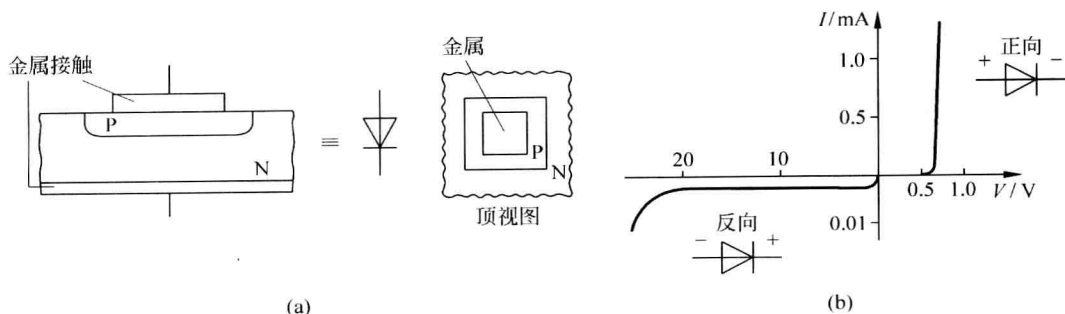


图 1-2 PN 结及其电流

半导体技术的发展首先要归功于晶体管放大效应的发现。1947 年 12 月,美国贝尔实验室(Bell Lab)的约翰·巴丁(John Bardeen)和沃尔特·布拉顿(Walter Brattain)发明了第一个点接触结构的晶体管,如图 1-3 所示。

1948 年 1 月,威廉·肖克莱(William Shockley)提出了结型晶体管理论。结型是为了区别于点接触结构而言的。当把两个 PN 结相背并使它们共有一个很窄的 N 区(称为基区)时,就形成 PNP 结构的晶体管,其 3 个端口分别称为发射极 E(emitter)、基极 B(base)和收集极 C(collector),如图 1-4 所示。

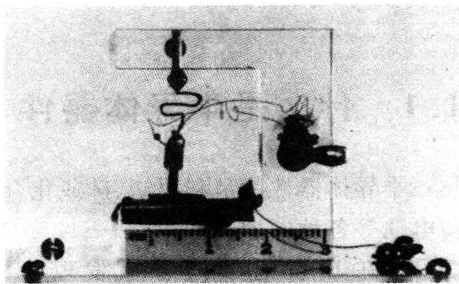


图 1-3 第一个点接触晶体管

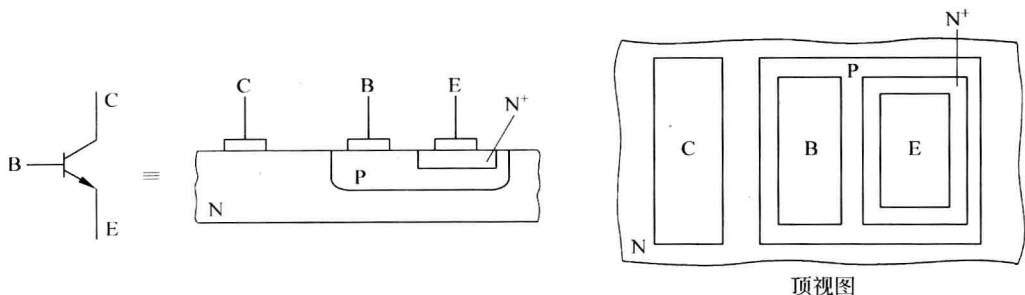


图 1-4 结型晶体管及其表示法

当把晶体管连接成如图 1-5(a)所示的电路图时,如在基极与发射极之间加一信号,在收集极与发射极之间就会产生一被放大的信号,见图 1-5(b)。肖克莱详细地分析了结型晶体管的内在机理,可以说现代固体电子学就建立在这一重要特性的基础上。

因为他们 3 人对晶体管发明与发展的杰出贡献,他们共同获得了 1956 年度的诺贝尔物理学奖。

1952 年肖克莱发明了生长型晶体管,其特点是在晶体生长过程中形成 NPN 晶体管。生长型晶体管生长时的示意图见图 1-6。同年萨拜(Saby)提出了合金结型晶体管,其原理是将钢球放置在锗片的两边,在高温下溶解锗而形成两个 PN 结,如图 1-7 所示。1954 年贝尔实验室提出了采用气相扩散方法形成台面型结型晶体管的方法,如图 1-8 所示。

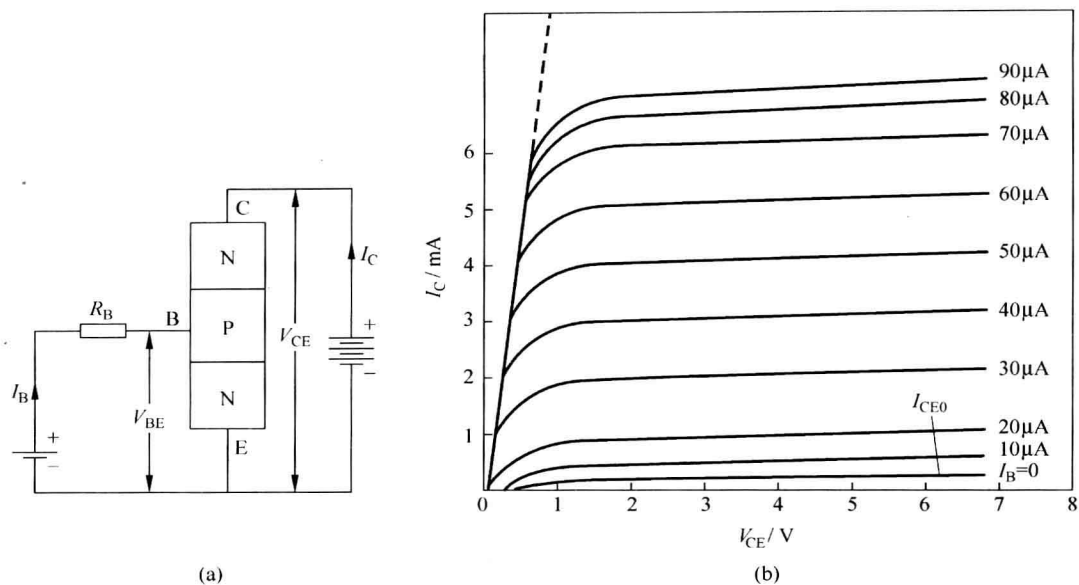


图 1-5 结型晶体管的放大作用

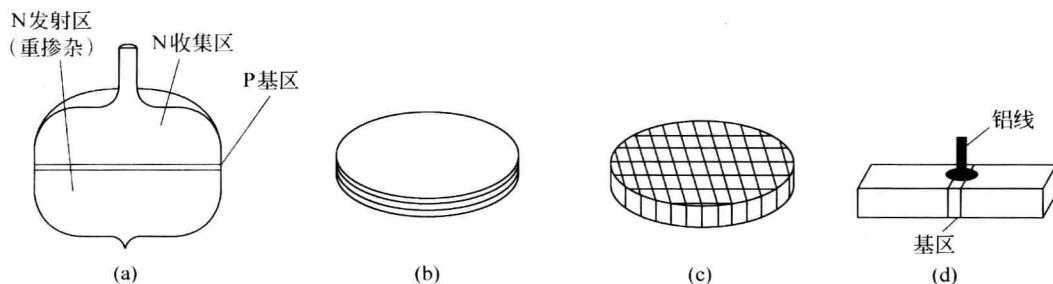


图 1-6 生长型晶体管示意图

- (a) 晶体被切为一半用于检测；(b) 从晶体中部切割成薄片，它含有发射区、基区以及收集区；
 (c) 将薄片再切割成条状（典型尺寸为 $0.76\text{mm} \times 0.76\text{mm} \times 3.8\text{mm}$ ）；
 (d) 基区接触是把铝丝熔在硅上而形成与基区的欧姆接触

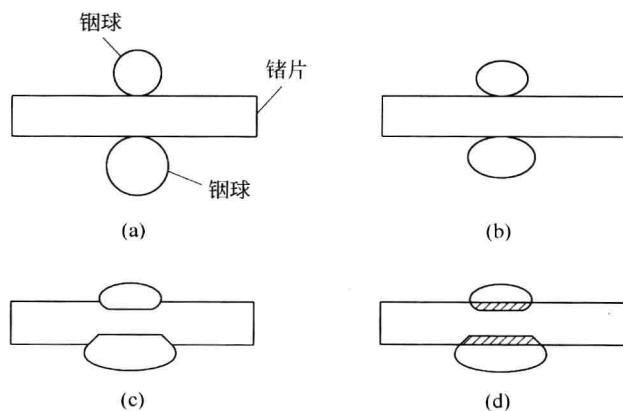


图 1-7 合金结型晶体管示意图

- (a) 在室温时的状态；(b) 在 156.61°C ，钢开始熔化；(c) 在 550°C 时钢熔入锗内；
 (d) 在冷却时，掺有钢的锗再生长，因而形成收集极-基区结和发射极-基区结

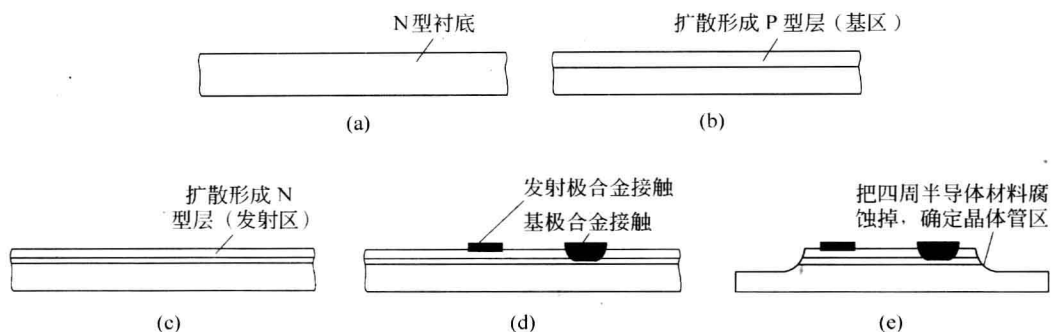


图 1-8 台面型结型晶体管示意图

但是这 3 种工艺所制造出来的晶体管都有一个严重的缺陷,即它们的 PN 结都暴露在半导体的表面,因而造成结的漏电,虽然采用各种不同的涂敷物来减少漏电,但结果都不理想。

对当代半导体制造技术作出关键性贡献的是 1960 年 10 月硅平面型结型晶体管的发明,它有效地解决了结的保护问题。它是设法在硅的表面“就地”生长出一层二氧化硅层,结被掩藏在热生长出的二氧化硅层的下面,如图 1-9 所示。引入平面工艺后,晶体管的可靠性得到了提高,成品率也明显有了改进,再加上硅材料具有本征的高温特性,而锗器件难以获得这些优点,因而锗器件的生产开始衰退,这就是为什么当代集成电路不再采用锗材料的主要原因之一。

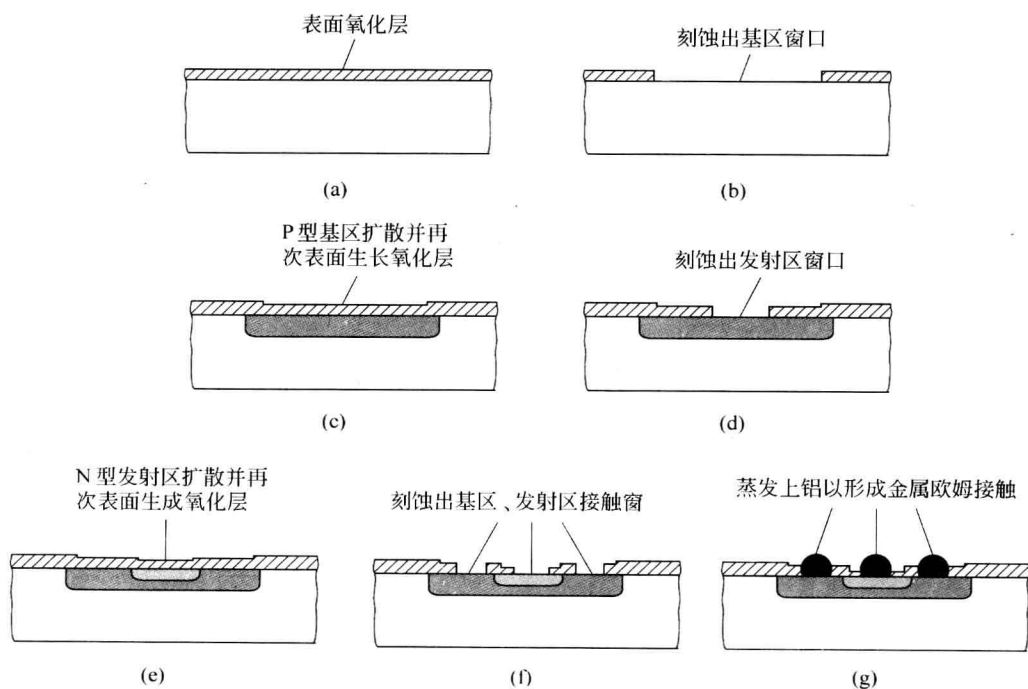


图 1-9 硅平面型结型晶体管示意图

另一件在半导体发展史上有着重要影响的事件是,1960年贝尔实验室宣布能实际应用的金属-氧化物-半导体场效应晶体管(metal-oxide-semiconductor field effect transistor, MOSFET)诞生。它的结构与结型晶体管不同,由漏极 D(drain)、源极 S(source)和栅极 G(gate)组成,如图 1-10 所示,其中图(a)为 N 沟型,图(b)为 P 沟型。其栅极的尺寸常被称为 MOS 集成电路的特征尺寸(feature size)。它的工作原理也与结型晶体管不同,在结型晶体管中有两种载流子(即电子与空穴)同时起作用,而在 MOS 晶体管中只有一种载流子(电子或空穴)对电流传输起主要作用。因而人们将结型晶体管称为双极晶体管(bipolar junction transistor, BJT),而把 MOS 晶体管称为单极晶体管。

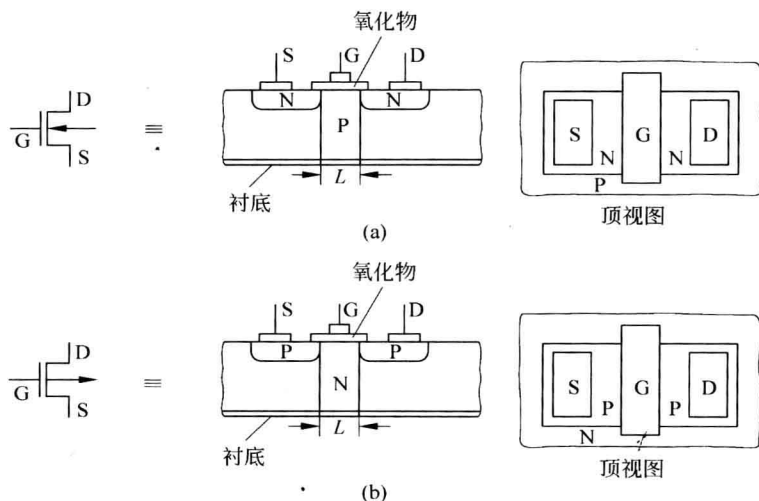


图 1-10 MOS 晶体管及其表示法

1.2 什么是集成电路和微电子学

集成电路是指半导体集成电路,即以半导体晶体材料为基片,经加工制造,将元件、有源器件和互连线集成在基片内部、表面或基片之上,执行某种电子功能的微型化电路。

微型化电路有集成电路、厚膜电路、薄膜电路和混合微型电路等多种形式。微型化电路简称微电路。

单片集成电路是用一块半导体单晶片为基片,通常是硅(Si)或化合物半导体如砷化镓(GaAs)等制成的集成电路。

本书所讨论的集成电路实际是专指单片集成电路,以后在集成电路一词之前不再加“单片”二字。

集成电路的发明开创了集有源器件与某些元件于一体的新阶段,使传统的电子器件的概念发生了质的变化,这种新型的封装好的器件不仅具有体积很小、功耗很小的特点,且具有独立的电路功能,甚至可具有某种系统的功能。

集成电路的发明使电子学进入了微电子学时期,这是电子学发展史上的一次重大飞跃。

微电子学研究电子在半导体和集成电路中的物理现象、物理规律,并致力于这些物理现象、物理规律的应用,包括器件物理、器件结构、材料制备、集成工艺、电路与系统设计、自动

测试以及封装、组装等一系列的理论和 technical 问题。微电子学研究对象除了集成电路以外,还包括集成光电子器件、集成超导器件等。

也许有一部分读者还没有见过集成电路,那么可以打开 PC 的机箱,主机板上有各种各样的集成电路块,包括 CPU、存储器、各种接口电路等。这些都是已经封装好的集成电路。如果打开它们的封盖,可以看到在管壳内有一小小的硅片,称之为芯片(die 或 chip),但人们通常把已封装好的集成电路块也叫做芯片。

要看清芯片上的图形几乎是不可能的,只有在高倍显微镜下才能观察到它们的细节。芯片上这些线条和图形的集合,被称为版图(layout)。这些线条和图形就是为了实现器件、元件和互连线的连接而专门设计和制作的。

现以 1 兆位(1Mb)只读存储器芯片为例,它采用 $1.5\mu\text{m}$ 的工艺技术,集成了 106 万个晶体管,芯片面积为 $5.0\text{mm}\times 5.6\text{mm}$ 。1Mb 只读存储器有 2^{20} 位,即 1 048 576 位。如果一个汉字用 16×16 点阵(即 256 位)来实现的话,一块 1Mb 只读存储器就可以存储 4000 多个汉字。用两块这样的电路除了可存储我国标准二级汉字库所规定的 7000 个汉字之外,还有多余的存储单元可用来存储一些阿拉伯字母和其他符号。

1.3 集成电路的诞生

从半导体效应的发现到集成电路的诞生经历了 80 多年的时间。集成电路的发明人是美国的杰克·基尔比(Jack Kilby),1958 年 9 月他发明了第一个锗集成电路(Germanium integrated circuits),见图 1-11。1960 年 3 月基尔比所在的美国德州仪器公司(Texas Instrument Inc.)制造出了第一个商用的集成电路。这一发明具有划时代的意义,它掀开了半导体科学与技术史上全新的篇章。为此基尔比在 2000 年获得了诺贝尔物理学奖的殊荣。



杰克·基尔比

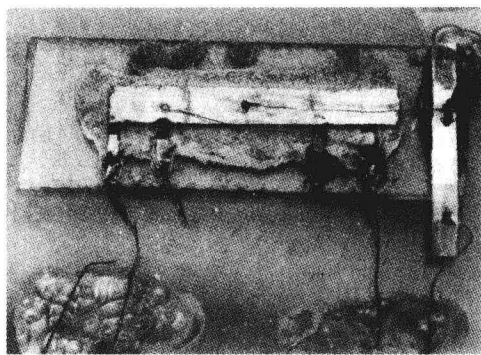


图 1-11 第一个锗集成电路

在发明集成电路以前,所有的电子线路都是将已制成的晶体管、二极管、电阻、电容、电感等分立元件按一定要求用导线连接而成的。虽然经过多方的改进,如设法简化制造、增加封装密度和增多印刷电路板的层数,但基本思想仍是先制造分立的元器件,再把分立的、各自封装而成的元器件连接在一起。

从图 1-6 可以看出,众多的晶体管原本就是同时制造在一个大的硅晶圆片上,然后通过硅晶圆片的切割而得到每个晶体管。那么能不能按电子线路的要求将需要的有源器件和

无源元件同时做在一个半导体硅晶圆片上,并且在制造这些元器件的同时也完成它们之间的连接呢?基尔比在1959年2月的专利申请书中第一次提出了这种创新思路。这样就首先要将做在同一硅晶圆片上的各个晶体管在电学上隔离起来,再采用某种方案将它们连接;此外还要设法在同样的制造步骤中获得性能不同的晶体管,并制造那些无源元件。为此基尔比进行了不懈的尝试并取得了成功。

与此同时,另两位科学家对集成电路的诞生也做出了杰出贡献。一位是库尔特·莱霍维克(Kurt Lehovec),1959年4月他提出了用PN结来隔离集成电路中的各个晶体管和其他元件,从而解决了集成电路制造中的一个关键问题。另一位是美国仙童公司(Fairchild Semiconductor)的罗伯特·诺意斯(Robert Noyce),1959年7月他提出了用平面工艺来制作硅集成电路,并在氧化膜上制作互连线的方法。他们的方案奠定了当今半导体集成电路的技术基础。有了硅平面工艺技术并采用PN结作为隔离,单片集成电路才在工业上得以真正的实现。

1960年3月基尔比所在的德州仪器公司宣布制成的第一个集成电路产品(TI Type 502)是多谐振荡器,可用作二进制计数器、移位寄存器。它包括2个晶体管、4个二极管、6个电阻和4个电容。封装在0.25英寸×0.12英寸的管壳内,厚度为0.03英寸。

1962年制造出了第一块MOS集成电路,它包含16个N沟硅MOS晶体管。

1.4 集成电路的发展

1.4.1 应用的驱动

基尔比曾谈到:“集成电路产业一向是通过寻找新的应用领域而发展起来的,如应用于计算器、数字手表、PC、手机,而每一种产品的销售额都比前一种的高出一个数量级”。

自1960年出现第一个逻辑电路后,1962年成功开发出了晶体管-晶体管逻辑(TTL)系列的集成电路,1972年开发出了低功耗的集成注入逻辑(IIL)系列集成电路,1972年又成功开发出了高速的发射极耦合逻辑(ECL)系列集成电路。各种标准的系列产品举例见表1-1,它们已被广泛应用于各种电子设备和系统。

20世纪60年代大量采用集成电路的最突出例子是计算器和数字手表。1959年IBM公司用晶体管制造的1401型大型计算机,其体积有一个房间那么大,售价为7万美元,而TI公司用集成电路制造的TI-59便携式计算器,售价仅300美元,其计算能力与1401型相当。在20世纪60年代初,一个典型的计算器内包含90~150个双极型集成电路,在1969年只要4个MOS集成电路就够了,而其售价降到原来的1/50。它们立刻就风靡全世界,几乎成了人手一“器”。采用集成电路芯片的数字式手表几乎完全代替了机械式手表,表内不再需要几十个机械零件,而只要一块芯片和一块电池就行了。

但是真正导致数字集成技术发生革命性变化的是半导体存储器和微处理器的引入。1970年出现了1Kb的半导体动态存储器,1972年推出了有2250个MOS场效应管的微处理器i4004。

半导体存储器具有体积小、功耗低和价格便宜等特点,因而完全取代了计算机主存储器中原来使用的磁芯存储器。20世纪60年代初,大型计算机的主存储器很少能达到1MB,但1978年生产的HP Amigo 300小型机中,已经装有了这样大容量的半导体存储器。