



高等学校电子与通信类专业“十二五”规划教材

EDA 技术及应用

主 编 吴延海
副主编 刘晓佩 代新冠 黄 健



西安电子科技大学出版社
<http://www.xduph.com>

高等学校电子与通信类专业“十二五”规划教材

EDA 技术及应用

主 编 吴延海

副主编 刘晓佩 代新冠 黄健



西安电子科技大学出版社

内 容 简 介

本书以培养高等工程技术应用型人才为目标,以工程应用为背景,深入浅出地叙述了 EDA 的基本技术;在内容取材上,力求反映国内外 EDA 技术的新成果、新应用,简明精练,以够用为度;在讲述方法上,既注重基本内容、基本方法的介绍,力求通俗易懂,又强调理论与实际融会贯通,通过大量的实用例程,突出本书的实用性。

全书共 8 章,内容包括绪论、硬件基础、软件平台、描述语言、VHDL 程序结构、VHDL 描述语句、VHDL 基本逻辑电路设计、数字系统设计实例等。

本书内容丰富、由浅入深,概念清晰,逻辑性强,重点突出,注重理论联系实际,且书中每章都列举了一定数量的例题,还附有大量的习题与思考题。

本书可作为高等学校电子信息类和计算机类专业的本科生教材,也可作为广大电子设计工程师、ASIC 设计人员和系统设计者的参考书。

图书在版编目(CIP)数据

EDA 技术及应用 / 吴延海主编. —西安: 西安电子科技大学出版社, 2012. 1

高等学校电子与通信类专业“十二五”规划教材

ISBN 978 - 7 - 5606 - 2709 - 0

I. ① E… II. ① 吴… III. ① 电子电路—电路设计: 计算机辅助设计—高等学校—教材

IV. ① TN702

中国版本图书馆 CIP 数据核字(2011)第 255249 号

策 划 毛红兵

责任编辑 张晓燕 毛红兵

出版发行 西安电子科技大学出版社(西安市太白南路 2 号)

电 话 (029)88242885 88201467 邮 编 710071

网 址 www.xduph.com 电子邮箱 xdupfb001@163.com

经 销 新华书店

印刷单位 陕西华沐印刷科技有限责任公司

版 次 2012 年 1 月第版 2012 年 1 月第 1 次印刷

开 本 787 毫米×1092 毫米 1/16 印 张 20

字 数 475 千字

印 数 1~3000 册

定 价 35.00 元

ISBN 978 - 7 - 5606 - 2709 - 0/TN · 0635

XDUP 3001001 - 1

*** 如有印装问题可调换 ***

前 言

EDA 技术是现代电子工程领域一门重要的技术，它提供了基于计算机和信息技术的电路系统设计方法。随着 EDA 技术的发展，硬件电子电路设计的周期大大缩短，从而可以快速开发出品种多、批量小的产品，以满足市场的众多需求。EDA 技术是现代电子工业中不可缺少的一项技术，它的发展和應用极大地推动了电子工业的发展。学习和掌握 EDA 技术是现代电子工程领域中每一位成员的迫切需求。

本书分为三个部分：第一部分为 EDA 技术的硬件资源，主要介绍常用可编程逻辑器件的分类、内部结构和性能指标；第二部分为 EDA 技术的软件基础，主要介绍 Quartus II 5.0 软件工具的组成、功能和使用方法，VHDL 的语法、基本结构和主要描述语句；第三部分为 EDA 技术的设计应用，首先从组合逻辑电路、时序逻辑电路、输入输出电路和有限状态机等简单数字系统设计实例入手，介绍相关硬件电路的建模与设计，然后以数字密码锁电路、IIR 滤波器电路、简单电子琴电路和交通信号灯控制器等较复杂数字系统设计为实例，介绍了系统总体设计、单元电路设计、仿真、测试分析的方法，通过相关领域的应用实例，使读者掌握使用可编程逻辑器件解决实际问题的基本方法。

本书是作者根据多年的教学实践、各类电子设计竞赛指导和科研实践的体会，从实际应用角度出发编写的。本书以培养高等工程技术应用型人才为目标，以工程应用为背景，深入浅出地叙述了 EDA 的基本技术；在内容取材上，力求反映国内外 EDA 技术的新成果、新应用，简明精练，以够用为度；在讲述方法上，既注重基本内容、基本方法的介绍，力求通俗易懂，又强调理论与实际融会贯通，通过大量覆盖面较广的实用例程，突出本书的实用性。

本书内容丰富、由浅入深，概念清晰，逻辑性强，重点突出，注重理论联系实际。为帮助读者掌握 EDA 技术的基本理论和设计方法，书中每章都列举了一定数量的例题，还附有大量的习题与思考题。

全书共 8 章，重点介绍了 EDA 技术的硬件基础、软件编程及实际应用系统的设计方法。

第 1 章为绪论，介绍了 EDA 技术的发展历程、基本特征及主要内容，从设计准备、输入、处理、检验和器件编程等方面介绍了 EDA 工程设计流程，本章最后介绍了 EDA 技术的应用现状及发展趋势。

第 2 章为硬件基础，介绍了可编程逻辑器件的发展及基本原理，叙述了目前常用的两种可编程逻辑器件——CPLD 和 FPGA，介绍了 Altera 公司的几种 CPLD 和 FPGA 器件的基本结构、应用特点及编程和配置技术。

第 3 章为软件平台，介绍了 Quartus II 5.0 软件的安装方法，结合各种不同的输入方式对 EDA 的设计流程及软件的具体操作步骤进行了详细叙述，并给出了相应的设计实例；此外还介绍了 Altera 的两种宏功能模块的调用方法。

第 4 章为描述语言，介绍了 VHDL 标识符，叙述了由常量、变量和信号组成的 VHDL

数据对象,介绍了 VHDL 数据类型中的标准数据类型和用户定义的数据类型,最后介绍了 VHDL 逻辑运算符、算术运算符、关系运算符和连接运算符。

第 5 章为 VHDL 程序结构,主要介绍了用于描述设计实体外部特性的实体,用于描述设计实体逻辑功能的构造体,用于存放公共或者标准的设计资料的库及程序包,用于实现构造体与实体之间、层与层之间对应的配置。

第 6 章为 VHDL 描述语句,主要介绍了 VHDL 的顺序描述语句(WAIT、IF、CASE、LOOP、NEXT、EXIT、RETURN、NULL、ASSERT)、并行描述语句(并行赋值、进程、块、元件例化、生成、子程序)、属性描述与定义语句(数值类、函数类、信号类、数据类型类、数据区间类、用户自定义类)和文本文件操作语句。

第 7 章为 VHDL 基本逻辑电路设计,在组合逻辑电路设计中,主要介绍了基本门电路、数据选择器、编/译码器、加法器、比较器及三态门和总线缓冲器的 VHDL 设计方法;在时序逻辑电路设计中,介绍了时钟信号及复位信号的描述方法,叙述了触发器和锁存器、计数器、分频器、寄存器及存储器的设计方法;在输入输出电路设计中,对常用键盘输入电路及数码管显示电路进行了详细的介绍;在有限状态机设计中,首先介绍了状态机原理,然后结合实例对 Mealy 型和 Moore 型状态机的 VHDL 设计过程进行了叙述。

第 8 章为数字系统设计实例,从系统设计要求、总体设计方案、模块设计与实现、波形仿真与分析等方面,叙述了数字密码锁、IIR 滤波器、简单电子琴、交通信号灯控制器等实用数字系统的设计方法及设计技巧。

本书由吴延海主持编写,并编写了第 1、6 章,刘晓佩编写了第 3 章、7.1~7.3 节及 8.1 和 8.3 节,代新冠编写了第 2、5 章及 7.4 和 8.2 节,黄健编写了第 4 章及 8.4 节,全书由吴延海修改定稿。本书在编写过程中得到了编者单位的支持和其他同事及研究生的帮助,同时也得到了西安电子科技大学出版社的大力支持,特别是张晓燕、毛红兵等编辑为此书的出版付出了辛勤的劳动,在此一并表示感谢。

鉴于作者水平有限,书中难免存在不妥之处,恳请读者批评指正。

编 者
2011 年 8 月

第 1 章 绪论	1	2.4.1 FPGA 的基本结构	28
1.1 EDA 技术及其发展	1	2.4.2 Altera 公司的 FPGA 器件	31
1.1.1 EDA 技术的发展历程	1	2.5 可编程逻辑器件的编程与配置	33
1.1.2 EDA 技术的基本特征	2	2.5.1 CPLD 器件的编程	34
1.2 EDA 技术的主要内容	3	2.5.2 FPGA 器件的配置	35
1.2.1 大规模可编程逻辑器件	4	2.6 可编程逻辑器件的选择	39
1.2.2 硬件描述语言	4	2.6.1 可编程逻辑器件选择的依据	39
1.2.3 软件开发系统	4	2.6.2 FPGA 与 CPLD 的比较	40
1.2.4 硬件实验箱	4	本章小结	42
1.3 EDA 开发工具	5	习题与思考题	42
1.4 EDA 工程设计流程	6	第 3 章 软件平台	43
1.4.1 设计准备	6	3.1 概述	43
1.4.2 设计输入	6	3.2 Quartus II 5.0 软件安装	43
1.4.3 设计处理	7	3.2.1 系统配置要求	43
1.4.4 设计检验	7	3.2.2 Quartus II 5.0 软件的安装	44
1.4.5 器件编程	7	3.2.3 Quartus II 5.0 软件的授权	45
1.5 EDA 技术的应用现状及发展趋势	8	3.3 文本输入设计方法	47
1.5.1 EDA 技术的应用现状	8	3.3.1 创建工程	47
1.5.2 EDA 技术的发展趋势	8	3.3.2 设计输入	49
1.5.3 SoPC 技术	10	3.3.3 项目编译	51
本章小结	11	3.3.4 仿真验证	53
习题与思考题	12	3.3.5 引脚分配	55
第 2 章 硬件基础	13	3.3.6 器件编程	57
2.1 概述	13	3.4 原理图输入设计方法	58
2.1.1 可编程逻辑器件的发展历程	13	3.4.1 创建工程	58
2.1.2 PLD 的表示方法	15	3.4.2 设计输入	61
2.1.3 乘积项原理	16	3.4.3 项目编译	63
2.1.4 查找表原理	18	3.4.4 仿真验证	65
2.1.5 可编程逻辑器件的分类	19	3.4.5 引脚分配	67
2.2 简单可编程逻辑器件	20	3.4.6 器件编程	69
2.3 复杂可编程逻辑器件 CPLD	22	3.5 混合输入设计方法	69
2.3.1 CPLD 的基本结构	22	3.5.1 创建工程	69
2.3.2 Altera 公司的 CPLD 器件	26	3.5.2 电路模块设计	70
2.4 现场可编程门阵列 FPGA	28		

3.5.3 顶层设计	71	第 6 章 VHDL 描述语句	113
3.5.4 仿真验证	73	6.1 顺序描述语句	113
3.5.5 引脚分配	74	6.1.1 赋值语句	113
3.5.6 器件编程	76	6.1.2 WAIT 语句	114
3.6 调用宏功能模块设计方法	76	6.1.3 IF 语句	117
3.6.1 宏功能模块概述	76	6.1.4 CASE 语句	118
3.6.2 文本方式调用功能模块	77	6.1.5 LOOP 语句	119
3.6.3 图形方式调用功能模块	81	6.1.6 NEXT 语句	122
本章小结	84	6.1.7 EXIT 语句	123
习题与思考题	85	6.1.8 RETURN 语句	124
		6.1.9 NULL(空)语句	125
第 4 章 描述语言	86	6.1.10 ASSERT(断言)语句	126
4.1 VHDL 标识符	86	6.2 并行描述语句	127
4.2 VHDL 数据对象	86	6.2.1 并行信号赋值语句	127
4.2.1 常量	87	6.2.2 进程语句	130
4.2.2 变量	87	6.2.3 块语句	132
4.2.3 信号	87	6.2.4 元件例化语句	135
4.2.4 三种数据对象的比较	88	6.2.5 生成语句	138
4.3 VHDL 数据类型	88	6.2.6 子程序语句	141
4.3.1 标准的数据类型	88	6.3 属性描述与定义语句	148
4.3.2 用户定义的数据类型	90	6.3.1 数值类属性	149
4.3.3 数据类型的转换	92	6.3.2 函数类属性	151
4.4 VHDL 运算符	93	6.3.3 信号类属性	156
4.4.1 逻辑运算符	94	6.3.4 数据类型类属性	159
4.4.2 算术运算符	95	6.3.5 数据区间类属性	160
4.4.3 关系运算符	96	6.3.6 用户自定义类属性	161
4.4.4 连接运算符	97	6.4 文本文件操作语句	162
本章小结	97	本章小结	164
习题与思考题	97	习题与思考题	164
第 5 章 VHDL 程序结构	99	第 7 章 VHDL 基本逻辑电路设计	165
5.1 实体	100	7.1 组合逻辑电路设计	165
5.2 构造体	102	7.1.1 基本门电路	165
5.3 库	104	7.1.2 数据选择器	170
5.4 程序包	105	7.1.3 编码器和译码器	173
5.5 配置	106	7.1.4 加法器	181
本章小结	112	7.1.5 比较器	185
习题与思考题	112	7.1.6 三态门和总线缓冲器	187
		7.2 时序逻辑电路设计	191

7.2.1 时钟信号和复位信号	191	8.1.4 波形仿真	267
7.2.2 触发器和锁存器	195	8.2 IIR 滤波器电路设计	269
7.2.3 计数器	200	8.2.1 概述	269
7.2.4 分频器	206	8.2.2 IIR 滤波器设计方案	270
7.2.5 寄存器	218	8.2.3 IIR 滤波器实现	271
7.2.6 存储器	224	8.2.4 IIR 滤波器的其他 FPGA/CPLD 实现方案	273
7.3 输入输出电路设计	232	8.3 简单电子琴电路设计	287
7.3.1 输入电路	232	8.3.1 系统设计的要求	287
7.3.2 输出电路	240	8.3.2 系统设计	287
7.4 有限状态机设计	244	8.3.3 模块设计与实现	289
7.4.1 一般有限状态机的设计	244	8.3.4 波形仿真	296
7.4.2 Moore 型有限状态机	249	8.4 交通信号灯控制器电路设计	298
7.4.3 Mealy 型有限状态机	254	8.4.1 设计任务	298
7.4.4 状态编码	257	8.4.2 交通灯工作过程	299
本章小结	258	8.4.3 系统组成	299
习题与思考题	258	8.4.4 系统工作原理	300
第 8 章 数字系统设计实例	260	8.4.5 软件设计	301
8.1 数字密码锁电路设计	260	8.4.6 VHDL 源程序	303
8.1.1 系统设计的要求	260	本章小结	311
8.1.2 系统设计	260	习题与思考题	311
8.1.3 模块设计与实现	261	参考文献	312

第1章 绪 论

1.1 EDA 技术及其发展

电子设计自动化(EDA, Electronic Design Automation)技术是一种以计算机作为工作平台,以 EDA 软件工具为开发环境,以硬件描述语言和电路图描述为设计入口,以可编程逻辑器件为实验载体,以 ASIC(Application Specific Integrated Circuits)、SoC(System on Chip)和 SoPC(System on Programmable Chip)嵌入式系统为设计目标,以数字系统设计为应用方向的电子产品自动化设计技术。它是融合了电子技术、计算机技术、信息处理技术、智能化技术等最新成果而开发的高新技术,是现代电子系统设计、制造不可缺少的技术。EDA 技术代表了当今电子设计技术的最新发展方向,它是电子设计领域的一场革命。EDA 技术涉及面广,包含描述语言、软件、硬件等多方面的知识。

1.1.1 EDA 技术的发展历程

随着计算机技术、集成电路新工艺、电子系统设计方法的不断发展,EDA 技术的发展经历了三个阶段:20 世纪 70 年代的计算机辅助设计(Computer Assist Design, CAD)阶段、80 年代的计算机辅助工程设计(Computer Assist Engineering Design, CAE)阶段和 90 年代以后的电子设计自动化(EDA)阶段。

早期的电子系统硬件设计使用的是分立元件,通常采用试探法、试凑法进行。一般按照自下而上的设计思想,先根据技术指标要求,设计出各部分电路,进而设计出系统电路,再实际连接调试,经过反复修改,直到满足性能指标要求。因此,它的设计效率低、周期长。

20 世纪 70 年代,随着中小规模集成电路的出现,设计者大量使用不同型号的标准集成电路芯片,并将器件焊接在印制电路板(Printed Circuit Board, PCB)上进行调试。这时,传统的手工布线已无法满足复杂电子系统的要求,更不能满足工作效率的要求。为了解决设计工作中绘图的高重复性、高繁杂性等问题,出现了自动布线用的二维图形编辑与分析 CAD 工具,当时最具代表性的是美国 ACCEL 公司开发的 Tango 布线软件。EDA 技术发展初期,PCB 布线工具受计算机性能的限制,能支持的设计工作有限且性能较差、效率较低。

20 世纪 80 年代,大规模集成电路如存储器、微处理器以及可编程逻辑器件(PAL、GAL)等相继出现,可用少数几种通用的标准芯片实现电子系统。80 年代初期,EDA 工具主要以逻辑模拟、定时分析、故障仿真、自动布线为核心。到了 80 年代后期,它已经可以进行设计描述、综合与优化,重点解决电路设计没有完成之前的功能验证等问题。这些 CAE 工具代替了设计师的部分设计工作,对保证成功设计、制造出最佳的电子产品起着关键作用。

但是,大部分从原理图出发的 EDA 工具仍然不能适应复杂电子系统设计的要求,而且具体化的元件图形制约着优化设计。

20 世纪 90 年代,随着可编程逻辑器件的出现和发展,设计师逐步从使用硬件转向设计硬件,从单个电子产品的开发转向系统级电子产品的开发。这时的 EDA 工具是以系统级设计为核心,包括系统行为级描述和结构级综合、系统仿真与测试验证、系统划分与指标分配、系统决策与文件生成等一整套的电子系统设计自动化工具。它的主要特点:一是不仅具有电子系统设计能力,而且具有独立于工艺和厂家的系统级设计能力,具有高级抽象的设计构思手段;二是可以代替设计师完成设计前期的许多高层次设计,如可将用户要求转换为设计技术规范,有效地处理可用的设计资源与理想的设计目标之间的矛盾,按具体的硬件、软件算法分解设计等;三是设计师可以在不熟悉各种半导体工艺的情况下,利用 EDA 工具,通过一些简单的标准化设计过程,高效、快速、方便地完成电子系统的设计。

随着可编程器件(包括可编程逻辑器件、可编程模拟器件和可编程数模混合器件)品种的不断增多和功能的不断完善,随着基于 EDA 技术的片上系统 SoC(System on Chip)设计技术的发展以及软、硬核库的建立,电子系统的设计不再是电子工程师的专利,广大技术人员(包括大量的非电子专业人员)将更多地利用 EDA 技术自己设计电子电路和产品。

目前,EDA 工具正朝着具有数模混合信号处理能力、仿真测试工具更为有效、设计综合工具更为理想的方向发展。未来的 EDA 工具功能更加强大,学习更加简单,使用更加方便。EDA 技术也将在教学、科研、新产品开发、传统机电设备的升级换代和技术改造等方面发挥重要作用。21 世纪将是 EDA 技术快速发展的时期,它也是对本世纪产生重大影响的重要技术之一。

1.1.2 EDA 技术的基本特征

EDA 代表了当今电子设计技术的最新发展方向。设计人员首先按照“自顶向下”的设计方法,对整个系统进行方案设计和功能划分,然后采用硬件描述语言(HDL)完成系统行为级设计,最后通过综合器和适配器生成目标器件,这样的设计方法被称为高层次的电子设计方法。EDA 技术具有以下基本特征。

1. “自顶向下”的设计方法

早期,电子设计的基本思路是选用标准集成电路“自底向上”地构造出一个新的系统,这样的设计方法就如同用一砖一瓦建造金字塔,不仅效率低、成本高,而且容易出错。

EDA 设计是一种“自顶向下”的全新设计方法,这种设计方法首先从系统设计入手,在顶层进行功能方框图的划分和结构设计,并在方框图一级进行仿真、纠错。其次,用硬件描述语言对高层次的系统行为进行描述,在系统一级进行仿真。然后,用综合优化工具生成具体门电路的网表文件,其对应的物理实现级可以是印制电路板或专用集成电路。由于设计的主要仿真和调试过程是在高层次上完成的,这既有利于早期发现结构设计上的错误,避免设计工作的浪费,又减少了逻辑功能仿真的工作量,因此提高了设计的一次成功率。

2. 设计用硬件描述语言

硬件描述语言(HDL, Hardware Description Language)是一种用于设计硬件电子系统的计算机语言,利用它,可以用软件编程的方式来描述电子系统的逻辑功能、电路结构和连接

形式。与传统的门级描述方式相比，硬件描述语言更适合大规模系统的设计。例如一个 32 位的加法器，利用图形输入软件需要输入 500 至 1000 个门，而利用 VHDL 语言只需要书写一行“ $A = B + C$ ”即可。

硬件描述语言不仅可以对硬件电路的行为和功能结构进行高度抽象化的描述，而且还可以对硬件电路的设计进行不同层次、不同领域的模拟仿真和综合优化等处理，从而实现硬件电路设计的高度自动化。采用硬件描述语言进行设计是当前发展的趋势，它可以大大降低成本，缩短研制周期，既适用于小批量产品的开发，也适用于大批量产品的样品研制。

3. 具有逻辑综合和优化的功能

逻辑综合功能是指将较高层次的抽象描述转化到较低级别抽象描述的一种方法，即根据芯片制造商提供的基本电路单元库，将硬件描述语言描述的电路转换为电路网表或者是一组逻辑方程。

优化功能是指根据布尔方程功能等效的原则，利用逻辑综合生成的结果，采用更小更快的综合结果代替一些复杂的单元，然后根据制定的目标将其映射成新的网表或者一组逻辑方程。优化的作用是将电路设计的时延缩短到最小和有效利用资源。几乎所有的 EDA 综合工具都可以利用约束条件对电路进行优化。

4. 采用开放性和标准化的软件架构

软件架构是指一种软件平台结构，是一套配置和使用 EDA 软件包的规范。其主要功能是为 EDA 工具提供相应的操作环境。架构的关键在于提供与硬件平台无关的图形用户界面、工具之间的通信、设计数据和设计流程的管理，另外，架构还包括各种与数据库相关的服务。

EDA 系统只有建立了一个符合标准的开放式架构，才可以接纳其他厂家的 EDA 工具，从而形成软件工具之间的无缝连接。目前主要的 EDA 系统都建立了框架结构，如 Cadence 公司的 DesignFramework，Mentor 公司的 FalconFramework，而且这些框架结构都遵守国际 CFI 组织制定的统一技术标准。架构能将来自不同 EDA 厂商的工具软件进行优化组合，集成在一个易于管理的统一的环境之下，而且还支持任务之间、设计师之间以及整个产品开发过程中的信息传输与共享，是并行工程和自顶向下设计方法的实现基础。

1.2 EDA 技术的主要内容

EDA 技术研究的对象是电子设计的全过程，包括系统级、电路级和物理级各个层次的设计，研究的范畴也非常广泛，内容丰富，涉及面广。EDA 软件工具发展到今天，也已从数字系统设计扩展到模拟、微波等多个领域。

本书主要介绍用于数字电子系统设计的 EDA 技术，即以大规模可编程逻辑器件为设计载体，以硬件描述语言为系统逻辑描述的主要表达方式，以计算机和配套开发软件及实验开发系统为设计工具，自动完成由软件方式设计的电子系统到硬件系统的逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真，以及对目标芯片的适配编译、逻辑映射、编程下载等工作，最终形成专用集成芯片或集成电子系统的技术。因此，

本书的 EDA 技术主要包括以下四方面的内容：大规模可编程逻辑器件、硬件描述语言、EDA 开发软件及实验开发系统。

1.2.1 大规模可编程逻辑器件

大规模可编程逻辑器件是一种由用户编程以实现某种逻辑功能的新型器件，它是 EDA 技术的物质基础。可编程逻辑器件通常分为两类，即现场可编程门阵列(FPGA)和复杂可编程逻辑阵列(CPLD)。目前，国际上生产大规模可编程逻辑器件的主流公司有：Xilinx 公司(主要是 FPGA)，生产的产品型号有 XC2000/3000/4000 等；Altera 公司(主要是 CPLD)，生产的产品型号有 FLEX6000/8000/10K 等；Lattice 公司(主要是 ISP_PLD)，生产的产品型号有 ispLSI1000/2000/3000/6000 等。

1.2.2 硬件描述语言

目前，最具有代表性的硬件描述语言是美国国防部开发的 VHDL(VHSIC Hardware Description Language)和 Verilog 公司开发的 Verilog_HDL。其中 VHDL1987 年被列为 IEEE 工业标准硬件描述语言，它的高级描述功能强大，非常适合于大型电子系统的描述；Verilog_HDL 1995 年被列为 IEEE 工业标准硬件描述语言，支持的 EDA 工具较多，综合过程较 VHDL 简单，但高级描述功能不如 VHDL，更适合于硬件细节的描述。有专家认为，在 21 世纪，VHDL 和 Verilog_HDL 将承担几乎全部的数字系统设计任务。

1.2.3 软件开发系统

近年来，许多生产可编程逻辑器件的公司都相继推出了开发自己公司器件的 EDA 工具，如 Altera、Lattice、Xilinx、Actel、AMD 等公司都有自己的 EDA 工具。这些工具的运行环境是 PC 机、Windows 操作系统。目前较主流的开发工具有：Altera 公司的 MAX + Plus 和 Quartus II，Lattice 公司的 ispDesign EXPERT，Xilinx 公司的 Foundation 等。这些工具能针对自己公司器件的工艺特点做出优化设计，提高资源利用率，降低功耗，改善性能，比较适合于产品开发单位使用。此外，一些专门的 EDA 软件公司(较著名的有 Cadence、Mentor、Graphic、Viewlogic、Synopsys 等)独立于器件制造厂商推出的 EDA 系统具有较好的标准化和兼容性，也比较注意追求技术上的先进性，且对运行环境要求较高，一般要求工作站和 UNIX 操作系统，因此这些工具比较适合于进行学术性基础研究的单位使用。

本书主要介绍 MAX + Plus II 和 Quartus II，它们界面友好，操作方便，功能强大，与第三方 EDA 工具的兼容性良好，支持原理图输入、硬件描述语言(VHDL、Verilog_HDL)输入及混合输入方式，可以进行综合、适配、仿真和在系统下载，是目前流行的最易掌握的工具之一。

1.2.4 硬件实验箱

目前，国内厂商开发和销售的 EDA 实验开发工具虽品牌众多，但它们的作用和构成基本相同。EDA 实验开发工具的主要作用有：① 提供芯片下载电路；② 提供实验开发的外围资源；③ 硬件验证。它们的基本构成有以下几个部分：

(1) 可下载实验主芯片适配器，其周边硬件与各厂家适配板相互独立，支持 Altera、

Lattice、Xilinx、AMD 等厂家的产品, 可选用的适配板封装形式灵活多样, 支持任意门数的 CPLD 和 FPGA 器件。

(2) 扫描驱动类接口, 包括与 LED 灯、声响提示、LED 数码显示器、LCD 液晶显示器等的接口。

(3) 通用数字式接口, 如按键开关、标准 PS2 键盘、鼠标接口、RS232 接口、标准 VGA 接口、MCS-51 单片机接口和插座等。

(4) 模拟器件及接口, 包括数/模转换器、音频功率放大器和内置扬声器、可调电位器、扬声器等。

(5) 存储器, 如 EEPROM、Flash 等。

(6) 基本信号发生模块, 如时钟脉冲、高低电平等的发生模块。

(7) 模拟可编程器件部分。

(8) 其他, 如数字时钟源(1 Hz~10 MHz 可调)、支持 JTAG 方式的下载编程接口、可扩展单元(面包板)、电源等。

(9) 监控程序模块, 提供电路重新软配置等功能。

1.3 EDA 开发工具

EDA 开发工具在 EDA 技术中具有极其重要的作用。因为 EDA 技术的重要特点是利用了计算机的高速数据处理能力来完成电子系统的设计。因此, 基于计算机软、硬件平台的一系列 EDA 软件工具是实现 EDA 设计必不可少的开发环境支持。根据 EDA 技术的功能要求, EDA 工具应包含以下五个基本模块。

(1) 设计输入编辑器: 接受包括硬件描述语言、原理图等在内的多种形式的设计输入。

(2) 综合器: 对设计输入文件进行逻辑化简、综合、优化和适配, 最后生成编程用的网表文件。

(3) 仿真器: 将设计描述转换成一个与之对应的软件模型, 供设计者在计算机上对其设计进行仿真和定时分析。其目的是检验设计描述的逻辑功能是否正确, 同时测试目标器件在最差情况下的时间关系等。

(4) 适配器: 将由综合器产生的网表文件配置于指定的目标器件中, 产生最终的下载文件。

(5) 下载器: 将适配后产生的下载文件下载到相应 CPLD 或 FPGA 等可编程逻辑器件中, 使其成为一个具有设定功能的专用集成芯片。

本书介绍的 MAX + Plus II 和 Quartus II 这两个工具软件是将上述功能合为一体的集成软件。它们是 Altera 公司先后推出的两个 EDA 工具软件。MAX + Plus II 是一个早期的软件, 它的特点是系统规模适中, 在性能较弱的 PC 机上也能很好地运行, 可适配的是一些早期的 PLD 芯片系列。该软件适合受条件限制的个人和实验室在初期进行 EDA 技术学习和设计时使用。Quartus II 是 Altera 公司开发的一款继 MAX + Plus II 之后的功能更强大的集成化的 EDA 工具软件, 它不仅具有 MAX + Plus II 的全部功能, 而且能够适配更多的 PLD 芯片系列, 功能更强大。它是 EDA 技术研究、开发设计时的首选设计工具。

关于 Quartus II 工具软件的使用方法将在第 3 章进行介绍。

1.4 EDA 工程设计流程

现代数字系统的设计方法强调系统性、清晰性和可靠性，多采用自上而下(自顶向下)的层次化、模块化设计方法。即从对数字系统的总体要求入手，整体考虑，反复推敲，先将较为复杂的数字系统划分为多层次的子系统，如果子系统仍然较复杂，再对子系统进行划分，层层分解，直到分解为一系列简单的可用各种功能部件加以实现的模块。其优点是结构清晰，适合多人同时设计以缩短设计时间，设计质量高，有较好的设计重用性。应用自上而下设计方法应做到：逐层分解功能，分层进行设计。EDA 的工程设计流程包括设计准备、设计输入、设计处理和器件编程四个步骤，以及相应的功能仿真、时序仿真和器件测试三个设计验证过程。EDA 工程设计流程如图 1-1 所示。

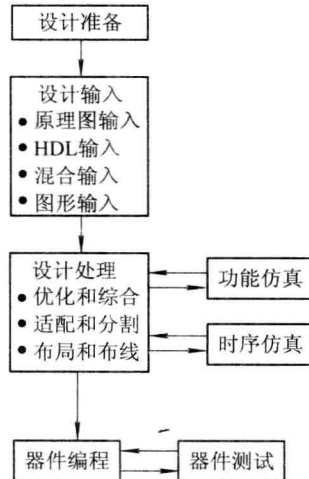


图 1-1 EDA 工程设计流程

1.4.1 设计准备

根据设计任务要求，设计准备阶段需要完成行为分析和结构设计两部分工作，即在顶层进行功能划分，确定系统结构方案。

1.4.2 设计输入

设计输入是指要编写描述逻辑功能的源文件，即将所设计的系统或电路以开发软件要求的形式输入计算机。一般有以下四种输入方式。

(1) 原理图输入方式：利用 EDA 开发软件提供的元件库、各种符号和连线以及根据需要自己创建的元件画出原理图，形成原理图输入文件。所画原理图与传统的器件连接方式相似，直观、方便，容易被人接受和掌握。但是，当系统较复杂时，原理图输入方式效率较低，而且修改、移植和交流困难，一般适用于简单电路的设计。

(2) 硬件描述语言输入方式: 用开发软件支持的硬件描述语言编写源程序文本的方式来描述设计。硬件描述语言输入方式支持逻辑方程、真值表、状态图等逻辑描述方式, 且源文件便于修改、移植、交流和复用, 是当前非常流行的一种输入方式。

(3) 混合输入方式: 同时用原理图和硬件描述语言程序文本进行系统逻辑功能的描述。例如, 在顶层用原理图描述, 对部分功能模块和自己创建的元件用硬件描述语言描述。

(4) 图形输入方式: 有些开发软件可以根据输入的波形图, 或标有时钟信号名、状态转换条件、状态机类型等要素的状态图自动生成逻辑关系或 VHDL 程序。

1.4.3 设计处理

设计处理是指用开发软件对设计输入文件进行编译、逻辑化简、优化和综合、适配, 最后生成下载用的编程数据文件。

(1) 语法检查和设计规则检查。设计输入完成后, 对源文件进行编译, 先检查语法, 如原理图有无漏线、信号有无双重来源、文本输入文件中的关键字有无错等; 然后进行设计规则检查, 检查总的设计有无超出器件资源等, 并给出编译报告, 指明违反规则的情况。

(2) 逻辑化简、优化和综合。化简所有逻辑方程和用户自建的宏, 通过优化使设计占用的资源最少。综合的目的是将多个模块设计文件合并成一个网表文件, 并使层次化设计平面化。

(3) 适配和分割。确定优化后的逻辑能否与器件中的宏单元和 I/O 单元适配, 然后将设计分割为多个便于适配的逻辑小块, 映射到器件相应的宏单元中。

(4) 布局和布线。布局和布线工作由开发软件自动完成, 它能以最优的方式对逻辑器件布局, 并准确地实现信号的互连。布线后, 软件会自动生成布线报告, 提供设计中各部分资源的使用情况等信息。

(5) 生成编程数据文件。设计处理的最后一步是产生一个用于器件编程的数据文件。对于 CPLD, 产生熔丝图文件, 即 JEDEC 文件(简称 JED 文件); 对于 FPGA, 产生位流数据文件(Bitstream Generation)。

1.4.4 设计检验

设计检验包括功能仿真和时序仿真, 这两项工作是在设计处理过程中同时进行的。

仿真前需用硬件描述语言编写测试向量文件。功能仿真只是对源文件描述的逻辑功能进行模拟, 没有信号延时信息。功能仿真结束后, 会给出报告文件和输入输出波形, 通过对仿真波形的观察分析, 可以检验和改善设计。如果发现错误, 需要返回设计输入, 修改源文件。

时序仿真是选定了具体器件并完成了布局布线之后进行的, 仿真模型中包含信号延时的信息, 也称为实时仿真。时序仿真的结果基本与器件实际工作情况相同。由于不同器件的内部延时不一样, 不同的布局布线方案对延时的影响也不同, 因此, 在下载前进行时序仿真是必要的。

1.4.5 器件编程

器件编程将编程数据下载到具体的可编程器件中, 使该器件成为具有设计方案确定的

逻辑功能的集成电路。对于 CPLD, 是将 JED 文件“下载”到 CPLD 中; 对于 FPGA, 则是将位流数据文件“配置”到 FPGA 中。具有在系统编程特性的器件无需专用的编程器, 用下载电缆通过计算机即可完成对器件的编程操作。

器件编程后, 通过可编程器件实验开发系统可进行硬件测试验证。如果验证通过, 电路实现了预期的逻辑功能, 则说明设计成功。否则, 返回上述相应步骤修改后重新测试验证。

1.5 EDA 技术的应用现状及发展趋势

1.5.1 EDA 技术的应用现状

EDA 技术发展迅猛, 应用领域广泛, 在电子、通信、航空航天、机械、化工、矿产、生物、医学、军事等各个领域都有 EDA 的应用。目前, EDA 技术已在产品设计与制造、教学和科研部门广泛使用, 发挥着巨大的作用。

在产品设计与制造方面, EDA 技术可实现前期的计算机仿真、系统级模拟及测试环境的仿真、PCB 的设计以及 ASIC 的设计等。

在教学方面, 高校电子类专业的实践教学中, 几乎所有高校的理工科(特别是电子信息)都开设了 EDA 课程, 主要是让学生了解 EDA 的基本原理和基本概念, 掌握描述系统逻辑的方法, 使用 CPLD/FPGA 器件进行电子电路课程的模拟仿真实验, 并在毕业设计中从事简单电子系统的设计。这样可大大提高学生的实践动手能力、创新能力和计算机应用能力, 为今后工作打下基础。在这方面最具有代表性的应用是每两年举办一次的全国大学生电子设计竞赛。

在科研和新产品开发中, CPLD/FPGA 可直接应用于小批量产品的芯片或作为大批量产品的芯片前期开发。在传统机电产品的升级换代和技术改造中, CPLD/FPGA 的应用可提高传统产品的性能, 缩小体积, 提高技术含量和产品的附加值。在这些应用中主要利用电路仿真工具(EWB 或 PSPICE、VLOL 等)进行电路设计与仿真, 并将 CPLD/FPGA 器件的开发应用到仪器设备中。例如在 CDMA 无线通信系统中, 所有移动手机和无线基站都工作在相同的频谱, 为区别不同的呼叫, 每个手机有一个唯一的码序列, CDMA 基站必须能判别不同的码序列才能分辨出不同的传呼进程。这一判别是通过匹配滤波器的输出实现的。FPGA 能提供良好的滤波器设计, 而且能完成 DSP 高级数据处理功能, 因而 FPGA 在现代通信领域获得了广泛应用。在产品设计与制造方面, 从高性能的微处理器、数字信号处理器, 一直到彩电、音响和电子玩具电路等, EDA 技术不单应用于前期的计算机模拟仿真、产品调试, 而且也在电子设备的研制与生产、电路板的焊接等方面有着重要的作用。可以说 EDA 技术已经成为电子工业领域不可缺少的技术支持。

1.5.2 EDA 技术的发展趋势

EDA 技术给电子系统设计带来了革命性的变化, 在仿真和设计两方面支持标准硬件描述语言的 EDA 软件不断更新、增加, 使 EDA 技术得到了更大的发展。

电子技术将全方位纳入 EDA 领域, EDA 使得电子领域各学科的界限更加模糊, 更加互为包容, 突出表现在以下几个方面: ① 使电子设计成果以自主知识产权的方式得以明确表达和确认成为可能; ② 基于 EDA 工具的 ASIC 设计标准单元已涵盖大规模电子系统及 IP 核模块; ③ 软硬件 IP 核在电子行业的产业领域、技术领域和设计应用领域得到进一步确认; ④ SoC 高效低成本设计技术逐渐成熟。

随着半导体技术、集成技术和计算机技术的迅猛发展, 传统的“固定功能集成块+连线”的设计方法正逐步退出历史舞台, 而基于芯片的设计方法正成为现代电子系统设计的主流。

面对当今飞速发展的电子产品市场, 设计师需要更加实用、快捷的 EDA 工具, 使用统一的集成化设计环境, 改变传统的设计思想, 将精力集中到设计构思、方案比较和优化设计等方面, 需要以最快的速度开发出性能优良、质量一流的电子产品, 这对 EDA 提出了更高的要求。未来的 EDA 技术将在功能仿真、时序分析、集成电路测试、高速印刷电路板设计及开发操作平台的扩展等方面取得新的突破, 向着功能强大、简单易学、使用方便的方向发展。

1. 可编程逻辑器件发展趋势

可编程逻辑器件已成为当今世界上最富吸引力的半导体器件, 在现代电子系统设计中扮演着越来越重要的角色。过去的几年里, 可编程器件市场的增长主要来自大容量的可编程逻辑器件 CPLD 和 FPGA, 其未来的发展趋势如下:

(1) 向高密度、高速度、宽频带方向发展。随着电子系统复杂度的提高, 高密度、高速度和宽频带的可编程逻辑产品已成为主流器件。这些高密度、大容量的可编程逻辑器件的出现, 给现代电子系统(复杂系统)的设计与实现带来了巨大的帮助。设计方法和设计效率的飞跃, 带来了器件的巨大需求, 这种需求又促使器件生产工艺的不断进步。

(2) 向在系统可编程方向发展。在系统可编程是指程序(或算法)在植入用户系统后仍具有改变其内部功能的能力。采用在系统可编程技术, 可以像对待软件那样通过编程来配置系统内部的功能, 从而在电子系统中引入“软硬件”的全新概念。它不仅使电子系统的设计和产品性能的改进和扩充变得十分简便, 还使新一代电子系统具有极强的灵活性和适应性, 为许多复杂信号的处理和信息加工的实现提供了新的思路和方法。

(3) 向混合可编程技术方向发展。可编程逻辑器件为电子产品的开发带来了极大的方便, 它的广泛应用使得电子系统的构成和设计方法均发生了很大的变化。1999 年 11 月, Lattice 公司推出了在系统可编程模拟电路, 为 EDA 技术的应用开拓了更广阔的前景。它允许设计者使用开发软件在计算机中设计、修改模拟电路, 进行电路特性仿真, 最后通过编程电缆将设计方案下载至芯片中。目前, 已有多家公司推出了各自的模拟与数字混合型的可编程器件, 相信在未来的几年里, 模拟电路及数模混合电路可编程技术将得到更大的发展。

(4) 向低电压、低功耗方向发展。集成技术的飞速发展, 工艺水平的不断提高, 节能潮流在全世界的兴起, 也促使半导体工艺向降低工作电压、降低功耗方向发展。

2. 开发工具的发展趋势

面对当今飞速发展的电子产品市场, 电子设计人员需要更加实用、快捷的开发工具, 使用统一的集成化设计环境, 以最快的速度开发出性能优良、质量一流的电子产品。开发