

高等院校

电子信息应用型

规划教材

EDA应用技术 (第2版)

焦素敏 主编

高等院校

电子信息应用型

规划教材

EDA应用技术

(第2版)

焦素敏 主编

清华大学出版社
北京

内 容 简 介

本书从 EDA 技术的应用角度出发,简明而系统地介绍了 EDA 技术的相关内容,包括 EDA 技术的概念及特点,EDA 技术的物质载体——可编程逻辑器件的基本结构和应用方法,EDA 技术的设计语言——VHDL 的程序结构、语言要素和常用语句,EDA 技术的开发设计流程和工具软件 Quartus II 的使用方法。此外,第 5 章给出了大量常用 VHDL 设计实例,第 7 章详细阐述了几个典型的 EDA 技术综合应用设计实例,并在第 8 章选取了多个实验项目。

全书在取材和编排上,力求理论联系实际,由浅入深,循序渐进。每章后面附有“本章小结”和“思考题与习题”,便于读者学习和教学使用。

本书适合作为高等院校电子信息、通信、自动化、计算机等相关专业的教材及社会相关技术的培训教材,也可作为相关学科工程技术人员的参考书,还可作为电子产品制作、科技创新实践、EDA 课程设计和毕业设计等实践活动的参考书。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

EDA 应用技术 / 焦素敏主编. —2 版. —北京:清华大学出版社,2011.11

(高等院校电子信息应用型规划教材)

ISBN 978-7-302-26904-5

I. ①E… II. ①焦… III. ①电子电路—电路设计:计算机辅助设计—高等学校—教材 IV. ①TN702

中国版本图书馆 CIP 数据核字(2011)第 192435 号

责任编辑:刘 青

责任校对:刘 静

责任印制:杨 艳

出版发行:清华大学出版社

<http://www.tup.com.cn>

社 总 机:010-62770175

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

地 址:北京清华大学学研大厦 A 座

邮 编:100084

邮 购:010-62786544

印 刷 者:北京富博印刷有限公司

装 订 者:北京市密云县京文制本装订厂

经 销:全国新华书店

开 本:185×260

印 张:19.75

字 数:452 千字

版 次:2011 年 11 月第 2 版

印 次:2011 年 11 月第 1 次印刷

印 数:1~3000

定 价:39.00 元

产品编号:039310-01

EDA 技术是近年来迅速发展起来的计算机软件、硬件和微电子交叉的现代电子设计学科,是现代电子工程领域的一门新技术。它是以可编程逻辑器件(CPLD/FPGA)为物质基础,以计算机为工作平台,以 EDA 工具软件为开发环境,以硬件描述语言(HDL)为电子系统功能描述的主要方式,以电子系统设计为应用方向的电子产品自动化设计过程。

在当今这个以数字化和网络化为特征的信息技术革命大潮中,电子技术获得了飞速发展,现代电子产品几乎渗透到了社会的各个领域。现代电子产品的性能也在进一步提高,产品更新换代的节奏也越来越快。不仅如此,现代电子产品正以前所未有的革新速度,向着功能多样化、体积小型化、功耗最低化的方向迅速发展。所有这些,都离不开 EDA 技术的有力支持,难怪有专家指出,现代电子设计技术的发展主要体现在 EDA 工程领域。EDA 是电子产品开发研制的动力源和加速器,是现代电子设计的核心。因此,在大中专院校的电子、通信、控制、计算机等各类学科的教学引入 EDA 技术的内容,以适应现代电子技术的飞速发展是很有必要的。

编者在从事多年 EDA 教学的基础上,于 2005 年 4 月出版了《EDA 应用技术》。该书出版以来,得到了广大读者的认可和信赖,截至目前已连续印刷 9 次。但随着 EDA 技术的不断发展,可编程逻辑器件不断推出新的系列,EDA 工具软件的使用也逐渐由 MAX+ plus II 转向 Quartus II。为了适应 EDA 技术的发展,并充分吸纳读者对第 1 版教材提出的一些宝贵意见,编者决定对原教材进行修订。

本书相比于第 1 版主要有以下几点变化:

(1) 将使用的 EDA 工具软件更新为 Quartus II,所有示例的编译及仿真都以 Quartus II 8.0 版本为环境来进行。

(2) 用实例引入的方法介绍 EDA 技术的概念,使读者更加容易理解和接受。

(3) 简化可编程逻辑器件内部结构和工作原理的介绍,增加新型器件系列的介绍和使用选型指导。

(4) 对 VHDL 的介绍更加通俗易懂, 简明扼要。

本书在内容的安排和取舍上, 既考虑了 EDA 技术本身的系统性和完整性, 又考虑了 EDA 技术的实用性和教学可操作性, 尽量做到理论与实践有机结合。全书内容按照可编程逻辑器件—EDA 开发流程与工具软件—VHDL—常用 VHDL 设计实例—Quartus II 软件及应用—EDA 技术综合应用设计实例—EDA 实验开发系统及实验的顺序编写。无论是器件的介绍、硬件描述语言(HDL)的讲解, 还是 EDA 工具软件的使用, 都以目前市场上应用的主流内容来展开, 力求重点突出, 避免面面俱到、纷杂而不深入。此外, 由于 EDA 是一门实践性很强的技术, 不能仅仅停留在理论学习上, 故本书特别注重对读者应用能力的培养。通过第 4、5、7 章大量的设计实例, 可以帮助读者较好地掌握用 VHDL 进行电子系统设计的方法, 而第 3 章第 5 节和第 6 章的内容不仅可以作为 EDA 工具软件的学习指导, 也可以作为初学者的实验项目, 加上第 8 章的多项实验, 读者完全可以经过这些实际操作, 很好地掌握 EDA 的开发设计方法和 Quartus II 的使用技能。

本书由河南工业大学焦素敏担任主编, 并编写第 1、3、4、6、7 章, 王彩红编写第 2 章, 郭广玲编写第 5 章, 马浩歌编写第 8 章。河南工业大学信息学院电子信息科学与技术专业学生宋楠和朱朋涛在第 6 章的编写过程中做了实例验证与一些文字录入工作。在本书的编写过程中参考了许多学者和专家的著作及研究成果, 在此谨向他们表示诚挚谢意。

由于编者水平有限, 书中难免存在不足之处, 敬请读者批评指正。编者 E-mail: jiaosumin@163.com。

编 者

2011 年 4 月

目 录

CONTENTS

第 1 章 概述	1
1.1 EDA 技术及其重要性	1
1.1.1 EDA 技术的实例引入	1
1.1.2 EDA 技术的概念	3
1.1.3 EDA 技术的重要性	4
1.2 EDA 技术的知识体系	4
1.2.1 可编程逻辑器件	5
1.2.2 硬件描述语言	5
1.2.3 EDA 工具软件	6
1.3 EDA 技术的特点和发展趋势	7
1.3.1 EDA 技术的主要特点	7
1.3.2 EDA 技术的发展趋势	9
1.4 专用集成电路	11
1.4.1 ASIC 的概念和分类	11
1.4.2 可编程 ASIC 技术展望	11
本章小结	12
思考题与习题	12
第 2 章 可编程逻辑器件	13
2.1 概述	13
2.1.1 可编程逻辑器件的发展历程	13
2.1.2 可编程逻辑器件的分类	13
2.1.3 PLD 的基本结构	15
2.1.4 PLD 逻辑符号的画法和约定	16
2.2 简单 PLD	16
2.2.1 PAL	16
2.2.2 GAL	20
2.3 CPLD 和 FPGA	24

2.3.1	CPLD 的基本结构	24
2.3.2	FPGA 的基本结构	25
2.3.3	Altera 公司器件介绍	27
2.4	在系统可编程逻辑器件	29
2.4.1	在系统可编程技术的特点	29
2.4.2	ispLSI 的结构及系列器件介绍	29
2.4.3	ispGDS 介绍	38
2.5	FPGA 和 CPLD 的应用选择	40
2.5.1	FPGA 和 CPLD 的性能比较	40
2.5.2	FPGA 和 CPLD 的选用依据	41
	本章小结	44
	思考题与习题	45

第 3 章 EDA 工具软件与设计入门 46

3.1	EDA 设计流程	46
3.1.1	设计输入	46
3.1.2	设计实现	48
3.1.3	设计仿真	49
3.1.4	编程或配置	49
3.2	CPLD 和 FPGA 的编程与配置方法	50
3.2.1	CPLD 的 ISP 方式编程	50
3.2.2	使用 PC 并行口配置 FPGA	51
3.2.3	用专用配置器件配置 FPGA	52
3.2.4	使用单片机配置 FPGA	53
3.3	常用 EDA 工具软件	55
3.3.1	MAX+plus II 概述	56
3.3.2	Lattice 公司设计软件概述	57
3.3.3	Quartus II 概述	58
3.4	Quartus II 软件的图形用户界面	58
3.5	Quartus II 的原理图输入设计示例	61
3.5.1	1 位全加器的设计	62
3.5.2	1 位全加器的层次化设计方法	71
3.5.3	总结与补充说明	73
	本章小结	75
	思考题与习题	76

第 4 章 VHDL 硬件描述语言 77

4.1	VHDL 概述	77
-----	---------------	----

4.1.1	VHDL 的优点	77
4.1.2	VHDL 与 Verilog、ABEL 语言的比较	78
4.1.3	学习 VHDL 的注意事项	79
4.2	VHDL 程序结构	80
4.2.1	简单 VHDL 程序举例	81
4.2.2	实体	82
4.2.3	结构体	85
4.2.4	库	89
4.2.5	程序包	92
4.2.6	配置	95
4.3	VHDL 语言要素	97
4.3.1	文字规则	97
4.3.2	数据对象	100
4.3.3	数据类型	103
4.3.4	类型转换	107
4.3.5	操作符	109
4.4	VHDL 顺序语句	112
4.4.1	IF 语句	113
4.4.2	CASE 语句	116
4.4.3	LOOP 语句	118
4.4.4	NEXT 语句	121
4.4.5	EXIT 语句	122
4.4.6	WAIT 语句	123
4.4.7	RETURN 语句	124
4.4.8	NULL 语句	125
4.5	VHDL 并行语句	125
4.5.1	进程语句	126
4.5.2	并行信号赋值语句	127
4.5.3	块语句	130
4.5.4	元件例化语句	132
4.5.5	生成语句	134
* 4.6	子程序及子程序调用语句	135
4.6.1	子程序的定义	135
4.6.2	子程序的调用	137
4.6.3	子程序的重载	140
* 4.7	其他语句	143
4.7.1	断言语句	143
4.7.2	报告语句	143

4.7.3 属性语句·····	144
本章小结·····	147
思考题与习题·····	148
第5章 常用 VHDL 设计实例 ·····	152
5.1 组合逻辑电路设计·····	152
5.1.1 门电路的设计·····	152
5.1.2 常用组合电路的设计·····	154
5.2 时序逻辑电路设计·····	159
5.2.1 触发器设计·····	160
5.2.2 移位寄存器设计·····	162
5.2.3 计数器设计·····	164
5.3 状态机设计·····	166
5.3.1 摩尔型状态机的设计·····	167
5.3.2 米里型状态机的设计·····	171
5.4 存储器设计·····	173
5.4.1 只读存储器·····	173
5.4.2 静态随机存储器·····	174
5.4.3 先入后出堆栈·····	175
5.5 特色实用电路设计·····	176
5.5.1 计数器型防抖动电路设计·····	176
5.5.2 积分分频器电路设计·····	177
本章小结·····	178
思考题与习题·····	179
第6章 Quartus II 软件使用进阶 ·····	180
6.1 Quartus II 的 VHDL 文本输入设计流程·····	180
6.1.1 建立工作库文件夹和编辑设计文本·····	181
6.1.2 创建工程·····	181
6.1.3 编译前设置·····	184
6.1.4 全程编译·····	184
6.1.5 时序仿真·····	186
6.1.6 RTL 电路图观察器·····	189
6.1.7 引脚锁定·····	190
6.1.8 配置文件下载·····	192
6.2 应用宏功能的原理图设计·····	194
6.2.1 计数器设计·····	194
6.2.2 频率计主体电路设计·····	197

6.2.3	时序控制电路的设计	197
6.2.4	顶层电路设计	198
6.2.5	引脚锁定和下载	200
6.3	参数化模块库 LPM 的应用	200
6.3.1	ROM 的使用	200
6.3.2	RAM 的使用	206
6.3.3	LPM 的原理图调用方法	209
6.3.4	LPM 的 VHDL 文本方式调用	212
6.4	层次电路设计	221
6.4.1	顶层文件设计	222
6.4.2	创建各模块的下层设计文件	223
6.4.3	设计项目的编译仿真	225
6.4.4	层次显示	225
* 6.5	嵌入式逻辑分析仪	226
	本章小结	230
	思考题与习题	230

第 7 章 EDA 技术综合应用设计实例 232

7.1	数字钟	232
7.1.1	数字钟的设计要求	232
7.1.2	数字钟的顶层结构	232
7.1.3	数字钟各模块的 VHDL 源程序设计	234
7.2	智力竞赛抢答器	240
7.2.1	抢答器的功能描述	240
7.2.2	抢答器的设计	241
7.3	交通灯控制器	244
7.3.1	交通灯控制器功能要求	244
7.3.2	交通灯控制器的设计	245
7.3.3	仿真波形	247
7.3.4	下载验证	247
7.4	8 路彩灯控制器	248
7.4.1	8 路彩灯控制器的功能要求	248
7.4.2	8 路彩灯控制器的设计	248
7.4.3	下载验证	252
7.5	简易数字频率计	252
7.5.1	设计任务	252
7.5.2	数字频率计的设计	252
	本章小结	256

思考题与习题	256
第 8 章 EDA 实验开发系统与实验	258
8.1 GW48 系列实验开发系统使用说明	258
8.1.1 GW48 系统使用注意事项	258
8.1.2 GW48 系统主板结构与使用方法	258
8.1.3 实验电路结构图	264
8.1.4 GW48-CK/GK/PK 系统结构图信号与芯片引脚对照表	273
8.2 EDA 实验	278
8.2.1 实验 1——用原理图输入法设计 4 位全加器	278
8.2.2 实验 2——计数译码显示电路设计	280
8.2.3 实验 3——计数器的设计	283
8.2.4 实验 4——简易彩灯控制器	285
8.2.5 实验 5——用原理图输入法设计 2 位十进制计数译码器	287
8.2.6 实验 6——用原理图输入法设计 2 位十进制频率计	287
8.2.7 实验 7——序列检测器设计	289
8.2.8 实验 8——用 LPM 设计 8 位数控分频器和 4 位乘法器	291
8.2.9 实验 9——脉宽可调的方波信号发生器设计	292
8.2.10 实验 10——“梁祝”乐曲演奏电路	295
参考文献	304

概 述

学习 EDA 技术,首先要了解 EDA 技术的基本概念及相关知识。本章从实例入手,阐述 EDA 技术的基本概念、知识体系、技术特点和发展趋势,并对专用集成电路及 EDA 技术在可编程 ASIC 方面的应用前景进行简单介绍。

1.1 EDA 技术及其重要性

1.1.1 EDA 技术的实例引入

随着现代电子技术的飞速发展,现代电子产品几乎渗透到社会的各个领域。无论是现代高精尖的电子设备如雷达、微机、手机等,还是读者熟悉的电子钟表、大屏幕显示器等日常电子产品,其核心构成都是电子系统。这些现代化的电子产品有力地推动了社会生产力的发展和社会信息化程度的提高,同时,随着微电子技术和计算机技术的发展,电子系统的设计方法和设计手段也发生了很大的变化。进入 20 世纪 90 年代以后,EDA 技术的迅速发展和普及给电子系统的设计带来了革命性的变化,并已渗透到电子系统设计的各个领域。

传统的电子系统设计一般是对电路板进行设计,把所需要的具有固定功能的标准集成电路像积木块一样布置于电路板上,通过设计电路板来实现系统功能。以简单的典型的数字钟为例,如果按照常规的数字电路设计方法,需要用多种集成芯片按一定方式连接而成,如图 1-1 所示,其工作原理简单阐述如下。

图 1-1 所示数字钟由石英晶体振荡电路、分频电路、校表电路、计数电路、译码驱动电路和显示电路组成。用频率为 32 768Hz 的石英晶体和外部阻容元件接在 14 级二进制串行计数器/分频器 4060 的适当引脚便可构成晶体振荡分频器,从 4060 的 Q_{14} 输出端输出的 2Hz 脉冲经过 D 触发器 4013 实现二分频,得到 1Hz 的秒脉冲。秒脉冲送入由 4518 (双二-十进制计数器)组成的“秒”计数器(六十进制)累计秒钟数,而秒计数器的输出脉冲触发“分”计数器(六十进制)累计分钟数。同理,分计数器的输出脉冲触发“时”计数器累计小时数。计数结果(4 位 BCD 数)通过 4511 组成的“时”、“分”、“秒”显示译码器译码,最后用七段数码管实时显示时间。

当数字钟初次使用时,或者由于停电、故障等原因需要重新校准时间时,可用校表电

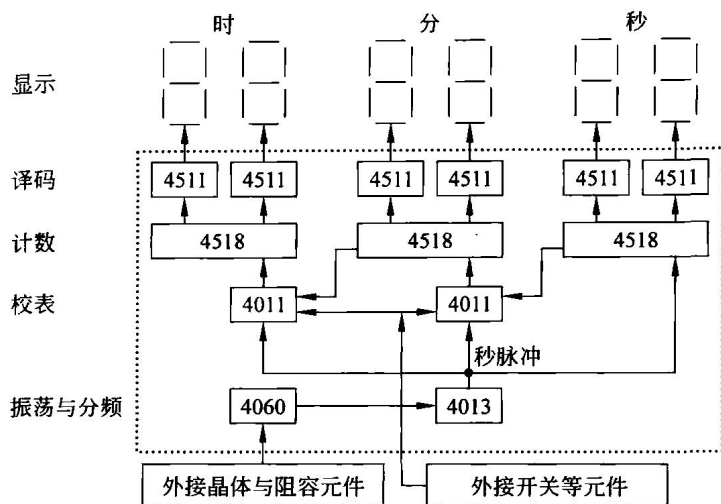


图 1-1 数字钟的传统设计方法示意图

路进行“时”、“分”的时间校准。实际上就是用秒脉冲直接作为“分”计数器和“时”计数器的计数脉冲。图中用4011(四2输入与非门)外加开关等元件来实现校表功能。

在上述设计过程中,要求设计者必须熟悉相关集成芯片的逻辑功能和引脚排列,具备一定的电子设计基本功底。

现代电子设计技术的核心是EDA技术。利用EDA技术进行电子设计主要是采用硬件描述语言来描述数字系统的逻辑功能,利用EDA工具软件进行设计输入、编译、逻辑综合和适配,最后将结果下载到可编程逻辑器件(FPGA/CPLD)中,设计者就得到了具有一定功能的专用集成芯片。因此,EDA设计主要是通过设计芯片来实现系统功能。

例如,图1-1所示的数字钟如果采用EDA技术来设计,就可以把实现数字钟功能的大部分电路,诸如分频器、计数器、译码器和校表电路等全部用可编程逻辑器件(FPGA/CPLD)去实现,如图1-2所示。显然,图1-2所示设计要比图1-1所示简单得多。

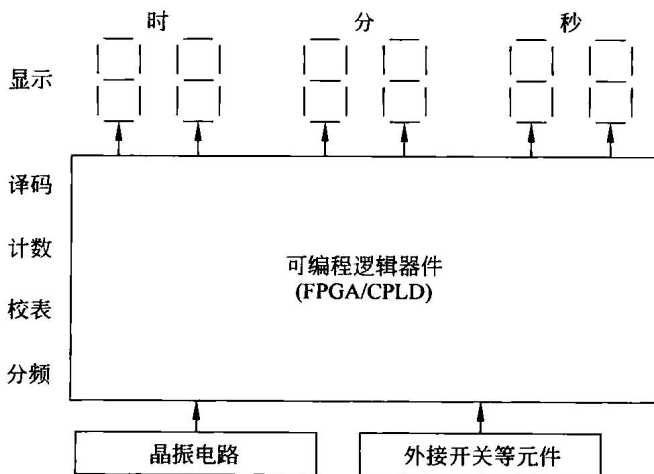


图 1-2 数字钟的EDA设计方法示意图

1.1.2 EDA 技术的概念

EDA(Electronic Design Automation)是电子设计自动化的简称。到底什么是 EDA 技术? 由于它是一门迅速发展的新技术, 涉及面广, 内容丰富, 因此人们的理解各异, 目前看法尚不统一。作者认为, EDA 技术有狭义的 EDA 技术和广义的 EDA 技术之分。

狭义的 EDA 技术就是指以硬件描述语言为系统逻辑描述的主要表达方式, 以计算机、EDA 工具软件和实验开发系统为开发环境, 以大规模可编程逻辑器件为设计载体, 以专用集成电路(Application Special Integrated Circuit, ASIC)、单片电子系统(System On Chip, SOC)芯片为目标器件, 以电子系统设计为应用方向的电子产品自动化设计过程。在此过程中, 设计者只需利用硬件描述语言(Hardware Description Language, HDL), 在 EDA 工具软件中完成对系统硬件功能的描述, EDA 工具便会自动地完成逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真, 直至对特定目标芯片的适配编译、逻辑映射和编程下载等工作, 设计者就可以得到最终形成的集成电子系统(IES)或专用集成芯片(ASIC)。尽管目标系统是硬件, 但整个设计和修改过程如同完成软件设计一样方便和高效。

广义的 EDA 技术, 除了包括狭义的 EDA 技术外, 还包括计算机辅助分析(CAA)技术(如 PSPICE、EWB、MATLAB 等)和印制电路板计算机辅助设计(PCB-CAD)技术(如 PROTEL、ORCAD 等)。在广义的 EDA 技术中, CAA 技术和 PCB-CAD 技术不具备逻辑综合和逻辑适配的功能, 因此它并不能称为真正意义上的 EDA 技术。

本书所要讲述的 EDA 技术是指面向电子设计工程师的狭义的 EDA 技术, 是真正意义上的电子设计自动化技术, 也是被业界越来越多的人广泛认可的 EDA 技术。这种技术就是利用计算机, 通过软件方式的设计和测试, 达到对既定功能的硬件系统的设计和实现。为此, 典型的 EDA 工具中必须包含两个特殊的软件包——综合器和适配器, 或其中之一。

综合器的功能是将设计者在 EDA 软件平台上完成的针对某个系统项目的 HDL、原理图或波形图描述, 针对给定的可编程逻辑器件, 进行编译、优化、转换和综合, 最终获得门级电路甚至更底层的电路描述文件。由此可见, 综合器工作前, 必须给定最后实现的硬件结构参数, 它的功能就是将软件描述与给定的硬件结构用某种网表文件的方式联系起来。显然, 综合器是软件描述与硬件实现的一座桥梁。综合过程就是将电路和高级语言描述转换成低级的、可与 FPGA/CPLD 或构成 ASIC 门阵列的基本结构相映射的网表文件。综合器可由专业的第三方公司提供。

适配器的功能是将由综合器产生的网表文件配置于指定的目标器件中, 产生最终的下载文件, 如 JEDEC 格式的文件。适配器由 FPGA/CPLD 供应商自己提供, 因为适配器的适配对象直接与器件结构相对应。

EDA 技术主要应用于数字系统的自动化设计, 该领域软件和硬件方面的技术都比较成熟, 应用的普及程度也比较大; 模拟电子技术的 EDA 正在进入实用, 其初期的 EDA 工具不一定需要硬件描述语言。另外, 从应用的广度和深度来说, 由于电子信息领域的全面数字化, 现代的电子设备, 单纯用模拟电路的已经很少了。通常情况是, 只在微弱信号放

大、高速数据采集和大功率输出等局部采用模拟电路,其余部分如信号处理等均采用数字电路。也就是说,大多数电子系统的主体部分是数字系统。因此,基于 EDA 的数字系统的设计技术具有更大的应用市场和更紧迫的需求性。

1.1.3 EDA 技术的重要性

纵观人类社会发展的文明史,一切生产方式和生活方式的重大变革都是由于新的科学发明和新技术的产生而引发的。当今社会是信息社会,信息是客观事物状态和运动特征的一种普遍形式,它与材料和能源一起,称为人类社会的三大资源。当前面临的信息革命是以数字化和网络化为特征的。数字化大大改善了人们对信息的利用,更好地满足了人们对信息的需求;而网络化则使人们更为方便地利用信息,使整个地球成为一个“地球村”。以数字化和网络化为特征的信息技术与一般技术不同,它具有极强的渗透性和基础性,可以渗透和改造一切产业和行业,改变着人类的生产和生活方式,改变着经济形态和社会、政治、文化等各个领域。

20 世纪末,电子技术获得了飞速发展。在其推动下,现代电子产品几乎渗透了社会的各个领域,有力地推动了社会生产力的发展和社会信息化程度的提高;同时也使现代电子产品性能进一步提高,产品更新换代的节奏也越来越快。特别是进入 20 世纪 90 年代以后,EDA 技术的发展和普及给电子系统的设计带来了革命性变化,现代电子产品正以前所未有的高速度,向着功能多样化、体积最小化、功耗最低化迅速发展。集成电路设计在不断地向超大规模、极低功耗和超高速的方向发展;专用集成电路(ASIC)的设计成本不断降低,在功能上,现代的集成电路已能实现单片电子系统(System On Chip, SOC)的功能。

有专家指出,现代电子设计技术的发展,主要体现在 EDA 工程领域。EDA 是电子产品开发研制的动力源和加速器,是现代电子设计的核心。

1.2 EDA 技术的知识体系

EDA 技术内容丰富,涉及面广。但从教学和应用的角度出发,应了解和掌握以下几个方面的知识。

- (1) 可编程逻辑器件的原理、结构及应用。
- (2) 硬件描述语言,如 VHDL。
- (3) EDA 工具软件的使用。
- (4) 实验开发系统。

其中,大规模可编程逻辑器件是利用 EDA 技术进行电子系统设计的载体,硬件描述语言是利用 EDA 技术进行电子系统设计的主要表达手段,软件开发工具是利用 EDA 技术进行电子系统设计的智能化的自动化设计工具,实验开发系统则是利用 EDA 技术进行电子系统设计的下载工具及硬件验证工具。也就是说,设计师用 HDL 描绘出硬件的结构和硬件的行为,用设计工具将这些描述综合映射成与半导体工艺有关的硬件工艺文件,半导体器件 FPGA、CPLD 等则是这些硬件工艺文件的载体。当这些 FPGA 器件加

载、配置上不同的工艺文件时,这个器件便具有相应的功能。随着现代电子技术的飞速发展,以 HDL 语言表达设计意图、FPGA 作为硬件载体、计算机为设计开发工具、EDA 软件为开发环境的现代电子设计方法日趋成熟。

近几年,由于硬件描述语言等设计数据格式的逐步标准化,不同设计风格和应用的的要求导致各具特色的 EDA 工具被集成在同一个工具软件上,从而使 EDA 框架结构日趋标准化,集成设计环境日趋完善。

1.2.1 可编程逻辑器件

大规模可编程逻辑器件是微电子技术发展的结晶,微电子技术的进步表现在大规模集成电路加工技术,即半导体工艺技术的发展上。表征半导体工艺水平的主要指标线宽已经达到 $0.13\mu\text{m}$,并还在不断地缩小;在硅片单位面积上集成的晶体管数量(集成度)越来越高。

可编程逻辑器件(PLD),特别是现场可编程门阵列(FPGA)和复杂可编程逻辑器件(CPLD),是新一代的数字逻辑器件,也是近几年来集成电路中发展最快的品种之一。这种器件具有高集成度、高速度、高可靠性等明显的特点,其时钟延迟可达纳秒级,结合其并行工作方式,在超高速应用领域和实时测控方面有非常广阔的应用前景;在高可靠应用领域,如果设计得当,将不会存在类似于 MCU(微控制器部件)的复位不可靠和 PC 可能跑飞等问题。FPGA/CPLD 的高可靠性还表现在,几乎可将整个系统下载于同一芯片中,实现所谓由大规模 FPGA 构成的片上系统(System On Programmable Chip, SOPC),从而大大缩小体积,易于管理和屏蔽。

由于 FPGA/CPLD 的集成规模非常大,可利用先进的 EDA 工具进行电子系统设计和产品开发。由于开发工具的通用性,设计语言的标准化以及设计过程几乎与所用器件的硬件结构没有关系,所以设计成功的各类逻辑功能块程序有很好的兼容性和可移植性。它几乎可用于任何型号和规模的 FPGA/CPLD 中,从而使产品设计效率大幅度提高,在很短的时间内即可完成十分复杂的系统设计。这正是产品快速进入市场最宝贵的特征。美国 TI 公司认为,一个 ASIC 80%的功能可用能完成某种功能的设计模块,即知识产权 IP(Intelligence Property)核等现成逻辑合成,而未来大系统的设计仅仅是各类再应用逻辑与 IP 核的拼装,设计周期将更短。

与 ASIC 设计相比,FPGA/CPLD 显著的优势是开发周期短,投资风险小,产品上市速度快,市场适应能力强和硬件升级回旋余地大。而且当产品定型和产量扩大后,可将在生产中达到充分检验的 VHDL 设计迅速实现 ASIC 投产。

1.2.2 硬件描述语言

硬件描述语言(Hardware Description Language, HDL)是 EDA 技术的重要组成部分,是电子系统硬件行为描述、结构描述、数据流描述的语言。国外硬件描述语言的种类很多,如 VHDL、Verilog-HDL 和 ABEL-HDL 等。这些语言有的从 PASCAL 发展而来,也有一些从 C 语言发展而来。

VHDL 来源于美国军方,其英文全名是 Very High Speed Integrated Circuit Hardware

Description Language, 诞生于 1982 年。1987 年年底, VHDL 被 IEEE(The Institute of Electrical and Electronics Engineers)和美国国防部确认为标准硬件描述语言。自 IEEE 公布了 VHDL 的标准版本 IEEE-1076 之后, 各 EDA 公司相继推出了自己的 VHDL 设计环境, 或宣布自己的设计工具可以和 VHDL 接口。此后 VHDL 在电子设计领域得到了广泛的接受, 并逐步取代了原有的非标准硬件描述语言。1993 年, IEEE 对 VHDL 进行了修订, 从更高的抽象层次和系统描述能力上扩展了 VHDL 的内容, 公布了新版本的 VHDL, 即 IEEE 标准的 1076—1993 版本。现在, VHDL 作为 IEEE 的工业标准硬件描述语言, 又得到众多 EDA 公司的支持, 已成为电子工程领域事实上的通用硬件描述语言。有专家认为, 在新的世纪中, VHDL 与 Verilog 语言将承担起几乎全部的数字系统设计任务。

Verilog-HDL 是在 1983 年由 GDA 公司的 Phil Moorby 首创的。1989 年, Cadence 公司收购了 GDA 公司, 并于 1990 年公开了 Verilog-HDL。基于 Verilog-HDL 的优越性, IEEE 于 1995 年制定了 Verilog-HDL 的 IEEE 标准, 即 Verilog-HDL 1364—1995。Verilog-HDL 是专门为 ASIC 设计而开发的, 较为适合算法级(Algorithm)、寄存器传输级(RTL)、逻辑级(Logic)和门级(Gate)设计, 而对于特大型的系統级设计, VHDL 则更为合适。Verilog-HDL 把一个数字系统当做一组模块来描述, 每一个模块具有模块的接口以及关于模块内容的描述。用 Verilog-HDL 输入法完成的设计, 不但可以很容易地移植到不同厂家的不同芯片中, 而且很容易对它进行修改, 以适应不同规模的应用。Verilog-HDL 是目前应用最广泛的硬件描述语言之一。

ABEL-HDL 是美国 DATA I/O 公司开发的硬件描述语言, 它是在早期的简单可编程逻辑器件的基础上发展起来的。用户使用 ABEL-HDL 进行设计, 无须考虑或较少涉及目标器件的内部结构, 只需输入符合语法规则的逻辑描述。ABEL-HDL 语言支持布尔方程、真值表、状态图等逻辑表达方式, 能准确地表达计数器、译码器等逻辑功能。但进行较复杂的逻辑设计时, ABEL-HDL 与 VHDL、Verilog-HDL 这些从集成电路发展起来的 HDL 相比稍显逊色。目前支持 ABEL-HDL 语言的开发工具很多, 有 DATA I/O 的 Synario、Lattice 的 ispEXPERT、Xilinx 的 Foundation 等软件。ABEL-HDL 语言的基本结构可包含一个或几个独立的模块。每个模块包含一整套对电路或子系统的逻辑描述。无论有多少模块都能结合到一个源文件中, 并同时予以处理。ABEL-HDL 源文件模块可分成五段: 头段、说明段、逻辑描述段、测试向量段和结束段。

本书重点介绍 VHDL, 有关 VHDL 的内容将在第 4 章详细讲述。

1.2.3 EDA 工具软件

EDA 工具在 EDA 技术应用中占据着极其重要的位置。EDA 的核心是利用计算机完成电子设计全程自动化, 因此, 基于计算机环境的 EDA 软件的支持是必不可少的。

由于 EDA 的整个设计过程需要经过多个不同的技术环节, 每个环节都要用到专门的 EDA 工具来处理。例如, 设计输入时要用到设计输入编辑器; 对设计作功能模拟时要用到仿真器; 对 VHDL 的行为描述进行逻辑综合时要用到 HDL 综合器; 把由综合器产生的网表文件转换成与指定的目标器件相适应的 JEDEC 文件时要用到适配器; 最后还