

○首届学术报告会○

编号
电-8301

论文资料

工业控制机的抗干扰措施

(王大华)

常州工业技术学院

九三·十二

工业控制机是对生产过程进行监视控制的设备，为了能够对生产过程进行有效的监控，就必须保证输入信号的正确性和可靠性，然而对于工业控制机来说，标准生产过程的参数大都来自生产现场，因而从测温桌到计算机要经过几十米甚至几百米的距离。众所周知，生产现场存在各种干扰，这些干扰信号增加了系统静态和动态误差并降低可靠性，当被测信号被干扰信号“淹没”时，计算机就无法工作。因此对低电子信号通道来说，为要维持输入信号的一定精度以及保证计算机可靠的工作，就必须采取抗干扰措施。

对于现场的干扰问题一定要予以高度重视，否则则尽管计算机及其配套设备是先进的，但由于没有采取有效的抗干扰措施，有可能不能满足监控要求，甚至使计算机根本无法工作。因而要在方案设计、订购设备、现场施工过程中就要仔细分析现场干扰情况的反应采取相应的抗干扰措施。

一、现场干扰类型：

现场干扰种类很多，几乎包括所有动力线，电气和机械设备，而可能来源于外部亦可能来源于内部，既有随机的又有相关的，因此对不同情况必须进行具体分析，针对不同干扰应采取相应的抗干扰措施。

现场产生干扰主要原因：

电磁感应。当信号线和大电流的导线平行敷设而又距离较小或者信号线放在离电机、变压器、电动机等产生磁场等设备附近时，由于磁场切割信号线，因而在信号线内产生了感应电流。

静电感应。信号线周围存在高压线路，通过电容来感应产生静电干扰。

漏电阻。多芯电线或电缆变压器绝缘不好，干扰信号可从通过漏电阻影响低电平信号。

接触电位差。两种不同金属接触存在温差，在接触处产生热

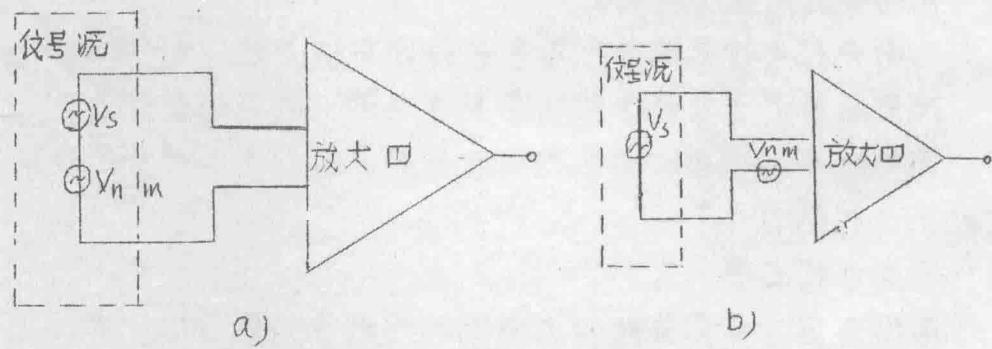
触电位差，并引入回路。

多点接地。由于存在地电流，因此当信号线存在二点以上接电时就会产生干扰。

辐射干扰。辐射干扰可分为来自于控制机内部亦可来自于外部。内部干扰如时钟脉冲、振荡器、电机或继电器接点火花等；外部干扰如大功率收音机、电视机、或者雷达站等，甚至步话机、飞机飞过亦会引起误差。对于辐射干扰最有效的抑制方法是屏蔽法。

干扰按其进入信号通道的方式不同，一般可分为串模干扰和共模干扰两大类。

1. 串模干扰又称寄生干扰或横向干扰，它是叠加在被测直流信号上的交流信号，通常用 E_{nm} 表示，这种串模干扰多数是输入信号线感应出来的，也有的是从信号线或其它线圈中产生的，如图一所示：



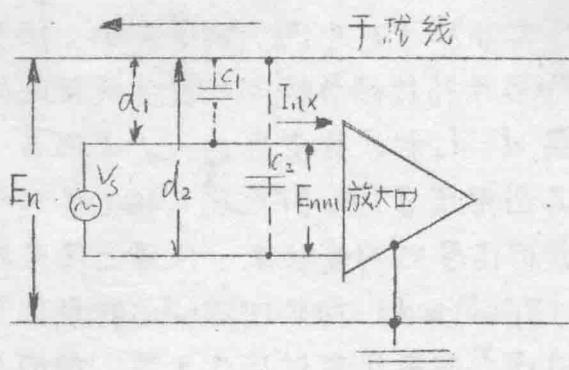
图一：串模干扰示意

a) 干扰来自信号源。

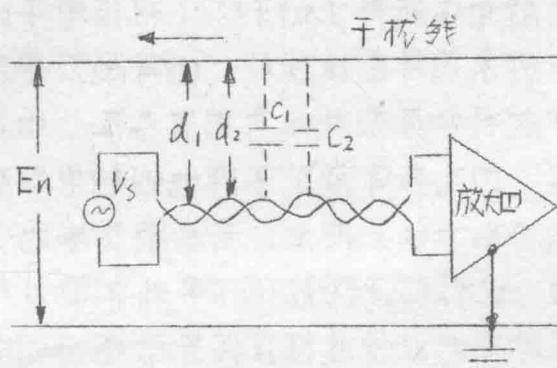
b) 干扰来自引线。

由图一可见：串模干扰的特征是干扰信号和被测信号是串联在一起的，消除串模干扰的方法有三：（一）采用输入滤波器，将干扰信号滤掉，但滤波器具有电容之类的功能元件，因而有一定的时延。

向带数，所以只适用于低速的数据采集系统，即采用此法采集制串模干扰对数据采集系统的采样速度要受到限制或只能用于低速数据采集系统。(二) 对输入信号采取平均值测量，把对称变化的干扰信号平均掉，理论上如果采样周期严格地等于干扰电压的周期或其整倍数，则干扰电压对测量结果的影响将等于零，事实上采样周期不可能绝对等于正倍数的干扰电压周期，而且对于那些频率很高，频带很宽的叠加噪音，由于周期多极化也难于用此法完全消除；(三) 使用对绞屏蔽电线，并保证正确的接地，这是应用最为普遍的方法。其原理如图二所示。



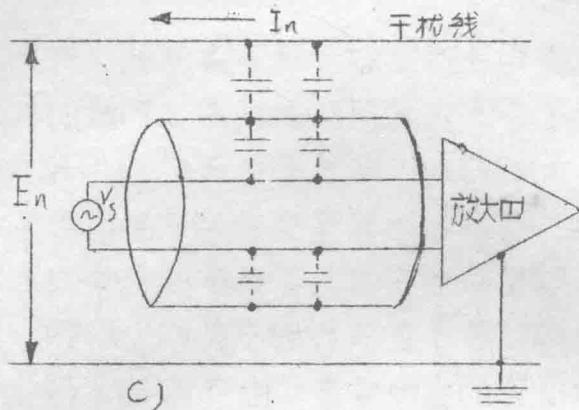
a) 未采用对绞屏蔽电线。



b) 采用对绞电线。

c) 采用屏蔽电线。

图二：采用对绞屏蔽电线抗串模干扰原理图。



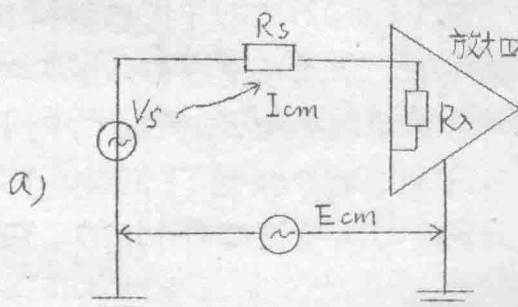
由圖二(a)可見，由於信號線未採用對紋線，所從信號線受到有交流電壓 E_n ，電流 I_n 的干擾線的磁場和電場的干擾，干擾線的電流 I_n 產生磁場切割二根信號線，因此在信號回路中感應電壓，此電壓大小和干擾電流，頻率大小，信號回路所包围的面積成正比，而與干擾線信號線間的距離成反比。由於干擾線到二信號線的距離 d_1, d_2 和分布電容 c_1, c_2 不相等，因而在二根信號線上產生的感應電壓不同，即在輸入端上造成干擾電壓 E_{nem} 。

圖二(b)是把信號線對紋起來，使得二信號線與干擾線間的距離大致相等，即 $d_1 = d_2$ ，而且回路的面積是正負相同，共和接近於零，因此磁場感應電壓亦就接近於零；同時因 $c_1 = c_2$ 以使電場的影響亦大為減小，這就說明信號線採取對紋後，電磁場的干擾大為減小，而減小的程度決定於紋距。

為了進一步防止靜電場所產生的干擾，對低電子的信號線應採取屏蔽的方法，即採用屏蔽信號線，但屏蔽尺要接地才能起屏蔽作用。因為干擾線和屏蔽尺間有電容存在，而屏蔽尺和信號線之間亦存在電容，因此若屏蔽尺不接地則靜電場對信號線仍有影響，其原理圖見圖二(c)所示。若屏蔽尺接地，則它對於干擾線來說處於零電位，這樣就使內部的信號線不受外界靜電場的影響，當然屏蔽尺的接地必須遵循在信號尺處一端接地的規則，否則將會引起共模干擾，這在後面要進行討論。

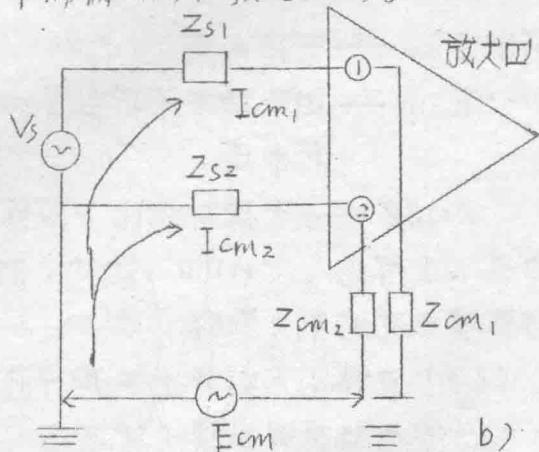
2. 共模干擾：

共模干扰又称共态干扰或纵向干扰，一般而言信号发生器和控制机相隔一段距离，由于存在地电流，因此信号地和控制机地之间存在一个电位差，这就是共模电压 E_{cm} ，它可以是直流电压也可以是交流电压，其数值可达几十伏，严重时可达几百伏，它与现场和机口接地情况及其他产生干扰的因素有关，如一次表电流互感器口漏电往往引入很高的共模信号。图三为产生共模干扰的原理图。图三(a)为单端输入时产生共模干扰的原理，由于地电位不同，所以二接地点 A, B 之间存在电位差，这就是共模电压 E_{cm} ，此电压加在信号回路上，因而就产生了共模电流 I_{cm} 。



a) 单端输入时共模电压的引入。

b) 双端输入时共模电压的引入。



图三 共模电压引入原理图。

I_{cm} 大小由下式决定：

$$I_{cm} = \frac{E_{cm}}{Z_s + R_f}$$

只引到放大口输入端的共模电压为：

$$E_{nm} = I_{cm} Z_s = \frac{E_{cm} Z_s}{Z_s + R_A}$$

由于 $R_A \gg Z_s$ 所以上式变为：

$$E_{nm} = \frac{E_{cm} Z_s}{R_A} \quad \dots \dots \quad (1)$$

式中 E_{nm} ——由共模电压产生的等效输入电压；

R_A ——放大口输入阻抗；

Z_s ——信号源内阻和母线电容之和。

由上面分析可以看出，由于 I_{cm} 产生的干扰已转换成串模于扰的形式加入到放大口的输入端。由式(1)可知，放大口输入阻抗 R_A 越大，信号源内阻和母线电容之和 Z_s 越小，则 E_{nm} 越小，即干扰电压越小，即抑制共模干扰能力越强。

一般同共模抑制比 CMRR 衡量共模抑制能力，其表达式为：

$$CMRR = 20 \log \frac{E_{cm}}{E_{nm}} \quad \dots \dots \quad (2)$$

式中 E_{cm} ——共模电压；

E_{nm} ——由共模电压产生反映在放大口输入的串模于扰电压。

CMRR ——共模抑制比，以分贝(db)表示。

由式(2)可见，CMRR 越大，抗干扰能力越强或者说抑制共模干扰的能力越强。

图三(b)为双端输入时产生共模干扰的原理，共模电压 E_{cm} 在①②端之间也转换成串模于扰电压，其表达式为：

$$E_{nm} = E_{cm1} - E_{cm2}$$

$$= E_{cm} \frac{Z_{s1}}{Z_{cm1} + Z_{s1}} - E_{cm} \frac{Z_{s2}}{Z_{cm2} + Z_{s2}}$$

由于 $Z_{cm1} \gg Z_{S1}$, $Z_{cm2} \gg Z_{S2}$ 所以上式变为:

$$E_{nm} = E_{cm} \left(\frac{Z_{S1}}{Z_{cm1}} - \frac{Z_{S2}}{Z_{cm2}} \right) \quad \dots \quad (3)$$

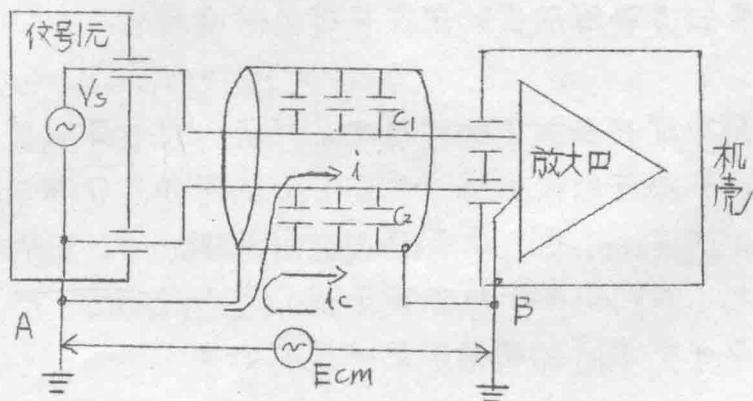
式中 Z_{cm1} , Z_{cm2} 分别为放大口漏入部分对机口地的漏阻抗。

由上式可知，为了提高抗共模干扰能力，信号引入线要尽量短，而且阻抗值要求相等，而且 Z_{cm1} 、 Z_{cm2} 要做得尽量大。

若 $\frac{Z_{S1}}{Z_{CM1}} = \frac{Z_{S2}}{Z_{CM2}}$, 则 $E_{NM} = 0$, 即共模抑制比为无穷大, 亦就是说共模电压对信号不产生干扰, 这说明双端输入时抗共模干扰能力强. 当然实际上要做到 $\frac{Z_{S1}}{Z_{CM1}} = \frac{Z_{S2}}{Z_{CM2}}$ 是不可能的, 因 Z_{S1} , Z_{S2} 不易做得对称, 而且在晶体管电路共模输入阻抗也不可能做得很商, 因此在输入端 ① ② 间会产生干扰电压, 因此必须采取措施, 减小共模电压干扰的影响. 下面我们从理论上来分析一下应采取什么措施才能减小共模干扰的影响.

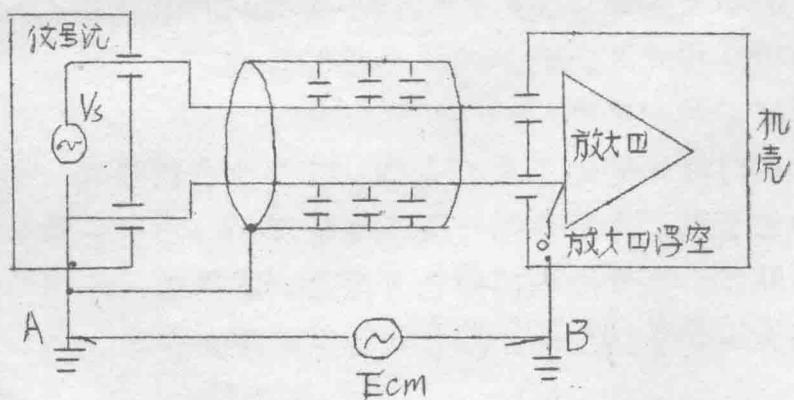
(1) 保証正確的接地。

为了保证计算机安全可靠的工作，计算机系统应有一个稳定的独立的接地系统，而信号线一般亦是接地的，为了具有较高的抗干扰能力，信号线到计算机只应在一点接地。兹说明如下：若如图四那樣信号导线和屏都有二个接地点A和B，则共模电



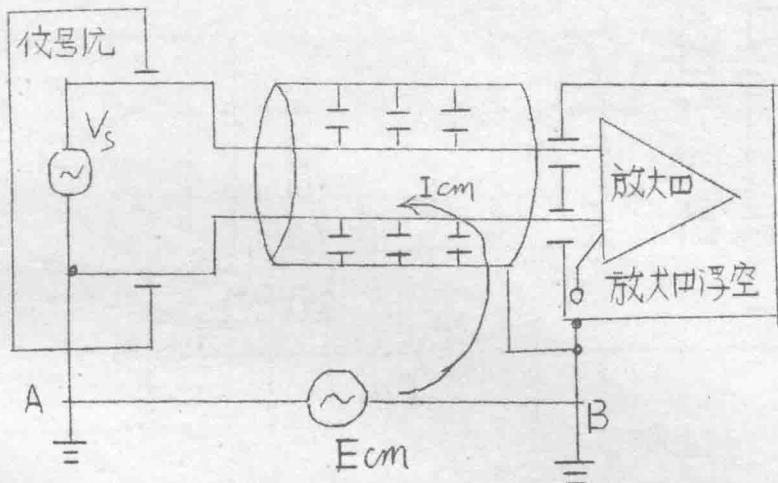
四 仗号线反共屏蔽反二臭接地。

压 E_{cm} 产生电流 i 通过下面一根信号线构成回路，电流在子线上产生的压降和有用信号串在一起形成了干扰。另外由于屏蔽层是二点接地，所以 E_{cm} 加在二接地点产生了电流 i_c ，屏蔽层虽为金属网或金属带，但是它有一定的电阻，因此在屏蔽层上形成电位梯度，通过屏蔽层与信号线间的分布电容 C_1, C_2 耦合到信号线上去。以上说明，不管是信号导线，还是共屏蔽层如果存在二点接地，则会产生共模干扰。第五是将输入放大器浮空即使信号线和屏蔽层只在信号源处一点接地情况，这样由共模电压产生的电流就不可能通过信号线或共屏蔽层构成回路，即不会产生共模电流，因而也就不会产生共模干扰。



第五 信号线及共屏蔽层只在信号源处一点接地。

第六是屏蔽层只在放大器端接地之情况，尽管屏蔽层也是单点接地，但由于接在放大器端，因而 E_{cm} 仍可通过分布电容 C_1, C_2 产生干扰电流 I_{chl} ，因此屏蔽层只能单点接地而且只能在信号源处单点接地，否则仍要产生共模干扰。为了说明由于接地不正确造成抗共模干扰下降的情况现举例说明如下：



图六 屏蔽反在放大四输入端直接地.

有一抗共模干扰能力较好的输入系统，对不平衡阻抗为 1000Ω 之信号源共模共模干扰能力为 120dB ，即

$$20 \log \frac{E_{cm}}{E_{nm}} = 120\text{dB} \quad \text{即} \quad \frac{E_{cm}}{E_{nm}} = 10^6$$

如果输入端“+”“-”对地漏阻抗均为 Z_3 ，其数值为 $10^9\Omega$

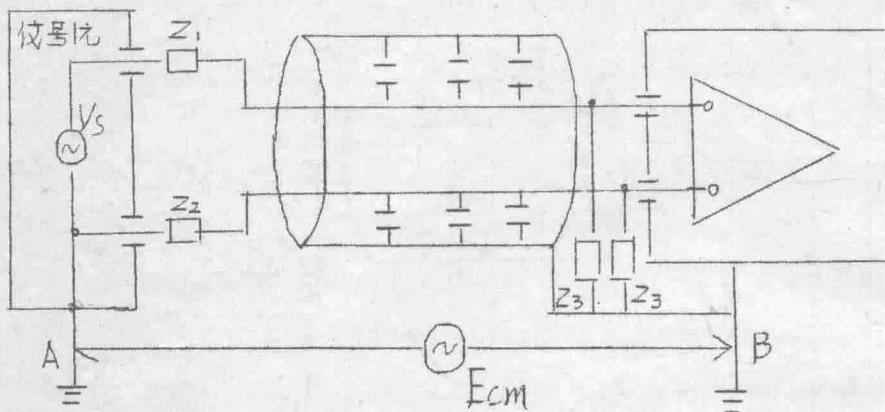
则： $E_{nm} = \left(\frac{Z_1}{Z_3 + Z_1} - \frac{Z_2}{Z_3 + Z_2} \right) E_{cm}$

$$\doteq \frac{Z_1 - Z_2}{Z_3} E_{cm}$$

式中 $Z_1 - Z_2$ 为不平衡阻抗英值为 1000Ω ，则

$$\frac{E_{cm}}{E_{nm}} = \frac{Z_3}{Z_1 - Z_2} = 10^6$$

如果屏蔽反接地直接在放大四输入端（如图七所示）我们来分析一下共模共模干扰能力下降到什么程度。



命七 屏蔽双接地不正确造成放大回路共模能力下降.

已知信号线长300米，信号线与屏蔽双的分布电容为 $40 \mu\text{F}/\text{m}$ ，则分布电容总容为 $300 \times 40 = 12000 \mu\text{F}$ 。由此可见，由于分布电容存在并和 Z_3 并联，因而使输入端漏阻抗 Z_3 大为降低，在50赫，分布电容的阻抗为 265000Ω ，所以输入端漏阻抗要为。

$$Z_3' = \frac{10^9 \times 265000}{10^9 + 265000} = 265000$$

因此 $\frac{E_{cm}}{E_{nm}}$ 由 $\frac{Z_3}{Z_1 - Z_2} = 10^6$ 下降到 $\frac{Z_3'}{Z_1 - Z_2} = 265$

由此可见，由于接地不正确使系统的抗共模干扰能力大为降低，即从原来的 120 dB 降低到 48 dB 左右。

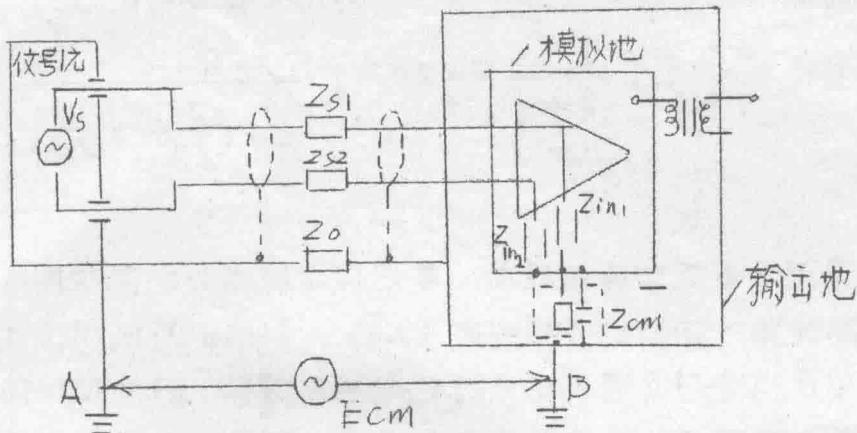
由上可知，信号源具有不平衡阻抗时，要求放大回路输入端浮接，并且对地漏电阻尽可能大，除此之外，信号线及屏蔽双应在信号处一端接地，才能提高输入系统的抗共模干扰的能力。

(2) 输入放大回路用浮地输入：

由上面分析可知，为要提高系统的抗共模干扰能力，对放大回路的要求是输入高、低端对地漏阻抗越大越好，为此输入放

大口一般采用浮地输入以提高放大口输入高、低端对地漏阻抗。

浮地分单反浮空和双反浮空，由于双反屏蔽浮空具有高的抗共模于能力，所以得到了广泛的应用。图八为单反浮空原理图。



图八 单反浮空原理

由此可见：放大口部分放在内壳，共地线称为模拟地，它与外壳是通过脉冲变压器耦接的，故对地是浮空的。 Z_{cm} 表示模拟地与输出间的绝缘阻抗，和不采用浮地输入的放大口相比，因地回路中串了一个较大的阻抗 Z_{cm} ，因而大大减小了流过放大口输入端共模电流，因而大大提高了共模抑制能力。图中 Z_{in1} 、 Z_{in2} 为放大口输入高、低端相对模拟地的输入阻抗， Z_0 为信号线屏蔽层电阻。由此可见，共模电压 E_{cm} 在 Z_0 上的分压为：

$$E_{zo} = \frac{Z_0}{Z_0 + Z_{cm}} E_{cm} \doteq \frac{Z_0}{Z_{cm}} E_{cm} \quad (\because E_{cm} \gg Z_0)$$

上式说明，采用单反浮空后作用在信号线路上的共模电压大为减小，这样由 E_{cm} 加在放大口输入端的串模电压为：

$$E_{nm} = E_{zo} \left(\frac{Z_{S1}}{Z_{in1}} - \frac{Z_{S1}}{Z_{in2}} \right)$$

将 $E_{zo} = \frac{Z_0}{Z_{cm}} E_{cm}$ 代入上式得

$$E_{nm} = \frac{Z_o}{Z_{cm}} \left(\frac{Z_{s1}}{Z_{in1}} - \frac{Z_{s2}}{Z_{in2}} \right) E_{cm} \quad (4)$$

上式說明，采用了单反浮空后由共模电压 E_{cm} 引起的放大凹输入端的串模电压减小了 $\frac{Z_o}{Z_{cm}}$ 倍。这时的共模抑制比为：

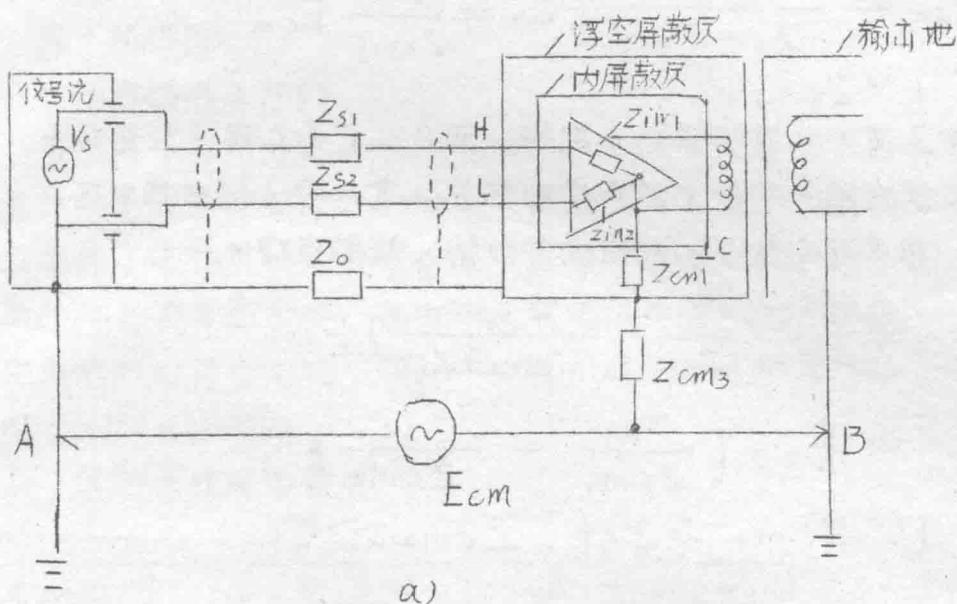
$$CMRR = 20 \log \frac{E_{cm}}{E_{nm}} = 20 \log \frac{Z_{cm}}{Z_o \left(\frac{Z_{s1}}{Z_{in1}} - \frac{Z_{s2}}{Z_{in2}} \right)} \quad (5)$$

由于采用了变压器隔离技术，变压器二绕组间的漏阻抗能做得很低，因此输入回路的共模电流 I_{cm1}, I_{cm2} 可降得很低。但是这种单反浮空对交流回路来说绝缘并不理想，因为模拟部分的电流也是由电网经变压器后正流而得的，即使电网变压器浮起来，电路与机壳之间仍有寄生电容，当有交流共模电压时就要产生影响，因此广泛采用双反屏蔽浮空保护技术，也叫做二次浮空。兹为英伦理由，由图可見，测旁放大凹置于内屏蔽层内；其他与内屏蔽层相连，并通过隔离变压器输出，另一屏蔽层就是浮空屏蔽层（大屏蔽层），并接到信号地一端，二屏蔽层之间是绝缘的，放大凹输入端 对大屏蔽地的阻抗分别为 Z_{cm1}, Z_{cm2} ，对模拟地（内屏蔽）的阻抗分别为 Z_{in1}, Z_{in2} ，信号地内阻和引线电阻之和为 Z_{s1}, Z_{s2} ； Z_o 为屏蔽层电阻； Z_{cm3} 为大屏蔽层对放大凹输出地的阻抗。 $Z_{cm1}, Z_{cm2}, Z_{cm3}$ 都是由分布电容和漏电阻并联组成。

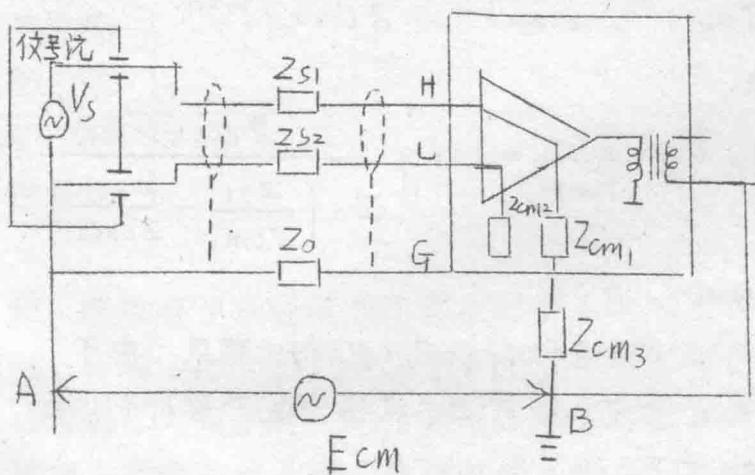
由图可見，放大凹有三类地：即 (1) 用“上”表示的浮空测量地（即模拟地或放大凹线路地）；(2) 用“+”表示的内反屏蔽地（即信号共模地或低端地）；(3) 用“-”表示的输出共模地（即机凹地或高端地）。

由于設置了内屏蔽层，对信号地，信号线，放大凹和隔离凹的前半部分形成了一個宏正的静电屏蔽网。这样就可以防止外

串场的串接于枕外，还使 E_{cm} 在 Z_o 上的分压加到放大器的输入端。



a) 双屏蔽浮空线路。



b) 相应的简化图

第九 双屏蔽浮空原理。

在 Z_o 上的分压值为

$$E_{zo} = \frac{Z_o}{Z_o + Z_{cm3}} E_{cm} \doteq \frac{Z_o}{Z_{cm3}} E_{cm}$$

$(\because Z_{cm3} \gg Z_o)$

通常 Z_o 值为几欧姆至几十欧姆，而 Z_{cm3} 为几百兆欧至几千兆欧，这样就把一个很大的共模电压 E_{cm} 变为很小的共模电压 E_{zo} ，由共模电压 E_{zo} 加在放大器输入端的共模电压为：

$$E_{nm} = \left(\frac{Z_{s1}}{Z_{cm1} + Z_{s1}} - \frac{Z_{s2}}{Z_{cm2} + Z_{s2}} \right) E_{zo}$$
$$\doteq E_{zo} \left(\frac{Z_{s1}}{Z_{cm1}} - \frac{Z_{s2}}{Z_{cm2}} \right)$$

$(\because Z_{cm1} \gg Z_{s1}, Z_{cm2} \gg Z_{s2})$

将 $E_{zo} = \frac{Z_o}{Z_{cm3}} E_{cm}$ 代入上式得：

$$E_{nm} = \frac{Z_o}{Z_{cm3}} \left(\frac{Z_{s1}}{Z_{cm1}} - \frac{Z_{s2}}{Z_{cm2}} \right) E_{cm} \quad \dots \dots (6)$$

放大器共模抑制比为：

$$CMRR = 20 \log \frac{E_{cm}}{E_{nm}} = 20 \log \frac{Z_{cm3}}{Z_o \left(\frac{Z_{s1}}{Z_{cm1}} - \frac{Z_{s2}}{Z_{cm2}} \right)}$$

----- (7)

上式和一次浮空输入的共模抑制比计算式(5)相比可见，由于 $Z_{cm1} > Z_{in1}$, $Z_{cm2} > Z_{in2}$, 所以二次浮空的共模抑制比比一次浮空的共模抑制比大。

由以上分析可知，为了提高输入系统的抗共模干扰能力 1) 要采用对称屏蔽电线，并且确保信号线和屏蔽层只在信号源处单点接地；2) 选用高的抗共模干扰能力的输入放大器；3) 当共模电压很高或要求共模电流很小时，可在信号源和输入电容之间插入

一个隔离放大器，阻隔共模电流，隔离放大器可采用光隔离技术或变压器耦合二极管隔离技术。

二 抗干扰措施：

1. 采用对绞屏蔽电线

为了减小空间的交变电场对微小的弱信号的影响，需要采用屏蔽电线，但是屏蔽电线的屏蔽效果和屏蔽层所选用材料以及复盖率有关，屏蔽层的复盖率（即密度）一般要大于85%。表一为屏蔽结构及其屏蔽效果，表中干扰衰减比 = $\frac{E_1}{E_2}$ ，式中 E_1 —— 屏蔽不接地时的感应电压， E_2 —— 屏蔽接地时的感应电压，屏蔽效果 (db) = $20 \log \frac{E_1}{E_2}$ 。

表一：屏蔽电线屏蔽效果

屏蔽结构	干扰衰减比	屏蔽效果(db)
铜网 密度85%	103 : 1	40.3
铜带叠绕 密度90%	376 : 1	51.5
锦聚脂衬 脂带叠卷	6060 : 1	76.4

屏蔽电线对于高频骚扰干扰反地电流中的高频电流干扰当有地环路存在时，由于高频电流在屏蔽层外表面有集肤效应，只要干扰骚扰频率高于屏蔽电线的截止频率就能起到抑制作用。但当干扰骚扰的频率低于屏蔽电线的截止频率时集肤效应可以忽略不计，因此屏蔽电线对低频骚扰的屏蔽效果甚差，因此要求绞线对绞，对绞线抑制骚扰的效果与绞距有关。见表二

表二：对绞线抑制干扰效果：

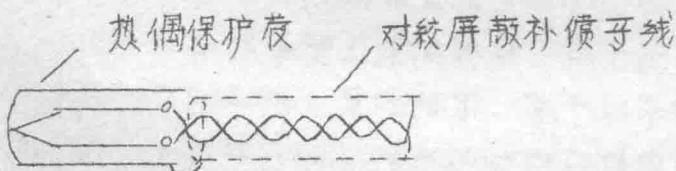
项 目	干扰衰减比	抑制效果(dB)
平行线	1 : 1	0
多芯电线	绞距 100 m.m	14 : 1 23
	75 m.m	71 : 1 37
	50 m.m	112 : 1 41
	25 m.m	141 : 1 43

由表二可见，对绞线绞距越小，抑制干扰效果越好，为要得到40dB以上的抑制效果，绞距必须小于50m.m。

由以上讨论可见，为要得到较好的屏蔽效果，对绞屏蔽电缆应满足下列技术要求：对绞线距离<50m.m，芯线之间和芯线对屏蔽层之间的分布电容愈小愈好，一般为50~80PF/吋或更高，芯线之间和芯线对屏蔽层以及屏蔽层对外绝缘护套之间的绝缘电阻应大于20MΩ/公里；对铜丝编织屏蔽层共绞密度应大于85%，对铜带叠绕的屏蔽层重叠率不低于15%。

2. 电缆的正确敷设和连接。

1) 所有热电偶的热端应和保护套保持良好的接触，补偿导线的屏蔽层用导线和保护套相连接，如图十所示。



图十 热电偶补偿导线屏蔽层接地示意图。