

普通高等教育“十三五”规划教材 (软件工程专业)

计算机组成原理实验教程

基于多思网络虚拟实验系统

JISUANJI ZUCHENG YUANLI SHIYAN JIAOCHENG

Computer
Organization

主 编 张雯雯
副主编 朱卫平 肖 娟

- 使用开源的网络虚拟实验系统
- 循序渐进，注重思维引导，鼓励独立思考
- 突出培养动手能力、设计能力和解决实际问题的能力



普通高等教育“十三五”规划教材——软件工程专业

计算机组成原理实验教程

主 编 张雯雯

副主编 朱卫平 肖 娟



中国水利水电出版社
www.waterpub.com.cn

内 容 提 要

本书基于多思计算机组成原理网络虚拟实验系统,此系统属于开源软件,支持电路设计。

本书内容分为两大部分,第一部分为实验与课程设计,包括虚拟实验系统的使用方法,以及全加器、运算器、存储器、总线与微命令、累加器、程序计数器、微程序控制器、简单模型机、微程序设计九个实验和一个模型机课程设计。第二部分为相关知识点,对实验涉及到的概念和相关知识进行了介绍,帮助学生进一步理解实验过程。

本书注重思维的引导,提问和设计性元素较多,鼓励独立思考,突出解决问题的能力 and 动手能力的培养。本书与多思网络虚拟实验系统配合,可开展全时空实验教学。

本书可作为高等院校计算机及相关专业本科生的实验教材或参考书,也可用于教师案例教学。

本书配有电子教案,读者可以从中国水利水电出版社网站和万水书苑免费下载,网址为:
<http://www.waterpub.com.cn/softdown/>和 <http://www.wsbookshow.com>。

图书在版编目(CIP)数据

计算机组成原理实验教程 / 张雯雯主编. -- 北京 :
中国水利水电出版社, 2016.6
普通高等教育“十三五”规划教材. 软件工程专业
ISBN 978-7-5170-4461-1

I. ①计… II. ①张… III. ①计算机组成原理—实验
—高等学校—教材 IV. ①TP301-33

中国版本图书馆CIP数据核字(2016)第142175号

策划编辑: 石永峰

责任编辑: 李 炎

封面设计: 李 佳

书 名	普通高等教育“十三五”规划教材——软件工程专业 计算机组成原理实验教程
作 者	主 编 张雯雯 副主编 朱卫平 肖 娟
出版发行	中国水利水电出版社 (北京市海淀区玉渊潭南路1号D座 100038) 网址: www.waterpub.com.cn E-mail: mchannel@263.net (万水) sales@waterpub.com.cn
经 售	电话: (010) 68367658 (发行部)、82562819 (万水) 北京科水图书销售中心(零售) 电话: (010) 88383994、63202643、68545874 全国各地新华书店和相关出版物销售网点
排 版	北京万水电子信息有限公司
印 刷	北京瑞斯通印务发展有限公司
规 格	184mm×260mm 16开本 9.5印张 232千字
版 次	2016年6月第1版 2016年6月第1次印刷
印 数	0001—2000册
定 价	22.00元

凡购买我社图书,如有缺页、倒页、脱页的,本社发行部负责调换

版权所有·侵权必究

前 言

计算机组成原理是高等院校计算机相关专业一门重要的专业基础课程，讲授计算机系统的组成和工作原理。本书作为计算机组成原理课程的实验指导教程，旨在通过循序渐进的实验过程，帮助学生深入理解课堂讲授内容，培养学生的动手能力、设计能力和独立思考能力。

本教程是针对多思计算机组成原理网络虚拟实验系统编写的。该系统由本书主编设计开发，支持电路设计，采用 GPL 开源许可协议，能够以 B/S 模式运行，也可单机运行。使用该系统，不需要任何实验箱，只要 1 台计算机就可以随时随地做实验。

本教程遵从循序渐进的原则，首先进行计算机单个部件或多部件的组合实验，掌握各大部件的工作原理，然后进行简单模型机整机实验，使学生对计算机的组成和运行原理有一个全面的了解，最后的模型机课程设计属于综合性、设计性实验，主要培养学生解决问题的能力。本教程注重思维的启发与引导，实验中的提问和设计性元素较多，每个实验后面都有思考分析题。

为使理论与实践紧密结合，方便学生学习相关理论知识，本教程的第二部分对相关概念和知识点进行了详细介绍，以指导学生在实验之前进行温习，在实验中查阅解惑，在实验后总结和复习。

本书内容分为两大部分。第一部分为“实验与课程设计”，共 11 章。第 1 章为实验平台介绍，说明了系统的安装和使用方法；第 2~10 章分别为全加器、运算器、存储器、总线与微命令、累加器、程序计数器、微程序控制器、简单模型机、微程序设计九个实验的实验指导，每个实验都包括实验目的、实验要求、实验电路、实验原理、实验内容与步骤、思考与分析等内容；第 11 章为模型机课程设计，使用实验系统提供的各个组件，根据给定的指令集，搭建一台模型机，设计其微指令系统，编写程序并运行。第二部分为“相关知识点”，共 6 章。第 12 章“计算机系统概述”，主要介绍计算机硬件组成和计算机的工作过程；第 13 章“运算方法和运算器”，主要介绍加法器和算术逻辑运算单元的原理；第 14 章“存储器系统”，主要介绍存储器的组成和读写原理等；第 15 章“总线系统”，主要介绍总线结构和仲裁；第 16 章“中央处理器”主要介绍 CPU 的结构、指令周期、数据通路、微程序控制器的组成以及微程序设计技术；第 17 章“指令系统”主要介绍指令格式、寻址方式等。

本书由张雯雯主编，负责全书的编排、统稿和定稿工作，朱卫平和肖娟任副主编。主要编写人员分工如下：张雯雯编写了第 1~11、15、17 章以及附录，朱卫平和肖娟编写了第 16 章，陆武魁编写了第 14 章，刘华艳编写了第 13 章，廖隽婷编写了第 12 章。

由于时间仓促和编者水平有限，书中不足之处敬请读者批评指正。

编 者

2016 年 3 月

目 录

前言

第一部分 实验与课程设计

第1章 实验平台介绍	2	5.1 实验目的	20
1.1 系统安装	2	5.2 实验要求	20
1.2 电路绘制	3	5.3 实验电路	20
1.3 文件操作	4	5.4 实验原理	22
1.4 电路运行	5	5.5 实验内容与步骤	22
1.5 使用工具	5	5.6 思考与分析	25
1.6 实验指导	7	第6章 累加器实验	26
1.7 帮助	7	6.1 实验目的	26
第2章 全加器实验	8	6.2 实验要求	26
2.1 实验目的	8	6.3 实验电路	26
2.2 实验要求	8	6.4 实验原理	27
2.3 实验电路	8	6.5 实验内容与步骤	28
2.4 实验原理	9	6.6 思考与分析	30
2.5 实验内容与步骤	9	第7章 程序计数器实验	31
2.6 思考与分析	10	7.1 实验目的	31
第3章 运算器实验	11	7.2 实验要求	31
3.1 实验目的	11	7.3 实验电路	31
3.2 实验要求	11	7.4 实验原理	32
3.3 实验电路	11	7.5 实验内容与步骤	33
3.4 实验原理	12	7.6 思考与分析	36
3.5 实验内容与步骤	13	第8章 微程序控制器实验	37
3.6 思考与分析	15	8.1 实验目的	37
第4章 存储器实验	16	8.2 实验要求	37
4.1 实验目的	16	8.3 实验电路	37
4.2 实验要求	16	8.4 实验原理	38
4.3 实验电路	16	8.5 实验内容与步骤	41
4.4 实验原理	17	8.6 思考与分析	42
4.5 实验内容与步骤	18	第9章 简单模型机实验	43
4.6 思考与分析	19	9.1 实验目的	43
第5章 总线与微命令实验	20	9.2 实验要求	43

9.3 实验电路	43	10.5 实验内容与步骤	51
9.4 实验原理	44	10.6 思考与分析	53
9.5 实验内容与步骤	46	第 11 章 模型机课程设计	54
9.6 思考与分析	49	11.1 实验目的	54
第 10 章 微程序设计实验	50	11.2 实验要求	54
10.1 实验目的	50	11.3 实验任务	54
10.2 实验要求	50	11.4 设计思路与难点分析	55
10.3 实验电路	50	11.5 实验内容与步骤	55
10.4 实验原理	51		

第二部分 相关知识

第 12 章 计算机系统概述	62	14.5.3 位、字同时扩展	92
12.1 计算机系统的基本组成	62	14.6 并行访问及交叉访问存储器	93
12.2 计算机的硬件	63	14.6.1 双端口 RAM	93
12.3 计算机的工作过程	64	14.6.2 多体交叉存储器	93
第 13 章 运算方法和运算器	67	第 15 章 总线系统	96
13.1 全加器	67	15.1 总线概述	96
13.2 串行加法器	68	15.1.1 总线的基本概念	96
13.3 并行加法器	69	15.1.2 总线的分类	96
13.4 多功能算术逻辑运算单元	72	15.1.3 总线的性能指标	97
第 14 章 存储器系统	77	15.2 总线互联结构	97
14.1 存储器概述	77	15.2.1 单总线结构	97
14.1.1 存储器分类	77	15.2.2 多总线结构	97
14.1.2 存储系统层次结构	78	15.3 总线仲裁	99
14.2 SRAM 存储器	79	15.3.1 集中式仲裁	99
14.2.1 SRAM 基本结构及其存储系统的工作原理	79	15.3.2 分布式仲裁	101
14.2.2 静态半导体存储系统举例	81	第 16 章 中央处理器 (CPU)	102
14.3 DRAM 存储器	83	16.1 CPU 的功能和基本结构	102
14.3.1 DRAM 基本结构和工作原理	83	16.1.1 CPU 的主要功能	102
14.3.2 动态 RAM 存储器芯片举例	83	16.1.2 CPU 的一般结构	102
14.4 只读存储器	87	16.1.3 CPU 中的主要寄存器	103
14.4.1 掩膜 ROM	87	16.2 指令周期	105
14.4.2 可编程的 ROM	88	16.2.1 CLA 指令的指令周期	105
14.4.3 可擦除可编程的 EPROM	88	16.2.2 用方框图语言表示指令周期	106
14.5 存储器扩展及其举例	91	16.3 数据通路的功能和基本结构	107
14.5.1 位扩展	91	16.4 微程序控制器	109
14.5.2 字扩展	91	16.4.1 微命令和微操作	109
		16.4.2 微指令和微程序	110

16.4.3	机器指令与微指令的关系	112	17.3.1	操作码	122
16.4.4	微程序控制器的组成原理	112	17.3.2	地址码	123
16.4.5	微程序控制器的工作过程	113	17.3.3	指令字长	124
16.5	微程序设计技术	114	17.3.4	指令格式举例	125
16.5.1	微指令的编码方式	114	17.4	寻址方式	126
16.5.2	微指令格式	116	17.4.1	指令寻址	126
16.5.3	微地址的形成方式	118	17.4.2	数据寻址	127
第 17 章	指令系统	120	17.5	CISC 与 RISC 技术	131
17.1	指令系统概述	120	附录 A	常用数字功能器件	133
17.2	指令集结构分类	120	附录 B	实验系统源程序简介	140
17.3	指令格式	122	参考文献		146

第一部分

实验与课程设计

- 第1章 实验平台介绍
- 第2章 全加器实验
- 第3章 运算器实验
- 第4章 存储器实验
- 第5章 总线与微命令实验
- 第6章 累加器实验
- 第7章 程序计数器实验
- 第8章 微程序控制器实验
- 第9章 简单模型机实验
- 第10章 微程序设计实验
- 第11章 模型机课程设计

第 1 章 实验平台介绍

本书使用的实验平台为“多思计算机组成原理网络虚拟实验系统”。此系统由湘南学院张雯雯老师设计开发，属于开源软件，采用 GPL 开源许可协议。

本系统基于 JavaScript、VML 等浏览器客户端技术，系统结构简单，无需安装任何插件，既能以 B/S 模式运行，也可不加修改直接以单机方式运行，并且非常易于整合到其他综合性网络实验平台中。

本系统设计、实现了多个经典实验，实验透明度较高。例如对于关键的微程序控制器实验，并没有屏蔽微程序控制器的内部电路将其抽象、封装为一个组件，而是给出了一个由微地址生成逻辑、微地址寄存器、微程序存储器和时序发生器组成的具体电路，便于实验者了解控制器的工作原理，理解微指令中顺序控制部分的作用，为模型机与微程序设计打下基础。本系统具有高度的可扩展性，支持电路设计，便于设计性实验的开展。

1.1 系统安装

1. 运行环境

“多思计算机组成原理网络虚拟实验系统”有两种运行模式，即单机模式和 B/S 模式，其运行环境分别为：

(1) 单机模式：Windows 7 操作系统，IE 10.0 以上版本浏览器。

(2) B/S 模式：服务器安装 Windows 7 操作系统和 IIS 服务，客户机安装 Windows 7 操作系统和 IE 10.0 以上版本浏览器。

2. 安装步骤

“多思计算机组成原理网络虚拟实验系统”属于绿色软件，安装非常简单。

在单机模式下，将程序压缩包解压，将解压后的文件夹复制到安装目的位置即可完成安装，双击文件夹里的 index.html 文件就可打开虚拟实验室主界面。

B/S 模式时，可按以下步骤安装和使用：

(1) 设置服务器的 IP 地址。

(2) 将程序压缩包解压，在 IIS 中将解压后的程序文件夹配置为可访问的网站。

(3) 在客户端浏览器的地址栏中输入服务器 IP 地址即可打开虚拟实验系统主界面。

3. 主界面

虚拟实验系统主界面包括菜单栏、工具栏、工具箱和工作区四个部分，如图 1.1 所示。其中，工具箱可以用鼠标拖动以改变其位置和大小，单击工具栏上的按钮可以隐藏或显示工具箱。

注意：在单机运行模式下打开主界面时，屏幕下方会出现一个如图 1.2 所示的提示框，这是 IE 浏览器的安全措施，此时应该单击右边的“允许阻止的内容”按钮，否则程序不能正常运行。B/S 模式下没有这个问题。设置 IE 浏览器的高级选项可以避免出现此对话框，方法为：打开“Internet 选项”对话框，在“高级”选项卡里勾选“允许活动内容在‘我的电脑’的文件中运行”。

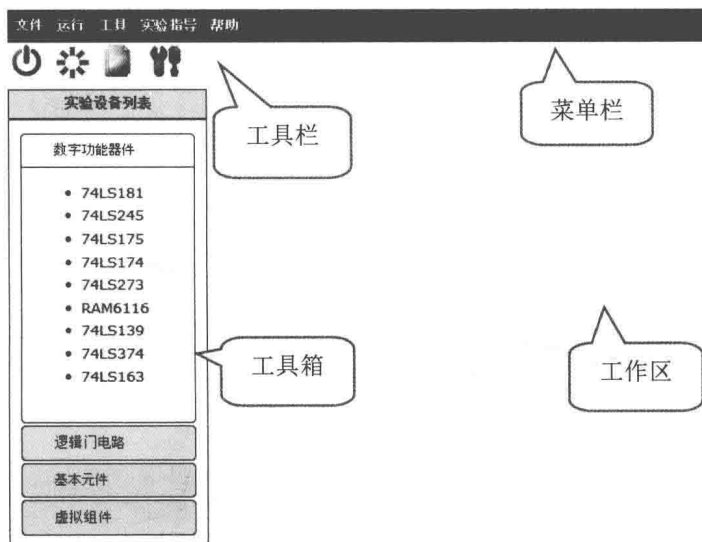


图 1.1 多思虚拟实验系统主界面

Internet Explorer 已限制此网页运行脚本或 ActiveX 控件。

允许阻止的内容(A)

✕

图 1.2 限制脚本运行提示框

1.2 电路绘制

1. 实验组件

组件生成：要在工作区生成需要的实验组件，只需将组件从工具箱拖到工作区即可。芯片引脚有 4 种颜色，表示 4 类不同的引脚：黑色为默认已经接好、不需要再连接的引脚，如接地、接电源的引脚；绿色为输出引脚；蓝色为输入引脚；紫色为输入/输出引脚，如图 1.3 所示。

组件移动：在组件中部非引脚区域按下鼠标并拖拽，可以移动组件，此组件的连接线会自动重新绘制以适应新位置。

组件删除：在组件中部非引脚区域右击鼠标，会弹出一个对话框询问是否要删除组件及其连接线，单击“确定”后即删除。

工具箱中的实验设备分为四类：数字功能器件、逻辑门电路、基本元件和虚拟组件。其中，虚拟组件是屏蔽了内部电路，通过抽象、封装而成的组件，现实中没有真正的芯片与之对应，如 EPROM2716C3 是将三片 EPROM2716 进行位扩展组成的 24 位存储器组件。

查看芯片各引脚的值：双击芯片，在弹出的对话框中可以看到当前各引脚的值。0 表示低电平，1 表示高电平，2 表示不确定或其他值。

2. 连接线

绘制连接线：当鼠标移动到引脚上方，使得引脚背景色变为绿色时，表示已进入引脚拉线区域，此时可以拖拽鼠标引出一根连接线，到达目标引脚的拉线区域时再放开鼠标，虚拟实验系统会自动在 2 个引脚之间生成一根连接线，如图 1.4 所示。

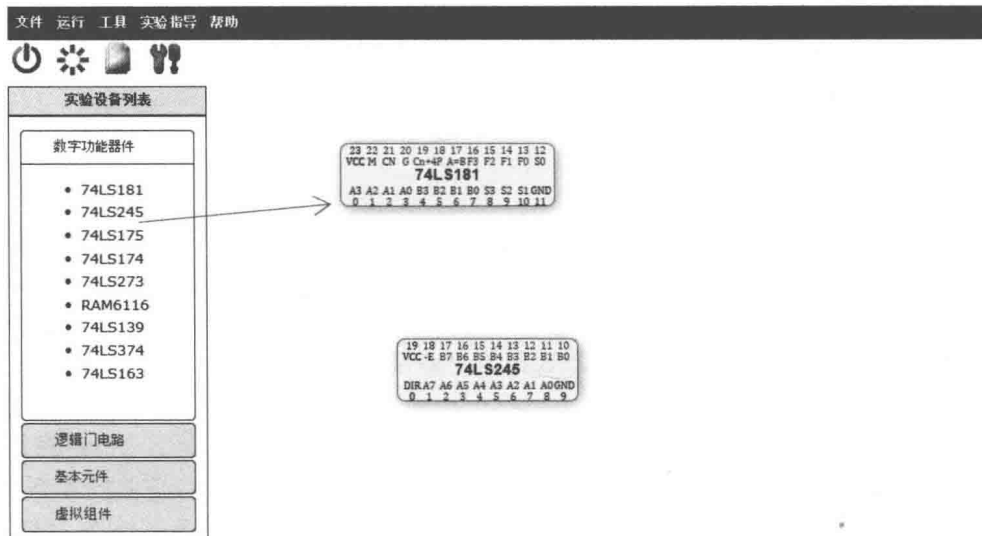


图 1.3 组件生成

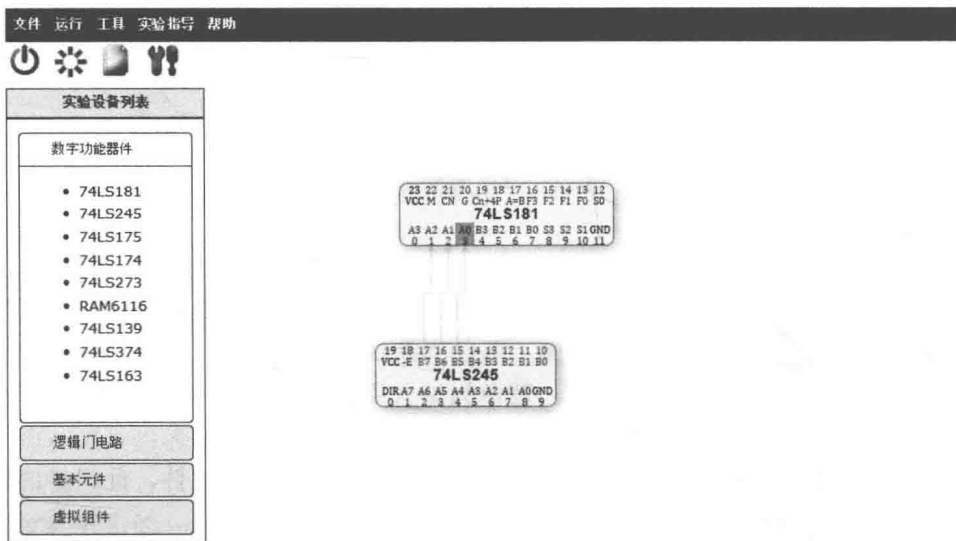


图 1.4 连接线生成

删除连接线：当鼠标移动到一根连接线上时，此线会以粗红色线条表示，这时右击鼠标可以删除此连线。

1.3 文件操作

1. 新建

单击工具栏上的  按钮，或者单击“文件”菜单上的“新建”选项，都可以执行新建操作。

刚打开的主界面默认处于新建文件状态，可以直接在工作区新建电路图。在工作区已经有电路图的情况下执行新建，会自动删除原有电路，清空工作区。

2. 打开

单击“文件”菜单上的“打开”选项，可以打开已经绘制好的电路图文件。在弹出的页面中单击“浏览”，选择电路文件打开即可。

3. 保存

单击“文件”菜单上的“保存”选项，可以保存当前工作区电路图。在弹出的页面中单击“保存”或者“另存为”，选择存放路径即可，如图 1.5 所示。

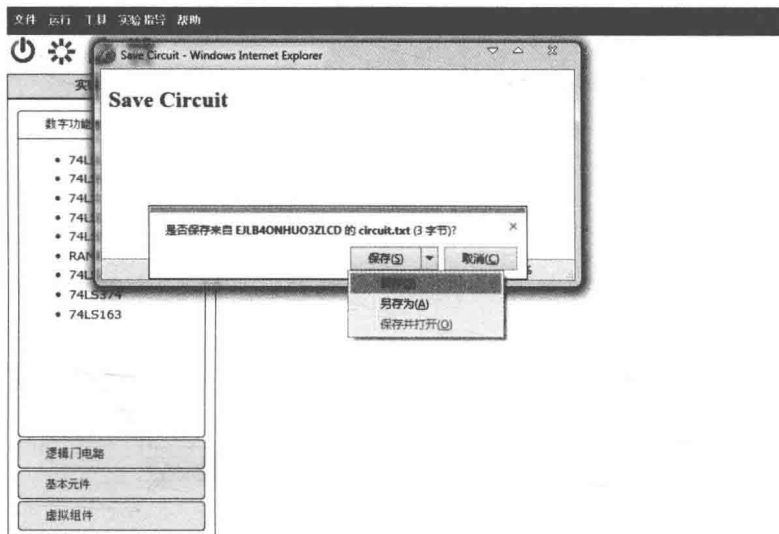


图 1.5 电路图文件的保存

1.4 电路运行

1. 开电源

单击工具栏上的电源按钮，或者单击菜单上的“开电源”选项，都可以打开电源，电路开始运行。

注意：当电源打开时，不能在电路上增删组件，即不能带电拔插器件，否则会出现电路运行错误。如需增删组件，要先关闭电源然后进行相关操作。

2. 关电源

当工具栏上的电源按钮为打开时，单击此按钮，或者单击菜单上的“关电源”选项，都可以关闭电源。

3. 重启

单击工具栏上的按钮，或者单击“运行”菜单上的“重启”选项，都可以重启实验电路。

1.5 使用工具

1. 存储器芯片设置

单击“工具”菜单上的“存储器芯片设置”选项，系统会打开存储器读写网页，如图 1.6

所示。在“请选择欲读写的存储器芯片”栏中选择需要修改的芯片（只能读写在工作区中的存储芯片）。

如果选择“RAM6116 CP0”，此芯片中存储的数据会在下方矩形框中显示，并且可以修改后重新写入。



图 1.6 存储器芯片设置

2. 连接线颜色选择

单击“工具”菜单上的“连接线颜色选择”选项，系统会在打开的网页上显示如图 1.7 所示的界面。

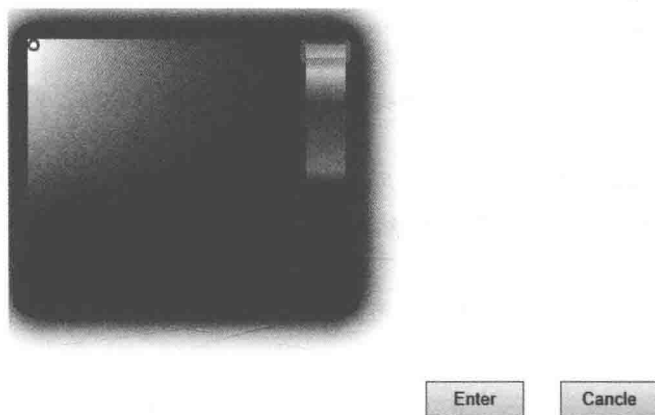


图 1.7 连接线颜色选择

在颜色选择区域选择好颜色后，单击“Enter”按钮即可保存修改。

3. 时钟周期设置

单击“工具”菜单上的“时钟周期设置”选项，会弹出如图 1.8 所示的对话框。此时拖动滑块就可以设置时钟周期的太小。

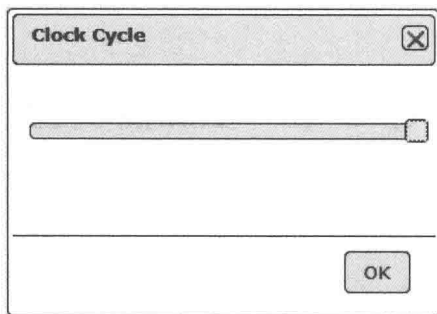


图 1.8 时钟周期设置

1.6 实验指导

1. 实验指导书

单击“实验指导”菜单上的“实验指导书”选项，可以查看实验指导书以及各实验的简介。

2. 实验器件资料

单击“实验指导”菜单上的“实验器件资料”选项，可查看各芯片的数据手册。

1.7 帮助

1. 查看帮助

单击“帮助”菜单上的“查看帮助”选项，可以查看本操作手册。

2. 关于虚拟实验系统

单击“帮助”菜单上的“关于虚拟实验系统”选项，可以查看本软件版权、开源许可协议等内容。

第 2 章 全加器实验

2.1 实验目的

- (1) 熟悉“多思计算机组成原理网络虚拟实验系统”的使用方法。
- (2) 掌握全加器的逻辑结构和电路实现方法。

2.2 实验要求

- (1) 做好实验预习，复习全加器的原理，掌握实验元器件的功能特性。
- (2) 按照实验内容与步骤的要求，独立思考，认真仔细地完成实验。
- (3) 写出实验报告。

2.3 实验电路

本实验使用的主要元器件有：与非门、异或门、开关、指示灯。

一位全加器的逻辑结构如图 2.1 所示。图中涉及的控制信号和数据信号如下：

- (1) A_i 、 B_i ：两个二进制数字输入。

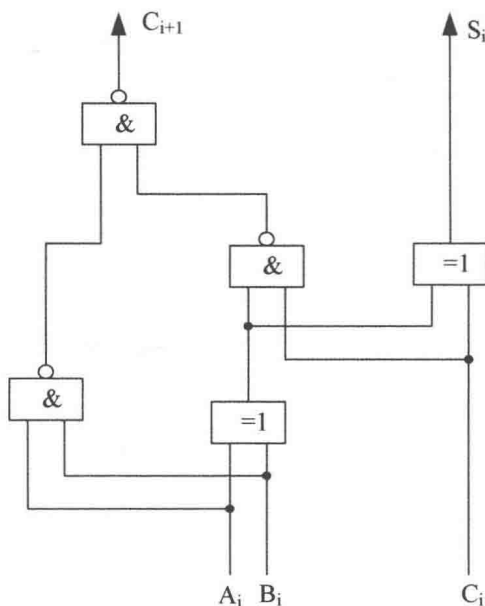


图 2.1 一位全加器实验电路

- (2) C_i : 进位输入。
- (3) S_i : 和输出。
- (4) C_{i+1} : 进位输出。

2.4 实验原理

一位二进制加法器有三个输入量：两个二进制数字 A_i 、 B_i 和一个低位的进位信号 C_i ，这三个值相加产生一个和输出 S_i 以及一个向高位的进位输出 C_{i+1} ，这种加法单元称为全加器，其逻辑方程如下：

$$S_i = A_i \oplus B_i \oplus C_i \quad (2-1)$$

$$C_{i+1} = A_i B_i + B_i C_i + C_i A_i$$

2.5 实验内容与步骤

(1) 运行虚拟实验系统，从左边的实验设备列表选取所需组件拖到工作区中，按照图 2.1 所示搭建实验电路，得到如图 2.2 所示的实验电路。

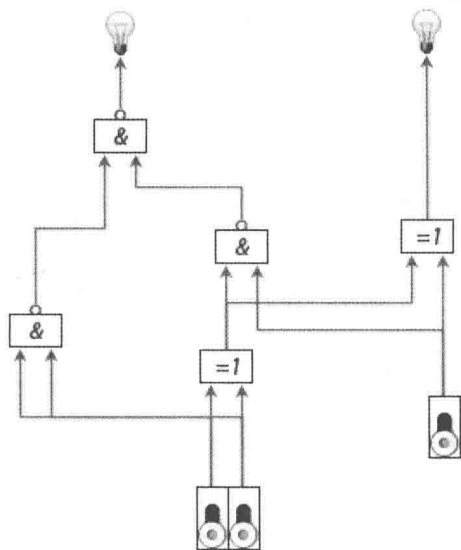


图 2.2 一位全加器虚拟实验电路

(2) 打开电源开关，按表 2-1 中的输入信号设置数据开关，根据显示在指示灯上的运算结果填写表 2-1 中的输出值。

(3) 关闭电源开关，增加元器件，实现一个二位串行进位并行加法器。用此加法器进行运算，根据运算结果填写表 2-2。

表 2-1 一位全加器真值表

输入			输出	
A_i	B_i	C_i	S_i	C_{i+1}
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

表 2-2 二位串行进位并行加法器真值表

输入					输出		
A_2	A_1	B_2	B_1	C_1	S_2	S_1	C_3
0	1	0	1	0			
0	1	0	1	1			
1	0	0	1	0			
1	0	0	1	1			
1	0	1	1	0			
1	1	1	1	1			

2.6 思考与分析

1. 串行进位并行加法器的主要缺点是什么？有改进的方法吗？
2. 能使用全加器构造出补码加法/减法器吗？