

普通高等院校电子信息类“十二五”规划教材

数字电路与逻辑设计

SHUZI DIANLU YU LUOJI SHEJI

李晓辉 主编

 免费索取课件及习题答案

E-mail: just4xin@yahoo.com.cn



国防工业出版社

National Defense Industry Press

数字电路与逻辑设计

李晓辉 主编

杨 萍 李民权 副主编

徐小红 程 鸿 罗 洵 参编

国防工业出版社

·北京·

内 容 简 介

本书系统介绍了数字电路与逻辑设计的基本知识、基本理论、基本器件和基本方法,详细介绍了各种逻辑电路的分析、设计与实现的全过程。全书共分10章,内容包括:数制与码制、逻辑函数及其化简、集成逻辑门电路、组合逻辑电路、触发器、时序逻辑电路、半导体存储器、可编程逻辑器件、脉冲波形的产生和整形、数模和模数转换器等。

本书可作为高等院校电子信息类各专业、电气信息类各专业、仪器仪表类各专业和部分非电类专业本科生的教材,也可作为相关学科工程技术人员的参考用书。

图书在版编目(CIP)数据

数字电路与逻辑设计 / 李晓辉主编. —北京:国防工业出版社, 2012. 1

ISBN 978-7-118-07749-0

I. ①数... II. ①李... III. ①数字电路:逻辑电路—高等学校—教材 IV ①TN79

中国版本图书馆CIP数据核字(2011)第267210号

※

国防工业出版社出版发行

(北京市海淀区紫竹院南路23号 邮政编码100048)

北京奥鑫印刷厂印刷

新华书店经售

*

开本 787×1092 1/16 印张 18½ 字数 427 千字

2012年1月第1版第1次印刷 印数 1—4000册 定价 33.00元

(本书如有印装错误,我社负责调换)

国防书店:(010)88540777

发行邮购:(010)88540776

发行传真:(010)88540755

发行业务:(010)88540717

前 言

21 世纪是信息数字化的时代,信息时代以数字化为基本特征。目前,数字电子技术已广泛应用于电子、通信、计算机、自动控制等领域。

“数字电路与逻辑设计”课程是电子信息类和电气信息类专业的主要专业基础课,其作用与任务是使学生掌握数字电路的基本分析方法和逻辑设计方法。

本书的基本内容符合电子信息科学与电气信息类基础课程教学指导分委员会建议的《数字电路与逻辑设计课程教学基本要求》,同时注重内容更新和基础内容相对稳定的关系;注重先进性和适用性的关系;注重完整性和重要性的关系。

为了适应电子技术的迅猛发展,本书在介绍基础知识的同时,精选了代表当前数字电子技术发展水平的新技术和新方法作为教学内容,力求做到基本概念清晰,内容全面,有较强的可读性。

本书在介绍经典方法时,以小规模集成电路为主,重点介绍数字逻辑电路的基础理论、基本电路和基本分析、设计方法。而在讨论器件功能和应用时,以中、大规模集成电路为主,并且采用突出阐明各类器件的外特性为主、介绍电路内部结构为辅的方法,以便使读者能够熟练地运用各类器件进行逻辑设计。

组合逻辑电路和时序逻辑电路的分析方法和设计方法仍然是数字电路与逻辑设计课程的核心内容。为了学习逻辑电路的分析方法和设计方法,还必须掌握逻辑代数的基础知识和所用半导体器件的电气特性。因此,本书将门电路、触发器、半导体存储器和可编程逻辑器件的工作原理和特性以及数制与码制、逻辑函数及其化简、组合逻辑电路和时序逻辑电路的分析方法和设计方法列为最基本的教学内容。

作为数字电路技术的入门课程,本书仍以中、小规模集成电路为主的数字逻辑电路的基础理论、基本电路和基本分析、设计方法为重点。适当减少小规模集成电路的内容,增加中规模集成电路分析和设计内容。

随着大规模和超大规模集成电路的发展,CMOS 集成电路已在电子技术应用中占有主导地位。因此,书中将重点讲述 CMOS 集成逻辑门电路。

在可编程逻辑器件章节中,结合可编程逻辑器件的编程,对硬件描述语言进行了简要的介绍。

从保持教材的系统性和完整性出发,书中保留了“脉冲波形的产生和整形”和“数模和模数转换器”章节。在“脉冲波形的产生和整形”章节,主要介绍施密特触发器、单稳态

触发器以及多谐振荡器的性能和特点。

为了便于教学,也为了便于读者今后阅读外文教材和使用外文版的 EDA 软件,书中采用了目前国际上流行的图形逻辑符号。

本书的第 1 章、第 5 章和第 9 章由李晓辉执笔编写,第 3 章和第 4 章由杨萍执笔编写,第 6 章由李民权执笔编写,第 2 章由徐小红执笔编写,第 8 章由罗洵执笔编写,第 7 章和第 10 章由程鸿执笔编写,全书由李晓辉定稿。

在本书的编写过程中,国防工业出版社的编辑及相关院校的老师 and 同学们给予了大力支持,在此谨向他们表示衷心的感谢,并恳请读者给予批评指正。

编者
2011 年 6 月

目 录

第1章 数制与码制	1
1.1 数字信号与数字电路	1
1.2 数制	1
1.3 数制转换	3
1.4 编码	5
1.4.1 二-十进制代码	5
1.4.2 格雷码	6
1.4.3 美国信息交换标准代码	7
1.4.4 二进制原码、反码和补码	8
本章小结	10
习题	10
第2章 逻辑函数及其化简	11
2.1 概述	11
2.2 基本逻辑运算	11
2.2.1 三种基本逻辑运算	11
2.2.2 复合逻辑运算	13
2.3 逻辑函数	16
2.3.1 逻辑问题的描述	16
2.3.2 逻辑函数相等	17
2.3.3 逻辑代数的常见公式	18
2.3.4 逻辑代数的基本规则	19
2.4 逻辑函数的标准表达式	21
2.4.1 标准与或式	21
2.4.2 标准或与式	22
2.5 逻辑函数的化简方法	23
2.5.1 逻辑函数的公式化简法	24
2.5.2 卡诺图化简法	26
本章小结	33
习题	33
第3章 集成逻辑门电路	35
3.1 概述	35
3.2 MOS 晶体管	35

3.2.1	MOS 管的分类	35
3.2.2	MOS 管的开关特性	37
3.3	CMOS 反相器	38
3.3.1	CMOS 反相器的结构及工作原理	38
3.3.2	CMOS 反相器的电气特性和参数	39
3.4	CMOS 逻辑门电路	43
3.4.1	CMOS 与非门和或非门	43
3.4.2	CMOS 传输门	45
3.4.3	三态输出和漏极开路输出的 CMOS 门电路	46
3.5	双极型晶体管的开关特性及应用	49
3.5.1	双极型二极管的开关特性和二极管门电路	49
3.5.2	双极型三极管的开关特性和反相器电路	52
3.6	TTL 逻辑门电路	55
3.6.1	肖特基晶体管	55
3.6.2	TTL 与非门和 TTL 或非门	55
3.6.3	TTL 集电极开路门和三态输出门	58
*3.6.4	BiCMOS 门电路	60
*3.7	ECL 逻辑门电路	61
	本章小结	62
	习题	63
第 4 章	组合逻辑电路	66
4.1	概述	66
4.2	组合逻辑电路的分析和设计方法	67
4.2.1	组合逻辑电路的分析	67
4.2.2	组合逻辑电路的设计	69
4.3	常用中规模组合模块的功能与应用	72
4.3.1	加法器	72
4.3.2	编码器	75
4.3.3	译码器	79
4.3.4	数据选择器	87
4.3.5	数值比较器	93
4.4	组合逻辑电路的竞争冒险	96
4.4.1	竞争冒险现象及分类	96
4.4.2	竞争冒险的判断	97
4.4.3	竞争冒险的消除	98
	本章小结	99
	习题	100
第 5 章	触发器	103
5.1	概述	103

5.2 基本 RS 触发器	103
5.2.1 基本 RS 触发器的电路组成和工作原理	103
5.2.2 基本 RS 触发器的功能描述	104
5.3 同步触发器	106
5.3.1 同步 RS 触发器	106
5.3.2 同步 JK 触发器	108
5.3.3 同步 D 触发器	109
5.3.4 同步 T 触发器	110
5.3.5 电平触发方式的工作特性	111
5.4 主从触发器	111
5.4.1 主从 RS 触发器	111
5.4.2 主从 JK 触发器	112
5.5 边沿触发器	114
5.5.1 维持-阻塞触发器	115
5.5.2 下降沿触发的边沿触发器	117
5.5.3 CMOS 传输门构成的边沿触发器	118
5.6 触发器的电路结构和逻辑功能的转换	119
本章小结	120
习题	120
第 6 章 时序逻辑电路	126
6.1 概述	126
6.1.1 时序逻辑电路特点及组成	126
6.1.2 时序逻辑电路分类	127
6.1.3 时序逻辑电路的表示方法	127
6.2 时序逻辑电路的分析和设计方法	127
6.2.1 时序逻辑电路分析	127
6.2.2 时序逻辑电路设计	131
6.3 常用时序逻辑电路	142
6.3.1 计数器	142
6.3.2 寄存器和移位寄存器	160
6.3.3 序列信号发生器	174
本章小结	181
习题	182
第 7 章 半导体存储器	189
7.1 概述	189
7.2 半导体存储器基础	189
7.2.1 半导体存储器的分类	189
7.2.2 半导体存储器的主要技术指标	189
7.3 只读存储器(ROM)	190

7.3.1	固定 ROM	190
7.3.2	可编程 ROM	192
7.3.3	ROM 的应用	196
7.4	随机存取存储器(RAM)	199
7.4.1	RAM 的结构	199
7.4.2	RAM 的存储单元	201
7.4.3	RAM 集成芯片 Intel2114	203
7.5	存储容量的扩展	203
7.5.1	位扩展	203
7.5.2	字扩展	204
7.5.3	字和位扩展	204
本章小结		205
习题		205
第 8 章	可编程逻辑器件	206
8.1	可编程逻辑器件(PLD)概述	206
8.1.1	可编程 ASIC 简介	206
8.1.2	PLD 的发展和分类	207
8.2	PLD 的基本结构	209
8.2.1	可编程阵列	209
8.2.2	宏单元	211
8.2.3	简单可编程逻辑器件(SPLD)	211
8.2.4	复杂可编程逻辑器件(CPLD)	216
8.3	现场可编程门阵列(FPGA)	217
8.3.1	FPGA 的基本结构	217
8.3.2	编程数据的装载	221
8.3.3	FPGA 和 CPLD 的比较	222
8.4	在系统可编程(ISP)	223
8.4.1	ispLSI1032 的结构	224
8.4.2	编程原理	230
8.5	PLD 的开发	232
8.5.1	开发软件和具体设计步骤	232
8.5.2	VHDL 文本方式设计	234
本章小结		247
习题		248
第 9 章	脉冲波形的产生和整形	249
9.1	概述	249
9.1.1	脉冲信号	249
9.1.2	脉冲电路	249
9.2	脉冲波形产生和整形电路	250

9.2.1	施密特触发器	250
9.2.2	单稳态触发器	253
9.2.3	多谐振荡器	257
9.3	555 定时器及其应用	260
9.3.1	555 定时器的电路结构	260
9.3.2	用 555 定时器构成施密特触发器	261
9.3.3	用 555 定时器构成单稳态触发器	262
9.3.4	用 555 定时器构成多谐振荡器	263
	本章小结	265
	习题	265
第 10 章	数模和模数转换器	267
10.1	概述	267
10.2	A/D 转换器	267
10.2.1	A/D 转换器的工作原理	267
10.2.2	A/D 转换器的主要类型和电路特点	270
10.2.3	A/D 转换器的主要技术指标	276
10.3	D/A 转换器	277
10.3.1	D/A 转换器的工作原理	277
10.3.2	D/A 转换器的主要类型和电路特点	277
10.3.3	D/A 转换器的主要技术指标	283
10.4	A/D 转换器和 D/A 转换器的主要应用	284
10.4.1	数字处理系统	284
10.4.2	数据传输系统	284
	本章小结	285
	习题	285
	参考文献	286

第1章 数制与码制

1.1 数字信号与数字电路

在自然界中,存在着各种各样的物理量,尽管它们的性质各异,但就其变化规律的特点而言,可以分为两大类。

一类是物理量的变化在时间上和数量上都是离散的,其数值的变化都是某一个最小数量单位的整数倍,这一类物理量称为数字量。将表示数字量的信号称为数字信号,并将工作在数字信号下的电子电路称为数字电路。

另一类是物理量的变化在时间上和数值上是连续的,这一类物理量称为模拟量。将表示模拟量的信号称为模拟信号,并将工作在模拟信号下的电子电路称为模拟电路。

与模拟电路相比,数字电路具有以下主要优点:

(1) 稳定性好,抗干扰能力强。在数字系统中,数字电路只需判别输入、输出信号是高电平还是低电平,而无需知道信号的精确值。只要噪声信号不超过高低电平的阈值,就不会影响逻辑状态;因而具有较好的稳定性和抗干扰能力。

(2) 容易设计,便于构成大规模集成电路。与模拟电路的设计相比,数字电路的设计所需要的基础知识和电路设计技能要少得多。数字电路中晶体管工作在开关状态。大多数数字电路都可以采用集成电路来系列化生产,且成本低廉,使用方便。

(3) 信息处理能力强。数字系统可以方便地与计算机连接,利用计算机对信息进行处理。

(4) 精度高且容易保持。通过增加二进制的位数,可以使数字电路处理数字信号的结果达到所要求的精度。因此,由数字电路组成的数字系统工作准确,精度高。信号一旦数字化后,在传输和处理过程中信息的精度是不会降低的,即结果再现性好。

(5) 便于存储。利用数字存储器可以方便地对数字信号进行保存、传输和再现。

(6) 功耗小。由于数字电路中的元件均处于开关状态,大大降低了静态功耗。

鉴于数字电路存在以上优点,因此应用日趋广泛,在电子系统中所占的比重也越来越大。随着新技术的出现和集成电路技术的不断发展,数字系统正在向低功耗、低电压、高速度和高集成度方向迅猛发展。因此,在电子信息、通信、自动化以及计算机工程领域,数字电路与逻辑设计是一门发展迅速、应用广泛的理论和技术。

1.2 数制

数字信号通常以数码形式给出,不同的数码可以用来表示数量的大小。在用数码表示数量大小时,有时仅仅用一位数是不够的,经常需要采用多位数。多位数码中每一位的

构成和低位向高位的进位规则称为数制或进位计数制。在日常生活中,最常用的进位计数制是十进制。而在数字电路中通常采用二进制数,有时也采用八进制数和十六进制数。

1. 十进制数

在十进制数中,共有 0、1、2、…、9 十个不同的数码。进位规则是“逢十进一”。各个数码处于十进制数的不同位置时,所代表的数值是不同的。例如十进制数 1961 可写成展开式为

$$(1961)_{10} = 1 \times 10^3 + 9 \times 10^2 + 6 \times 10^1 + 1 \times 10^0$$

其中,10 称为基数, 10^0 、 10^1 、 10^2 、 10^3 称为各位数的“权”。十进制数个位的权为 1,十位的权为 10,百位的权为 100。任意一个十进制数可表示为

$$\begin{aligned}(N)_{10} &= d_{n-1} \times 10^{n-1} + d_{n-2} \times 10^{n-2} + \cdots + d_1 \times 10^1 + d_0 \times 10^0 + d_{-1} \times 10^{-1} \\ &\quad + \cdots + d_{-m} \times 10^{-m} \\ &= \sum_{i=-m}^{n-1} d_i \times 10^i\end{aligned}$$

式中: m 、 n 为正整数; n 表示整数部分数位; m 表示小数部分数位; d_i 为各位数的数码; 10^i 为各位数的权;所对应的数值为 $d_i \times 10^i$ 。

2. 二进制数

在二进制数中,共有 0、1 两个不同的数码。进位规则是“逢二进一”。任意一个二进制数的展开式为

$$\begin{aligned}(N)_2 &= b_{n-1} \times 2^{n-1} + b_{n-2} \times 2^{n-2} + \cdots + b_1 \times 2^1 + b_0 \times 2^0 + b_{-1} \times 2^{-1} \\ &\quad + \cdots + b_{-m} \times 2^{-m} \\ &= \sum_{i=-m}^{n-1} b_i \times 2^i\end{aligned}$$

式中:2 称为基数; m 、 n 为正整数; n 表示整数部分数位; m 表示小数部分数位; b_i 为各位数的数码; 2^i 为各位数的权;所对应的数值为 $b_i \times 2^i$ 。

例如二进制数 1011.01 可展开为

$$(1011.01)_2 = 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}$$

3. 十六进制

在十六进制数中,有 0~9, A~F 共 16 个不同的数码。进位规则是“逢十六进一”。任意一个十六进制数的展开式为

$$\begin{aligned}(N)_{16} &= h_{n-1} \times 16^{n-1} + h_{n-2} \times 16^{n-2} + \cdots + h_1 \times 16^1 + h_0 \times 16^0 + h_{-1} \times 16^{-1} \\ &\quad + \cdots + h_{-m} \times 16^{-m} \\ &= \sum_{i=-m}^{n-1} h_i \times 16^i\end{aligned}$$

式中:16 称为基数; m 、 n 为正整数; n 表示整数部分数位; m 表示小数部分数位; h_i 为各位数的数码; 16^i 为各位数的权;所对应的数值为 $h_i \times 16^i$ 。

例如十六进制数 C3.8F 可展开为

$$(C3.8F)_{16} = 12 \times 16^1 + 3 \times 16^0 + 8 \times 16^{-1} + 15 \times 16^{-2}$$

上述表示方法可以推广到任意进制的计数制。在 R 进制中共有 R 个数码, 基数为 R , 其各位数码的权是 R 的幂。因而一个 R 进制数可表示为

$$(N)_R = a_{n-1} \times R^{n-1} + a_{n-2} \times R^{n-2} + \cdots + a_1 \times R^1 + a_0 \times R^0 + a_{-1} \times R^{-1} + \cdots + a_{-m} \times R^{-m}$$

$$= \sum_{i=-m}^{n-1} a_i \times R^i$$

表 1-1 所列为不同的选定数在二进制、十进制以及十六进制中的对照关系。

表 1-1 不同进位计数制对照表

十进制	二进制	十六进制
0	0000	0
1	0001	1
2	0010	2
3	0011	3
4	0100	4
5	0101	5
6	0110	6
7	0111	7
8	1000	8
9	1001	9
10	1010	A
11	1011	B
12	1100	C
13	1101	D
14	1110	E
15	1111	F

1.3 数制转换

1. 二、十六进制数转换成十进制数

若将二进制数或十六进制数转换成等值的十进制数, 只要将二进制数或十六进制数的每位数码乘以权, 再按十进制运算规则求和, 即可得到相应的十进制数。例如:

$$(1011.101)_2 = 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3}$$

$$= (11.625)_{10}$$

$$(AC3.8)_{16} = 10 \times 16^2 + 12 \times 16^1 + 3 \times 16^0 + 8 \times 16^{-1}$$

$$= (2755.5)_{10}$$

2. 二进制与十六进制数之间的转换

由于 4 位二进制数正好能表示 1 位十六进制数, 因而可将 4 位二进制数看作一个整体。当二进制数转换为十六进制数时, 以小数点为界, 整数部分自右向左每 4 位一组, 不足则前面补 0, 小数部分从左向右每 4 位一组, 不足则后面补 0, 并代之以等值的十六进制数, 即可得到相应的十六进制数。例如:

$$(1111110.11)_2 = \underbrace{01111110}_7 \cdot \underbrace{1100}_E = (7E.C)_{16}$$

当十六进制数转换为二进制数时,只需将十六进制数的每一位用等值的二进制数代替就可以了。例如:

$$(3A.2)_{16} = \underbrace{0011}_3 \underbrace{11010}_A \cdot \underbrace{0010}_2 = (00111010.0010)_2$$

3. 十进制数转换成二进制数和十六进制数

将十进制数转换成二进制数和十六进制数,需将十进制数的整数部分和小数部分分别进行转换,然后将它们合并起来。

1) 整数的转换

整数转换采用“除基取余”法。先将十进制数不断除以将要转换进制的基数,再对每次得到的商除以要转换进制的基数,直至商为0。然后将各次余数按倒序列出,即第一次的余数为要转换进制整数的最低有效位,最后一次的余数为要转换进制整数的最高有效位,所得的数值即为等值要转换进制整数。

例 1-1 将十进制数 26 转换成二进制数。

解 由于二进制数基数为 2,所以逐次除以 2 取其余数。转换过程如下:

2	2	6	余0	↑ 低位 ↑ 高位
2	1	3	余1	
	2	6	余0	
	2	3	余1	
	2	1	余1	
	0			

所以 $(26)_{10} = (11010)_2$

例 1-2 将十进制数 208 转换成十六进制数。

解 由于十六进制数基数为 16,所以逐次除以 16 取其余数。转换过程如下:

16	2	0	8	余0
	16	1	3	余13
	0			

所以 $(208)_{10} = (D0)_{16}$

2) 小数部分的转换

小数部分的转换采用“乘基取整”法。先将十进制小数不断乘以将要转换进制的基数,积的整数作为相应的要转换进制小数,再对积的小数部分乘以要转换进制的基数,直至小数部分为0,或达到一定精度为止。第一次积的整数为要转换进制小数的最高有效位,最后一次积的整数为要转换进制小数的最低有效位,所得的数值即为等值要转换进制小数。

例 1-3 将十进制数 0.625 转换成二进制数。

解 由于二进制数基数为 2,所以逐次用 2 乘以小数部分。转换过程如下:

$$0.625 \times 2 = 1.250 \quad b_{-1} = 1$$

$$0.250 \times 2 = 0.500 \quad b_{-2} = 0$$

$$0.500 \times 2 = 1.000 \quad b_{-3} = 1$$

所以 $(0.625)_{10} = (0.101)_2$

例 1-4 将十进制数 0.39 转换成二进制数,要求精度达到 0.1%。

解 由于要求精度达到 0.1%,所以需要精确到二进制小数 10 位,即 $1/2^{10} = 1/1024$ 。转换过程如下:

$$0.39 \times 2 = 0.78 \quad b_{-1} = 0 \quad 0.24 \times 2 = 0.48 \quad b_{-5} = 0 \quad 0.84 \times 2 = 1.68 \quad b_{-9} = 1$$

$$0.78 \times 2 = 1.56 \quad b_{-2} = 1 \quad 0.48 \times 2 = 0.96 \quad b_{-6} = 0 \quad 0.68 \times 2 = 1.36 \quad b_{-10} = 1$$

$$0.56 \times 2 = 1.12 \quad b_{-3} = 1 \quad 0.96 \times 2 = 1.92 \quad b_{-7} = 1$$

$$0.12 \times 2 = 0.24 \quad b_{-4} = 0 \quad 0.92 \times 2 = 1.84 \quad b_{-8} = 1$$

所以 $(0.39)_{10} = (0.0110001111)_2$

例 1-5 将十进制数 26.625 转换成二进制数。

解 按例 1-1 和例 1-3 分别转换,并将结果合并,得

$$(26.625)_{10} = (11010.101)_2$$

例 1-6 将十进制小数 0.625 转换成十六进制数。

解 由于十六进制数基数为 16,所以逐次用 16 乘以小数部分。转换过程如下:

$$0.625 \times 16 = 10.0 \quad a_{-1} = A$$

所以 $(0.625)_{10} = (0.A)_{16}$

1.4 编 码

在数字系统中,常用数码表示不同的事物或状态,这一过程称为编码。此时数码已没有表示数量大小的含义,只是表示不同事物的代号,这些数码称为代码。编码所遵循的规则称为码制。

1.4.1 二-十进制代码

二-十进制代码(Binary Coded Decimal,BCD)是用 4 位二进制数表示 1 位十进制数码。由于 1 位十进制数共有 0~9 十个数码,因此至少需要 4 位二进制数码才能表示 1 位十进制数。4 位二进制数码共有 16 种组合(0000~1111),究竟取哪 10 个以及如何与十进制数的 0~9 对应则有多种方案。表 1-2 所列为常见的 BCD 代码,它们的编码规则各不相同。

8421BCD 码是 BCD 代码中最常用的一种。在这种编码方式中,代码从左到右每一位的 1 分别表示 8、4、2、1,所以将这种代码称为 8421 码。8421 码中每一位的权是固定不变的,分别为 8、4、2、1,它属于恒权代码。由于 8421 码的各位数的权是按基数 2 的幂增加的,这和二进制数的权一致,所以有时也称 8421BCD 码为自然权码。

余 3 码的编码规则是在 8421 码加 3 后得到的,是一种无权码。由表 1-2 可以看出,0 和 9、1 和 8、2 和 7、3 和 6、4 和 5 的余 3 码互为反码。

2421 码是一种恒权代码,其中 0 和 9、1 和 8、2 和 7、3 和 6、4 和 5 也互为反码。

表 1-2 常见的 BCD 代码

十进制数码	8421	2421	余 3 码	5211
0	0000	0000	0011	0000
1	0001	0001	0100	0001
2	0010	0010	0101	0100
3	0011	0011	0110	0101
4	0100	0100	0111	0111
5	0101	1011	1000	1000
6	0110	1100	1001	1001
7	0111	1101	1010	1100
8	1000	1110	1011	1101
9	1001	1111	1100	1111
没有用到的码				
	1010	0101	0000	0010
	1011	0110	0001	0011
	1100	0111	0010	0110
	1101	1000	1101	1010
	1110	1001	1110	1011
	1111	1010	1111	1110

5211 码是另一种恒权代码,代码从左到右每一位的 1 分别表示 5、2、1、1,所以将这种代码称为 5211 码。

1.4.2 格雷码

格雷码又称为循环码,其构成方法为每一位的状态变化都按一定的顺序循环,如表 1-3 所列。4 位格雷码如果从 0000 开始,最右边一位的状态按 0110 顺序循环变化,右边第二位的状态按 00111100 顺序循环变化,右边第三位按 0000111111110000 顺序循环变化。由此可见,自右向左每一位状态循环中连续的 0 和 1 的数目增加一倍。

表 1-3 4 位格雷码与二进制代码的比较

十进制	二进制代码	格雷码
0	0000	0000
1	0001	0001
2	0010	0011
3	0011	0010
4	0100	0110
5	0101	0111
6	0110	0101
7	0111	0100
8	1000	1100
9	1001	1101
10	1010	1111
11	1011	1110
12	1100	1010
13	1101	1011
14	1110	1001
15	1111	1000

与普通的二进制代码相比,格雷码的最大优点是当它按照表 1-3 的编码顺序依次变化时,相邻两个代码之间只有一位发生了变化,这一点非常有用。例如与十进制数 7 和 8 等值的自然二进制码分别为 0111 和 1000。在数字系统中,当由 0111 变为 1000 时,4 个码位都有变化。实际应用中每个码位的变化有先有后,假设是由高位到低位依次变化,则会出现 0111→1111→1011→1001→1000 的变化过程。这种瞬变过程有时会影响系统的正常工作。而对应的格雷码由 0100→1100 时,只有一位发生了变化,不会出现上述瞬变过程,从而提高了系统的抗干扰性能和可靠性,也有助于提高系统的工作速度。

1.4.3 美国信息交换标准代码

美国信息交换标准代码(American Standard Code for Information Interchange, ASCII)是由美国国家标准化协会制定的一种代码,目前已被国际标准化组织(International Organization for Standards, ISO)选定作为一种国际通用的代码,广泛地用于通信和计算机中。

ASCII 码是 7 位二进制代码,一共有 128 个。分别用于表示数字 0~9,大、小写英文字母,若干常用的符号和控制命令代码,如表 1-4 所列。各种控制命令码的含义如表 1-5 所列。

此外,还可以根据不同的要求编制出具有不同特点的代码。

表 1-4 美国信息交换标准代码(ASCII 码)

$b_4b_3b_2b_1$	$b_7b_6b_5$							
	000	001	010	011	100	101	110	111
0000	NUL	DLE	SP	0	@	P	,	P
0001	SOH	DC1	!	1	A	Q	a	q
0010	STX	DC2	"	2	B	R	b	r
0011	ETX	DC3	#	3	C	S	c	s
0100	EOT	DC4	\$	4	D	T	d	t
0101	ENQ	NAK	%	5	E	U	e	u
0110	ACK	SYN	&	6	F	V	f	v
0111	BEL	ETB	'	7	G	W	g	w
1000	BS	CAN	(	8	H	X	h	x
1001	HT	EM	)	9	I	Y	i	y
1010	LF	SUB	*	:	J	Z	j	z
1011	VT	ESC	+	;	K	[	k	{
1100	FF	FS	,	<	L	\	l	
1101	CR	GS	-	=	M	]	m	}
1110	SO	RS	.	>	N	^	n	~
1111	SI	US	/	?	O	-	o	DEL