

世界著名计算机教材精选

PEARSON

# 数字逻辑电路 分析与设计

Victor P. Nelson

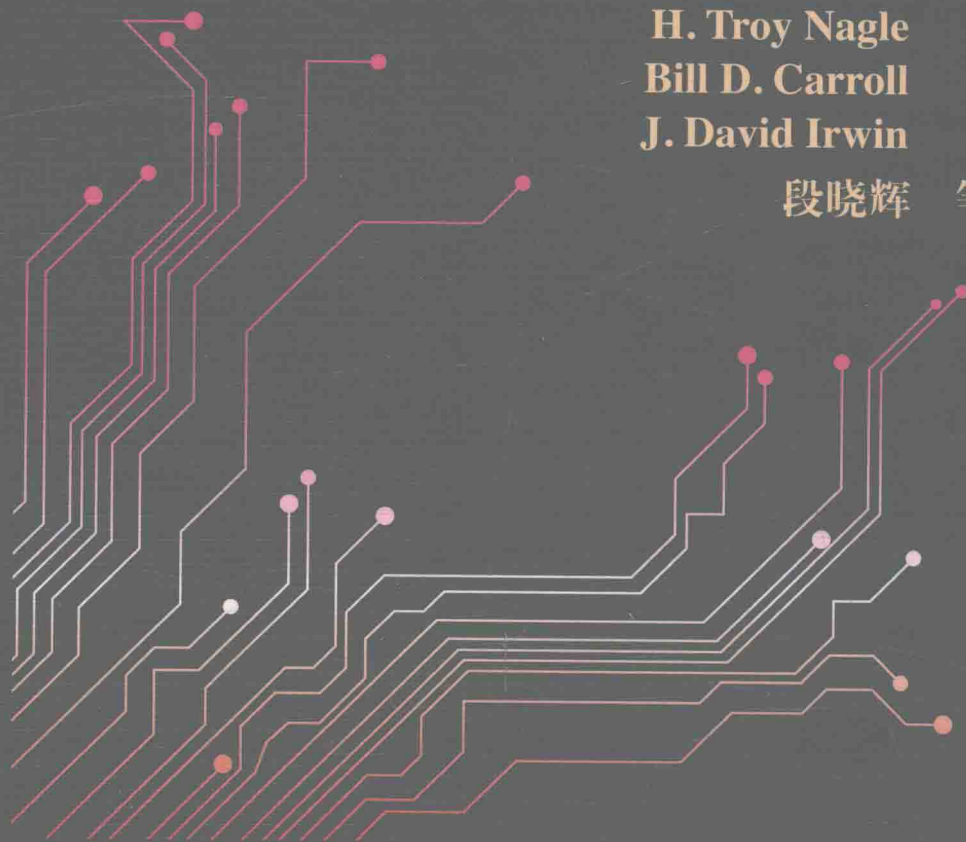
H. Troy Nagle

Bill D. Carroll

J. David Irwin

著

段晓辉 等译



## DIGITAL LOGIC CIRCUIT ANALYSIS AND DESIGN

清华大学出版社



世界著名计算机教材精选

# 数字逻辑电路分析与设计

Victor P. Nelson

H. Troy Nagle

Bill D. Carroll

J. David Irwin

著

段晓辉 等译

清华大学出版社

北京

Simplified Chinese edition copyright © 1996 by PEARSON EDUCATION ASIA LIMITED and TSINGHUA UNIVERSITY PRESS.

Original English language title from Proprietor's edition of the Work.

Original English language title: Digital Logic Circuit Analysis and Design by Victor P. Nelson, H. Troy Nagle, Bill D. Carroll, J. David Irwin © 1996

EISBN: 978-0-13-463894-2

All Rights Reserved.

Published by arrangement with the original publisher, Pearson Education, Inc., publishing as Prentice Hall.

This edition is authorized for sale only in the People's Republic of China (excluding the Special Administrative Region of Hong Kong and Macao).

本书中文简体翻译版由 Pearson Education(培生教育出版集团)授权给清华大学出版社在中国境内(不包括中国香港、澳门特别行政区)出版发行。

本书封面贴有 Pearson Education(培生教育出版集团)激光防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

#### 图书在版编目(CIP)数据

数字逻辑电路分析与设计 / (美)纳尔逊(Nelson, V. P.)等著;段晓辉等译. —北京:清华大学出版社, 2016

书名原文: Digital Logic Circuit Analysis and Design

世界著名计算机教材精选

ISBN 978-7-302-42522-9

I. ①数… II. ①纳… ②段… III. ①数字电路—逻辑电路—电路分析—教材 ②数字电路—逻辑电路—电路设计—教材 IV. ①TN79

中国版本图书馆 CIP 数据核字(2015)第 317449 号

责任编辑:龙启铭

封面设计:何凤霞

责任校对:焦丽丽

责任印制:宋林

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦 A 座 邮 编:100084

社总机:010-62770175 邮 购:010-62786544

投稿与读者服务:010-62776969, [c-service@tup.tsinghua.edu.cn](mailto:c-service@tup.tsinghua.edu.cn)

质量反馈:010-62772015, [zhiliang@tup.tsinghua.edu.cn](mailto:zhiliang@tup.tsinghua.edu.cn)

课件下载: <http://www.tup.com.cn>, 010-62795954

印刷者:清华大学印刷厂

装订者:北京市密云县京文制本装订厂

经 销:全国新华书店

开 本:185mm×260mm 印 张:41.5

字 数:1007千字

版 次:2016年5月第1版

印 次:2016年5月第1次印刷

印 数:1~2000

定 价:99.00元

产品编号:030731-01

# 译者序

随着集成电路工艺技术的不断发展和进步,以数字化为基础的信息技术已进入到我们整个社会的各个层面(包括我们个人的日常生活中),特别是近年来得到广泛应用的移动通信,以及与互联网相结合的移动互联网技术的应用,使得信息化应用进入了新的阶段。起源于19世纪50年代的这场信息革命的基础,就是本书和很多相关书籍力图阐述的数字电路基本原理和分析设计方法。

本书在数字电路基本概念、分析方法和设计方法方面阐述十分清楚,作为四位著名学者在教学和科研方面多年教学体会的总结,得到了国内外众多大学的认可,成为了相关课程的教材和主要参考书,虽然已出版多年,但一方面数字系统的基本模型没有发生重大变化,另一方面本书原版具有条理分明、概念清晰的特点,书中的大部分内容并没有过时,仍然是一本很好的教学参考书。同时,与目前出版的其他教材相比,本书的特点依然比较明显:

- 全书分为基本理论级、电路模块级(组合电路+时序电路)和数字系统级三个层次,具有层次分明、概念清楚的特点。而且在电路模块级也分为电路分析、电路设计、电路优化、PLD应用和CAD工具等模块,整体思路循序渐进,十分方便学习。
- 书中对数字电路的故障模型、故障测试和可测性设计进行了介绍,这是目前大部分教材所缺乏的,但同时对于数字系统设计者又是必须掌握的重要知识。
- 在数字系统设计方面,本书通过一些具体实例,对数字系统的设计过程和设计思路进行了分析说明,可以较好地引导学生开始进行系统设计和应用。虽然目前的例子是采用模块来进行设计的,但对设计思路的训练仍然是非常好的。
- 书中对组合电路和时序电路的CAD工具优化设计原理和相关算法进行了适当的描述,使得读者对于CAD内部机理有所了解,在目前的教材中也很少会提到这部分知识。

因此,本书译者在北京大学信息科学技术学院的国家精品课程“数字逻辑电路”课程的理论课教学中,把本书作为主要的教学参考书之一,教学大纲也基本参考了本书的三个层次的教学安排。同时本书译者在清华大学出版社的支持下,决定将这本经典的教材翻译成中文,以方便本校和各个高校的低年级学生在学习数字逻辑电路相关课程,比如“数字逻辑”、“数字逻辑电路”、“数字电路技术”等课程时,作为教学参考书或教材来使用,提高同学们的学习效率和对数字电路设计能力的锻炼水平。

本书译者得到了实验室历届同学的大力帮助,其中徐晓峰初译了第0章,王兆岩和刘晓兰初译了第1章,高虹桥初译了第4章,闻连臣初译了第2、6、7、8章,郭跃超初译了第9章,王浩初译了第11章,王舵初译了第12章,在此对他们一并表示感谢。本书的所有章节最终由段晓辉翻译定稿完成,并完成了全书所有章节的修改、审校工作。

在本书的翻译过程中得到了清华大学出版社龙启铭编辑的大力支持和关注,特别是当本书译者在个人遇到困难时,给予了充分的理解和鼓励,在此表示由衷的感谢!

最后,作为本书的翻译者,我想对我的家人表示由衷的感谢,感谢我的爱人王海燕女士这些年的大力支持,特别是在困难时期中对我的精心照顾和耐心扶持,感谢我的女儿贝贝给我带来的无限欢乐,感谢她们使我感到每天工作的意义,并能够最终完成此书稿的翻译工作。

限于译者的水平,翻译中难免会有错误或不妥之处,真诚希望各位读者批评指正。

段晓辉

2016年3月于北京大学

# 作者序

## 出版动机

本书根据 Nagle、Carroll 和 Irwin 所著的教材 *An Introduction to Computer Logic* 改编而来,该教材被广泛地采用,人们用它来教授组合逻辑电路和时序逻辑电路的分析和设计基本方法。该书在概念清晰、教学效果方面得到了一致的好评,尽管在 20 世纪 70 年代后期和 80 年代早期,本领域一直发展迅速,出版后该书仍然继续被使用了很多年,主要基于这样一个有意思的事实:即使工业界使用的主要技术变化迅速,但教育界主要的数字设计入门课程的进展却十分缓慢。

世界的变化实在是太大了,以天文数字不断增多的数字系统应用及其显著增长的复杂性促使人们在数字系统的设计方法和设计工具上做出较大的改变。超大规模集成电路 (Very Large Scale Integrated, VLSI) 现在通常要包含数百万个晶体管,随着 CAD 设计工具、标准单元、可编程逻辑电路和可编程门阵列的出现,借助使用标准逻辑单元库等预先设计电路模块的层次化和模块化设计方法,使得设计者可以迅速地完成了从概念到实际电路的开发实现。我们于是编写了这本新的教材以适应这种变化,同时,我们保留了以前教材强调理论和基础完整性的特点。

一个高水平的数字电路设计者要求具有扎实的理论基础背景,同时也充分了解系统的实际设计原理。本教材同时包含了这两个方面的内容。它保留了与原有教材对于基础理论的覆盖,为了解实际的设计问题,教材中超过一半的内容是新增加的内容,以反映这些年发生的多种变化,包括模块化设计、CAD 工具和可编程器件的使用,同时也包括了一些实际应用时需要关注的问题,比如器件的时序特性、标准逻辑符号等内容。

## 预期读者

本书适合于大学二年级、三年级的大学生学习,也可作为面向工程师或科学工作者的数字逻辑电路高级课程、数字系统设计高级课程的教材,这些读者可能会来自于 VLSI 电路设计、PCB 电路板开发、多芯片模块设计和计算机设计等行业。

利用本书学习时,不要求读者需要具备专门的电子电路基础以及计算机系统的背景,因此,本书也适合作为学习数字系统设计的第一门课程的教材。然而,本书也包含有充足的更高级的内容,其深度可以供具有更高程度的同学进行学习。本书设计成可以允许每个教师可以根据他本人所教课程的需要,来灵活地选择相应的教学内容。

本书也适合于准备自学数字系统设计的读者,并作为实际工程师工作时的参考书。

## 本书特点

本书是来自三所大学的四位作者通力合作努力的成果结晶。除了经过出版商所赞助的

大量业界评论意见外,在本书写作过程中,书稿在三所大学的各种课程中进行了实际教学应用,学生和授课老师的反馈意见也被吸收到本书的内容中。

主要特点:

- 完整覆盖了基本概念和基础理论,同时结合了实际应用的各种设计方法。
- 特别强调开发和利用解决问题和电路设计的系统性方法,并提供超过 250 个丰富的实例。
- 重视图表的可视化效果,提供超过 600 幅插图。
- 提供了丰富的多个不同难易程度的习题,附在每章后面供读者练习。
- CAD 相关问题的深入讲解贯穿了本书,但同时并不依赖于某个特定的 CAD 工具开发商。
- 覆盖两种设计方法:分层次模块化设计和基于标准数字电路设计。
- 单独一章提供了综合设计项目的示例。
- 通过两章内容,描述了可编程逻辑器件及其在电路实现方面的应用。
- 对数字电路的测试和可测性设计方面进行了深入的介绍。
- 同时支持面包板和 CAD 工具的设计和仿真实验。

## CAD 设计

大多数现代数字系统的设计项目都需要采用计算机辅助设计方法和工具,因此,在本书每一章节的后面都涉及了 CAD 设计的相关内容,允许用 CAD 的方法对该章讲授的基本概念和设计原理进行应用。

CAD 设计方法的讲授按照一般的原则来进行,而不是针对一种特定的 CAD 工具,这样可以允许读者把相关概念应用到任何一种 CAD 工具中,包括各种目前在工程师设计工作站上的来自不同厂商比如 Mentor Graphics、Cadence 和 Viewlogic 的各种 CAD 软件包,也包括一些在 PC 上工作的低端软件。PC 上软件包一般会提供可接受的价格的版本,以便学生和授课者在学习时使用。

## 各章的 CAD 相关内容具体如下

第 2 章介绍了在进行数字逻辑电路的分析和设计时的计算机辅助设计过程,包括用原理图和 HDL 语言对设计进行描述,原理图输入,用于设计验证和时序分析的逻辑仿真。

第 3 章讨论了组合逻辑电路的 CAD 化简和优化方法。第 4 章中把 CAD 设计方法扩展到了层次化、模块化的组合逻辑电路设计。第 5 章描述了 CAD 工具,包括 HDL 语言在利用可编程逻辑器件完成电路实现的应用。

在本书的时序逻辑电路部分,第 8 章讨论 CAD 工具在时序逻辑电路的分析和设计中的应用,包括电路的时序分析和时序约束的检查。第 11 章把上述讨论扩展到了在可编程逻辑器件中实现时序电路的应用方法。

## 实验教学

数字设计的课程常常利用实验来对课堂上所学的概念进行加强和巩固。在很多时候,原理图输入或者其他 CAD 工具会用来对不同复杂程度的电路进行建模,仿真工具用来研究这些电路的具体功能。本书同时支持采用基于 CAD 工具的实验,和传统的基于面板的实验。

基于面板的实验常常需要理由标准 TTL 的小规模器件(SSI)和中规模器件(MSI)来搭建电路,本书中覆盖了大量的标准器件,讨论了它们的内部结构和具体功能,以及如何利用这些器件来搭建高层次电路的方法。

除了小的实验训练以外,通常会希望学生能够通过一个复杂项目的设计,使其对课堂上学到的各种概念进行吸收消化,并进行应用。为了说明复杂项目的具体分析和设计的步骤,本书最后的一章给出了四个项目实例,这些项目来自于 North Carolina 州立大学和 Auburn 大学的学生们所完成的设计。

## 各章内容

本书的内容是按照数个专题来进行组织的。在每个专题中,先建立基本概念和基本理论,以提供坚实的基础,然后,把理论应用到简单电路的分析和设计中,并扩展到电路的设计优化中。最后,讨论实际设计中各种问题和设计方法,包括模块化设计方法、CAD 设计工具和可编程逻辑器件的应用。每个专题的讲述过程都提供了大量的示例,以加强本专题相关概念的理解。

## 背景知识

由于本书不需要任何先修课程,因此在前两章中对相关背景材料进行了讲述,以便能够帮助读者理解数字电路设计的基本背景知识。

第 0 章:介绍了数字电路和数字计算机的基本知识,包括组成计算机的软硬件主要部件。

第 1 章:说明了数制系统和信息的表示方法,特别强调数字的二进制编码以及在技术机和数字系统表示信息的二进制编码。同时也讨论了二进制数的运算,为未来设计计算机进行类似的操作做好准备。

## 组合逻辑电路

本书的下一个专题是组合逻辑电路的分析和设计,该专题从第 2 章的基础知识开始,贯穿第 3 章的电路化简,第 4 章的模块化设计,以及第 5 章的可编程逻辑电路实现。

第 2 章:从数字电路设计基础的布尔开关代数的描述开始,随后介绍了数字逻辑门电路,以及基本门所组成电路的分析方法。接着介绍了各种根据需求定义设计和综合电路的技术,本章还包括了数字逻辑电路的计算机辅助设计的介绍。



第3章：讨论化简数字逻辑电路的各种算法和手段，具体介绍了卡诺图 Quine-McCluskey 表格法的应用，也讨论了计算机辅助化简组合电路的方法。

第4章：讨论了数字电路的层次化、模块化设计方法，描述了利用各种器件进行设计的过程，包括译码器、多路选择器和算术运算电路。最后以 CAD 工具对层次化、模块化设计过程的具体支持来结束本章的内容。

第5章：介绍了可编程逻辑器件的基本功能，讨论了利用可编程逻辑器件进行组合电路设计的过程。本章讨论了三种基本的可编程逻辑电路结构：PLA、PROM 和 PAL 的结构及其对应的器件，还讨论了 CAD 工具对利用可编程逻辑器件设计实现组合逻辑电路的支持。

## 时序逻辑电路

本书的下一个主题是带有存储单元的时序逻辑电路。第6章描述时序电路中所使用的存储单元。第7章对基于上述存储单元的一些标准电路器件的结构和功能进行了分析。第8章介绍了时序逻辑电路分析和设计的基础。第9章讨论时序电路的优化方法。第10章对异步时序电路的分析和设计进行了专门的讨论。第11章描述了可编程逻辑器件在时序逻辑电路设计中的应用。

第6章：本章从介绍存储单元在时序逻辑电路所扮演的角色开始，然后讨论了两种基本的存储器件：锁存器和触发器的结构和功能。描述了由上述器件构成的各种商用器件的特性。

第7章：描述了一些标准时序逻辑器件包括寄存器、移位器和计数器的结构和功能。对于每种器件，先讨论了器件的基本原理，然后对其功能和典型的标准 TTL 器件的使用进行了描述。

第8章：论述了同步时序逻辑电路分析和设计的基础和各种技术，包括时序状态图、状态表和触发器的激励表等方法。本章还对同步时序电路的 CAD 建模、仿真和时序特性的专门分析方法进行了总结。

第9章：讨论了同步时序电路的优化方法，包括去除冗余状态的方法，以减少电路实现时所需要的存储单元数量，以及状态变量的赋值方案选择，该赋值可以化简所需组合电路逻辑的规模。

第10章：讨论了脉冲式和基本模式异步时序电路，讨论了每种电路的分析和设计方法，包括基本模式电路中的竞争发现方法和防止竞争发生的方法。

第11章：本章作为时序电路设计专题的结尾，描述了可以实现同步时序电路和异步时序电路的各种可编程逻辑器件，包括寄存输出的 PAL 与 PLA，以及可配置宏单元器件。本章还讨论了可编程逻辑门阵列。本章还对利用可编程逻辑器件对时序电路进行设计和实现方法进行了总结。

## 电路测试和可测性设计

第12章：对发生在数字逻辑电路中的各种可能故障进行了介绍，包括逻辑电路测试向

量的推导过程。逻辑电路的测试的成本是可观的,特别是当电路规模不断增长时。为了在方便测试的同时,尽量减少成本,可测性设计是非常关键的。因此,本章讨论了很多数字电路的设计技术,包括系统内建测试电路的使用,这些技术可以改善门级电路和电路板级电路的电路可测性。

## 数字系统设计项目实例

第13章:作为本书的结尾,本章给出了四个实际的数字系统设计项目的实例,来自于 North Carolina State 大学和 Auburn 大学的学生们所完成的设计项目:自动老虎游戏机、无钥汽车密码锁、单车道交通灯控制器和超市收款机。

## 授课安排

本书的内容可以安排成一个季度或者一个学期的课程,也可以扩展成两个季度的课程。如果是十周时间的季度课程,可以按下面的大纲来进行授课。

第0章:课程简介。

第1章:二进制数字编码和二进制运算。

第2章:布尔代数和开关函数,逻辑门电路,组合逻辑电路的分析和设计。

第3章:介绍一种电路化简方法(通常选择卡诺图)。

第4章:模块化、层次化设计和标准电路器件。

第6章:触发器和锁存器的基本功能和设计。

第7章:简单时序电路:移位寄存器和计数器模块。

第8章:时序逻辑电路的分析和综合。

第二个十周的季度课程可以花更多的时间安排学习计算机辅助设计、可编程逻辑电路、异步电路和逻辑测试等内容。

十六周长度的学期课程可以直接按照本书的章节大纲开展教学,增加第3章和第9章的电路化简的教学,同时覆盖第5章和第11章的有关可编程逻辑器件以及第12章的逻辑测试的内容。

## 作者致谢

作者感谢在课程的学习中使用了本教材的初稿、来自于 Auburn 大学、North Carolina 州立大学和 Texas 大学 Arlington 分校的同学们,同时感谢的还有参与上述课程教学,并提出了非常有价值的建议的多位同事和研究生助教,包括 Bruce Tucker 先生、Bill Dillard 先生、Adit Singh 教授、Dharma Agrawal 教授、Alexandra Duel-Hallen 教授、Kam Yee 先生、Hee Yong Youn 教授和 Vijay K. Raj 教授。

作者同时感谢我们的编辑 Don Fowley 先生,他在书稿撰写和教材设计方面给予了大量有益的建议和贡献。另外感谢 Meredith Nelson 女士在手稿录入方面的帮助,以及 Gregory Nelson 先生在习题解答手册方面的工作。

在写作本书的过程中,有多位审稿人给出了非常宝贵的意见,尤其是来自 Portlan 州立

大学的 Michael A. Driscoll、Clarkson 大学的 David Bray、Texas A&M 大学的 Karan Watson、Virginia 理工大学的 Dong Ha、Wisconsin-Madison 大学的 Kewal Saluja, 在此一并表示感谢。

最后, 我们想对我们几位作者的夫人: Margaret, Susan 和 Edie 表示衷心感谢, 感谢她们的大力支持, 以及在本书似乎没有尽头的漫长编写过程中的耐心。

Victor P. Nelson

H. Troy Nagle

Bill D. Carroll

J. David Irwin

# 目 录

第 0 章 绪论	1
0.1 计算机历史	1
0.1.1 最初的机械计算机	1
0.1.2 早期的电子计算机	1
0.1.3 前四代计算机	2
0.1.4 第五代计算机以及未来	2
0.2 数字系统	3
0.2.1 数字与模拟系统	3
0.2.2 层次化的数字系统设计	4
0.3 可储存程序的数字计算机的体系结构	8
0.3.1 计算机指令	9
0.3.2 计算机中信息表示方法	10
0.3.3 计算机硬件	11
0.3.4 计算机软件	12
0.4 小结	14
参考文献	14
第 1 章 数制与编码	15
1.1 数制格式	15
1.1.1 位置表示法	15
1.1.2 常用的数制格式	16
1.2 运算	17
1.2.1 二进制运算	18
1.2.2 八进制运算	20
1.2.3 十六进制运算	22
1.3 数制的转换	24
1.3.1 转换方法	24
1.3.2 通用的转换算法	27
1.3.3 格式 A 到格式 $B=A^k$ 的转换方法	28
1.4 有符号数的表示	29
1.4.1 符号-幅度表示法	30
1.4.2 补码表示法	31
1.5 计算机编码	42
1.5.1 数字编码	43

1.5.2	字符和其他编码 .....	47
1.5.3	检错码和纠错码 .....	50
1.6	本章小结 .....	57
	参考文献 .....	58
	习题 .....	58
<b>第2章</b>	<b>逻辑代数 .....</b>	<b>61</b>
2.1	布尔代数的基本原理 .....	61
2.1.1	基本公理 .....	61
2.1.2	公理的文氏图表示 .....	62
2.1.3	对偶性 .....	64
2.1.4	布尔代数的基本定理 .....	65
2.2	开关函数 .....	71
2.2.1	真值表 .....	73
2.2.2	开关函数的代数形式 .....	74
2.2.3	标准形式的推导 .....	81
2.2.4	不完全确定函数 .....	82
2.3	开关电路 .....	84
2.3.1	逻辑门电路 .....	84
2.3.2	基本的逻辑功能器件 .....	85
2.4	组合电路的分析 .....	95
2.4.1	代数方法 .....	96
2.4.2	时序图的分析 .....	98
2.5	组合电路的设计综合 .....	102
2.5.1	与-或/与非电路网络 .....	102
2.5.2	或-与/或非电路网络 .....	103
2.5.3	两级电路结构 .....	104
2.5.4	与-或-反电路 .....	106
2.5.5	因子提取法 .....	107
2.6	应用 .....	108
2.7	逻辑电路的计算机辅助设计 .....	111
2.7.1	设计周期 .....	111
2.7.2	数字电路建模 .....	112
2.7.3	设计综合和输入工具 .....	117
2.7.4	逻辑仿真 .....	122
2.8	本章小结 .....	131
	参考文献 .....	131
	习题 .....	132

第 3 章 开关函数的化简	137
3.1 化简目的	137
3.2 最小化方法的特点	138
3.3 卡诺图	139
3.3.1 维恩图和真值表的关系	139
3.3.2 四个及四个以上变量的卡诺图	140
3.4 标准形式的函数在卡诺图中的表示	141
3.5 应用卡诺图化简开关函数	146
3.5.1 卡诺图简化函数的原则	147
3.5.2 开关函数化简的术语	148
3.5.3 卡诺图推导函数最小 SOP 形式的算法	149
3.6 卡诺图化简逻辑函数(POS 形式)	155
3.6.1 POS 形式化简中的术语	155
3.6.2 卡诺图推导 POS 形式最简表达式的算法	155
3.7 含不定项的函数	160
3.8 使用卡诺图消除组合电路的时序竞争	162
3.9 Q-M 表格法化简方法	166
3.9.1 覆盖流程	169
3.9.2 带不定项的函数化简	172
3.9.3 多输出系统的化简	173
3.10 Petrick 算法	176
3.11 计算机辅助的函数化简	177
3.11.1 开关函数的合并项表示	179
3.11.2 求解主蕴含项的逻辑代数方法	180
3.11.3 找出基本主蕴含项	181
3.11.4 完成最小覆盖集合	182
3.11.5 其他化简算法	184
3.12 本章小结	185
参考文献	185
习题	185
第 4 章 组合逻辑电路器件	193
4.1 自顶向下的模块化设计方法	193
4.2 译码器	195
4.2.1 译码器电路结构	195
4.2.2 使用译码器实现逻辑功能	196
4.2.3 使能输入端	198
4.2.4 标准 MSI 译码器	200
4.2.5 译码器的应用	203

4.3	编码器 .....	207
4.3.1	编码器电路结构 .....	208
4.3.2	标准 MSI 编码器 .....	212
4.4	多路复用器/数据选择器 .....	213
4.4.1	多路复用器电路结构 .....	214
4.4.2	标准 MSI 多路复用器 .....	216
4.4.3	多路复用器的应用 .....	221
4.5	多路分配器/数据分配器 .....	224
4.6	二进制算术单元 .....	226
4.6.1	基本二进制加法电路 .....	226
4.6.2	MSI 二进制加法器模块 .....	228
4.6.3	高速加法单元 .....	231
4.6.4	二进制减法电路 .....	234
4.6.5	算术溢出检测 .....	236
4.7	比较器 .....	237
4.8	设计实例: 计算机的算术逻辑单元 .....	241
4.9	模块化系统的计算机辅助设计 .....	247
4.9.1	设计库 .....	248
4.9.2	绘制层次化原理图 .....	248
4.10	层次化系统的仿真 .....	251
4.11	本章小结 .....	252
	参考文献 .....	252
	习题 .....	253
<b>第 5 章</b>	<b>可编程逻辑器件与组合逻辑电路设计 .....</b>	<b>259</b>
5.1	半定制逻辑器件 .....	259
5.2	逻辑阵列电路 .....	260
5.2.1	二极管数字逻辑电路 .....	260
5.2.2	“与”逻辑阵列和“或”逻辑阵列 .....	261
5.2.3	两级与-或阵列 .....	263
5.2.4	现场可编程“与”阵列和“或”阵列 .....	266
5.2.5	输出极性控制 .....	268
5.2.6	双向管脚控制以及信号反馈输入 .....	269
5.2.7	商用可编程逻辑芯片 .....	272
5.3	现场可编程逻辑阵列 .....	273
5.3.1	FPLA 的电路结构 .....	273
5.3.2	利用 FPLA 实现逻辑函数 .....	273
5.4	通用只读存储器 .....	278
5.4.1	PROM 电路结构 .....	278

5.4.2	用 PROM 器件实现逻辑函数 .....	278
5.4.3	查找表 .....	281
5.4.4	通用只读存储器的应用 .....	282
5.4.5	只读存储器技术 .....	282
5.5	可编程逻辑阵列 .....	284
5.5.1	PAL 电路结构 .....	284
5.5.2	用 PAL 实现逻辑函数功能 .....	285
5.5.3	PAL 的输出和反馈选项 .....	286
5.6	PLD 设计的 CAD 辅助设计工具 .....	290
5.6.1	用 PDL 语言设计 PLD .....	291
5.6.2	PDL 描述文件的处理 .....	295
5.7	本章小结 .....	296
	参考文献 .....	296
	习题 .....	297
<b>第 6 章</b>	<b>时序电路器件入门 .....</b>	<b>298</b>
6.1	时序电路的模型 .....	298
6.1.1	方框图表示 .....	298
6.1.2	状态表和状态图 .....	299
6.2	存储单元 .....	301
6.3	锁存器 .....	302
6.3.1	置位/复位型锁存器 .....	302
6.3.2	门控 SR 锁存器 .....	307
6.3.3	延迟锁存器 .....	308
6.4	触发器 .....	313
6.4.1	主从 SR 触发器 .....	314
6.4.2	主从式 D 触发器 .....	315
6.4.3	主从式 JK 触发器 .....	316
6.4.4	边沿触发式 D 触发器 .....	318
6.4.5	边沿触发的 JK 触发器 .....	320
6.4.6	T 触发器 .....	321
6.4.7	锁存器和触发器的小结 .....	323
6.5	其他的存储器件 .....	324
6.6	定时电路 .....	324
6.6.1	单脉冲电路 .....	324
6.6.2	555 定时器 .....	324
6.7	时序电路的原型设计 .....	326
6.8	本章小结 .....	329
	参考文献 .....	329



习题	329
<b>第 7 章 时序逻辑器件</b>	<b>335</b>
7.1 移位寄存器	335
7.1.1 通用移位寄存器	336
7.1.2 标准 TTL 移位寄存器器件	337
7.2 电路设计实例	346
7.2.1 串行加法单元	346
7.2.2 串行累加器	347
7.2.3 并行累加器	348
7.3 计数器	348
7.3.1 同步二进制计数器	348
7.3.2 异步二进制计数器	352
7.3.3 减计数器	355
7.3.4 加/减计数器	355
7.4 模 N 计数器	358
7.4.1 同步 BCD 计数器	358
7.4.2 异步 BCD 计数器	360
7.4.3 模 6 和模 12 计数器	363
7.4.4 异步复位型模 N 计数器	366
7.4.5 同步复位型模 N 计数器	366
7.5 采用移位寄存器设计的计数器	367
7.5.1 环形计数器	368
7.5.2 扭环计数器	371
7.6 多序列计数器	376
7.7 数字小数比例乘法器	376
7.7.1 TTL 比例乘法器	378
7.7.2 级联的数字比例乘法器	381
7.8 本章小结	382
参考文献	382
习题	383
<b>第 8 章 同步时序电路的分析和设计</b>	<b>386</b>
8.1 同步时序电路模型	386
8.1.1 Mealy 型时序电路	387
8.1.2 Moore 型时序电路	388
8.2 时序电路的分析	389
8.2.1 时序电路状态图的分析	390
8.2.2 时序逻辑电路图的分析	390