

# 半导体器件模型 和工艺模型

夏武颖 编著

科学出版社

1986

## 内 容 简 介

本书系统地介绍了集成电路计算机辅助设计中所用的半导体器件模型和工艺模型。全书共两篇,十一章,其中半导体器件模型包括双极型晶体管、MOS 及结型场效应晶体管、可控硅整流器、各种二极管的模型公式和模型参数,以及集成注入逻辑及模拟和数字电路的宏模型。工艺模型包括离子注入、杂质扩散、热氧化及外延等模型。附录中给出电路分析程序 SPICE-II、工艺模拟程序 SUPREM-II 及器件模拟程序 SEDAN 的使用说明,供读者使用时查阅。

本书可作为大专院校有关专业师生的教学参考书,也可供从事半导体器件及集成电路研制和设计的科技人员阅读参考。

## 半导体器件模型和工艺模型

夏武颖 编著

责任编辑 魏 玲

科学出版社出版

北京朝阳门内大街 137 号

中国科学院印刷厂印刷

新华书店北京发行所发行 各地新华书店经售

\*

1986 年 7 月第 一 版 开本: 787×1092 1/32

1986 年 7 月第一次印刷 印张: 13

印数: 0001—3,000 字数: 295,000

统一书号: 15031·728

本社书号: 4857·15—7

定价: 3.05 元

# 目 录

第一章 集成电路的计算机模拟概述.....	1
1-1 引言.....	1
1-2 半导体工艺模拟.....	2
1-3 半导体器件模拟.....	9
1-4 电路模拟.....	16
参考文献.....	23

## 第一篇 半导体器件模型

第二章 MOS 晶体管模型.....	26
2-1 MOS 晶体管的静态特性.....	26
2-1-1 简化的模型公式.....	26
2-1-2 耗尽层体电荷对 MOS 晶体管特性的影响.....	32
2-1-3 MOS 晶体管的饱和电压.....	34
2-1-4 MOS 晶体管中的沟道长度调制效应.....	35
2-2 MOS 晶体管中的电荷存贮.....	38
2-2-1 衬底对源和漏的电容.....	39
2-2-2 栅-沟道电容.....	40
2-2-3 电荷守恒的电容模型.....	44
2-3 MOS 晶体管小信号模型.....	46
2-4 MOS 晶体管的二级模型.....	48
2-4-1 短沟道对阈值电压的影响.....	49
2-4-2 窄沟道效应.....	52
2-4-3 表面电场对迁移率的影响.....	54
2-4-4 载流子极限漂移速度对饱和电压的影响.....	56
2-4-5 MOS 晶体管的弱反型导电.....	57
2-5 MOS 晶体管的半经验模型.....	59

2-5-1	阈值电压的半经验公式 .....	59
2-5-2	MOS 晶体管沟道电流 .....	61
2-5-3	表面电场对表面迁移率的影响 .....	62
2-5-4	饱和电压公式 .....	63
2-5-5	沟道长度调制 .....	65
2-5-6	满足电荷守恒的电容模型 .....	66
	参考文献 .....	68
	本章符号表 .....	70
第三章 双极型晶体管模型 .....		74
3-1	直流的 Ebers-Moll 模型 (EM1 模型) .....	75
3-1-1	注入型模型 .....	75
3-1-2	传输型模型 .....	77
3-1-3	两种变型模型 .....	80
3-2	晶体管瞬态模型 (EM2 模型) .....	82
3-2-1	串联电阻的影响 .....	83
3-2-2	晶体管中的电荷存储效应 .....	89
3-2-3	交流小信号 EM2 模型 .....	97
3-3	考虑到各种二级效应的 EM 模型 (EM3 模型) .....	99
3-3-1	基区宽度调制效应 (Early 效应) .....	99
3-3-2	小电流效应 (Sah 效应) .....	103
3-3-3	大注入效应 (Webster 效应) .....	105
3-3-4	正向时间常数 $\tau_F$ 随集电极电流 $I_C$ 的变化 .....	108
3-3-5	空间电荷区复合流抗饱和效应 .....	109
3-4	Gummel-Poon 模型 (GP 模型) .....	111
3-4-1	GP 模型的推导 .....	112
3-4-2	GP 模型的物理解释 .....	120
3-4-3	晶体管瞬态 GP 模型 .....	122
3-4-4	交流小信号 GP 模型 .....	125
3-4-5	GP 模型参数的温度关系 .....	128
3-5	双极型晶体管的统计模型 .....	129

3-5-1	器件模型参数的相关性 .....	130
3-5-2	GP 模型参数的相关性 .....	132
	参考文献 .....	136
	本章符号表 .....	138
<b>第四章</b>	<b>其他半导体器件模型 .....</b>	<b>142</b>
4-1	二极管模型 .....	142
4-1-1	PN 结二极管和肖特基二极管模型 .....	142
4-1-2	隧道二极管模型 .....	148
4-1-3	齐纳 (Zener) 二极管模型 .....	151
4-2	结型场效应晶体管模型 .....	155
4-3	单结晶体管模型 .....	165
4-3-1	单结晶体管特性及模型 .....	166
4-3-2	单结晶体管模型参数的测量 .....	170
4-4	可控硅整流器模型 .....	176
4-4-1	可控硅整流器的电学特性和模拟方法 .....	176
4-4-2	可控硅整流器的双三极管模型 .....	179
4-4-3	SCR 的 EM 模型 .....	185
	参考文献 .....	188
<b>第五章</b>	<b>集成注入逻辑电路模型 .....</b>	<b>189</b>
5-1	集成注入逻辑电路的工作原理 .....	189
5-2	集成注入逻辑门的端子模型 .....	192
5-3	集成注入逻辑门的注入模型 .....	199
5-3-1	注入模型的构成 .....	199
5-3-2	注入模型参数的测量 .....	204
5-4	集成注入逻辑集总模型 .....	207
	参考文献 .....	208
<b>第六章</b>	<b>集成电路宏模型 .....</b>	<b>210</b>
6-1	模拟集成电路宏模型 .....	211
6-1-1	运算放大器宏模型 .....	212
6-1-2	宏模型参数和元件值 .....	213

6-1-3 比较器的宏模型 .....	224
6-2 数字集成电路的宏模型 .....	230
6-2-1 TTL 与非门的宏模型 .....	233
6-2-2 改进的 TTL 与非门宏模型 .....	234
6-2-3 TTL 触发器宏模型 .....	240
参考文献 .....	242
<b>第七章 噪声模型</b> .....	<b>244</b>
7-1 噪声系数和噪声分类 .....	244
7-2 半导体器件的噪声模型 .....	247
7-2-1 电阻的噪声模型 .....	247
7-2-2 晶体二极管噪声模型 .....	247
7-2-3 双极型晶体管模型 .....	248
7-2-4 场效应晶体管噪声模型 .....	250
参考文献 .....	251

## 第二篇 半导体工艺模型

<b>第八章 离子注入模型</b> .....	<b>254</b>
8-1 基本概念 .....	254
8-2 注入离子的能量损失过程 .....	257
8-3 注入离子的分布 .....	260
8-3-1 LSS 理论 .....	260
8-3-2 三、五族元素的离子注入参数 .....	263
8-4 磷、砷和锑的离子注入分布 .....	266
8-5 硼的离子注入分布 .....	269
参考文献 .....	272
<b>第九章 扩散模型</b> .....	<b>274</b>
9-1 杂质扩散的基本理论 .....	274
9-2 非本征硅中的杂质扩散理论 .....	276
9-2-1 载流子电场效应 .....	276
9-2-2 空位扩散理论 .....	277

9-3	三、五族杂质在硅中的扩散 .....	283
9-3-1	硼扩散模型 .....	284
9-3-2	砷扩散模型 .....	287
9-3-3	锑扩散模型 .....	291
9-3-4	磷扩散模型 .....	292
9-4	氧化硅表面下的扩散 .....	298
9-5	界面流 .....	300
	参考文献 .....	302
第十章	热氧化模型 .....	304
10-1	热氧化的基本模型 .....	304
10-2	晶向对氧化速率的影响 .....	312
10-3	氧化剂分压强的影响 .....	312
10-4	氯化氢气对氧化速率的影响 .....	313
10-5	硅衬底杂质浓度对氧化速率的影响 .....	316
	参考文献 .....	320
第十一章	外延模型 .....	322
11-1	硅外延膜的生长 .....	322
11-2	外延掺杂 .....	327
11-3	自掺杂效应 .....	333
	参考文献 .....	336
附录 A	晶体管饱和时间常数 $\tau_s$ 和存贮时间 $t_s$ 的关系 .....	338
附录 B	本征晶体管饱和压降 $V'_{C_{sat}}$ .....	340
附录 C	工艺模拟程序 SUPREM-II 输入语言简介 .....	342
附录 D	器件分析程序 SEDAN 的使用说明 .....	360
附录 E	电路分析程序 SPICE-IIIG 输入语言简介 .....	372
	参考文献 .....	405

# 第一章 集成电路的计算机模拟概述

## 1-1 引 言

由于半导体材料和集成电路工艺的不断发展，最近十几年来，集成电路（IC）的集成度提高得非常快。从小规模集成电路发展到中规模集成电路（MSI）、大规模集成电路（LSI）。近几年来又出现了超大规模集成电路（VLSI）。不久的将来会出现每个芯片中包含一百万以上的 MOS 器件的超大规模集成电路。集成度大约以每 2—3 年增加 4 倍的速度在发展。随着集成电路集成度的提高，大大地改善了电路系统的电学性能，提高了电路系统的可靠性，并降低了生产成本。

随着集成度的不断提高，对集成电路的设计提出了越来越高的要求。要求设计的精度高、周期短、成本低，并要求设计的差错尽量少。因此，计算机辅助设计就成为研制和设计大规模集成电路必不可少的有效手段。

在大规模集成电路的计算机辅助设计（LSI CAD）中，包括以下几部分内容：

工艺模拟

器件模拟

电路模拟

时序模拟或逻辑模拟

版图设计和自动布局布线

版图的自动校验

上述的 LSI CAD 系统中的所有环节可分成两类。第一



类包括模拟 LSI 的电学特性、可靠性和成品率。如工艺模拟、器件模拟、电路模拟和时序模拟等。另一类是属于提高设计效率、减少劳动强度和设计差错的设计自动化问题（简称 DA）。人机交互式版图设计、自动布局布线和版图的自动校验等均属此类。

本书专门讲述上述模拟技术中的模型问题。

我们知道，计算机只是一种运算能力非常强的计算工具。在解决 LSI 的模拟问题时，首先遇到的是把待模拟的物理现象变成计算机能解决的数学问题。也就是说，用工艺模型和器件模型来描述 IC 的工艺过程和器件特性。所以，工艺模型和器件模型的好坏直接影响工艺模拟、器件模拟和电路模拟的精确度、计算效率和计算代价。因此，国内外学者对于器件模型和工艺模型高度重视。下面概括叙述与半导体器件模型和工艺模型关系密切的工艺模拟、器件模拟和电路模拟。

## 1-2 半导体工艺模拟

半导体工艺模拟是在给定的工艺条件和工艺模型参数下计算出杂质在半导体中的浓度分布。这里所说的工艺条件是指杂质元素的种类、离子注入能量及剂量、热处理（外延、预淀积和氧化等）的温度和时间等。工艺模型参数是指元素的扩散系数、线性和抛物线氧化速率、杂质的分凝系数和杂质的成团系数等。

工艺模拟程序通过解杂质的扩散方程计算出每步工序引起的杂质在硅中的分布及表面氧化硅厚度的变化，为器件模拟程序解泊松方程时使用。

在进行工艺模拟时，首先用工艺模拟程序（如 SUPREM-II 程序<sup>[1]</sup>）提供的输入语言描述待模拟的工艺过程并规定适

表 1-1 工艺模拟的输入格式

1	TITLE	NPN TRANSISTOR PROCESS
2	GRID	YMAX = 5, DPTH = 3
3	SUBS	ORNT = 111, ELEM = P, CONC = 4E15
4	PRINT	HEAD=Y
5	COMM	..... BASE .....
6	STEP	TYPE = PDEP, TEMP = 980, TIME = 21.5, ELEM = B, CONC = 7E19
7	STEP	TYPE = OXID, TEMP = 1110, TIME = 30, MODL = DRY0
8	STEP	TYPE = OXID, TEMP = 1110, TIME = 90, MODL = WET0
9	STEP	TYPE = OXID, TEMP = 1110, TIME = 45, MODL = NIT0
10	COMM	..... EMITTER .....
11	STEP	TYPE = ETCH, TEMP = 50
12	STEP	TYPE = OXID, TEMP = 1075, TIME = 5, MODL = NIT0
13	STEP	TYPE = PDEP, TEMP = 1075, TIME = 28, ELEM = P, CONC = 1E21
14	STEP	TYPE = OXID, TEMP = 1075, TIME = 5, MODL = DRY0
15	PLOT	TOTL = Y
16	STEP	TYPE = OXID, TEMP = 960, TIME = 30, MODL = WET0
17	SAVE	LUNM = 22, TYPE = A
18	END	

当的模型参数。将此信息流输入后，工艺模拟程序进行分析计算，并将每一工序结束后的杂质分布、氧化层厚度、PN 结位置、薄层电阻等计算结果输出来。为了说明方便起见，以双极型晶体管的简单工艺流程为例、使用美国斯坦福大学 IC 实验室开发的工艺模拟程序 SUPREM-II 进行工艺模拟。

双极型晶体管的工艺流程如下：

衬底材料 (N 型硅，〈111〉晶向，掺磷浓度为  $4 \times 10^{15}/\text{cm}^3$ ) → 预淀积杂质硼 (温度  $980^\circ\text{C}$ ，时间 21.5min，表面浓度为  $7 \times 10^{19}/\text{cm}^3$ ) → 热氧化 (温度  $1110^\circ\text{C}$ ，干氧氧化 30min，湿氧氧化 90min，干氮退火 45min) → 光刻腐蚀发射区 (温度  $50^\circ\text{C}$ ) → 扩散发射区 (温度  $1075^\circ\text{C}$ ，先在干氮中稳定 5min，然后通磷源 28min，磷表面浓度为  $1 \times 10^{21}/\text{cm}^3$ ，然后干氧氧化 5min) → 湿氧氧化 (温度  $960^\circ\text{C}$ ，30min)。

计算要求：要计算的硅的深度为  $5\mu\text{m}$ ，其中，精密计算的深度为  $3\mu\text{m}$ 。要求打印 PN 结位置和各层的薄层电阻并绘出杂质分布图。

用工艺模拟程序 SUPREM-II 提供的输入语言把上述工艺过程及分析要求写成表 1-1 所示的格式。

表 1-1 的一系列输入语句中，写在最前面的序号是为了解释方便而加上的。真正使用时必须删除。现将各语句的意义作简单说明 (关于 SUPREM-II 输入语言较详细说明见附录 C)。

第 1 句 TITLE 为标题语句，后面写的一串字符作为打印输出的标题。

第 2 句 GRID 为栅格语句，给出分析要求。其中 YMAX = 5 表示总的计算深度为从表面向下  $5\mu\text{m}$  的范围；DPTH = 3 表示精确分析的深度为从表面向下  $3\mu\text{m}$ 。

第 3 句 SUBS 是衬底语句，表示衬底材料的特性。其中

ORNT = 111 说明硅材料的晶向为  $\langle 111 \rangle$  面。ELEM = P 规定衬底是掺磷的N型硅。CONC = 4E15 表示衬底中杂质浓度为  $4 \times 10^{15}/\text{cm}^3$ 。

第4句 PRINT 是打印语句,规定打印的内容。它对以下各工艺语句都起打印控制作用,直到遇到下一打印语句为止。这里的 HEAD = Y 表示要求打印标题区。标题区中包括氧化硅厚度、硅表面杂质浓度、薄层电阻、PN 结深度、氧化硅和硅中的杂质总量,及补偿后的离化杂质总量。如表 1-2 所示。

第5句 CO MM 为注解语句。后面的字符串对该工艺流程作一定的说明,并作打印时的副标题。

第6句 STEP 是工序语句,规定工艺的具体类型和工艺参数。这里的 TYPE = PDEP 表示工序的种类为杂质的化学预淀积,TEMP = 980 表示化学预淀积温度为  $980^\circ\text{C}$ ; TIME = 21.5 表示预淀积时间为 21.5min, ELEM = B 表示掺杂种类是硼,CONC = 7E19 表示表面处杂质源浓度为  $7 \times 10^{19}/\text{cm}^3$ 。

第7—9句 STEP 语句中,TYPE = OXID 表示氧化工序。MODL = DRY0 表示氧化模型为干氧氧化,MODL = WET0 表示湿氧氧化模型,MODL = NIT0 表示干氮中退火。

第10句和第5句一样是注释语句,注明以下是发射区工艺。

第11句 STEP 是工序语句,TYPE = ETCH 是腐蚀工序,TEMP = 50 表示腐蚀温度为  $50^\circ\text{C}$ 。将硅上的二氧化硅完全腐蚀掉。

第12句、第14句分别和第9句、第7句相同,只是所用的温度和时间不同。

表 1-2 SUPREM-II 程序打印输出的标题区

NPN TRANSISTOR PROCESS

-----EMITTER-----

STEP 9

OXIDATION IN WET OXYGEN

TOTAL STEP TIME = 30.0 MINUTES

INITIAL TEMPERATURE = 960.000 DEGREES C

OXIDE THICKNESS = .3401 MICRONS

LINEAR OXIDE GROWTH RATE = .195194 MICRONS/MINUTE

PARABOLIC OXIDE GROWTH RATE = 4.032954-003 MICRONS\*\*2/MINUTE

OXIDE GROWTH PRESSURE = .842105 ATMOSPHERES

	OXIDE DIFFUSION COEFFICIENT	SILICON DIFFUSION COEFFICIENT	SEGREGATION COEFFICIENT	SURFACE TRANSPORT COEFFICIENT
PHOSPHORUS	2.26184-007	2.54207-005	10.000	6.62385-003
BORON	7.09128-009	5.62830-005	.21496	1.21313-003

S UPFACE CONCENTRATION = -4.403750 + 020 ATOMS/CM\*\*3

JUNCTION DEPTH	SHEET RESISTANCE
1.83869 MICRONS	4.89540 OHMS/SQUARE
2.68396 MICRONS	14185.5 OHMS/SQUARE
	7522.63 OHMS/SQUARE

NET ACTIVE CONCENTRATION

OXIDE	CHARGE = 4.916704 + 015	IS	22.8	% OF TOTAL
SILICON	CHARGE = 1.663885 + 016	IS	77.2	% OF TOTAL
TOTAL	CHARGE = 2.155555 + 016	IS	107.	% OF INITIAL
INITIAL	CHARGE = 2.018066 + 016			

CHEMICAL CONCENTRATION OF PHOSPHORUS

OX IDE	CHARGE = 7.390878 + 015	IS	17.6	% OF TOTAL
SILICON	CHARGE = 3.472180 + 016	IS	82.4	% OF TOTAL
TOTAL	CHARGE = 4.211268 + 016	IS	100.	% OF INITIAL
INITIAL	CHARGE = 4.213337 + 016			

CHEMICAL CONCENTRATION OF BORON

OXIDE	CHARGE = 1.959806 + 013	IS	9.84	% OF TOTAL
SILICON	CHARGE = 1.796059 + 014	IS	90.2	% OF TOTAL
TOTAL	CHARGE = 1.992039 + 014	IS	99.4	% OF INITIAL
INITIAL	CHARGE = 2.004309 + 014			

第 13 句 STEP 是工序语句, TYPE = PDEP 是化学预沉积。和第 6 句相似,只是把杂质类型换成磷,杂质浓度为  $1 \times 10^{21}/\text{cm}^3$ , 温度为  $1075^\circ\text{C}$ , 时间为 28min。

第 15 句 PLOT 为绘图语句。TOTL = Y 表示绘制净杂质浓度分布图。

第 16 句和第 8 句相同,是湿氧氧化工序。

第 17 句是保存语句。LUNM = 22 表明把计算结果保存在名为 22 的磁盘文件中, TYPE = A 表示该磁盘文件为 ASCII 码。

第 18 句 END 为结束语句。表明该工艺流程结束。

对该工艺流程模拟的结果,在每个工序语句执行后均有标题区和杂质浓度分布曲线的打印输出。在第 16 句(最后一个工序)结束时打印出的标题区如表 1-2 所示。这时的杂质浓度分布曲线如图 1-1 所示。

从表 1-2 所示的标题区和图 1-1 中可以看出,发射结深为  $1.84\mu\text{m}$ , 薄层电阻为  $4.9\Omega/\square$ 。集电结深  $2.68\mu\text{m}$ , 基区薄层电阻为  $14.19\text{k}\Omega/\square$ 。表面杂质浓度为  $4.4 \times 10^{20}/\text{cm}^3$  (P 型杂质为正值, N 型杂质为负值)。表面氧化层厚度为  $0.34\mu\text{m}$ 。

如果以上结果没满足设计要求,可以改变工艺条件重新模拟直到满意为止。以上得到的杂质浓度分布可以直接输入到器件模拟程序 SEDAN<sup>[2]</sup> 中进行器件电学特性和参数的分析和计算。如果仍不满足设计要求,也可以改变工艺条件,得到新的杂质分布。用此新的杂质分布再进行器件模拟,直到满足设计要求为止。

把器件模拟程序计算出的(或测量得到的)器件模型参数作为有源器件的电学特性输入到电路分析程序中(如 SPICE-II<sup>[4]</sup>) 进行电路模拟就可以得到由这些半导体器件组成的电路的电学特性。

## NPN TRANSISTOR PROCESS

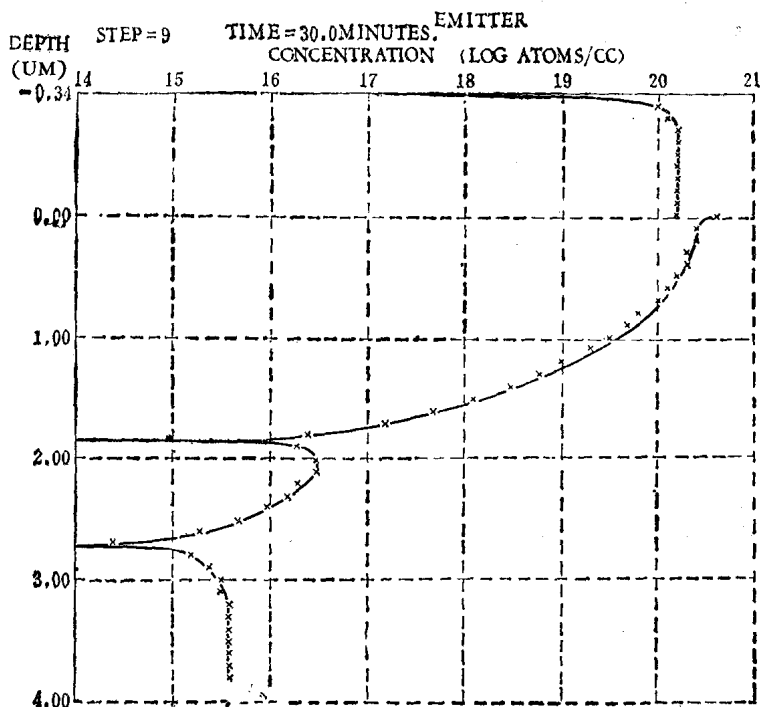


图 1-1 SUPREM-II 计算出的净杂质浓度分布

### 1-3 半导体器件模拟

工艺模拟得到的杂质浓度分布可以输入到器件分析程序(如 SEDAN<sup>[2]</sup> 或 GEMINI<sup>[3]</sup>) 中供器件模拟使用。器件模拟是从电子和空穴的输运方程、连续方程和泊松方程出发,解出器件中的电势分布和载流子分布,从而得到器件的电流-电压特性。并可计算出器件模型参数。把上节中得到的杂质分布输入到器件模拟程序 SEDAN 中进行计算。用 SEDAN 程序提



供的输入语言对分析要求和杂质轮廓进行描述，该输入数据格式如表 1-3 所示。

表 1-3 用 SEDAN 作器件模拟的输入数据

---

1 ...TITLE	BIPOLAR JUNCTION TRANSISTOR
2 ...GRID	NREG = 1, STSZ = .05, NSTP = 20
3 ...GRID	NREG = 2, STSZ = .01325, NSTP = 150
4 ...GRID	NREG = 3, STSZ = .05, NSTP = 30
5 ...DEVICE	NPN. FORW BASE. CONTACT = 2.17
6 ...COMMENT	..... BIPOLAR PROFILE FROM SUPREM II .....
7 ...PROFILE	SUPREM LUNM=22
8 ...BIAS	VBEF = .4, VBEL = .9, VBES = .025, VCEF = 3.4, VCEL = 3.9, VCES = .025
9 ...MODEL	SRHR = Y, AUG = N, BGNW = Y
10 ...PRINT	HEAD=Y,1
11 ...PLOT	TEC = Y, BETA = Y, JC = Y, JB = Y, CJE = Y
12 ...COMPUTE	VA = Y, FT = Y, CJE = Y, CJC = Y
13 ...END	

---

上述输入数据中，每行前面的数字序号是为了解释方便而加的。使用时必须删除。下面对各语句作些说明。关于 SEDAN 输入语言的使用见附录 D。

第 1 句 TITLE 是标题语句。后面的字符串用作打印标题。

第 2—4 句 GRID 为栅格语句。它们规定了用有限差分法解微分方程时所用的栅格大小。其中 NREG = 1 指出固定栅格尺寸的区号为 1 号区。STSZ = 0.05 规定了 1 号区内的栅格间距为  $0.05\mu\text{m}$ ，NSTP = 20 表示 1 号区中的栅格数为 20 个。第 3、4 句和此相似。所以，此例中规定的栅格为从硅表面开始向体内有 20 个间距为  $0.05\mu\text{m}$  的栅格 (1 号区)，接着是 150 个间距为  $0.01325\mu\text{m}$  的栅格 (2 号区)，接着又是间距为  $0.05\mu\text{m}$  的栅格 30 个 (3 号区)。