

M 23

高等教育电教教材

薛宗祥

《微型计算机原理与应用》 辅导材料

《微型计算机原理与应用》编写组

高等教育出版社



高等教育电教教材

《微型计算机原理与应用》

辅导材料

《微型计算机原理与应用》编写组



高等教育出版社

内 容 提 要

该辅导材料是为配合电视函授讲座《微型计算机原理与应用》的教材而编写的。各章均提出了要掌握的重点内容,并给出了部分习题解答,有些章节还增加了补充阅读材料。该辅导材料可以帮助读者和收看电视函授讲座的观众掌握各章的重点和要求。

高等教育电教教材

《微型计算机原理与应用》

辅 导 材 料

《微型计算机原理与应用》编写组

*

高等教育出版社出版
新华书店北京发行所发行
北京印刷一厂印装

*

开本787×1092 1/16 印张4.75 字数100,000

1986年1月第1版 1986年1月第1次印刷

印数00,001—52,820

书号13010·01207 定价1.05元

目 录

第一章 微 前 言 的基本结构

这本辅导材料是为配合中央电视台、中央电教馆、高等教育出版社、《无线电》杂志联合举办的“计算机科学技术电视函授讲座”的第二部分——《微型计算机原理与应用》的教材而编写的。

各章均提出了需要掌握的重点内容，也给出了一些习题解答，这些题目能帮助读者和观众更好地掌握各章的内容。辅导材料还增加了补充阅读材料。

辅导材料宜于在学完文字教材后使用，借助它对所学内容作一些归纳从而得到巩固。

本辅导材料各章的编写者和主编统稿者与教材相同。

《微型计算机原理与应用》编写组

一九八五年八月

微型计算机的基本结构部分重点是讨论了通用微型计算机的结构模型、特点、功能和简单的工作过程。它与其它计算机相比，两者在系统结构上是一致的。为了能对计算机的结构和功能有一个初步的了解，教材中对各主要功能部件的意义和作用以及简单工作过程作了相应的描述。此外，分别从外部和内部讨论了微型计算机结构上所固有的特点。这就是采用了所谓总线结构。总线是计算机内部传递信息的公共通路。在功能部件内使用的总线称内部总线，用于各功能部件间的联接称外部总线。

外部总线的规范化，使微型计算机具有通用、灵活、易扩展性等特点。扩展功能部件时，只要它们符合总线的规范要求，就可直接与总线相接而成为系统中一个新的功能部分，从而使系统的功能可随新部件的加入而扩展。因此，有必要熟悉那些有关总线的标准，比较好的学习办法是先去熟悉其中的某一种，这样便可方便地掌握其它一些总线标准。

目前我国常见的微型计算机中的总线标准有：S-100 BUS（S-100总线，适用于八位或十六位机）、STD BUS（标准总线，适用于八位机）、MULTI-BUS（SBC总线，适用于

目 录

第一章 微型计算机的基本结构 1	Z 80响应中断时的断点和现场保护 ...27
§ 1.1 内容提要与重点.....1	第七章 并行与串行接口 30
§ 1.2 补充阅读材料	§ 7.1 内容提要与重点.....30
Z 80微型计算机.....2	§ 7.2 部分习题解答.....30
第二章 微处理器 5	§ 7.3 补充阅读材料.....34
§ 2.1 内容提要与重点.....5	第八章 计数器/定时器 45
§ 2.2 补充阅读材料.....7	§ 8.1 内容提要与重点.....45
第三章 半导体存储器12	§ 8.2 部分习题解答..... 46
§ 3.1 内容提要与重点.....12	第九章 D/A与A/D转换技术48
§ 3.2 本章习题解答.....13	§ 9.1 内容提要与重点.....48
第四章 寻址方式和指令系统 15	§ 9.2 部分习题解答..... 48
§ 4.1 内容提要与重点.....15	第十章 TP801单板微型计算机及其应用
§ 4.2 部分习题解答.....16	 52
第五章 汇编语言程序设计基础 18	§ 10.1 内容提要与重点.....52
§ 5.1 内容提要与重点.....18	§ 10.2 补充阅读材料.....52
§ 5.2 部分习题解答.....19	第十一章 单片微型机原理与应用 59
第六章 接口技术与中断 26	§ 11.1 内容提要与重点.....59
§ 6.1 内容提要与重点.....26	§ 11.2 补充阅读材料.....62
§ 6.2 部分习题解答.....26	第十二章 微型计算机在管理中的应用 ...69
§ 6.3 补充阅读材料	§ 12.1 内容提要与重点.....69
	§ 12.2 补充阅读材料..... 71

第一章 微型计算机的基本结构

§ 1.1 内容提要与重点

本章主要涉及两个方面的内容：第一部分是基本概述。第二部分着重讨论了微型计算机的基本结构和简单工作过程。这一部分内容要求读者重点掌握。

概述部分主要是简单介绍了微型计算机的发展、种类划分和大致应用范围的基本情况，其目的在于使学习者能对这些最基本的情况有一个初步的了解。

微型计算机技术的发展可用四个字来概括，那就是“快”、“新”、“多”、“广”。所谓“快”就是指技术进展快，产品更新和价格下降快。在整个70年代中，微型计算机从诞生直至一系列高性能产品的出现，在技术上已经历了四个不同阶段的更新（平均2~3年就更新一次，而价格则相应降低一个数量级）。“新”是指不断采用新技术、新工艺，使得它在较短的时间里就会有新产品诞生。“多”是反映在品种型号多和生产厂家多。据1982年底的不完全统计已有近174个系列和1200个品种，生产厂家已达150个左右。“广”则是指应用面广和涉及面广。1982年底全世界的应用项目已不下20000个，而我国也已有近600个应用项目。应用面涉及社会的各行各业，甚至人们的衣、食、住、行和娱乐用品。

微型计算机的种类划分有多种方法，本章是以核心部件——微处理器（ μP ）的字长这一技术指标来作为划分依据。这也是种类划分中最常见的一种方法。字长这一指标不仅直接体现了微型计算机的计算精度，而且它对速度和处理能力也有重要影响。此外，微型计算机技术的发展和产品的更新往往也是通过字长的增加来给予体现的。

微型计算机的基本结构部分重点是讨论了通用微型计算机的结构模型、特点、功能和简单的工作过程。它与其它计算机相比，两者在系统结构上是一致的。为了能对计算机的结构和功能有一个初步的了解，教材中对各主要功能部件的意义和作用以及简单工作过程作了相应的描述。此外，分别从外部和内部讨论了微型计算机结构上所固有的特点。这就是采用了所谓总线结构。总线是计算机内部传送信息的公共通路。在功能部件内使用的总线称内部总线，用于各功能部件间的联接称外部总线。

外部总线的规范化，使微型计算机具有通用、灵活、易扩展性等特点。扩接功能部件时，只要它们符合总线的规范要求，就可直接与总线相接而成为系统中一个新的功能部分。从而使系统的功能可随新部件的加入而扩展。因此，有必要熟悉那些有关总线的标准，比较好的学习办法是先去熟悉其中的某一种，这样便可方便地掌握其它一些总线标准。

目前我国常见的微型计算机中的总线标准有：S-100BUS（S-100总线，适用于八位或十六位机），STD BUS（标准总线，适用于八位机），MULTI BUS（SBC多总线，适用于

八位或十六位机), IEEE-488 (标准接口总线, 适用于配接各种标准组件), APPLE II BUS (苹果II总线, 主要用于6502微处理器构成的微型计算机)等。从应用的角度来看, 掌握和理解总线的结构是极为重要的。

微型计算机内部结构特点集中反映在核心部件——微处理器的内部结构特点上。书中对一个微处理器内部的几个主要电路的功能和意义进行了简单描述, 并通过指令执行过程的介绍来加深对内部结构的理解。对微处理器内部结构的理解重点是应该放在它所具有的主要功能与特点、内部各主要寄存器的作用以及各外部引脚的意义。对工作过程的理解应着重搞清取指和执行过程中各有关功能电路和寄存器之间相互作用的关系。内部结构和工作过程的学习将为以后章节内容的学习打下必要的基础。

§ 1.2 补充阅读材料

Z80微型计算机

Z80-CPU是八位微处理器的典型产品之一, 其功能强、用途广, 以它为核心所组成的各种微型计算机在八位机中占有相当大的比重。在我国已开发应用的八位微型计算机应用中, 多数也是这类机种, 其中比较典型的有: TP-80系列和Z80starter kit等各类单板微型计算机; TRS-80 I 和 III 型, PC8001和MZ-80个人微型计算机; TRS-80 II、CS-II 和 III、PIEP PIPER和MCZ-1 系列等通用微型计算机系统以及M243系列和CCS系列多任务多用户微型计算机系统。

此外, 为Z80 CPU直接配套的各类外围功能芯片也相当丰富, 并且具有功能强、使用灵活和价格便宜之特点, 因此对开展微型计算机在各方面的应用提供了极大方便。

下面列举一些实际的例子:

1. TP-801单板微型计算机

(1) 系统组成

TP-801是以Z80微处理器为核心并采用了Z80系列中的各种LSI器件组装在一块印刷电路板上的单板微型计算机。板上配有4K字节RAM存储器、2K字节的ROM存储器(存放TPBUG A监控程序)、设有Z80-CTC计数和定时器和PIO并行接口, 系统的工作频率为2MHz。板上同时还配有一个28键的键盘(16个数字符号键和12个命令键、6位LED七段字型数字显示器、音频盒式磁带机接口(可接普通录音机存放数据和程序)。为该机直接配用的接口板有: TP-801 I (可配接 μ -80行式打印机)、TP-801A/D和D/A转换板(用于现场数据采集或控制用), TP-801M(内存贮器扩展)。

(2) 用途与特点

尽管TP-801是一个体积很小、功能有限的单板微型机, 但它价格低廉, 可广泛地用于各类小型的生产或自动控制场合, 也可作为分布式微机系统中的前沿处理装置。尤其是在简单的生产过程的自动控制或检测, 仪器仪表或单机控制以及数据采集等方面的应用, 单板机可

发挥其十分有效的作用和取得较好的经济效益。

此外,单板机的基本结构与一般的微型计算机的结构并无本质上的差别,可以说是“麻雀虽小,五脏俱全”,对初学者来说,比较容易入门,它成为教学的有力工具。关于TP-801详细介绍见第十章。

2. TRS-80微型计算机

(1) 系统组成

CPU ——Z80 (I型和Ⅲ型), Z80A (Ⅱ型)。

内存贮器——48K字节RAM (I型和Ⅲ型), 64K字节(Ⅱ型)。4K字节ROM (Level I BASIC) 或12K字节ROM (Level II BASIC)。

外存贮器——可接1~4台5 $\frac{1}{4}$ 英寸软盘驱动器 (I型和Ⅲ型), 1台8英寸软盘驱动器 (Ⅱ型, 可再扩接1~3台或1~4台硬盘驱动器)。

显示器 ——可显示每帧16行, 每行64个字符 (I和Ⅲ型), 每帧24行, 每行80个字符 (Ⅱ型)。

打印机——可配接各类高速或一般速度的行式或图形打印机。

键 盘——65个标准ASCII字符键盘 (I、Ⅲ型), 76个标准ASCII字符键盘 (Ⅱ型)。

扩展接口——可接RS-232接口, RAM扩展板和打印机接口, Ⅱ型备有4个接口插槽供用户扩展接口之用。

(2) 用途与特点

TRS-80是美国Radio Shack公司生产的八位微型计算机, 它也是我国比较早引进和进行组装的機種之一, 国内拥有较多的用户。TRS-80分I型、Ⅱ型和Ⅲ型。I型和Ⅲ型在功能和性能方面基本相同, 主要适用于作为个人用微型机, 也可用于进行一般性的事务处理和计算以及教育方面。Ⅱ型则是提高型的通用微型机系统, 运算速度比I和Ⅲ型快, 内存和外存容量也大得多。Ⅱ型主要用于科学计算、中小企业事务管理和教育领域。TRS-80所配置的主要系统软件有: TRS-DOS操作系统、COBOL、FORTRAN、编译BASIC和汇编等, Ⅱ型还可直接运行通用的CP/M操作系统。与其它八位微型机相比, TRS-80具有用户较广、应用软件较为丰富和成熟之特点, 尤其是在各种管理和教育方面已积累了大量的实用程序。国内组装的与TRS-80相同的主要机器型号有: MDR-Z80, BCE-80, SEED-Z80和EG-3003等。TRS-80的基本结构框图见图1.1。

3. CROMEMCO系列微型计算机

(1) 系统组成

CPU——Z80A (装在一块ZPU板上)。

内存贮器——64K字节RAM (可扩充至512K)。

外存贮器——一台5 $\frac{1}{4}$ 英寸软盘驱动器 (Ⅱ型)、两台8英寸软盘驱动器 (Ⅲ型, 可扩充至四台)。

显 示 器——可接一至七台多功能显示终端, 每帧可显示24行, 每行80字符。

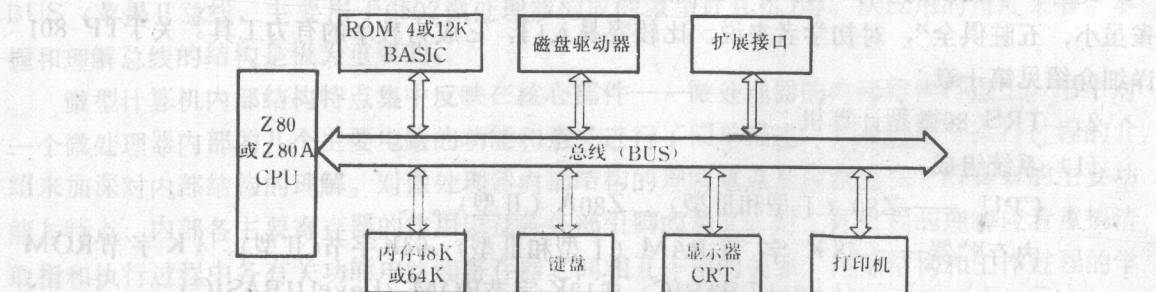


图1.1 TRS 80基本结构图

打印机 ——可配接各类行式或全字符打印机。

键 盘——具有标准的ASC II 所 有 字符键，并有20个用户自定义功能键。

总线标准——S-100总线，Ⅱ型主机箱内有12个S-100总线插槽，Ⅲ型有21个插槽。

用户可方便地插入不同功能的扩展接口部件。

(2) 用途与特点

CROMEMCO系列微型机是美国CROMEMCO公司设计和生产的微型机，这类机种也是我国较早引进并自行组装的微型机中的一种。在我国以往几年所开展的各项应用项目中，这类机种占有比较大的比例。主要应用范围是：一般性的科学计算，数据处理，企事业管理和教育培训，也可用于生产过程的检测或控制。由于机内的结构是采用了功能块插件形式，所以系统中各功能部件具有相对的独立性，便于扩展或维修。系统可配置多用户操作系统和相应的内存扩充板可供多个用户同时使用。

此外，CROMEMCO公司还设计了一块带有双微处理器(Z80A和M68000)的DPU板，该板插入系统后，便可以使原来的八位微型机升级为十六位的微型机。升级后的机器不仅具有16M字节内存的直接寻址能力，而且其运算速度可相对提高10倍。在系统软件方面，除常用的各种语言外，它们还配有结构式FORTRAN，32K结构式BASIC和字符处理系统。CROMEMCO系统的基本结构框图如图1.2所示。

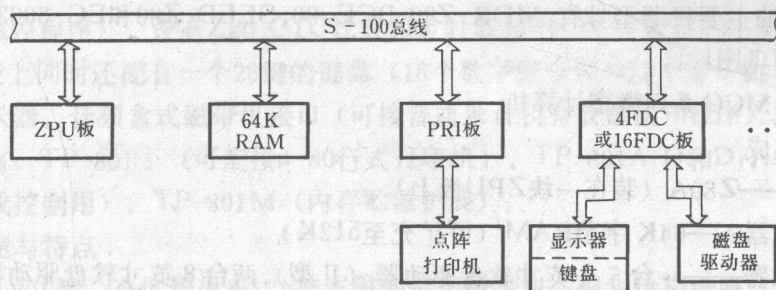


图1.2 CROMEMCO系统基本结构图

第二章 微处理器

§ 2.1 内容提要与重点

微处理器是微型计算机的中央处理机,担负着微型机运算器和控制器的功能。常用的微处理器的种类繁多,结构功能也千差万别,随着微型计算机的发展,微处理器的功能也越来越强。了解各种微处理器的功能和结构特点,是学习和应用微型计算机的重要内容,在不同的应用场合可以更合理的选择和建立自己的微型计算机系统。

本章重点介绍Z 80微处理器的结构及时序,同时还简单介绍了目前常用的8088微处理器,供阅读。具体内容如下:

一、Z80微处理器的结构

Z 80是功能较强的八位微处理器,是应用最广的微处理器之一。Z 80微处理器的内部采用总线结构,其各功能部件都连到单一的内部总线上,通过内部总线彼此交换信息。它的主要功能部件包括:

1. 运算器

运算器执行算术和逻辑运算功能(简记为ALU)。Z 80的算术和逻辑运算指令都在这里执行。

2. 指令寄存器和CPU控制

这部分执行微处理器的控制功能,从存储器中取出的指令通过数据总线送至指令寄存器,经指令译码器到CPU控制逻辑、产生微处理器内部和外部的控制信号。

3. CPU寄存器组

这是一组通用和专用寄存器,程序设计人员要充分掌握和熟练使用这组寄存器。

二、Z80-CPU寄存器的功能

Z 80-CPU寄存器包括:主寄存器组、备用寄存器组和专用寄存器组。其功能如下:

1. 累加器和标志寄存器

Z 80-CPU有两个累加器A和A',每个累加器各有一个与它相联的标志寄存器F和F'。累加器通常用于存放一个操作数,并且也用于保存操作结果。

算术和逻辑运算结果的特征信息,保存在标志寄存器中。标志寄存器F和F'的每一位都是独立使用的寄存器。标志位的功能如下:

- (1) 进位标志(C_y);
- (2) 加减运算标志(N);
- (3) 奇偶校验/溢出标志(P/V);

(4) 半进位标志 H) ;

(5) 零标志 (Z)

(6) 符号标志;

2. 通用寄存器

Z 80的主寄存器组和备用寄存器组中, 各有一组通用寄存器, 它们分别是B, C, D, E, H, L 和B', C', D', E', H', L'。每个都可作为 8 位的通用寄存器使用, 也可以成对地组成16位寄存器对使用。寄存器对是: BC, DE, HL 和BC', DE', HL'。

3. 程序计数器 (PC)

程序计数器是程序地址指示器, 用于指出下一条要执行的指令在内存中的地址。

4. 堆栈指示器 (SP)

堆栈指示器用于指出栈顶元素的地址, 每次堆栈操作都是两个字节。

5. 变址寄存器 (IX和IY)

这是两个独立的16位地址寄存器, 用于指令的变址寻址。变址寻址时, 操作数的有效地址等于变址寄存器的内容加上指令中给出的地址偏移。

6. 中断页面寄存器 (I)

当Z 80以方式 2 响应中断时, I 寄存器提供中断向量的高 8 位地址, 低 8 位地址由申请中断的外设接口提供。

7. 存贮器刷新寄存器 (R)

用于MOS动态随机存贮器的刷新操作, 提供刷新操作的低七位内存地址。

三、Z80的引脚功能

Z 80共有40个引脚, 其功能如下:

$A_0 \sim A_{15}$ ——16位地址总线, 三态输出, 高电平有效。

$D_0 \sim D_7$ ——8 位双向数据总线, 三态输出, 高电平有效。

$\overline{M}_1$ ——取指周期信号, 输出, 低电平有效。

$\overline{IORQ}$ ——I/O操作请求信号, 三态输出, 低电平有效。

$\overline{MREQ}$ ——存贮器请求信号, 三态输出, 低电平有效。

$\overline{RD}, \overline{WR}$ ——存贮器或I/O接口读、写信号, 三态输出, 低电平有效。

$\overline{RESH}$ ——存贮器刷新信号, 输出, 低电平有效。

$\overline{HALT}$ ——停机控制信号, 输出, 低电平有效。

$\overline{WAIT}$ ——输入信号, 低电平有效, 要CPU进行等待。

$\overline{INT}$ ——中断请求信号, 输入, 低电平有效。

$\overline{NMI}$ ——非屏蔽中断请求信号, 输入, 低电平有效。

$\overline{RESET}$ ——系统复位信号, 输入, 低电平有效。

$\overline{BUSRQ}$ ——总线请求信号, 输入, 低电平有效。

$\overline{BUSAk}$ ——总线请求的回答信号, 输出, 低电平有效。

四、Z80-CPU时序

Z 80共有七个机器周期，教材中已介绍其中的二个周期、其余五个机器周期的操作时序见 § 2.2 补充阅读材料。

五、8088微处理器的结构

8088微处理器由执行部件 (EU) 和总线接口部件 (BIU) 两部分组成。

执行部件包括：运算器，累加器和通用寄存器，标志寄存器和控制逻辑电路。

总线接口部件由段寄存器、指令计数器、地址加法器和指令队列缓冲器等部件组成。

六、8088的引脚功能

8088微处理器的外部特性有40个引脚，有的引脚在最小模式和最大模式的系统中功能相同，有些引脚则不同。

七、8088系统的组成原理

①8088最小系统的组成

②8088最大系统的组成

§ 2.2 补充阅读材料

Z 80机器周期除取指令码和存储器读或写周期外还有：

一、输入/输出周期

当CPU与外设交换信息时，要执行输入/输出指令，输入/输出周期的时序如图2.1所示。

输入/输出周期与存储器读/写周期类似，在 T_1 周期的上升沿之后，输入/输出的端口地址出现在地址总线的低8位上。但是 $\overline{IORQ}$ 与 $\overline{RD}$ 信号是在 T_2 上升沿为有效，CPU在I/O操作时自动插入一个 T_w^* 周期，这是因为从 $\overline{IORQ}$ 有效，到 T_2 下降沿采样 $\overline{WAIT}$ 线之间的时间非常短，在没有 T_w^* 状态时，即使I/O端口要求 $\overline{WAIT}$ ，但也无足够的时间发生等待申请，同时也很难设计一个I/O装置能在这样的速度下工作。CPU在I/O操作时自动插入一个 T_w^* 周期，在 T_w^* 周期的下降沿对 $\overline{WAIT}$ 线采样，以决定是否需要等待周期 T_w 。

在输入时， $\overline{IORQ}$ 和 $\overline{RD}$ 作为端口选择信号，在 T_3 的下降沿CPU采样数据总线得到输入数据。在输出时， T_1 的下降沿之后，CPU把输出数据送到数据总线上， $\overline{WR}$ 信号在 T_3 的下降沿后失效，使外设足够的时间写入信息。具有 T_w 周期的输入/输出时序如图2.2所示。

二、总线请求和响应周期

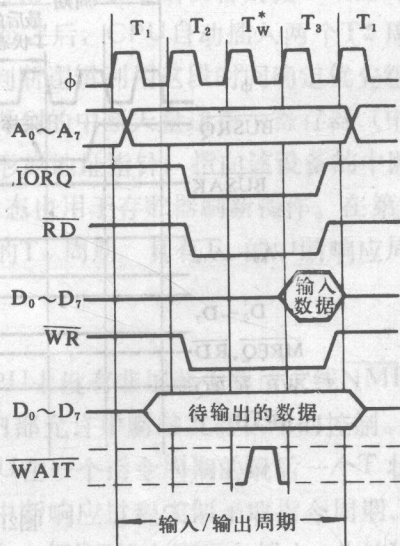


图2.1 输入/输出周期时序

当有大量的数据要在内存和外存贮器（例如磁盘）之间传送时，如果还用I/O指令，通过CPU来进行传送则传送速度很低，满足不了实际问题的要求。为此希望数据能够在内存与外存之间直接传送，而不经CPU，这种传送方式叫直接数据传送（简称DMA）。在这种方式下，外设通过直接存取控制电路（DMAC）发 $\overline{\text{BUSRQ}}$ 信号请求占用总线，CPU响应请求时发出回答信号 $\overline{\text{BUSAK}}$ ，表示总线可用。

CPU在任何机器周期的最后一个T状态 T_4 的上升沿采样 $\overline{\text{BUSRQ}}$ 信号。如果此信号有效，CPU在下一个T状态的开始发出 $\overline{\text{BUSAK}}$ 信号，并使地址总线、数据总线和所有三态控制信号都处于高阻状态，此时DMAC可以利用这些线控制在外设和内存之间直接进行信息交换。

在总线响应的情况下，CPU总是用时钟脉冲的上升沿对 $\overline{\text{BUSRQ}}$ 信号采样，若发现它无效，则在同一时钟脉冲的下降沿使 $\overline{\text{BUSAK}}$ 信号无效，使CPU重新获得总线控制权，恢复正常工作。总线请求和响应周期时序如图2.3所示。

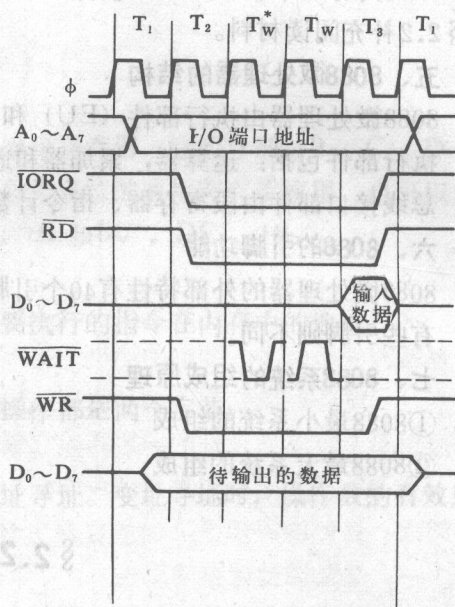


图2.2 具有 T_w 的I/O时序

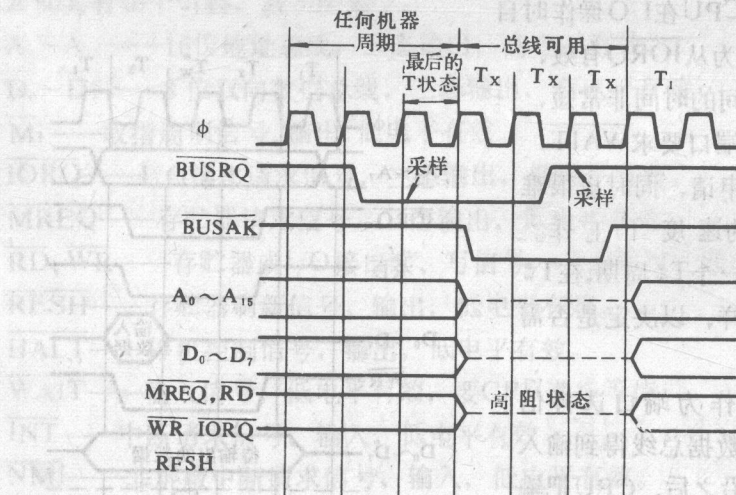


图2.3 总线响应时序

三、中断请求和响应周期

CPU通常是通过中断方式与较慢的外部设备交换信息的。CPU在每个指令周期的最后一

个时钟脉冲的上升沿去采样中断请求信号 $\overline{\text{INT}}$ ，若总线请求信号 $\overline{\text{BUSRQ}}$ 无效，CPU内部由软件控制的中断允许触发器IFF为“1”（开中断），则响应中断请求。转中断响应周期，其时序如图2.4所示。

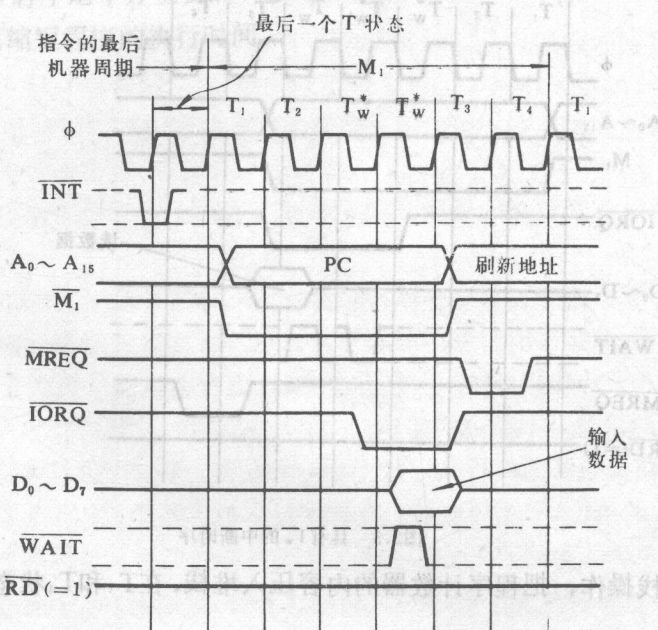


图2.4 中断时序

这是一个特殊的 $\overline{\text{M1}}$ 周期， $\overline{\text{M1}}$ 和 $\overline{\text{IORQ}}$ 信号有效，指明请求中断设备的接口电路可以把8位中断矢量放到数据总线上。在中断响应周期 T_2 状态之后，CPU自动插入两个 T^*_W 周期，这是为了当有多个外设同时申请中断时，中断优先级判断逻辑利用这段时间确定优先级。CPU在 T_3 周期的上升沿采样数据总线，把由数据总线得到的中断矢量送指令寄存器（中断方式0），以执行RST指令；或同I寄存器内容组合，形成地址指针，指向该设备的中断服务程序入口地址。同时 $\overline{\text{M1}}$ 和 $\overline{\text{IORQ}}$ 信号失效。 T_3 和 T_4 状态也用于存储器刷新操作。在第二个 T^*_W 状态的下降沿采样WAIT线，确定是否要插入另外的 T_W 周期。具有 T_W 的中断响应周期时序如图2.5所示

四、非屏蔽中断响应周期

为了应付需CPU立即处理的紧急情况，Z80-CPU上设有非屏蔽中断请求线 $\overline{\text{NMI}}$ ，它的优先级高于其它任何可屏蔽的中断，而且不受CPU内部允许中断触发器状态的控制。当 $\overline{\text{NMI}}$ 线上发生脉冲下降沿时，置“1” $\overline{\text{NMI}}$ 触发器，CPU在一个指令周期的最后一个T状态的上升沿采样到它的 $Q = 1$ 时，就立即响应中断，这个中断响应过程类似于取指令周期，但区别是不采样数据总线，而是内部自动产生一个RST指令，把PC的内容压入栈中，并转移到0066H单元，该地址为非屏蔽中断服务程序的入口地址。其中断时序如图2.6所示。在 $\overline{\text{M1}}$ 周期的 T_1

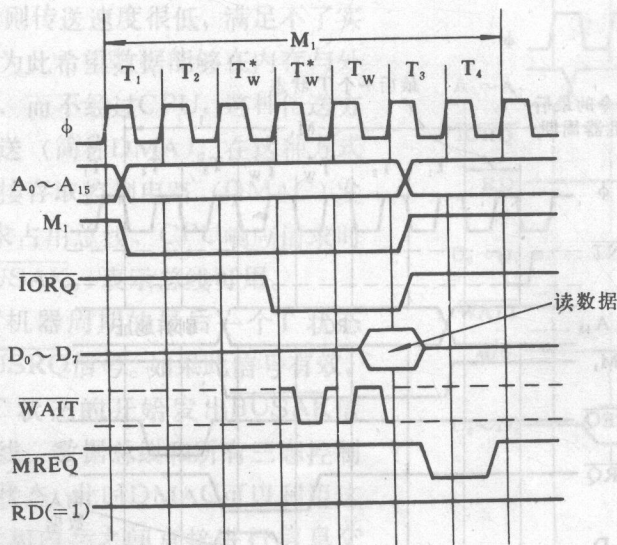


图2.5 具有 T_w 的中断时序

和 T_2 状态执行堆栈操作，把程序计数器的内容压入堆栈，在 T_3 和 T_4 状态仍进行存储器刷新操作。

五、暂停状态退出

每当执行停机指令时，CPU就执行空操作指令，进入无操作状态，直到接收到一个非屏蔽中断或一个屏蔽中断请求为止。这两个中断都是在 T_4 状态的时钟脉冲上升沿被采样，

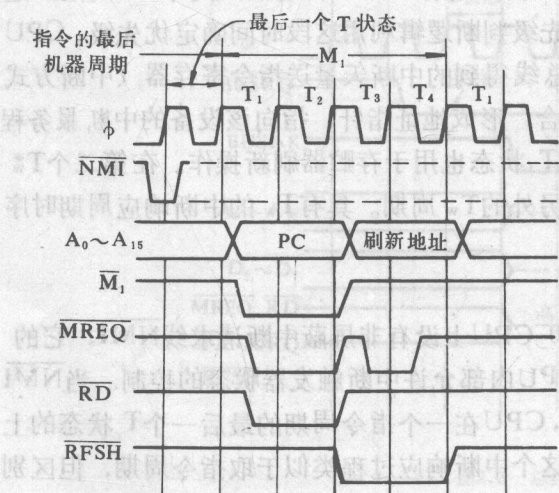


图2.6 非屏蔽中断周期时序

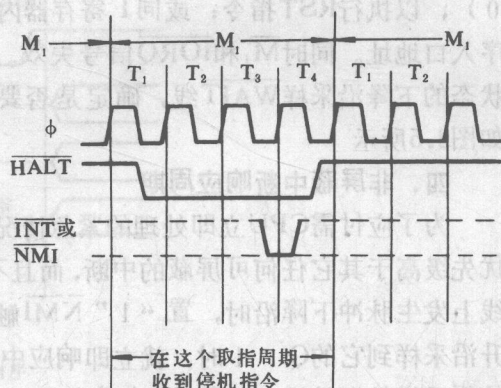


图2.7 暂停状态脱离时序

于是在下一个时钟的上升沿，就脱离暂停状态。其时序如图2.7所示。在暂停状态执行无操作指令的目的是为了维持对存储器的刷新操作，暂停状态与一个正常的取指周期十分相似，只是CPU不理睬数据总线上的信号，且暂停信号 $\overline{\text{HALT}}$ 有效。

学习和了解CPU时序是十分重要的，它能帮助我们了解指令的执行过程，在编程时，适当地选用指令可以缩短程序的执行时间。

写入信息的可擦除ROM，叫EPROM。目前微型机系统中，使用EPROM较多。本节重点介绍了EPROM的存储电路和A₁₆地址译码器。在正常状态下是不导通的，而在高电压之下，会发生雪崩击穿，而成为导通状态，这时就可写入信息。在紫外线照射之下，ROM内部的本基要擦除ROM已存储的信息，使ROM重新成为可擦除ROM，因此得到了广泛的应用。

而ROM的存储电路和A₁₆地址译码器。在正常状态下是不导通的，而在高电压之下，会发生雪崩击穿，而成为导通状态，这时就可写入信息。在紫外线照射之下，ROM内部的本基要擦除ROM已存储的信息，使ROM重新成为可擦除ROM，因此得到了广泛的应用。

在正常状态下是不导通的，而在高电压之下，会发生雪崩击穿，而成为导通状态，这时就可写入信息。在紫外线照射之下，ROM内部的本基要擦除ROM已存储的信息，使ROM重新成为可擦除ROM，因此得到了广泛的应用。

在正常状态下是不导通的，而在高电压之下，会发生雪崩击穿，而成为导通状态，这时就可写入信息。在紫外线照射之下，ROM内部的本基要擦除ROM已存储的信息，使ROM重新成为可擦除ROM，因此得到了广泛的应用。

在正常状态下是不导通的，而在高电压之下，会发生雪崩击穿，而成为导通状态，这时就可写入信息。在紫外线照射之下，ROM内部的本基要擦除ROM已存储的信息，使ROM重新成为可擦除ROM，因此得到了广泛的应用。

在正常状态下是不导通的，而在高电压之下，会发生雪崩击穿，而成为导通状态，这时就可写入信息。在紫外线照射之下，ROM内部的本基要擦除ROM已存储的信息，使ROM重新成为可擦除ROM，因此得到了广泛的应用。

在正常状态下是不导通的，而在高电压之下，会发生雪崩击穿，而成为导通状态，这时就可写入信息。在紫外线照射之下，ROM内部的本基要擦除ROM已存储的信息，使ROM重新成为可擦除ROM，因此得到了广泛的应用。

在正常状态下是不导通的，而在高电压之下，会发生雪崩击穿，而成为导通状态，这时就可写入信息。在紫外线照射之下，ROM内部的本基要擦除ROM已存储的信息，使ROM重新成为可擦除ROM，因此得到了广泛的应用。

在正常状态下是不导通的，而在高电压之下，会发生雪崩击穿，而成为导通状态，这时就可写入信息。在紫外线照射之下，ROM内部的本基要擦除ROM已存储的信息，使ROM重新成为可擦除ROM，因此得到了广泛的应用。

在正常状态下是不导通的，而在高电压之下，会发生雪崩击穿，而成为导通状态，这时就可写入信息。在紫外线照射之下，ROM内部的本基要擦除ROM已存储的信息，使ROM重新成为可擦除ROM，因此得到了广泛的应用。

在正常状态下是不导通的，而在高电压之下，会发生雪崩击穿，而成为导通状态，这时就可写入信息。在紫外线照射之下，ROM内部的本基要擦除ROM已存储的信息，使ROM重新成为可擦除ROM，因此得到了广泛的应用。

第三章 半导体存储器

§ 3.1 内容提要与重点

本章介绍了半导体存储器的组成、存取原理、存储器与CPU的连接等基本内容，现归纳如下：

一、半导体存储器的分类。半导体存储器分为RAM和ROM。RAM可以随机存取，而ROM在使用情况下，只能读出信息，不能写入信息，所存入的信息是在生产过程中或用专用的设备写入的。RAM具有易失性，仅在电源时，能保存信息，当失去电源时，所存信息就丢失了。ROM中的信息，不受电源影响，失去电源亦可长期保存。RAM又分静态和动态两类，静态RAM用触发电路的两种稳定状态来记存信息，而动态RAM利用电容是否充有电荷来记存信息。因此动态RAM需要刷新。在微型计算机系统中，使用较多的是EPROM和动态RAM。

二、半导体存储器组成的一般形式。不论是RAM或是ROM，其内部结构均由存储矩阵，地址译码电路，输入输出电路及控制电路等几部分组成。不同类型的存储器，基本存储元件存储信息的方式不同。地址译码电路，用来按照地址码找到存储单元，常用的为双译码方式，可以减少选择线的数目。

半导体存储器芯片的容量，以存储单元数和存储单元的字长来表示。如 $1K \times 4$ 位。存储单元数目 N ，决定了芯片中地址线的引脚数 n ，其关系为 $2^n = N$ 。而存储单元的字长，决定了芯片的数据线引脚数。

三、静态RAM。首先简述了六管存储电路的工作原理和存取方法。然后介绍了存储矩阵及双地址译码的方法，RAM的读写过程。最后以芯片Intel 2114A为例，介绍了它的内部结构，引脚和读写特性。对存储而言，从地址码信息送上地址线开始工作。到信息读出在数据线上，称为读取时间，是存储器芯片的一个重要参数。在与CPU连接时，此时间应与CPU访问存储器所花时间相配合。

四、动态RAM。首先介绍了三管及单管的存储电路。动态RAM是利用电容上是否充有电荷来记存信息的，由于电容电荷会泄漏，因此必须定期刷新。这正是“动态”名称的由来。对一个存储元件，刷新需一个读写周期。刷新的最大时间间隔为2 ms。在一个芯片中刷新是按行进行的。全部存储单元刷新一遍，称为一个刷新周期。对 128×128 的存储矩阵来说，刷新一遍，需128个读写周期。本节最后以芯片4116为例，介绍了它的结构，引脚及读写特性。4116为 $16K \times 1$ 位的动态存储器，地址码有14位，为节省芯片引脚，地址引脚仅7根，14位地址码采用分时的办法，分两次输入。因此，在内部结构上，控制部件较复杂，增加了时序