

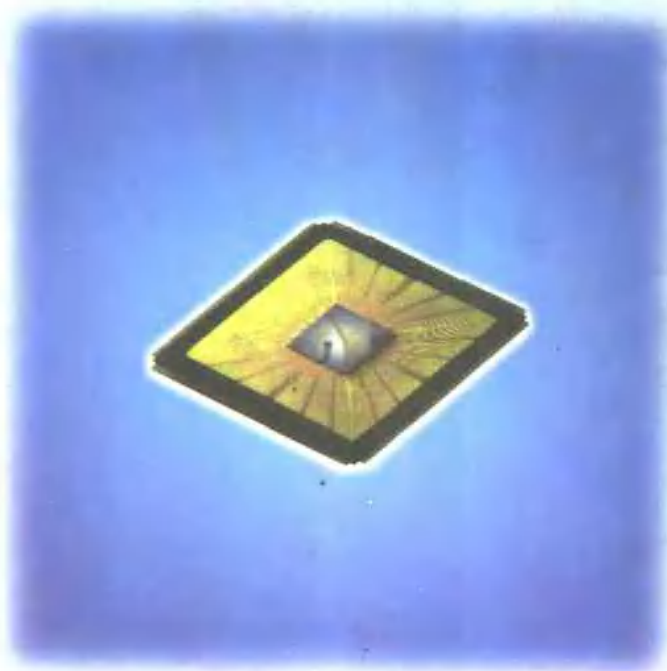


实用性 · 资料性 · 启发性 · 信息性

# 单片机外围器件实用手册

## 存储器分册

窦振中 编著



北京航空航天大学出版社

单片机外围器件实用手册丛书

# 单片机外围器件实用手册

## 存储器分册

窦振中 编著

北京航空航天大学出版社

## 内 容 简 介

本书是一本较全面介绍各种存储器应用的实用手册。其中包括:各种静态读写存储器 SRAM、动态读写存储器 DRAM、伪静态读写存储器 PSRAM、一次性编程只读存储器 OTPROM、可擦写只读存储器 EPROM、可电擦写只读存储器 EEPROM、快擦写存储器 Flash Memory、非易失性静态读写存储器 NVSRAM、新型非易失性铁电存储器 FRAM、各种多端口读写存储器;另外还介绍了用于掉电数据保护的存储器插座和各种含片内存储器的微控制器;最后介绍一系列典型而实用的存储器应用技术。

本书可作为计算机、电子产品、仪器仪表、家用电器等工程技术人员设计和维修,以及大专院校师生用于教学的存储器应用参考书和工具书。

## 图书在版编目(CIP)数据

单片机外围器件实用手册:存储器分册/窦振中编著.

北京:北京航空航天大学出版社,1998.4

ISBN 7-81012-726-8

I. 单… II. 窦… III. ①单片微型计算机-外部设备-手册②单片微型计算机-存储器-手册 IV. TP368.14-62

中国版本图书馆 CIP 数据核字 (98) 第 02347 号

## 单片机外围器件实用手册

### 存储器分册

窦振中 编著

责任编辑 王小青

责任校对 张韵秋

北京航空航天大学出版社出版发行

(北京学院路 37 号 100083)、发行部电话 62015720)

河北省涿州市新华印刷厂印装 各地书店经销

\*

787×1092 1/16 印张:35.75 字数:912 千字

1998 年 4 月第一版 1999 年 1 月第二次印刷 印数:3 001~6000 册

ISBN 7-81012-726-8 / TP·252 定价:55.00 元

## 序 言

单片机(Microcontroller,微控制器)的出现无疑是近代计算机技术发展史上的重要事件,它使嵌入式计算机系统实现了单片集成,并促进通用微处理器(CPU)向嵌入式微处理器发展。如今,嵌入式微控制器与嵌入式微处理器形成了嵌入式系统中两个重要组成部分。它的形成与发展,使现代电子技术进入到一个崭新的智能化时代,并推动了计算机外围器件的发展。这些外围器件包括诸如传感器接口通道的大信号输出的传感器,数字化、智能化、集成化传感器,各种类型的模数转换器,集成化数据采集器,V/F转换器、跟踪/保持器、多路选择器、基准电源等;人机对话的各种键盘驱动器、LED/LCD显示驱动器及相应的显示模块,语音合成器件;伺服控制通道接口的数据转换器、F/I转换器、光耦驱动器,以及形形色色的电子电力集成器件;数据通信通道接口的各类电平转换与驱动等,以及保证单片机可靠运行的 $\mu\text{P}$ 监控器件、电源监视器件和单片机系统内、外的存储器件等。这无疑已形成了一个庞大的嵌入式系统外围器件产业。

目前,外围器件技术的发展,已从初期满足单片机应用系统的功能要求转入全面保证系统的综合品质的发展阶段。例如,存储器件除了注意发展存储容量、存取速度外,还注意了发展存储器件的数据保护、存取管理、多样化接口技术等;在许多外围器件中实现单片机的实时管、控运行功能,如关断(Shutdown)、空闲(Idle)方式控制等。

随着微电子技术的发展,可编程器件得到迅速的发展。在数字逻辑器件领域中,可编程器件与开发工具已达到十分完美的境地。随着数字/模拟混合可编程逻辑器件的发展,单片机外围器件将会形成两大类型器件(可编程组合器件与非可编程器件)相互补充、相互竞争的局面。

随着半导体工艺、系统集成技术、电子设计技术的发展,单片机外围器件在迅猛发展,并具有以下几个特点:

1. 普遍CMOS化。CMOS器件有极低的静态功耗,集成度高,数字逻辑噪声容限大。静、动态功耗的巨大差别易实现单个器件及整机系统的功耗管理。

2. 多功能、新品种层出不穷。微电子技术的发展,使得新器件的研制成本、研制周期大大缩短,使得过去常常需要电路设计解决的功能通过微电子技术来解决,如函数发生器、数字电位器、温度计IC、光栅四倍频辨向集成电路等。对这些外围器件很难进行分类。

3. 实现低电压、低功耗及功耗管理功能。CMOS电路为实现低电压、低功耗及功耗管理提供了良好的条件。目前,这已是CMOS外围器件发展的一个普遍趋

向。CMOS 器件本身以及在低电压下运行保证了本质低功耗的运行特点。而使 CMOS 器件进入静态工作状态或使工作频率降低,则是 CMOS 器件日益发展的 Shutdown 和 Sdel 功耗管理方式。CMOS 器件以及 CMOS 电路系统中,功耗管理除了降低能耗外,最重要的意义在于使系统获得更高的可靠性。

4. 可靠性技术是所有单片机外围器件的重要追求目标。“使用新器件要比老器件可靠性好”已逐渐形成一种新观念。除了在新器件研制时把可靠性技术作为一个重要技术因素融入外,减少外围元件、加大集成度也是重要原因。

单片机外围器件的多样化、全方位的发展,使单片机应用系统设计走上了依靠微电子技术的“系统解决”和“器件解决”道路。

1. 在单片机应用系统设计中,寻求最大限度的系统集成,以减少外围器件数量。其一是选择通用逻辑阵列器件,通过通用编程工具构成所需要的功能单元电路;其二是寻求新的系统集成器件。

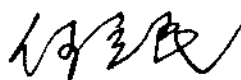
2. 在解决电路系统设计中,遇到难题应首选“器件解决”途径。在微电子技术高速发展的时代,电路难题寻求微电子技术解决已成新观念、新方法;加之商品市场的高度发展,为解决电路难题而推出了价廉物美的商品器件已成时尚。通过“器件解决”能最终地、完善地解决电路难题。因此系统在电路设计中,设计人员最重要的任务是寻找新器件,最重要的能力是通晓新器件的信息、发展动态及供货渠道。

《单片机外围器件实用手册》丛书编辑出版的目的是力图将目前常用的一些单片机外围器件进行归纳、整理,使读者有个概貌地了解,对常用外围器件的选用提供参考,在具体电路设计时提供帮助。

由于单片机外围集成电路日新月异的发展,很多器件难以统一归类,而且由于器件更新速度极快,不少常用器件会逐渐成为淘汰产品。因此,本手册丛书不能、也不应成为单片机应用系统设计器件参考的唯一工具,读者还须注意新器件的发展,各大半导体厂商的新器件动态及相应的数据手册、光盘资料及网上信息发布等。

本丛书共有五个分册,即存储器分册、数据传输接口器件分册、电源器件分册、输入通道器件分册以及输出通道器件分册。每个分册的编者除通晓单片机技术外,都是相应领域的专家、学者,他们在本学科的理论基础和实践知识保证了手册丛书有较高的质量。手册丛书编辑出版的复杂性,使北航出版社的同仁们付出了艰辛的劳动,在此都一并感谢。最终希望本丛书能对读者有较好的收益。

《单片机外围器件实用手册》主编

 教授

1998 年 3 月

## 前 言

计算机技术的发展日新月异,半导体存储器的集成度也同样以每三年翻两番的高速度发展。存储器产品在各种计算机设备中、各种智能化家用电器和办公自动化设备中扮演了一个十分重要的角色。为了适应各种应用的需要,新技术层出不穷,新产品五彩缤纷,当前不同种类、容量、速度、性能的存储器令人目不暇接。我们的教科书和技术应用书籍都不能跟上发展的步伐,当前教科书中介绍存储器时仍然还是重复 15 年前的声音,许多新的存储器技术、新的存储器品种不能及时反映,让电子工程技术人员了解和掌握。目前已经出版的一些有关存储器方面的专业手册基本上是翻译人员对国外不同公司存储器数据手册的直译,生硬别扭、谬误较多,对新出现的名词翻译更是五花八门,常使人不知所云。至今国内尚没有一本较全面专门介绍各种存储技术和器件的著作或手册。鉴此,作者希望能向工程技术人员提供一本比较全面而简明实用的存储器应用手册。实际上要做到这一点并不容易,在选材时发现很多十分有用的存储器难以割舍,但是书的篇幅不允许过大,所以只好兼顾常用、新型、补缺和符合国情的原则,以微控制器的应用为主,以微处理器应用为辅,以小部分经典器件(简介备查用)和大部分新型器件(导向性详介)结合的方法选材。力求体现科学性、知识性、系统性、准确性、先进性和实用性的有机结合,对所介绍的芯片信息尽量保持相对完整而又不重复,更重要的是能保证正确和可靠,以求对广大读者有所裨益。然而由于每种芯片的数据资料都很丰富,所以实际上总要进行适当取舍。其中绝大部分内容和提供的数据都有第一手原始资料作为依据,有的是厂家提供的外文数据手册、应用手册、内部刊物和应用笔记,有的是作者经过验证的应用实践。有一部分在国内尚未见过的资料是作者在美国时直接由厂家提供的。为了让读者鸟瞰最新的存储器技术,在前言之后介绍“存储器技术的发展及其趋势”作为本书的绪论,从总体上讨论了存储器的分类方法、目前发展水平和发展趋势以及已经出现在地平线上的存储新技术和新器件,可使读者总体把握、胸有成竹。而在介绍每一种器件的章节之前还就具体的器件选择、应用注意点等作有针对性的进一步说明。对存储器件应用中普遍存在的一些问题放在第六章中作专题介绍。

本应用手册分六章:

第一章是易失性存储器,包括静态读写存储器 SRAM、准静态读写存储器 PSRAM 和动态读写存储器 DRAM。

第二章是非易失性存储器,包括可用紫外线擦除可编程只读存储器

EPROM、一次性编程只读存储器 OTP ROM、可用电擦除可编程只读存储器 EEPROM(含并行、二线串行、三线串行和四线串行 EEPROM)、可快速用电擦除可现场编程的快擦写存储器 Flash Memory、用高能量的锂电池作为静态读写存储器后备电源的非易失性静态读写存储器 NVSRAM 以及新型的利用铁电材料极化方向来存储信息的铁电存储器 FRAM。

第三章是多端口读写存储器,包括双端口 RAM、先进先出存储器 FIFO 和多端口共享存储器等。

第四章是内嵌电池掉电自保护存储器插座,包括掉电自保护 SRAM 插座、带实时时钟的掉电自保护 SRAM 插座、分区写保护掉电自保护 SRAM 插座从及带实时时钟和 NVSRAM 的超级微控制器插座等。

第五章是含有片内存储器的微控制器。

第六章是存储器应用技术。

除个别章节器件数较少且已在文中列出外,其他章节都有器件简介索引,为读者提供方便。

首先感谢世界各个半导体公司及其代理所提供的数据库、应用手册、内部技术杂志和应用笔记等。

感谢本书编委会其他成员在成书过程中有益的讨论和提出的建议,特别是何立民和邬宽明先生提出了很多指导性的意见,以及王小青主任为本书的编辑付出的艰辛劳动。

由于笔者水平功力有限,可能再加上孤陋寡闻和某些偏见,定有错误疏漏和不妥之处,敬请读者给予指正。

编 者

1997. 2

## 绪 论

### ——存储器技术的发展及其趋势

#### 1. 概 述

存储器是计算机中最重要的部件之一,冯·诺依曼计算机程序存储原理就是利用存储器的记忆功能把程序和数据存放起来,使计算机可以脱离人的干预自动地工作。它的存取时间和存储容量直接影响着计算机的性能,它曾经是计算机体积和成本的主要部分。随着大规模集成电路和存储技术的长足发展,半导体存储器的集成度以每三年翻两番的速度在提高,相同容量的存储器在计算机中的体积和成本所占用的比例已越来越小。

##### (1) 存储器的分类

从使用功能角度看,半导体存储器可以分成两大类:断电后数据会丢失的易失性存储器和断电后数据不会丢失的非易失性存储器。过去都把可以随机读写信息的易失性存储器称为RAM(Random Access Memory),根据工作原理和条件不同,RAM又有静态和动态之分,分别称为静态读写存储器SRAM(Static RAM)和动态读写存储器DRAM(Dynamic RAM);而过去的非易失性存储器都是只读存储器ROM(Read Only Memory),这种存储器只能脱机写入信息,在使用中只能读出信息而不能写入或改变信息。非易失性存储器包含各种不同原理、技术和结构的存储器。传统的非易失性存储器根据写入方法和可写入的次数的不同,又可分成掩模只读存储器MROM(Mask ROM)、一次性编程的OTP ROM(One Time Programmable ROM)和可用紫外线擦除可多次编程的UV-EPROM(Ultraviolet-Erasable Programmable ROM)。

过去的OTP ROM都是采用双极性熔丝式。这种芯片只能被编程一次,因此在测试阶段不能对产品进行编程性能检测,所以产品交付用户后,经常在编程时才会发现其缺陷而失效;有的芯片虽然能被编程,但由于其交流性能不能满足要求,却不能正常运行,故双极性熔丝式PROM产品的可信度不高。而最近有不少公司推出的OTP ROM则是采用EPROM技术生产的,所有芯片在生产过程中都通过编程检验,并同时对其性能进行测试,在封装前擦除,因而可以保证每个芯片都可编程和有合格的性能。

##### (2) 可现场改写的非易失性存储器

在存储器市场上,最近若干年新发展的那些非ROM型可现场改写的非易失性存储器的需求增长速度最快,这些芯片技术正在迅速地改变着存储器世界的面貌。这主要有可电擦除可编程的EEPROM、利用锂电池作为数据保护后备电源的一体化非易失性静态读写存储器NVS RAM、在EPROM和EEPROM芯片技术基础上发展起来的快擦写存储器Flash Memory、利用铁电材料的极化方向来存储数据的铁电读写存储器FRAM。

随着新的半导体存储技术的发明,各种不同的可现场改写信息的非易失性存储器被推上市场,首先是可电擦除的EEPROM(Electrically Erasable Programmable ROM)。这种存储器

写入速度比较慢,为了提高写入速度,Xicor 公司把 SRAM 与 EEPROM 结合起来,首先推出由 SRAM 和与其逐位相通的 EEPROM 组成兼有两者优点的非易失性读写存储器 NOVRAM (Non-volatile RAM);1983 年 Intel 公司首先提出基于 Eprom 隧道氧化层的 ETOX(Eprom Tunnel Oxide)原理,用此原理改进了 EPROM 的擦写性能,在 1988 年推出了可快速擦写的非易失性存储器 Flash Memory;随后 Toshiba 公司又推出基于 Fowler Nordheim 的冷电子擦除原理和 EEPROM 的 NAND 体系结构的 Flash Memory。从原理上看,Flash Memory 属于 ROM 型存储器,但是它又可以随时改写信息,从功能上看,它又相当于 RAM,所以过去 ROM 与 RAM 的定义和划分已逐渐失去意义。这些非易失性存储器,无论是 EPROM 与 EEPROM,还是 Flash Memory,它们都是基于电荷存储原理来存储信息,其信息的写入都是利用电场强迫电子通过半导体薄层,经过多次擦写,这些电子的运动最终要引起栅极氧化层的击穿而使器件损坏;这些器件另一个致命的缺点是改写信息的时间还比较慢。1984 年美国 Dallas 半导体公司以长寿命的锂电池作为数据保护的后备电源,在低功耗的 SRAM 芯片上加上数据保护电路,推出了非易失性静态读写存储器 NVSRAM(Non-volatile SRAM),即封装一体化的电池后备供电的静态读写存储器 IBBSRAM(Integrated Battery Backed SRAM),其他性能和用法都与静态读写存储器一样,但在断电情况下其中的信息可以保存 10 年,其缺点是价格较贵,当封装在片内的锂电池失效后,便无法再生使用。另外市场上已出现一种用全新原理实现的新型的存储器,它在很多方面改进了非易失性存储器的性能,可望能成为一种比较理想的非易失性存储器,这就是经过 15 年的开发研究,美国 Ramtron 公司利用铁电材料在不同电场作用下的极化原理研制成的一种真正的非易失性铁电存储器 FRAM(Ferroelectric RAM)。最近美国 Simtek 公司又推出一种新型非易失性静态读写存储器 nvSRAM,可能会成为一颗大放异彩的存储器新星。

### (3) 发展迅速的快擦写存储器 Flash

由于快擦写存储器不需要存储电容器,故其集成度更高,制造成本低于 DRAM;它使用方便,既具有 SRAM 读写的灵活性和较快的访问速度,又具有 ROM 在断电后可不丢失信息的特点,所以快擦写存储器技术发展最迅速。自 1988 年首次推出商品化快擦写存储器以来,已经有多达 40 余家半导体公司竞相开发制造,以瓜分一角市场,其中又以美国的 Intel、AMD 和 Amtel 三个公司占最大份额。其容量从最初的 64 Kb 发展到现在,目前已有不少厂家都可提供 16 Mb~32 Mb 的产品。在 1994 年日本 NEC 公司就研制成功 64 Mb 快擦写存储器,并正在加紧开发 256 Mb 的快擦写存储器。快擦写存储器可重写编程的次数已从最初的 100 次改进到现在的 100 万次。随着快擦写存储器技术的发展,已开始越来越多地取代 EPROM,当其价格低于 EPROM 芯片时,EPROM 最终就会被淘汰。基于 ETOX 技术的 Intel 快擦写存储器需要两种电压:5 V 的读工作电压和 12 V 的写工作电压。如果使用单一电源电压,那么就需要增加 DC-DC 转换器来变换电压。AMD 公司在 1993 年 4 月推出采用 Negative Gate 技术使其快擦写存储器能够在单一电源 5 V 下工作的快擦写存储器,这种芯片使用起来更方便,受到用户的欢迎。为了夺回被 AMD 公司占去的市场份额,Intel 公司最近在新推出的产品中采用了“Smart Voltage”(灵活电压)技术:用两个电源引脚——“读”电压引脚和“写”电压引脚,读操作可以选择 3.3 V 或 5 V 的工作电压,写操作可以选择 5 V 或高速写入的 12 V 的工作电压,这样就可组合成四种不同的操作电压模式,可以根据需要(低电压或高性能需求)提供选择灵活性。Intel 公司还推出 Boot Block 系列 Flash Memory,这种存储器为快速处理器系统提供

60 ns 的访问时间,采用不对称设计,可以特别留出并锁定一小块来保护代码不可删除,其余的块则可以任意删除和编程写入;另外还可以提供低电压 3.3 V 操作和低功耗的 deep powerdown 模式。Intel 公司还可提供进行块删除的快擦写存储器。Atmel 公司市场竞争手段则是提供只需单一电源低电压 3.3 V (还有 2.7 V 的产品)就能工作的快擦写存储器。由此可知,需要双电源供电的快擦写存储器很快就会被淘汰。

业界看好非易失性存储器的市场,其中还有一个方面就是固态盘的未来市场。固态盘是以大容量非易失性半导体存储器作为记忆媒体,它没有机械运动部件,比磁盘机和磁带机更能承受温度变化、机械震动和冲击,而且其读写速度要比磁盘或磁带机快几个数量级。随着快擦写存储器技术的发展,容量不断提高、价格不断下降,用这种存储器来构成固态盘在很多应用领域将会取代传统的磁盘和磁带机。为了适应固态盘的需要,美国 Micron Quantum Devices 公司研制出一种 4Mb 的快擦写存储器,其特点是这种芯片有 7 个可删除的子区和 1 个可用硬件加锁不可删除信息的根区,根区中可用来存放重要的系统软件代码。

#### (4) 非易失性铁电存储器 FRAM

理想存储器产品应该是高集成度、快读写速度、低成本、具有无限读写周期的非易失性存储器。铁电读写存储器最有希望成为这种理想的未来存储器。FRAM 技术综合了 DRAM 高集成度、低成本和 SRAM 的读写速度,以及 EPROM 的非易失性的多种优点于一身。它的进一步发展将会对计算机科学技术产生促进作用。现时可以供应的这种存储器产品容量还比较小,只有 64 Kb、256 Kb 的 FRAM 正在开发中。最近 Fujitsu 公司正在与开发 FRAM 的先驱 Ramtron 公司合作开发生产 1 Mb FRAM,并打算继续开发 16 Mb 的产品。在 1996 年 2 月召开的'96 ISSCC 会议上,日本 NEC 公司宣布已研制成功访问时间为 60 ns 的 1 Mb 的 FRAM。铁电读写存储器与其他存储器不同的一点是,其读操作是破坏性的,同样也影响其寿命。虽然现产品的读和写的总寿命周期已达 100 亿次,但是它目前仍然不适于作需要频繁进行读操作的主程序存储器,而只适于不需要频繁读操作而需要经常重新写入更新数据的领域。然而利用铁电学研究的最新成果,在实验室已经研制出试验性样品,其可重写入的次数已经超过 1 万亿次。进一步的研究希望在未来产品中可无限次读写,并随着对其长期稳定性的不断改进,那就会成为比较理想的存储器。日本松下公司在国际固态器件会议上公布了一项成果:他们研制的一种 256 Kb 的 FRAM 经过  $10^{12}$  读写周期后而未出现明显的疲劳。

#### (5) 新型非易失性静态读写存储器 nvSRAM

1996 年年底美国 Simtek 公司推出一种新型的非易失性静态读写存储器 nvSRAM (不同于 NVSRAM),因为其内部机理决定的非易失性,所以不需要有电池作为备用电源,由此可靠性大大提高。目前推出的芯片容量可从 4 Kb 到 256 Kb,访问时间可以快达 25 ns,工作温度范围可以有商业级、工业级和军用级三种。由于其访问像传统的 SRAM 一样是真正的随机访问,而不是利用电场强迫电子通过半导体薄层,最终要引起栅极氧化层的击穿而使器件损坏,所以它们没有“磨损”问题。如果需要减小存储器所用空间,还可以采用其表面贴装形式的集成电路。另外,这种存储器还号称“LOW COST”。这看来是一种十分理想的存储器。

### 2. 存储器发展趋势

微处理器的高速发展使存储器发展的速度远不能满足 CPU 的发展要求,而且这种差距还在拉大。目前世界各大半导体厂商,一方面在致力于成熟存储器的大容量化、高速化、低电压

低功耗化;另一方面根据需要在原来成熟存储器的基础上开发各种特殊存储器。

### (1) 存储器集成度不断提高

由于受到 PC 机和办公室自动化设备普及要求的刺激,对 DRAM 需求量日益激增,再加上系统软件和应用软件对内存有越来越大要求的趋势,特别是 Windows 95 操作系统以及很多与图形图像有关的软件包都对内存容量提出了更大的要求,这个领域投资的高回报率(自 1996 年开始存储器价格大幅度跌落,已使回报率较低)促使各大半导体厂商不断投入数以亿计的巨资发展亚微米集成电路技术,提高存储器的集成度,不断推出大容量化存储器芯片。在半导体领域一直遵循有名的“摩尔(Moore)定律”——集成度以每 18 个月提高一倍的速度在发展。目前在 SRAM、EPROM、EEPROM 产品上发展大容量已趋平缓,主要集中在 DRAM、Flash Memory 产品的大容量化上。市场上已主推 16 Mb 的 DRAM,64 Mb 产品已开始批量生产,IBM、Siemens(西门子)、Toshiba(东芝)、Fujitsu(富士通)、NEC(日电)、Hitachi(日立)、Oki(冲电气)、韩国 Samsung(三星)公司都宣布已研制成功 256 Mb 的样品,但要批量生产上市还需一些时日;与此同时,IBM、Motorola、Toshiba 和 Siemens 已决定采用 0.18  $\mu\text{m}$  工艺合作开发 1 Gb(即 1 000 Mb)的 DRAM。1995 年 2 月在美国旧金山召开的国际固态电路会议(ISSCC)上,Hitachi 和 NEC 公司率先分别宣布了它们各自研制成功的 1 Gb DRAM 样品,NEC 采用 0.25  $\mu\text{m}$  工艺在 9  $\text{cm}^2$  的芯片上集成了 22 亿多个晶体管和电容,Hitachi 公司采用 0.16  $\mu\text{m}$  工艺实现,其芯片面积只有 7  $\text{cm}^2$ ;韩国三星电子公司紧跟其后,在 1995 年年底宣布采用 0.16  $\mu\text{m}$  工艺独立研制成功 1 Gb 的 DRAM 芯片。1997 年年初日本 NEC 公司又抢先宣布已经用 0.15  $\mu\text{m}$  工艺研制成功 4 Gb 的 DRAM 芯片(这一片芯片就可以用来存放 1.6 万页报纸,即 5 年半的 8 版日报),但是要实现商品化可能要等到下一个世纪初。集成电路集成度越高,所需要采用的工艺线宽就越小,当达到半导体线度尺寸小于电子波长时,就会产生量子效应。一般而言,当单片容量达到 4 Gb 时,就可能开始引起电子迁移速度加快的量子效应。为此正在发展一种称为硅量子细线技术和硅量子点技术的新工艺技术,可望把半导体细线做到 10 nm,这样就可以进一步提高半导体的集成度,做出更大容量的存储器芯片。

表 0.2-1 列出 DRAM 发展的简单过程。

表 0.2-1 DRAM 发展的简单过程

| 发表时间/年 | 容 量    | 元器件集成度  | 圆片尺寸/in $\cdot$ | 工 艺  | 工艺线宽/ $\mu\text{m}$ | 将上市时间/年 |
|--------|--------|---------|-----------------|------|---------------------|---------|
| 1970   | 1 Kb   | 0.2 万   | 2               | PMOS | 10                  |         |
| 1976   | 16 Kb  | 3.5 万   | 3               | NMOS | 6                   |         |
| 1978   | 64 Kb  | 14 万    | 4               | NMOS | 4                   |         |
| 1980   | 256 Kb | 54 万    | 4~6             | NMOS | 2.5                 |         |
| 1984   | 1 Mb   | 225 万   | 6               | NMOS | 1.3                 |         |
| 1986   | 4 Mb   | 920 万   | 6~8             | CMOS | 0.8                 |         |
| 1987   | 16 Mb  | 3 500 万 | 8               | CMOS | 0.5                 |         |
| 1990   | 64 Mb  | 1.4 亿   | 8               | CMOS | 0.35                |         |
| 1993   | 256 Mb | 5.6 亿   | 10~12           | CMOS | 0.25                | 预计 1998 |
| 1995   | 1 Gb   | 22.4 亿  | 10~12           | CMOS | 0.18                | 预计 2001 |
| 1997   | 4 Gb   | 89.6 亿  | 10~12           | CMOS | 0.15                | 预计 2004 |

注: \* 1 in=25.4 mm(准确值)。

美国半导体工业协会发表的国家计划规划中预计 2007 年可以实现用  $0.10\ \mu\text{m}$  工艺技术生产 16 Gb DRAM, 2010 年用  $0.07\ \mu\text{m}$  工艺生产 64 Gb DRAM。

为了满足各种不同需求,在很长一段时期内,不同容量、速度、工作电压的多代存储器芯片会并存于市场中,同时还出现了各种容量间隙的产品。过去存储器芯片产品的容量一般都是呈 1、4、16、64、256 这样成 4 倍增加,为了填补这当中的容量间隙,已有厂商生产 2、8、32、128、512 这样量级的芯片产品。在掩模 ROM 产品上甚至还出现了 24 Mb 容量的芯片。

## (2) 高速存储器的发展

随着微处理器速度的飞速发展,存储器的发展远不能跟上微处理器速度的提高,而且两者的差距愈来愈大,这已经制约了计算机性能的进一步提高。目前一般把访问时间小于 35 ns 的存储器称为高速存储器。随着时间的推移,高速存储器访问时间将越来越小。至今 SRAM 与 DRAM 比较,速度仍然要快不少。在 80 年代初,一般高速器件多选用 ECL 工艺技术,而 ECL 器件制造技术复杂、成本高、功耗大,而且由于功耗大、散热困难,无法进一步提高器件的集成度,所以从 80 年代末起,随着 GaAs 和 BiCMOS 工艺技术的长足发展,世界各大半导体公司都在开发利用 GaAs 和 BiCMOS 工艺技术来提高 SRAM 的速度。1995 年 1 月美国 Cypress 公司推出的 25 ns 的 1 Mb EPROM 是目前最快的 EPROM 芯片。速度最快的 16 Mb SRAM 的存取时间已可达 9 ns, 4 Mb SRAM 可达 4 ns。美国国家半导体公司则研制成功访问时间为 3.5 ns、容量为  $2\text{ K} \times 9$  位的 SRAM 芯片, Cypress 公司也上市了采用 ECL 工艺生产的 3.5 ns 64 Kb 芯片,同时 IBM 也推出了 3.5 ns 的 512 Kb 的产品。研制水平当前已可使 SRAM 的访问时间达到 1 ns, 预计到本世纪末存储器的访问时间可达 100 ps。

为了适应高速 CPU 构成高性能系统的需要,高速 DRAM 技术在不断发展。发展高速 DRAM 的途径目前一般是把注意力集中在存储器芯片的片外附加逻辑电路上,试图在片外组织连续数据流来提高单位时间内数据流量,即增加存储器的带宽。不同的半导体厂商已开发出能提高存储器存取速度的新产品,例如 EDRAM (The Enhanced DRAM)、EDODRAM (Extended Data OutDRAM)、CDRAM (The Cached DRAM)、SDRAM (The Synchronous DRAM)、RDRAM (The Rambus DRAM) 等。

## (3) 存储器的低工作电压低功耗化

随着用电池供电的笔记本式计算机和各种便携式带微处理器的电子产品的问世,要求尽量减小产品的体积、重量和功耗,还要求产品耐用。减小系统体积和重量很重要的方面就是需要减少电池的数量,这又必然要求所用芯片的工作电压降低,耐用就需要降低芯片的功耗。由此就促使世界范围内半导体厂商研究和开发低压的半导体器件,包括低压的存储器。大多数低压存储器采用了 3 V~3.3 V 工作电压,也有采用 2.7 V 或 1.8 V 电源供电的。如东芝推出的低压 EEPROM,日立公司还推出了只需要 1 V 工作电压的 4 Mb SRAM。采用低电压集成电路技术后,芯片的功耗也大幅度降低,而且其工作速度并没有明显下降,这时电池的重量可以减轻 40%,同时电池的寿命延长了 3 至 4 倍,系统发热量降低,整个系统的体积也相应减小。

## (4) 新型动态存储器

根据某些特定的需要,有些公司已开发出一些新型的动态存储器,例如,为了提高扫描显示和通信速度以及可用于多处理机系统的双端口 SRAM (Dual-port SRAM),为解决图形显示的带宽瓶颈而设计的用于图形卡的视频读写存储器 VRAM (Video RAM),为了改善 Windows 图形用户接口中图形性能的 WRAM (Windows RAM),可用于多处理机系统高速通

信的 FIFO(First In First Out)存储器等。Mitsubishi 公司为了提高 DRAM 的速度,把 DRAM 与 SRAM 结合起来,用少量高速的 SRAM 作为 DRAM 的高速缓冲存储器 cache 集成在一起,组成高速缓存动态存储器 CDRAM(Cached DRAM)。韩国的 Samsung 公司是这种芯片的第二供应商。美国 Ramtron 国际公司用同样原理生产的这种芯片则被称作 EDRAM(Enhanced DRAM)。

目前已普遍使用的是一种扩展数据输出 EDO(Extended Data Out)存储器技术。这是由美国 Micron 公司开发的、用于 PC 机内存提高动态读写存储器速度的技术,它已开始成为 PC 机内存设计的主流技术,在设计合理的情况下可使速度提高 20%。这种存储器是利用列选信号为高电平时保持动态存储器输出数据的有效性,在读出当前数据的同时进行下一个列选信号的译码,从而缩短了列选信号的周期时间,使存储器输出的速度大约可以提高 7.7%。但是一般 1995 年以前生产的 PC 机无法使用这种技术,需要在设计系统时安排特定的电路,而且需要使用支持 EDO 的 RAM SIMM 内存条。因为 EDO RAM 比 VRAM 便宜,所以用 EDO RAM 在显示卡上取代 VRAM 是非常好的。

1995 年 8 月美国德州仪器公司(TI)推出一种新型的高速同步动态读写存储器 SDRAM(Synchronous DRAM),能在降低成本的同时提高系统的性能。这种存储器能在 83 MHz 的时钟频率上,用成组方式可达到 100 Mb/s 的吞吐率,使这种 DRAM 的访问速度等效于 10 ns 的 SRAM,所以它可以作为二级高速缓存用,但其成本要比用高速 SRAM 低。使用这种存储器价格仅增加 10%,但在适当硬件环境中最好的情况下可以提高系统运行速度达 20%。目前至少有 7 个公司已推出用于提高动态读写存储器速度的这种结构的 16 Mb 存储器,Fujitsu 公司领先一步首先推出 64 Mb 的产品。这种动态存储器不像传统的动态存储器那样需要系统产生访问各个存储单元的地址,而只需要一个启动地址就能访问一页存储器单元(可以是 2、4、8 或 512 个字节),所有输入的采样和有效的输出都与 CPU 共用同一个时钟,而且都是正跳沿有效。它们可以在 100 MHz 时钟下同步工作。NEC 的产品还有流水线结构,可以在单一时钟情况下同时处理多个地址,允许一个数据输出的同时,读取另一个地址。1997 年初同步动态存储器的市场占有率已达 40%,据市场调查分析,1998 年可能会增加到 65%。

然而 SDRAM 不能工作在 100 MHz 以上,需要适应更高速处理机总线速率时,就可能需要采用 RDRAM。

RDRAM(Rambus DRAM)是由 Rambus 公司开发的另一种结构的高速动态读写存储器。这种存储器采用独特的 Rambus 通道,这是一种多路宽字节的控制、地址和数据三总线,每个芯片都有自己的内置控制器,用于地址译码和页高速缓存管理。这种存储器的突发数据传送速率可高达 500 MB/s。1997 年年初,已有可在 600 MHz 时钟下运行的 Rambus DRAM 芯片批量生产交付使用。这种存储器的唯一缺点是比采用其他存储器技术要昂贵。

### 3. 正在发展中的存储新技术和特殊存储器

随着信息科学技术的高速发展,对信息存储技术的需求越来越高,要求能提供速度更快、容量更大、功耗更低、体积更小、寿命更长、可靠性更高的存储器。存储器技术的发展跟不上处理机芯片技术的发展,其限制已成了制约计算技术发展的一个瓶颈。传统的半导体工艺技术已逐渐逼近物理极限,难以大幅度提高存储器的性能。要有突破性的进展,就必须另辟蹊径,寻找新的原理和方法,呼唤出现完全崭新的存储技术。以下就是一些正在研究和开发的新技术和相

应的新型存储器,它们为未来的信息存储技术投射了一束希望之光,其中有的技术已经实现和部分实现,并正在向商品化目标努力。

### (1) 联想记忆技术和可用内容寻址的存储器 CAM

在人的思维功能中,“联想”是一个重要属性,联想记忆是人处理信息的重要基础。如果要利用机器来模拟人的智能实现智能信息处理,就需要有联想功能。在硬件上如何适应这种需要,这是一个人工智能领域的重要课题。联想记忆的关键是对信息或数据的存储和检索需要通过自身的内容实现,而不是像传统的存储器那样需要通过存储单元的地址实现。实现联想记忆的存储介质有两种:一种是在传统的存储技术基础上实现的联想记忆存储器,实际上这是一种可用内容寻址的存储器(CAM—Content-Addressable Memory);另一种是用全新的结构仿真形式构成的人工神经网络(ANN—Artificial Neural Network)分布式存储结构。

#### ① 可内容寻址存储器 CAM

这种联想记忆存储器已经商品化,例如已经有美国 Music Semiconductors 公司生产的芯片 MU9C1640。这是一种可以不需要通过任何外部逻辑电路就能用级联方式扩展的  $1\text{ K} \times 64$  位的 CAM。用户可以按任意 16 位界限对其 64 位的任一根线进行分区,并可把每个分区分别定义成 CAM 或 RAM。通过 1 个命令寄存器和 4 个外部控制信号对其控制。用 2 位数据扩展位表示 4 种状态:有效、忽略跳过、空、随机访问。用 2 个可编程屏蔽寄存器对比较器进行屏蔽和数据写入。在一次搜索操作之后,状态寄存器中存放有最高优先匹配字,用外部标志表示是否匹配、还是多项匹配等。在多片级联的情况下,外部标志也被级联,使用就像用单片时一样。其内部字宽为 64 位,但外部输入输出是 16 位,通过多路转换开关分时输入和输出。访问时间有两种:40 ns 和 55 ns。

#### ② 人工神经网络 ANN 和分布式存储器

人工神经网络是一种基于“人的大脑记忆单元和处理单元是统一的”这样一种机理进行结构仿真所实现的新一代计算机。它不再像传统的冯·诺依曼计算机那样把处理部分和存储部分分开,而是把信息的处理和信息的记忆统一在连接模式中,即放在同一个神经网络中进行,所以这种存储器是分布式记忆结构。当需要对这些存储信息进行检索时,则是利用信息的某种相似性度量实现。

### (2) 智能存储器

为了适应 CPU 速度的飞跃发展,就必须不断提高存储器的性能;为了能尽量减少数据传输时间,就希望能够直接在存储器上进行某些计算,这种具有计算功能的更复杂的存储器就称作智能存储器。例如在 Cray-3 巨型机中就采用了一种由 Supercomputer Research Center 公司设计的智能存储器。在这种智能存储器中嵌入了微处理器,每一个存储器都有 128 Kb 容量和 64 个一位的算术逻辑运算单元(ALU),主处理机可以指定这 64 个当中的一个,对嵌入式处理器发出命令,以对数据进行操作。这样可以实现高度并行操作算法。这种智能存储器非常适合用于大型数据库的查询。

### (3) 超导技术和约瑟夫逊结 RAM

为了提高存储器的访问速度,利用超导技术是一个途径。超导集成电路与常规半导体集成电路的性能完全不同,它要求在极低温度下利用约瑟夫逊隧道效应工作,工作速度可以比现有器件高 10 倍以上,而功耗只有一般硅器件的千分之一。美国 IBM 公司很早之前就开始研制约瑟夫逊结元件,但是由于设计复杂,实用化前景不明朗,所以后来实际上就停止了研究。而日本

NEC 公司一直在坚持研究开发,该公司已开发出利用超导技术实现的 4 Kb 约瑟夫逊结 RAM。用这种存储器可以制造出比目前计算机要快 10 倍的高速计算机和高速 ATM(异步传输方式)交换机。这种存储器需要浸在热力学温度 4 K( $-269.15^{\circ}\text{C}$ )的液氮中工作,其访问时间为 380 ps,功耗小于 100 mW。美国加利福尼亚州的研究人员也研制成功一种工作频率达 120 GHz 的超导电路,并认为经过进一步改进可以把它的工作频率提高到 1000 GHz。同时美国康塔克斯特公司宣布研制成功一种在液氮冷却环境下工作的 32 位移位寄存器芯片,其数据输入和输出的速度每秒达到 1.2 亿次。

显然这种存储器成本昂贵,使用不便,但在有特殊需要不计成本(如军事用途)的情况下就需要使用这种特殊存储器。而且随着高温超导技术的深入发展,相信会在 21 世纪初把这个愿望逐步变成现实,并走向实用化。

#### (4) 全息存储技术和全息存储器

提高存储器存储密度的一个重要方法就是利用全息原理进行存储信息。全息原理起因于光学全息照相。理论上全息存储密度可以达到  $1\text{ Tb/cm}^3$ (太位/厘米<sup>3</sup>),而按目前的技术可以达到  $10\text{ Gb/cm}^3$ 。与此相对比,目前的海量硬盘的存储密度才达到  $100\text{ Kb/cm}^3$ 。

全息存储原理与全息照相原理相同,但是实现方法不完全一样。全息照相是用照相底片作为媒体,而全息存储的媒体是光敏材料;另外两者所用的物光不同。目前已完成的全息存储原型机是用蓝绿色氩激光实现,将其分解成基准光束和物光束,用物光束携带信息,投射到用 LCD 构成的立体光调制器(SLM)上,用一页点阵的亮和暗所代表的二进制数据表示的信息再与基准光束同时投射在光敏晶体上相互作用,就可以把一页数据变成干涉条纹图样存放在晶体中。读取数据时,用基准光束照射晶体,与晶体内干涉条纹图样相互作用就可还原出原先写入的一页由亮和暗点阵(表示二进制数据)构成的图像,并可从 CCD(电荷耦合器件)板上读出数据。由于在读出数据时,其基准光束投射角度必须与写入时的角度一样,其误差不能超过几分之一度。利用这个特性就可以大大提高其存储密度,在同一个晶体上可以利用不同的投射角度存储不同的信息。这种存储器的一个最大特点是它的非易失性,即断电后所存储的信息不会丢失,而且即使部分媒体有损坏,也能与全息相片一样还原成原来的信息。这时受到的影响仅是损坏的越多,其数据的读出清晰度越差。所以这种存储器的整体可靠性大大提高。美国 ARPA(Advanced Research Projects Agency 高级研究计划署)牵头,由 IBM 公司的阿拉马登研究中心、GTE(General Telephone and Electronics)公司、Rocwell 公司、斯坦福大学和卡内基-梅隆大学等参加的 PRISM 计划已在不到  $1\text{ cm}^3$  的晶体上存放每页有 37.5 KB 多达 200 页的数据。尽管目前的存储密度才达到  $48\text{ Mb/cm}^2$ ,但其前景令人鼓舞。估计要到 2003 年可以完成商品化的全息存储器。另一个 HDSS(全息数据存储系统)计划也取得了不少的进展,并完成了原型机,数据的传输率达到  $1\text{ Gb/s}$ ,可以从 20 个不同的角度写入不同的数据,数据页的检索时间只有  $100\text{ }\mu\text{s}$ 。

因为这种存储器的成本可以与其他任何一种存储器的成本相竞争,用这个技术能以与磁介质相同的成本而比其存储多达 12 倍的数据;全息存储技术还有一个更令人心动的特性,那就是这种技术可以用一种全新的数据检索方法查找数据。它可以同时查找一卷中各页的数据,并决定哪一页最能与要求相匹配,再通过像磁盘驱动器那样的结构旋转光敏存储介质,就可以进行连续读取数据。IBM 全息数据存储系统与技术项目经理 G. T. Sincerbox 认为在此基础上还可以开发出一种全新的模式识别联想检索技术,可以有助于把信息转化为知识,就像当初

IBM 公司发展关系数据库有助于把数据转换成信息一样。所以全息存储技术将会成为 21 世纪高速计算机的一种主要存储器和面向未来的数据载体,并可能引发一场存储技术的革命。

#### (5) 单电子存储技术和单电子存储器

日本 Hitachi 和 Fujitsu 公司分别开发出一种“单一电子元件”技术,这为制造新一代半导体器件,特别是大容量存储器芯片提供了一种新的突破性技术。

日立公司曾在低温下实现单电子存储技术,后来又实现了在室温下单电子信息存储技术。用这种技术实现的存储器芯片面积为  $25.6 \mu\text{m}^2$ ,其中包括 64 个用多晶硅构成的存储单元,目前的数据写入和擦除时间大约为  $10 \mu\text{s}$ 。利用 1 个电子存储 1 位信息到多晶硅粒子中,实验时信息已经存储了 1 个多月也没有丢失现象。为进一步研制在一片芯片上可以存储 30 年报纸信息的 160 亿位存储器开辟了道路。

富士通公司的新生产工艺是在半导体中形成  $10 \text{ nm}$  的微细粒子,可以将电子一个一个地分别存储进去,甚至还可以进行信号处理,用这个技术就可以生产出极低功耗的海量存储器芯片。据称这种单一电子元件的功耗只有通常半导体功耗的千分之一,而集成度可以提高 1 000 倍以上。

#### (6) 新一代信息存储技术和高速海量存储器

美国目前正在研制新一代信息存储技术,这种技术采用  $0.1 \mu\text{m}$  工艺,其研究的芯片目标要比目前最好的存储器芯片的容量大 1 000 倍,速度快 10 倍。当前这项技术实用化的难题是要使晶片表面镀层十分均匀非常困难,传统的真空喷镀法已无法满足  $0.1 \mu\text{m}$  工艺要求。现在采用一种离子束喷镀法,它们给不需要喷镀的大圆片一侧带上负电荷,给金属粒子带上正电荷,这样可以在负电荷的吸引下使带正电荷的金属粒子均匀地形成薄膜,而使圆片表面的缺陷减少 30 万倍。但是建成生产这种存储器芯片的工厂需要 120 亿美元的投资,美国政府正在联合 9 家公司合作投资开发和生产。

日本 Mitsubishi 最近开发成功一种高分子材料,可以用来制成存储密度达每平方厘米几百亿字节的存储器。这种由醌类高分子色素化合物构成的材料比目前光存储器的存储密度要高 100 倍以上。其存储原理是基于光化学中的 PHB 现象,利用这个特性可以无限多次地反复存储和擦除信息。

#### (7) 建立电场技术与模拟存储器

用数字形式来对模拟信号数字化、存储和操作显然要受到很大限制。它们需要大的存储器和复杂的 A/D 转换器以及数字信号处理技术。在此之前,还无法在没有中间数字操作的情况下直接对模拟信号进行存储。最近美国 ISD (Information Storage Devices) 公司开发出一种可以直接存储模拟信号的存储器芯片 ISD 1016,这种芯片可以在不经过数字信号转换的情况下用来存储和回放 16 s 高质量的声音信息。这种芯片是采用 CMOS EEPROM 技术,芯片含有声音信息系统所需要的前置放大器、滤波器、存储器和功率放大器等。它不需要任何外部 RAM 和数据转换器。虽然开始这种存储器芯片的目标是用于通信应用,但实际上这项技术有着更广泛的应用前景,开辟了一个新的应用领域。

传统的数字式 EEPROM 是通过一个浮栅进行充电和放电来表示数据 1 和 0。而模拟存储器用的是 ISD EEPROM 技术,用复杂的电路精确地把采样电压加在每个浮栅上,写入每个浮栅单元的电压都必须保证所采样模拟信号的完整性和精确度。读信息则涉及到很多环节以保证输出信号能真正地再现输入信号。输入时,对输入信号进行采样和保持,并同时电路对存储

单元实时充电;输出即读操作时,要求信号的变化能忠实再现。

模拟 EEPROM 可以处于浮栅的强导电性与截止状态之间的任何一个中间值状态,这就带来一个主要的优点:模拟存储器比数字存储器有高出得多的存储密度,例如一个需要 8 位数字位来编码的模拟信号采样电压在模拟 EEPROM 中只需要用一个存储位来存放。因为输入、存储和输出都用的是模拟信号,除了可以降低对硅片的要求以及这种芯片是非易失性存储器外,还可以免去使用 A/D 和 D/A 转换器。

芯片的充电和放电是通过加到晶体管上的极性和偏置电压来控制的。浮栅上的电位和氧化物两端的电位由通过重叠的控制栅的静电电容耦合和连接到浮栅晶体管另一端的电容器来控制。

当偏置电压降低到低电压值时,氧化物重新就像绝缘物一样,浮栅上的电荷可以被保持若干年。这个单元就可以在不破坏浮栅上电荷的情况下读出其数据。从存储单元读出的电导率的值就对应着被存储的模拟电压的值。

#### (8) 生物电路技术和蛋白质分子存储器

本世纪中叶人类就开始做一个梦,希望有一天能用机器实现人的自然智能,能让机器像人一样进行思维。当初很多过于乐观的预见随着一个个的挫折使我们认识到这也许是一个非常漫长的过程。然而在过去 40 多年中,分子生物学的建立和发展已将生命现象分解到巨量基因和蛋白质的组合。科学家在研究生物大分子及其组合的功能时发现,生物大分子之间的相互作用通常也遵循化学和物理规律,在相互作用过程中,一些生物大分子形成“生物电路”,这些“生物电路”具有类似计算机信息传输和处理的功能,甚至还有逻辑运算功能。目前看好的 DNA 计算机和 DNA 存储器已被美国南加州大学的科学家用实验进行成功的验证,1995 年 4 月在普林斯顿大学召开的有 200 多名科学家参加的 DNA 计算机研讨会上进行了研讨,并提出了进一步的实验计划。科学家认为,DNA 计算机的运算速度极快,其几天的运算量就可以相当于世界上所有计算机问世以来的总运算量。DNA 存储器的容量也极大,1 m<sup>3</sup> 的 DNA 溶液就可存储 10<sup>20</sup> b 的数据,这已超过目前所有计算机的存储容量。但是其消耗的能量只有一台普通计算机的十亿分之一。要研制成实用的 DNA 计算机可能还有一段很长的路要走,但是这已不是一件虚无缥缈的事,而是随着时间的推移,可望在不久的将来就能看到的现实。

#### (9) 光化学存储技术和三维光存储器

利用光作为信息传输媒质,用光器件作为逻辑器件的光计算机一直在理论上被认为是比目前电子计算机更具优越性的下一代计算机。作为玻色子的光子,静态质量为零,基于光子的逻辑器件开关速度至少比电子开关速度要快 3 个数量级,另外光子可以交叉传输、并行处理,光信息存储容量潜力十分巨大。光存储器是利用光的作用引起化学变化的原理实现的。用这种技术实现的光存储器是目前光磁盘存储密度的 60 倍。日本九州大学功能物质研究所入江正浩教授领导的研究组已经开发出一种光敏化合物分子,可以用特定波长的激光来使该化合物分子的化学结构排列重新组合,同时改变化合物所吸收的光的波长,从而出现两种可逆的不同状态用来记录信息,通过检测器对两种不同状态的光反射率和折射率就可读出信息。目前的光存储器是一种二维光存储器,如果把二维扩展成三维光存储器就可大大地增加存储容量。另外当前利用光敏生物材料作为信息存储和处理基础研究已有了长足的发展,并取得令人鼓舞的成果:已经发现有一类集光蛋白质分子,例如细菌视紫红质,具有极好的热稳定性和很好的光敏物理化学特性,可以作为比较理想存储介质的生物材料。由此美国的 Birge 博士领导的实验