

| FEIJI JIZAI JISUANJI DE  
DIANLU FENXI YU CESHI

# 飞机机载计算机的 电路分析与测试

南王绪 编著 ◎



国防工业出版社

National Defense Industry Press

V247.1  
1003



NUAA2009028855

V247.1  
1003-1

# 飞机机载计算机的 电路分析与测试

南王绪 编著

998.

6.



國防工業出版社

·北京·  
郵政編碼：100088  
電話：65645222

2009028855

## 内 容 简 介

本书介绍了飞机机载计算机中使用的几类微处理器，并对目前航线飞机上使用的几种机载计算机软、硬件从设计原理上进行了分析。

微处理器部分包括 MC6800/6802、Intel8085、Z8681/8682、CDP1802、MC68000，此外，还概括介绍了常见的 Intel 微处理器系列 80196、8086/88、80186/188、80286、80386 的汇编语言编程方法。

机载计算机部分包括扰流板控制计算机、感觉限制计算机、燃油量指示计算机、客舱压力控制器、发电机控制计算机、大气数据计算机、ILS 接收机、VHF 接收机、无线电测距计，以及升降舵和副翼计算机等。

书中涉及的国外飞机计算机的电路原理和设计方法，对从事国产大型飞机计算机设计的科研技术人员、航空院校的学生，以及从事微处理器控制的科技人员有一定的参考价值；本书也可供从事航空电子附件测试、维修人员的参考。

### 图书在版编目(CIP)数据

飞机机载计算机的电路分析与测试 / 南王绪编著. —北京: 国防工业出版社, 2009. 2

ISBN 978-7-118-06052-2

I. 飞… II. 南… III. ①机载计算机 - 电路分析②机载计算机 - 电路 - 测试 IV. V247. 1

中国版本图书馆 CIP 数据核字(2008)第 181010 号



涿中印刷厂印刷

新华书店经售

\*

开本 787 × 1092 1/16 印张 23 3/4 字数 590 千字

2009 年 2 月第 1 版第 1 次印刷 印数 1—3000 册 定价 49.00 元

(本书如有印装错误, 我社负责调换)

国防书店:(010)68428422

发行邮购:(010)68414474

发行传真:(010)68411535

发行业务:(010)68472764

2288808008

## 前 言

现代飞机是以安装大量的电子设备而提高飞行性能、安全性和可靠性的。在所有电子设备中,计算机起着关键的核心的作用。特别是从 20 世纪 70 年代以后,随着微处理器、微控制器、单片机的出现,计算机技术在飞机上得到了广泛的应用,在机载电子设备中,计算机的使用呈现以下的局面:

(1) 计算机数量多,在一架飞机上特别是民用旅客机上,不是使用一二部计算机,而是几十部计算机,这里所指的计算机不是个人电脑那样完整的计算机,而是微处理器、微控制器、单片机那样具有独立功能而又与其他计算机互相联系的部件,应用于飞机控制、导航、通信、娱乐等各个方面。

(2) 在一个部件中微处理器的数量很多,有的一个部件中可能装有相同的或不相同的多个 CPU,或单片机,有的用作控制器,有的用作监视器。

(3) 微处理器的种类繁多,几乎所有国外一些著名计算机公司的产品飞机上都有使用,其中以 Intel、Motorola、ZILOG、先进微器件公司 AMD、美国无线电公司 CDP、德克萨斯仪器公司 TI 等公司的产品应用的最为普遍。

(4) 计算机的复杂程度也不相同,从 4 位机,8 位机,直到 32 位机都已使用,在空客和波音飞机上,常见的 CPU,单片机有 8085、CDP1802/1805、Z8681/8682、MC6800/6802、8048/8031、8096/8097、8086/186/286/386、MC68000、Z8000 等。

但是,当 20 世纪 60 年代以后微处理器在发达国家蓬勃发展的时侯,我国由于历史的原因相对比较滞后。20 世纪 80 年代后才将部分微处理器引进,当时只以 Z80 单板机和 Intel 公司的部分微处理器为主。但是,目前国内介绍和应用的都是最前沿的计算机技术、网络技术、操作系统和系统软件,对 20 世纪 70 年代以后的其他类型微处理器,特别是在硬件电路和接口技术方面,引进和介绍的较少,有的甚至连资料目前都难找到,而当前在航线上正在飞行的飞机机载计算机绝大部分则是 20 世纪 70 年代以后的中、高等微处理器、单片机产品,因此,我国在微处理器知识方面出现了一种“断代”的局面。

基于上述原因,本书试图给读者补充几种国内不常见的微处理器的知识,国外飞机机载计算机的软件、硬件以及与外围硬件的接口知识。全书共分 15 章,第 1 章是 M6800/M6802 微处理器;第 2 章~第 5 章是含有 6800/6802 CPU 的机载计算机,包括电子飞行控制组件(EFCU)、感觉限制计算机(FLC)、燃油量指示系统计算机(CFQIS)、客舱压力控制器(CPC);第 6 章是 8085 微处理器,第 7 章和第 8 章是含有 8085 CPU 的机载计算机,包括发电机控制器(GCU)、数字式大气数据计算机(DADC);第 9 章是 Z8 微处理器;第 10 章是含有 Z8 CPU 的机载计算机 ILS 接收机;第 11 章是 CDP1802 微处理器;第 12 章 VOR/ILS 导航接收机;第 13 章是距离测试计算机(DME);第 14 章是 M68000 微处理器;第 15 章是含有 68000 CPU 的机载计算

机——升降舵和副翼计算机(ELAC)。

除了文字叙述之外,各个章节都有图、表,并附有程序示例。不仅涉及CPU,而且包括一些CPU的接口器件的原理和使用。例如:6850串行通信接口,6840定时器接口,8155定时器/RAM/IO接口,8224时钟发生器,8251串行通信接口,8253定时器接口,8255并行I/O接口,9511算术处理器,HS3282ARINC接口和通用的计数器、锁存器、触发器、移位寄存器、A/D转换器、D/A转换器、乘法器、运算放大器等的原理和应用。还涉及了一些经典的模拟、数字和混合电路。

目前,自行研制国产大型飞机的任务已经摆在当代科技人员面前,借鉴和学习国外的成熟技术可以加快自行研制的速度。

对于各种机载计算机,本书一般不是从总体概念上叙述其功能和原理,而是偏重于具体的电路,如总线结构、译码器电路、通信协议、接口特征、编程方法等,但是由于个人水平有限,未必满足读者的需求,加上时间紧迫,文中不当和错误在所难免,恳请读者批评指正。书中列举的程序不是唯一的,仅供读者参考。

本书是根据作者在西安翔宇航空科技股份有限责任公司从事维修工作的经验而编写的。翔宇航空科技股份有限责任公司是由方煜先生创办的国内最早的民营飞机维修企业之一,公司拥有强大的设备和技术资源,1000多种电子附件的维修能力,为国内民航维修事业作出了贡献。作者在该公司获得了丰富的知识,谨借这个机会对方煜董事长和各位同事表示衷心的感谢!

编著者

2008年于西安

# 目 录

第1章 M6800系列微处理器	1
1.1 概述	1
1.2 M6800微处理器的硬件描述	1
1.3 M6800微处理器的内部结构	2
1.4 M6800微处理器的指令系统	3
1.5 M6800微处理器反汇编一览表	11
1.6 M6802微处理器	14
1.7 小结	14
第2章 电子飞行控制组件(EFCU)	17
2.1 概述	17
2.2 CPU的地址译码系统	17
2.3 离散输入和功能码	20
2.4 RAM测试	23
2.5 离散输出量测试	23
2.6 ARINC 429接口	25
2.7 定时器6840的编程	27
2.8 模拟输入系统	31
2.9 模拟输出系统	42
2.10 EPROM不可插拔情况下EFCU的测试	43
第3章 感觉限制计算机(FLC)	45
3.1 概述	45
3.2 总线和译码系统	45
3.3 测试用的I/O接口	46
3.4 模拟输入电路	50
3.5 控制接口板的PAF通道	51
3.6 ARINC429接收测试	53
第4章 燃油量指示系统计算机(CFQIS)	56
4.1 概述	56

4.2 总线和译码系统	56
4.3 离散输入和测试功能码	59
4.4 离散输出和数码显示	61
4.5 Watch Dog 电路	63
4.6 油量和油量传感器的模拟	65
4.7 电容/电压转换电路板	66
4.8 A/D 转换电路板	67
4.9 小结	69
<b>第5章 客舱压力控制器(CPC)</b>	<b>71</b>
5.1 概述	71
5.2 CPU 总线和译码	71
5.3 测试仿真器的设计	74
5.4 离散输入量和功能码	76
5.5 维修数据通信和显示	76
5.6 IRQ 中断	79
5.7 ARINC 429 接收	81
5.8 故障存储器的读写	84
5.9 模拟输入系统	86
5.10 流量活门的控制	89
<b>第6章 8085 微处理器</b>	<b>95</b>
6.1 概述	95
6.2 8085 微处理器的引脚功能	95
6.3 寄存器和寻址方式	96
6.4 传输指令	97
6.5 算术指令	100
6.6 逻辑指令	103
6.7 分支指令	107
6.8 堆栈、I/O 指令和机器控制指令	109
6.9 8085 微处理器指令集	111
6.10 小结	118
<b>第7章 发电机控制器(GCU)</b>	<b>120</b>
7.1 概述	120
7.2 CPU 总线和地址译码	120
7.3 Watch Dog 和 TRAP 电路	122
7.4 定时器和 RST 中断	124

7.5	I/O 接口的初始化	126
7.6	RS422 串行接口	129
7.7	测试台用的 RS422 收发器	135
7.8	离散输入与自检电路	139
7.9	模拟输入系统	141
7.10	小结	144
<b>第 8 章</b>	<b>数字式大气数据计算机 (DADC)</b>	<b>146</b>
8.1	概述	146
8.2	总线和译码电路	146
8.3	I/O 接口和中断控制器	151
8.4	电源故障中断	155
8.5	监视狗中断和定时器中断	156
8.6	程序存储器和参数存储器的读取	158
8.7	故障存储器的读写	158
8.8	静压和总压的测量	162
8.9	ARINC 数据的发送和接收	166
8.10	模拟输出电压和 ATC 指示灯	171
8.11	模拟输入电压	172
8.12	离散输入信号	174
8.13	运算处理器 AM9511	177
<b>第 9 章</b>	<b>Z8681/82 单片机</b>	<b>184</b>
9.1	Z8681/8220 单片机的硬件结构	184
9.2	串行接口、定时器、I/O 接口和中断	186
9.3	Z8681/82 单片机的寻址方式	191
9.4	跳转和调用指令	192
9.5	单字节指令	194
9.6	算术指令	194
9.7	增 1 减 1 指令	195
9.8	逻辑指令	196
9.9	传送指令	197
9.10	移位指令	198
9.11	控制、测试和交换指令	198
9.12	Z8681/82 单片机的定时图	199
<b>第 10 章</b>	<b>RIA - 35A ILS 接收机</b>	<b>203</b>
10.1	概述	203

10.2	控制 CPU 板总线和地址译码	203
10.3	自动测试台(ATE)与接收机的数据接口	208
10.4	监视 CPU 板	213
10.5	主 CPU 板的模拟输入、输出电路	221
10.6	数字综合模块、NAV VCO 模块和 GS VCO 模块	222
10.7	NAV 接收模块和 GS 接收模块	224
<b>第 11 章</b>	<b>CDP1802 单片机</b>	<b>225</b>
11.1	CDP1802 单片机的硬件结构	225
11.2	内部结构和寻址方式	227
11.3	传输指令	228
11.4	增 1 减 1 指令	228
11.5	逻辑和移位指令	229
11.6	算术指令	229
11.7	跳转指令	230
11.8	控制指令	231
11.9	I/O 指令	232
11.10	过渡指令	233
<b>第 12 章</b>	<b>VOR/ILS 导航接收机</b>	<b>234</b>
12.1	概述	234
12.2	A11 板的 RAM 测试	234
12.3	A11 板的复位和串行传输	235
12.4	A3 板的正弦、余弦信号的产生	239
<b>第 13 章</b>	<b>距离测试计算机(DME)</b>	<b>246</b>
13.1	概述	246
13.2	8086 汇编语言的结构	246
13.3	宏汇编软件 MASM	248
13.4	CPU 总线和译码系统	250
13.5	仿真器 I/O 接口	255
13.6	RAM 测试	257
13.7	I/O 接口和定时器的初始化	257
13.8	INTR 中断	260
13.9	D/A 输出测试	262
13.10	信号处理	262
13.11	频率综合器 A3	264
13.12	脉冲对解码器	268

13.13 范围(RANGE)计数器 .....	271
13.14 距离测量 .....	275
<b>第14章 M68000微处理器 .....</b>	<b>277</b>
14.1 M68000微处理器的基本特征 .....	277
14.2 引脚信号描述 .....	277
14.3 操作周期和定时 .....	280
14.4 68000微处理器的寻址方式 .....	285
14.5 数据传送指令 .....	288
14.6 算术指令 .....	291
14.7 逻辑指令 .....	300
14.8 移位指令 .....	304
14.9 位操作指令 .....	308
14.10 BCD码操作指令 .....	311
14.11 程序控制指令 .....	312
14.12 系统控制指令 .....	316
14.13 常用指令一览表 .....	318
<b>第15章 升降舵和副翼计算机(ELAC) .....</b>	<b>321</b>
15.1 概述 .....	321
15.2 68000微处理器和总线 .....	321
15.3 离散输入和测试功能码 .....	324
15.4 离散输出和数码管显示 .....	328
15.5 中断响应电路和监视狗定时器 .....	331
15.6 RAM和NVRAM .....	336
15.7 模拟输入系统 .....	338
15.8 直流模拟输入 .....	343
15.9 模拟输出系统 .....	345
15.10 交流模拟输入2 .....	346
15.11 数字电路板CDG/MDG .....	348
15.12 CDG/MDG板的中断系统 .....	351
15.13 ARINC429接口HS3282 .....	353
15.14 CDG/MDG板的ARINC429测试 .....	358
15.15 CPU/MPU板的程序连接 .....	365
15.16 使用外部CPU对ELAC的测试 .....	366
<b>参考文献 .....</b>	<b>369</b>

# 第1章 M6800系列微处理器

## 1.1 概述

M6800系列微处理器是美国Motorola公司1974年推出的8位微处理器,由于其性能优良,便于使用,在飞机电子控制系统中得到了广泛的应用。虽然近年来由于更高集成化计算机的出现,M6800系列微处理器已经逐步退出历史舞台。但是,由于当前的机载计算机还大量使用着M6800微处理器,在飞机没有更新换代以前,作为航空电子维修工程师,还必须对这类微处理器有所了解。另外,基于6800系列微处理器的许多经典电路对于当今的电子设计工程师仍然有重要的参考价值,而且由于历史原因,当20世纪70年代M6800微处理器在欧美国家流行时,在我国却没有得到系统地介绍,鉴于以上原因,本章将对M6800微处理器的基本知识作一介绍,为阅读后面的应用部分打下基础。

## 1.2 M6800微处理器的硬件描述

M6800微处理器(简称MPU或CPU)的引脚排列如图1-1所示。

其外部引脚功能如下:

(1) A0~A15:16位输出地址总线,能驱动一个标准的TTL和90pF的负载,地址总线是三态的,当输出被切断时,处于开漏状态,这允许MPU应用于DMA(直接存储器存取)形式。当TSC引脚在高电平时,地址总线处于高阻抗状态,这允许其他CPU使用地址总线。在标准工作状态,地址总线由程序计数器控制,在复位和中断时,地址总线输出一定的逻辑。

(2) D0~D7:8位双向数据总线,具有驱动一个标准TTL和130pF负载的能力,当DBE引脚是低电平逻辑时,数据总线处于高阻抗状态,这允许其他CPU使用数据总线。

(3) CLK01、CLK02:两相非重叠时钟引脚,这两个引脚是输入引脚,一般情况是与6875时钟发生器的输出引脚连接,6875时钟发生器除了向M6800微处理器提供时钟外,还提供复位信号/RESET和数据使能信号DBE,6875时钟发生器和M6800微处理器的连接如图1-2所示。

图1-2中,6875时钟发生器的引脚MEMRDY是存储器备妥引脚,当MEMRDY是低电平时,6875时钟发生器的输出时钟会拖慢半个周期。因此,信号MR一般接慢速器件的片选端,信号2MHz、4MHz有时也参与地址译码。

(4) 数据总线使能DBE:当DBE是高电平时,数据总线有效,当DBE是低电平时,数据总

M6800		
1	GND	RESET
2	HALT	TSC
3	CLK01	NC
4	IRQ	CLK02
5	VMA	DBE
6	NMI	NC
7	BA	R/W
8	VCC	D0
9	A0	D1
10	A1	D2
11	A2	D3
12	A3	D4
13	A4	D5
14	A5	D6
15	A6	D7
16	A7	A15
17	A8	A14
18	A9	A13
19	A10	A12
20	A11	GND

图1-1 M6800微处理器的引脚排列

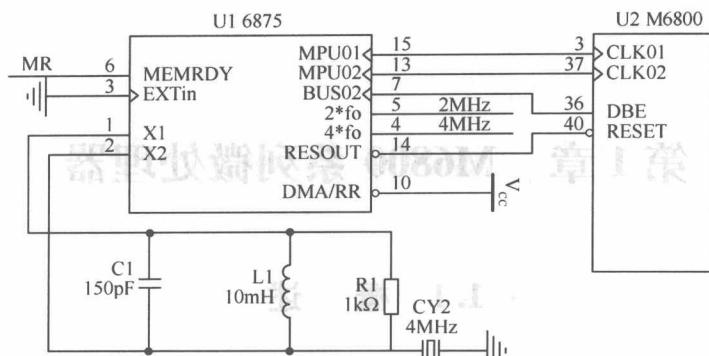


图 1-2 M6800 微处理器和 6875 时钟发生器的连接

总线处于高阻抗状态。

(5) 总线无效引脚 BA: 这是输出引脚, 当 HALT 引脚是低电平或 CPU 执行 WAIT 指令时, BA 输出高电平, 在标准状态和 TSC 引脚是高电平时, BA 输出低电平。

(6) 读/写引脚 R/W: 输出引脚, 从外部存储器读数据时输出高电平, 向外部存储器写数据时输出低电平, 标准状态输出高电平。

(7) 复位引脚/RESET: 低电平有效 (“/” 表示低电平有效, 下同)。

(8) 可屏蔽中断请求引脚/IRQ: 输入引脚, 当外部电路使/IRQ 为低电平时, 如果中断屏蔽位是 0, 程序即转入中断服务程序, 中断服务程序的首地址是 FFF8、FFF9 中存储的数据, 在进入中断服务程序的第一条指令前, CPU 硬件已经使变址寄存器、程序计数器、累加器以及状态码寄存器自动进入堆栈, 中断服务程序的第一条指令应使中断屏蔽位为 1, 以免其他中断发生。

(9) 非屏蔽中断请求引脚/NMI: 该中断不能用软件屏蔽, 如果不希望非屏蔽中断发生, 必须将/NMI 通过上拉电阻与 5V 电源连接。

(10) 地址总线三态控制引脚 TSC: 输入引脚, 标准条件下 TSC 应该接地, 当 TSC 接高电平时地址总线和 R/W 处于高阻抗状态, VMA 和 BA 是低电平, CPU 处于等待状态。

(11) CPU 休眠引脚/HALT: 输入引脚, 工作条件下应接高电平, 当/HALT 接低电平时, CPU 处于休眠状态, 允许其他 CPU 使用总线。

(12) 存储器地址有效引脚 VMA: 输出引脚, 当地址有效时, VMA 输出逻辑 1, 否则输出逻辑 0, VMA 经常被用于存储器和 I/O 接口的译码。

(13) 电源引脚: M6800 微处理器使用单一的 5V 电源, 引脚 8 接 +5V, 引脚 21 和引脚 1 接地。

### 1.3 M6800 微处理器的内部结构

M6800 微处理器的内部结构由算术逻辑单元和一些特殊功能寄存器组成, 特殊功能寄存器有 6 个, 它们是:

(1) 程序计数器 PC, 这是 16 位寄存器, 用两个 8 位字节 PCH 和 PCL 表示, 用于存放当前的程序地址。

(2) 堆栈指针 SP, 16 位寄存器, 用两个 8 位字节 SPH 和 SPL 表示, 当执行中断服务程序或调用其他子程序时, 当前程序计数器、变址寄存器、累加器以及状态寄存器的内容将依次存入

堆栈指针 SP 所指示的存储器单元中去。

(3) 变址寄存器 X, 是 M6800 微处理器唯一可用于一般目的的 16 位寄存器。注意这个寄存器不能以两个 8 位字节的形式访问。

(4) 累加器 A, 是一个 8 位通用寄存器。

(5) 累加器 B, 与累加器 A 相似, 也是一个 8 位通用寄存器。

(6) 状态寄存器, 这个寄存器中的每一位都是独立存在的, 如进位标志 C、负标志 N 等, 访问状态寄存器只是访问其中的某些位, 在下一节的条件判别指令中将会得到证实。

## 1.4 M6800 微处理器的指令系统

M6800 微处理器的指令包含操作码和操作数两部分, 操作码只占一个字节, 操作数可不占字节, 或占有一个或两个字节。注意, 无论是汇编语言还是机器码语言, 所有操作数都必须以十六进制形式出现。

指令按寻址方式可分为 4 类:

(1) 立即数寻址方式: 一个操作码带一个 8 位立即数构成一条指令。例如, 想把一个立即数 5B 传送到累加器 A, 其程序为

LDAA #5B 865B

其中, “86”是操作码, “5B”是操作数, “#”表示一个立即数。

(2) 直接地址寻址方式: 一个操作码带一个 8 位地址构成一条指令, 这个地址实际上是 16 位地址的低 8 位, 其高 8 位地址默认是 0。例如, 想把 004C 地址中的数据传送到累加器 A, 其程序为

LDAA \$4C 964C

其中, “96”是操作码, “4C”是操作数, “\$”表示是一个地址。

(3) 变址寄存器寻址方式: 一个操作码带一个 8 位地址构成一条指令, 其中 8 位地址是偏移地址, 该偏移地址加上变址寄存器 X 的数值才构成实际的 16 位地址。例如, 若当前 X = #1000, 则程序为

LDAA \$34,X A634

意味着将地址[1034]单元的数据传送到累加器 A。

(4) 扩展地址寻址方式: 这是 3 字节指令, 一个操作码带一个 16 位地址构成一条指令。例如, 想把 8000 地址中的数据传送到累加器 A, 其程序为

LDAA \$8000 B68000

下面将详细介绍 M6800 微处理器的所有指令, 在介绍这些指令以前, 对于本节后面要用到的一些符号说明如下:

DD 代表一个 8 位立即数;

AA 代表一个 8 位地址;

AAAA 代表一个 16 位地址;

M 泛指一个源操作数或目标操作数, 可能是一个立即数, 也可能是一个地址;

H 是半进位标志;

N 是负标志;

Z 是零标志;

V 是溢出标志；

C 是进位标志。

每条指令的助记符在编程时使用，机器码是 EPROM 中应烧写的程序，指令的周期数是执行该条指令所占用的时间，如果 CPU 的工作频率是 1MHz，则一个周期的时间是 1μs。

### 1. 加法指令

加法指令如表 1-1 所列。

表 1-1 加法指令

助记符	机器码	指令解释	字节数	周期数	影响标志
ADDA #DD	8BDD	A + M → A	2	2	H,N,Z,V,C
ADDA \$ AA	9BAA		2	3	
ADDA \$ AA,X	ABAA		2	5	
ADDA \$ AAAA	BBAAAA		3	4	
ADDB #DD	CBDD	B + M → B	2	2	H,N,Z,V,C
ADDB \$ AA	DBAA		2	3	
ADDB \$ AA,X	EBAA		2	5	
ADDB \$ AAAA	FBAAAA		3	4	
ADCA #DD	89DD	A + M + C → A	2	2	H,N,Z,V,C
ADCA \$ AA	99AA		2	3	
ADCA \$ AA,X	A9AA		2	5	
ADCA \$ AAAA	B9AAAA		3	4	
ADCB #DD	C9DD	B + M + C → B	2	2	H,N,Z,V,C
ADCB \$ AA	D9AA		2	3	
ADCB \$ AA,X	E9AA		2	5	
ADCB \$ AAAA	F9AAAA		3	4	
ABA	1B	A + B → A	1	2	

### 2. 减法指令

减法指令如表 1-2 所列。

表 1-2 减法指令

助记符	机器码	指令解释	字节数	周期数	影响标志
SUBA #DD	80DD	A - M → A	2	2	H,N,Z,V,C
SUBA \$ AA	90AA		2	3	
SUBA \$ AA,X	A0AA		2	5	
SUBA \$ AAAA	B0AAAA		3	4	
SUBB #DD	C0DD	B - M → B	2	2	H,N,Z,V,C
SUBB \$ AA	D0AA		2	3	
SUBB \$ AA,X	E0AA		2	5	
SUBB \$ AAAA	F0AAAA		3	4	
SBCA #DD	82BDD	A - M - C → A	2	2	H,N,Z,V,C
SBCA \$ AA	92AA		2	3	
SBCA \$ AA,X	A2AA		2	5	
SBCA \$ AAAA	B2AAAA		3	4	
SBCB #DD	C2DD	B - M - C → B	2	2	H,N,Z,V,C
SBCB \$ AA	D2AA		2	3	
SBCB \$ AA,X	E2AA		2	5	
SBCB \$ AAAA	F2AAAA		3	4	
SBA	10	A - B → A	1	2	

### 3. 逻辑指令

逻辑指令包括逻辑“与”、“或”、“异或”三类，如表 1-3 所列。

表 1-3 逻辑指令

助记符	机器码	指令解释	字节数	周期数	影响标志
ANDA #DD	84DD	A AND $M \rightarrow A$	2	2	N Z V=0
ANDA \$ AA	94AA		2	3	
ANDA \$ AA,X	A4AA		2	5	
ANDA \$ AAAA	B4AAAA		3	4	
ANDB #DD	C4DD	B AND $M \rightarrow B$	2	2	N Z V=0
ANDB \$ AA	D4AA		2	3	
ANDB \$ AA,X	E4AA		2	5	
ANDB \$ AAAA	F4AAAA		3	4	
ORAA #DD	8ADD	A OR $M \rightarrow A$	2	2	N Z V=0
ORAA \$ AA	9AAA		2	3	
ORAA \$ AA,X	AAAA		2	5	
ORAA \$ AAAA	BAAAAA		3	4	
ORAB #DD	CADD	B OR $M \rightarrow B$	2	2	N Z V=0
ORAB \$ AA	DAAA		2	3	
ORAB \$ AA,X	EAAA		2	5	
ORAB \$ AAAA	FAAAAA		3	4	
EQRA #DD	88DD	A 异或 $M \rightarrow A$	2	2	N Z V=0
EQRA \$ AA	98AA		2	3	
EQRA \$ AA,X	A8AA		2	5	
EQRA \$ AAAA	B8AAAA		3	4	
EQRB #DD	C8DD	B 异或 $M \rightarrow B$	2	2	N Z V=0
EQRB \$ AA	D8AA		2	3	
EQRB \$ AA,X	E8AA		2	5	
EQRB \$ AAAA	F8AAAA		3	4	

#### 4. 传送指令

传送指令如表 1-4 所列。

表 1-4 传送指令

助记符	机器码	指令解释	字节数	周期数	影响标志
LDAA #DD	86DD	$M \rightarrow A$	2	2	N Z V=0
LDAA \$ AA	96AA		2	3	
LDAA \$ AA,X	A6AA		2	5	
LDAA \$ AAAA	B6AAAA		3	4	
LDAB #DD	C6DD	$M \rightarrow B$	2	2	N Z V=0
LDAB \$ AA	D6AA		2	3	
LDAB \$ AA,X	E6AA		2	5	
LDAB \$ AAAA	F6AAAA		3	4	
STAA \$ AA	97AA	A→M	2	4	N Z V=0
STAA \$ AA,X	A7AA		2	6	
STAA \$ AAAA	B7AAAA		3	5	
STAB \$ AA	D7AA	B→M	2	4	N Z V=0
STAB \$ AA,X	E7AA		2	6	
STAB \$ AAAA	F7AAAA		3	5	
TAB	16	A→B	1	2	N Z V=0
TBA	17	B→A	1	2	

#### 5. 位测试指令

位测试指令是累加器与一个操作数相与, 根据其结果产生的零标志确定程序分支。例如,

BITA #40 是累加器 A 与数字 40H 相“与”，其结果除了 D2 位外其余都是零，因此 D2 的值决定零标志，这就意味着通过这条指令就试验了累加器 A 的 D2 位。位测试指令如表 1-5 所列。

表 1-5 位测试指令

助记符	机器码	指令解释	字节数	周期数	影响标志
BITA #DD	85DD	A ⊖ M	2	2	Z=1
BITA \$ AA	95AA		2	3	N=0
BITA \$ AA,X	A5AA		2	5	V=0
BITA \$ AAAA	B5AAAA		3	4	C=0
BITB #DD	C5DD	B ⊖ M	2	2	Z=1
BITB \$ AA	D5AA		2	3	N=0
BITB \$ AA,X	E5AA		2	5	V=0
BITB \$ AAAA	F5AAAA		3	4	C=0

## 6. 清零指令

清零指令如表 1-6 所列。

表 1-6 清零指令

助记符	机器码	指令解释	字节数	周期数	影响标志
CLRA	4F	#00→A	1	2	Z=1
CLRB	5F	#00→B	1	2	N=0
CLR \$ AA,X	6FAA	#00→M	2	7	V=0
CLR \$ AAAA	7FAAAA	#00→M	3	6	C=0

## 7. 比较指令

比较指令如表 1-7 所列。

表 1-7 比较指令

助记符	机器码	指令解释	字节数	周期数	影响标志
CMPA #DD	81DD	A - M	2	2	Z=1
CMPA \$ AA	91AA		2	3	N=0
CMPA \$ AA,X	A1AA		2	5	V=0
CMPA \$ AAAA	B1AAAA		3	4	C=0
CMPB #DD	C1DD	B - M	2	2	Z=1
CMPB \$ AA	D1AA		2	3	N=0
CMPB \$ AA,X	E1AA		2	5	V=0
CMPB \$ AAAA	F1AAAA		3	4	C=0
CBA	11	A - B	1	2	

## 8. 取反指令(非指令)

取反指令如表 1-8 所列。

表 1-8 取反指令

助记符	机器码	指令解释	字节数	周期数	影响标志
COMA	43	/A→A	1	2	N=0
COMB	53	/B→B	1	2	V=0
COM \$ AA,X	63AA	/M→M	2	7	Z=1
COM \$ AAAA	73AAAA	/M→M	3	6	C=0

## 9. 取负指令和十进制调整指令

取负指令是对一个操作数进行 2 的补码运算,即对该操作数取反后加 1,当用加法代替减法运算时用到该指令。十进制调整指令是将累加器 A 原来的 16 进制调整为十进制 BCD 格式,取负指令和十进制调整指令如表 1-9 所列。

表 1-9 取负指令和十进制调整指令

助记符	机器码	指令解释	字节数	周期数	影响标志
NEGA	40	#00 - A→A	1	2	
NEGB	50	#00 - B→B	1	2	
NEG \$ AA,X	60AA	#00 - M→M	2	7	
NEG \$ AAAA	70AAAA	#00 - M→M	3	6	
DAA	19	BCD→A	1	2	

## 10. 增 1 减 1 指令

增 1 减 1 指令如表 1-10 所列。

表 1-10 增 1 减 1 指令

助记符	机器码	指令解释	字节数	周期数	影响标志
INCA	4C	A + 1→A	1	2	
INC B	5C	B + 1→B	1	2	
INC \$ AA,X	6CAA	M + 1→M	2	7	
INC \$ AAAA	7CAAAA	M + 1→M	3	6	
DECA	4A	A - 1→A	1	2	
DEC B	5A	B - 1→B	1	2	
DEC \$ AA,X	6AAA	M - 1→M	2	7	
DEC \$ AAAA	7AAAAA	M - 1→M	3	6	

## 11. 移位指令

移位指令分为逻辑移位和算术移位,在逻辑移位和算术移位中又有带进位标志和不带进位标志之分,如表 1-11 所列。

表 1-11 移位指令

助记符	机器码	指令解释	字节数	周期数	影响标志
ROL A	49	依次左移 1 位, b7→C C→b0	1	2	N Z C
ROL B	59		1	2	
ROL \$ AA,X	69AA		2	7	
ROL \$ AAAA	79AAAA		3	6	
RORA	46	依次右移 1 位, b0→C C→b7	1	2	移位后,若 N⊕C = 1, 则 Z = 1
RORB	56		1	2	
ROR \$ AA,X	66AA		2	7	
ROR \$ AAAA	76AAAA		3	6	