



新一代信息通信规划教材

微机原理与接口技术

TOUJI YUANLI YU JIEKOU JISHU

WEIJI YUANLI YU JIEKOU JISHU

陈 希 蒋乐民 编著



北京邮电大学出版社
www.buptpress.com

新一代信息通信规划教材

微机原理与接口技术

WEIJI YUANLI YU JIEKOU JISHU

陈希 蒋乐民 编著

北京邮电大学出版社

·北京·

内 容 简 介

本书以 Intel 80x86 微处理器为背景,从应用角度系统地介绍 16/32 位微机的系统结构、微处理器、8086 指令系统、汇编语言程序设计、存储器、输入/输出技术、中断系统、DMA 控制器、可编程通用接口、微型计算机功能扩展及总线标准。

全书共分 12 章。首先介绍微机的硬件、软件技术基础及微机接口技术的基本要点,然后分别阐述输入/输出技术和常用的主要外设接口芯片,并提供了应用实例分析。

本书可作为高等学校计算机专业、通信工程专业本科生和工科类其他专业的教材,也可作为计算机等级考试的培训教材,还可供从事微机系统设计和应用的技术人员自学和参考。

图书在版编目(CIP)数据

微机原理与接口技术/陈希,蒋乐民编著. —北京:北京邮电大学出版社,2006

ISBN 978-7-5635-1257-7

I. 微... II. ①陈...②蒋... III. ①微型计算机—理论②微型计算机—接口 IV. TP36

中国版本图书馆 CIP 数据核字(2006)第 060628 号

书 名: 微机原理与接口技术

编 著: 陈 希 蒋乐民

责任编辑: 王琴秋

出版发行: 北京邮电大学出版社

社 址: 北京市海淀区西土城路 10 号(100876)

北方营销中心: 电话 010-62282185 传真 010-62283578

南方营销中心: 电话 010-62282902 传真 010-62282735

E-mail: publish@bupt.edu.cn

经 销: 各地新华书店

印 刷: 北京忠信诚胶印厂

开 本: 787 mm×1 092 mm 1/16

印 张: 22

字 数: 535 千字

印 数: 3 001—6 000 册

版 次: 2006 年 7 月第 1 版 2007 年 1 月第 2 次印刷

ISBN 978-7-5635-1257-7/TP·235

定价: 32.00 元

• 如有印装质量问题,请与北京邮电大学出版社营销中心联系 •

前 言

本书以 Intel 80x86 微处理器为蓝本,系统地介绍了 16/32 位微型计算机原理与接口技术。“微机原理与接口技术”是计算机科学与技术专业本科学生必修的一门专业基础课,也是当今其他电子类和工程类各专业学生在计算机应用方面的一门重要选修课程。本教材适用面较广,可作为计算机专业、通信工程专业本科生和工科类其他各专业“微机原理与接口技术”课程的教材,也可作为计算机等级考试的培训教材,还可供从事微机系统设计和应用的技术人员自学和参考。

本书内容充实,综合性、应用性很强,主要有以下特点。

1. 注重基础性、系统性、实用性和新颖性

作者结合长期的教学实践及微机硬、软件技术和实际应用,循序渐进、深入浅出地阐述其工作原理,并介绍了微机系统的最新发展趋势和接口新技术。

2. 以理解原理、掌握应用为目的

本书根据本科生的培养目标,侧重于对学生在微机接口的设计、开发和应用能力等方面的培养。在介绍每一种接口芯片的基本原理和工作方式时,都以大量的应用实例分析说明应用技术的要点,并通过加强习题练习、实验环节和课程综合设计项目的实践教学,使学生在牢固掌握微机原理的基础上,具有一定的微机接口设计能力和较强的接口系统应用能力。

3. 重点突出且难点分散

本书遵循面向应用的教学目标,重点突出且难点分散。力求在微机硬、软件技术的结合上由浅入深、从易到难、循序渐进地论述各个章节内容。在内容选取、概念引入、文字叙述、例题和习题的设计等方面做了大量深入细致的工作。

4. 风格良好

全书分为 12 章。每章开头用一定的篇幅引入问题和本章主要内容。列举的程序均在机上调试通过。每章后附有习题。教学参考学时为 60~80 学时,可根据实际情况调整。

5. 适用面广

本书既可以作为其先修基础课程——“操作系统”、“计算机组成原理”、“汇编语言程序设计”等的综合应用,又可以作为计算机专业其他后续课程,如“计算机通信”、“计算机网络”、“计算机外部设备”等课程的技术基础,而且便于读者自学。

由于编者水平有限,书中难免有疏漏和不当之处,敬请读者批评指正。

作者
2006 年 6 月

目 录

第 1 章 概 论	时序	46
1.1 计算机的基本结构和工作原理	2.7.2 8086 最小方式下的总线写操作 时序	48
1.2 微处理器、微计算机和微处理器系统	2.7.3 8088 的总线读/写操作时序	48
1.3 微处理器的生产和发展	2.8 I/O 端口组织	50
1.4 微计算机的分类	2.9 80186/80188 微处理器	50
1.5 微计算机的系统组成	2.10 80286 微处理器	51
1.6 典型微处理器系统的结构及工作原理	2.11 80386 微处理器	53
1.6.1 系统连接	2.12 80486 微处理器	62
1.6.2 典型微处理器的内部结构	2.13 Pentium 和 Pentium Pro 微处理器	62
1.6.3 典型存储器的内部结构	2.14 Pentium II、Pentium III 及 Pentium 4 微处理器	63
1.6.4 简单程序的设计和执行情况	习 题	65
1.7 IA-32 结构的数据类型	第 3 章 80x86 指令系统	
1.7.1 数的表示方法	3.1 指令的基本格式	68
1.7.2 数的编码	3.2 8086/8088 指令系统	68
习 题	3.2.1 数据传送类指令	68
第 2 章 IA-32 结构微处理器及其体系结构	3.2.2 算术运算类指令	75
2.1 微处理器的主要性能指标	3.2.3 逻辑运算与移位类指令	88
2.2 存储器组织	3.2.4 串操作类指令	92
2.2.1 存储器的标准结构	3.2.5 控制转移类指令	94
2.2.2 存储器分段	3.2.6 处理器控制类指令	102
2.2.3 专用的和保留的存储单元	3.3 寻址方式	103
2.3 8086/8088 微处理器的内部结构	3.4 指令的执行时间	109
2.3.1 8086 的内部结构	3.5 中断类指令及 PC DOS 系统功能 调用	111
2.3.2 8086 的寄存器结构	3.5.1 中断及中断返回指令	111
2.3.3 8088 的内部结构	3.5.2 8086 的专用中断	112
2.4 8086/8088 的引脚特性	3.5.3 PC DOS 的系统功能调用与基本 I/O 子程序调用	114
2.4.1 8086 的引脚特性	3.5.4 BIOS 中断调用	118
2.4.2 8088 与 8086 引脚特性的差别	习 题	120
2.5 8086 的时钟和总线周期	第 4 章 汇编语言程序设计	
2.5.1 8284A 时钟信号发生器	4.1 汇编语言和汇编程序	125
2.5.2 总线周期	4.2 MASM 宏汇编语言程序的规范	126
2.6 8086/8088 的工作方式	4.2.1 分段结构	126
2.6.1 最小方式及 8282、8286 的应用		
2.6.2 最大方式及 8288 的应用		
2.7 8086/8088 的总线操作时序		
2.7.1 8086 最小方式下的总线读操作		

4.2.2	用户程序返回 DOS 的方法	127	5.5.9	小结	171
4.2.3	语句的构成与规范	129	习 题		172
4.3	伪指令及其应用	134	第 6 章 输入/输出技术		
4.3.1	数据定义及存储器分配伪指令	134	6.1	微机和外设间的输入/输出接口	173
4.3.2	符号定义伪指令 EQU 和等号伪指令	136	6.1.1	接口电路的功能及分类	173
4.3.3	标号定义伪指令 LABEL	137	6.1.2	接口电路中的信息	174
4.3.4	段定义伪指令 SEGMENT/ ENDS	137	6.1.3	接口电路的组成	175
4.3.5	段寻址伪指令 ASSUME	138	6.1.4	I/O 端口的编址方式	176
4.3.6	段寄存器的赋值	138	6.1.5	80x86 系列微机 I/O 端口地址 分配与地址译码	176
4.3.7	过程定义伪指令 PROC/ENDP	140	6.2	输入/输出的控制方式	181
4.3.8	程序计数器 \$ 和定位伪 指令 ORG	141	6.2.1	程序控制方式	181
习 题		142	6.2.2	中断控制方式	186
第 5 章 主存储器			6.2.3	直接存储器存取(DMA)控制 方式	187
5.1	半导体存储器的分类及特点	146	习 题		188
5.1.1	半导体存储器的分类	146	第 7 章 DMA 控制器 8237A 及应用		
5.1.2	半导体存储器的性能指标	147	7.1	8237A 的内部结构及与外部的 连接	189
5.1.3	半导体存储器的特点	148	7.2	8237A 的引脚特性	190
5.2	随机存取存储器(RAM)	149	7.3	8237A 的内部寄存器	192
5.2.1	静态存储器(SRAM)	149	7.4	8237A 各寄存器的端口地址	197
5.2.2	动态存储器(DRAM)	151	7.5	8237A 的初始化编程	198
5.3	只读存储器(ROM)	153	7.6	8237A 应用举例	200
5.3.1	固定掩膜编程 ROM	154	习 题		202
5.3.2	可编程 ROM	154	第 8 章 微计算机的中断系统		
5.3.3	可擦除可编程 ROM	154	8.1	中断控制方式的优点	204
5.4	新型存储器	157	8.2	8086/8088 的中断机构	204
5.4.1	快擦写 Flash 存储器	157	8.2.1	中断源	205
5.4.2	多端口读写存储器	158	8.2.2	中断过程	205
5.4.3	内存条	158	8.2.3	中断向量表的设置方法	207
5.5	主存储器系统设计	160	8.3	外部中断	209
5.5.1	存储器芯片的选择	161	8.3.1	NMI 非屏蔽中断	209
5.5.2	计算机系统中存储器的地址 分配	162	8.3.2	INTR 可屏蔽中断	209
5.5.3	存储器芯片与 CPU 的连接	162	8.4	中断的优先权管理	209
5.5.4	存储器的寻址方法	163	8.4.1	软件查询方式	209
5.5.5	线选法的片选控制	163	8.4.2	菊花链法	211
5.5.6	部分译码法的片选控制	166	8.4.3	专用芯片管理方式	211
5.5.7	全译码法的片选控制	167	8.5	可编程中断控制器 8259A	212
5.5.8	译码器芯片 74LS138(3-8 译码器)	168	8.5.1	8259A 的引脚特性	212
			8.5.2	8259A 的内部结构及工作原理	213
			8.5.3	8259A 的工作方式	214

8.5.4	8259A 的级联	216	习 题	275	
8.5.5	8259A 的初始化命令字和操作命令字	218	第 11 章 可编程定时器/计数器 8253/8254		
8.5.6	8259A 应用举例	224	11.1	8253 的基本功能及用途	277
8.6	IBM PC/XT 微计算机的中断系统	226	11.2	8253 的工作原理及内部结构	277
8.7	386/486 微计算机的中断系统	228	11.2.1	8253 的工作原理	277
8.7.1	80386/80486 CPU 的中断机构	228	11.2.2	8253 的内部结构	278
8.7.2	386/486 微机的硬中断控制系统	231	11.3	8253 的引脚特性及其与外部的连接	280
	习 题	233	11.4	8253 的控制字	280
第 9 章 并行 I/O 接口 8255A			11.5	8253 的工作方式	281
9.1	8255A 的内部结构	235	11.6	8253 初始化编程	290
9.2	8255A 的引脚特性及其与外部的连接	236	11.7	8253 应用举例	291
9.3	8255A 的控制字	238	11.8	8254 与 8253 的比较	301
9.4	8255A 的工作方式	239		习 题	303
9.5	8255A 的工作时序	244	第 12 章 微计算机功能扩展及总线标准		
9.6	8255A 的应用	247	12.1	微计算机功能扩展	304
	习 题	252	12.2	总线标准	304
第 10 章 串行通信接口			12.3	ISA 总线	306
10.1	串行接口及串行通信协议	254	12.4	EISA 总线和 VESA 总线	309
10.1.1	串行接口的典型结构	254	12.5	PCI 局部总线	310
10.1.2	串行通信协议	255	12.5.1	PCI 总线的特点	310
10.2	串行通信的物理标准	258	12.5.2	PCI 总线信号	310
10.2.1	传输率	258	12.6	USB 总线	313
10.2.2	RS-232C 标准	259		习 题	316
10.3	串行通信连接	260	附录		
10.3.1	串行通信的连接方式	260	附录 A	8086/8088 指令系统一览表	317
10.3.2	调制器和解调器	261	附录 B	MASM 部分伪指令	326
10.4	可编程串行异步通信接口 8250	262	附录 C	中断向量地址一览表	327
10.5	8250 的初始化编程	267	附录 D	DOS 功能调用(INT21H)	328
10.6	8250 应用举例	273	附录 E	BIOS 中断调用	332
			附录 F	MASM 宏汇编程序出错信息	335
			附录 G	调试程序 DEBUG 的主要命令	341
			参考文献		344

第1章 概 论

本章着重介绍微处理器和微计算机的基本概念、组成、特点和应用。

1.1 计算机的基本结构和工作原理

1. 计算机的基本结构

计算机的基本组成部分是：运算器、控制器、存储器、输入设备和输出设备，如图 1-1 所示。

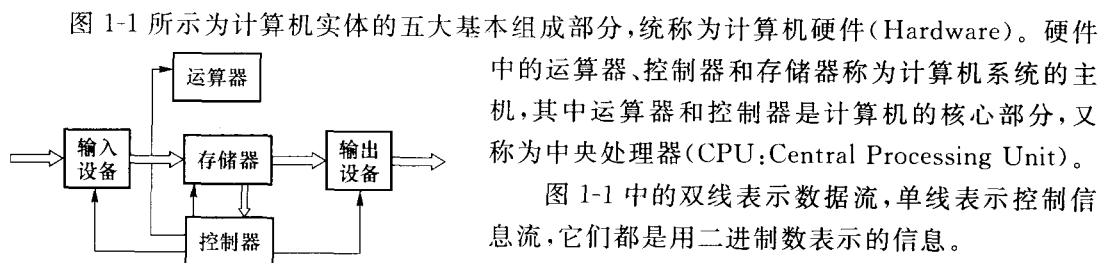


图 1-1 计算机的基本结构

2. 计算机的工作原理

迄今为止，电子计算机所遵循的程序存储和程序控制的原理是 1945 年由冯·诺依曼(John von Neumann)提出的，故又称为冯·诺依曼型计算机原理。

原始数据和程序通过输入设备存入存储器中。图 1-2 为存储器存放程序和数据的示意图。执行程序后，计算机便在程序控制下，从存储器中取出指令并送至 CPU，然后分析指令、执行指令。数据处理的结果可存入存储器或通过输出设备输出。

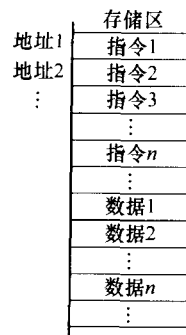


图 1-2 存储程序和数据示意图

1.2 微处理器、微计算机和微处理器系统

1. 微处理器

随着半导体器件制造工艺水平的提高，制造商可以将上千个晶体管组成的大规模电路集成在一块芯片上。美国的 Intel 公司于 1971 年首先制成了微处理器 4004，同年研制成由 4004 组成的第一台微计算机。

微处理器或微处理机芯片(Microprocessor, 简称 μP 或 MP) 是计算机的核心器件。它是将运算器和控制器集成在一片大规模集成电路(LSIC: Large Scale Integrated Circuits)

芯片上的器件。

2. 微计算机

微计算机(Microcomputer,简称 μ C或MC)是以微处理器为核心,配上大规模集成电路的随机存储器RAM,只读存储器ROM、输入/输出接口以及相应的辅助电路(如时钟发生器、各类译码器、缓冲器等)构成的微型化的计算机装置。

把CPU、存储器和输入/输出接口电路都集成制作在单个芯片上,使之具有完整的计算机功能,称为单片微型计算机或简称单片机。

3. 微处理器系统

微处理器系统(Micro-Processing System,简称 μ PS或MPS)是以微处理器为核心,具有某种特殊用途的应用系统。硬件结构更具有灵活性,执行的软件是根据用户需要设计的专用软件。微处理器所构成的各种应用系统在广义上也可以称为微处理器系统。

1.3 微处理器的生产和发展

1971年,位于美国旧金山南部的森特克郡(硅谷)的Intel公司首先制成4004微处理器,并用它组成MCS-4(Micro Computer System-4)微计算机。自此,微处理器和微计算机以异乎寻常的速度迅猛发展。大约每隔2到4年就换代一次。Intel公司历代微处理器芯片如表1-1所示。

表 1-1 Intel 公司历代微处理器特性对照表

第几代	发表年份	字长 /bit	型号	线宽/mm	晶体管数 /万个	时钟频率/MHz	速度 /MIPS
1	1971	4,8	4004 8008	50	0.12 0.2	<1	0.05
2	1972~1974	8	8080	20	4.9	2~4	0.5
3	1978~1984	16	8086/8088 80286	2~3	2.9 134	4.77~10 8~16	<2.5 4
4	1985~1992	32	80386 80486	1~2	27.5 100	16~33 25~100	6~12 15~40
5	1993	32	Pentium	0.6~0.8	310	60~200	100~200
6	1995~2001	32	Pro/MMX/ P II /P III /P4	0.6/0.35/ 0.25/0.18/0.13	550/ 450/ 750/ 950/ 4 200	133~200/ 166~233/ 233~450/ 450~1200/ 1300~3060	>300
7	2001 至今	64	Itanium	0.13	CPU:2.5K Cache:30K	800(20 条指令/时钟周期)	>3 000

第1代(1971年):4位和低档8位微处理器和微计算机,如图1-3和图1-4所示。代表产品是Intel的4004(集成度为1200个晶体管/片)和由它组成的MCS-4微计算机,以及随后该公司的改进产品8008(集成度是2000个晶体管/片)和由它组成的MCS-8微计算机。其特点是:采用PMOS工艺,速度较低,基本指令时间为10~20微秒(μ s)。字长4位或8

位。引脚采用16条、24条,指令系统比较简单,运算功能较差。但价格很低廉。主要应用于日用消费电子产品,如家用电器、计算器和进行简单的控制等。

第2代(1972~1974年):8位的微处理器和微计算机。代表产品是 Intel 公司的 8080 (见图 1-5)、Motorola 公司的 MC6800、MOS Technology 公司的 6502 和 Zilog 公司的 Z80。其特点是:采用 NMOS 工艺,均采用 40 条引线,集成度与第 1 代产品相比提高 1~2 倍(8080 为 4 900 个晶体管/片,MC6800 为 6 800 个晶体管/片,Z80 为 10 000 个晶体管/片),运算速度提高了一个数量级,基本指令执行时间约为 1~2 μs ,指令系统比较完善,寻址能力有所增强。主要应用于教学和实验、工业控制和智能仪器中,如 Apple II 型机,TRS-80 和 TP801 单板机在我国都曾是广泛应用的机型。

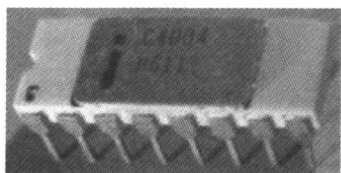


图 1-3 4004 微处理器

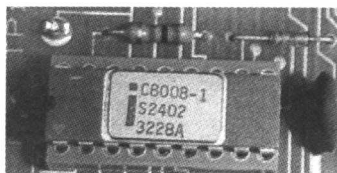


图 1-4 8008 微处理器

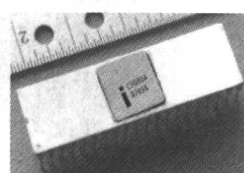


图 1-5 8080 微处理器

第3代(1978~1984年):16位微处理器时代。1978年,Intel公司推出 Intel 8086(集成度:29 000 个晶体管/片),如图 1-6 所示。随后,Zilog 公司推出 Z-8000(集成度:17 500 个晶体管/片),Motorola 公司推出 MC68000(集成度:68 000 个晶体管/片)。其特点是均采用高性能的 HMOS 工艺,各方面性能指标比第 2 代提高一个数量级。Intel 8086 的基本指令执行时间约为 0.5 μs ,指令执行速度为 2.5 MIPS(MIPS 为每秒百万条指令)。1982 年,Intel 公司推出高性能的 16 位 CPU 80286(见图 1-7),采用 68 条引脚的无引线方型封装。指令执行速度提高到 4 MIPS。Intel 80286 设计了两种工作方式——实模式和保护模式。工作在实模式时,与 8086 兼容,但工作速度比 8086 快。80286 的整体性能比 8086 强 6 倍。16 位微处理器广泛应用于数据处理和管理系统。IBM 公司首先用 Intel 公司的产品组建了个人计算机(Personal Computer),简称 PC,如 IBM PC XT/AT 机,并成为世界销量最大的 PC 机型。

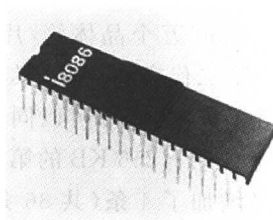


图 1-6 8086 微处理器

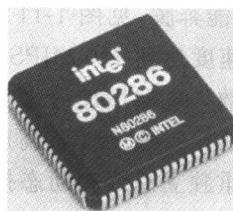


图 1-7 80286 微处理器

第4代(1985~1992年):32位微处理器时代。1985年,Intel公司推出第一个实用的32位微处理器 Intel 80386(见图 1-8)。采用 CHMOS 工艺和 132 条引脚的针筒阵列封装(集成度达到 27.5 万个晶体管/片),指令执行速度提高到 10 MIPS。其工作方式除 80286 的实模式和保护模式外,还增加了虚拟 8086 模式。在实模式下,能运行 8086 指令,而运行

速度却比 8086 快 3 倍。

1989 年, Intel 公司又推出另一个高性能的 32 位微处理器 80486(见图 1-9), 其集成度达 100 万个晶体管/片。它与 80386 显著不同的是将多种不同功能的芯片电路集成到一个芯片上。在 80486 芯片上, 除有 80386 CPU 外, 还集成了 80387 浮点运算处理器(FPU)、82385 高速暂存控制器和 8 KB 的高速缓冲存储器(Cache)。这样, 80486 就在 80386 的基础上更加高速化。时钟频率为 25 MHz 时, 指令执行速度达 15 MIPS; 时钟频率为 33 MHz 时, 指令执行速度达 19 MIPS。

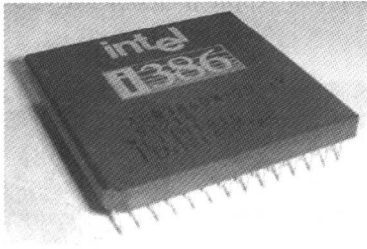


图 1-8 80386 微处理器



图 1-9 80486 微处理器

第 5 代(1993~1994 年): 1993 年, Intel 公司推出的新一代微处理器, 它的面市称得上是 PC 发展史上的里程碑。按常规的命名规律是 80586, 为了摆脱 80486 时代处理器名称的混乱, Intel 公司决定使用自造的新名词作为新产品的商标: Pentium。而其他的 CPU 制造商也推出新产品。AMD 公司把自己的这代产品命名为 K5, Cyrix 公司则命名为 6x86。

Pentium 微处理器(见图 1-10)的集成度为 310 万个晶体管/片, 时钟频率为 60 MHz, 指令执行速度为 100 MIPS。芯片内部的浮点运算协处理器, 数据处理速度比 80486 高 5 倍。Pentium 微处理器对前代产品 80486 进行了改进。设计指导思想是提高微处理器内部指令的并行性和高效率。芯片上的 Cache 加倍为 16 KB, 并分为两个, 一个 8 KB 作为指令缓冲存储器, 另一个 8 KB 作为数据缓冲存储器; 数据总线宽度由 32 位增加到 64 位; 采用双整数处理器技术, 允许每个时钟周期同时执行两条指令。两个独立整数处理器技术又称为超标量(Super-scalar)技术。

第 6 代(1995~2001 年): 奔腾(Pentium)系列产品时代。1995 年, Intel 公司推出 Pentium Pro(高能奔腾, 见图 1-11), 又称 P6。集成度为 550 万个晶体管/片, 时钟频率为 150 MHz, 运行速度达到 400 MIPS, 是一种比 P5 更快的第二代奔腾产品, 具有更优化的内部体系结构; 整数处理器增加为 3 个, 浮点运算速度也有了提高, 内部可以同时执行 3 条指令; 片内除原有的第一级 16 KB 高速缓冲存储器外, 还增加一个 256 KB 的第二级高速缓冲存储器; 采用双重独立总线和动态执行技术, 地址总线又增加了 4 条(共 36 条), 能寻址 64 GB 存储空间。

1996 年, Intel 公司将多媒体扩展技术(MMX: Multi Media Extension)应用到 Pentium 芯片上, 推出 Pentium MMX 微处理器(见图 1-12), 其外部引脚与 P5 兼容, 但在指令系统中增加了 57 条多媒体指令, 用于音频、视频、图形图像数据处理, 使多媒体、通信处理能力得到了很大的提高。



图 1-10 Pentium 微处理器



图 1-11 Pentium Pro 微处理器



图 1-12 Pentium MMX 微处理器

1997年, Intel公司推出 Pentium II (P II) 微处理器(见图 1-13)。实际上这是 Pentium Pro 级的 MMX 处理器, 芯片集成度达 750 万个晶体管/片, 时钟频率高达 450 MHz。第一级数据和指令(Cache)每个扩展为 16 KB, 并支持片外的第二级 Cache, 其容量可为 256 KB、512 KB 和 1 MB。Intel Celeron(赛扬, 见图 1-14) 提供集成第二级 Cache 为 128 KB, 是 Pentium II 的简化版本, 以降低 CPU 的成本。P II 微处理器封装不再采用 Pentium 和 Pentium Pro 所用的陶瓷封装, 而采用新的封装模式, 单边接触 SEC(Single Edge Contact) 插件盒和一块带金属外壳的印制板电路结构, P II CPU 和第二级 Cache 都集成(捆绑)安装在一块印制板上。

1999年, Intel公司推出 Pentium III (P III) 微处理器(见图 1-15), 芯片集成度为 950 万个晶体管/片。最初推出的时钟频率为 450 MHz 和 500 MHz。P III 将 P II 芯片外的第二级 Cache 集成进片内。P III 的最大特点是增加了 70 条单指令多数据流扩展 SSE(Streaming SIMD Extension)指令集。



图 1-13 Pentium II 微处理器

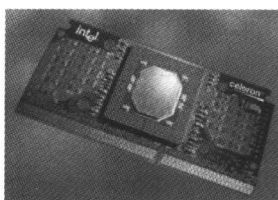


图 1-14 Celeron

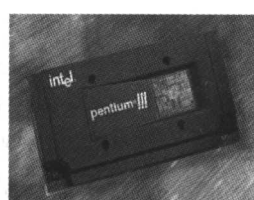


图 1-15 Pentium III 微处理器

2000年11月, Intel公司推出 Pentium 4 微处理器, 它采用了称为 Net Burst 的全新 Intel 32 位微体系结构(IA-32), 集成度达 4 200 万个晶体管/片, 时钟频率在 1.5 GHz 以上, 增加了功能更加强大的执行跟踪缓存(Execution Trace Cache)。在 SSE 指令基础上新增加了 76 组 SSE2 指令, 更加满足网络、图像数据处理、视频和音频数据流编解码等多媒体的应用。Pentium 4 使用 Socket423 或 Socket478 插座。由于提高了集成度和时钟频率, 芯片发热量增加, 除采用金属外壳封装外, 安装时还加了带散热片的微型风扇。

2001年, Intel公司发布了 Xeon(至强)微处理器(见图 1-16)。Intel公司将 Xeon 的前面去掉了 Pentium 的名号, 并不是说就与 x86 脱离了关系, 而是更加明晰品牌概念。Xeon 处理器实际上是基于 Pentium 4 的内核和 Net Burst 的架构, 有更高级的网络功能和更复杂、更卓越的 3D 图形处理功能。

第 7 代(2001 年至今)是 64 位微处理器时代。2001 年, Intel 公司发布了 Itanium(安

腾)微处理器(见图 1-17)。Itanium 处理器是 Intel 第一款 64 位产品,是为服务器及工作站设计的。Itanium 微处理器采用了整体平行并发计算的设计(EPIC: Explicitly Parallel Instruction Computing),体现了一种全新的设计思想。在需要进行高性能运算处理的应用中,如电子交易安全处理、超大型数据库、计算机辅助机械引擎、尖端科学运算等,Itanium 微处理器提供了强有力的支持。

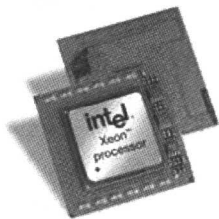


图 1-16 Pentium 4 至强版本微处理器

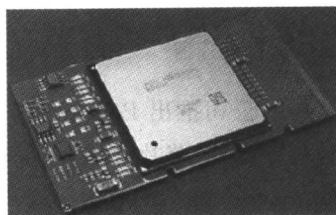


图 1-17 Itanium 微处理器

2002 年,Intel 公司发布了代号为 McKinley 的第二代 64 位系列产品——Itanium 2 处理器,它是以 Itanium 架构为基础的扩充产品,具有 6.4 GB/sec 的系统总线带宽和高达 3 MB 的第三级缓存,性能足足比 Sun Microsystems 的硬件平台高出 50%。

2004 年,Intel 公司结合了 855 芯片家族与 Intel PRO/Wireless2100 网络联机技术和 802.11 无线 WiFi(Wireless Fidelity,基于 IEEE 802.11b 标准的无线局域网)技术,发布了 Pentium M 处理器。Pentium M 处理器可提供高达 1.6 GHz 的主频速度,具备节能拉长电池续航力的优点。IBM、Sony、HP 等各大笔记本电脑厂商已经全面转用 Pentium M 处理器来制造自己的主流产品。

Intel 芯片在竞争中得到发展,并形成了包括 16 位微处理器 8086、8088、80286 和 32 位微处理 80386、80486,及 Pentium 系列产品在内的 IA(Intel Architecture)-32 结构和 IA-64 结构。这一结构的微处理器得到广泛应用的两个主要原因是:第一,后一代产品性能大大高于前一代产品,其数据寄存器的宽度呈 2 的倍数增加,后代结构覆盖了前代结构;第二,指令系统向下兼容,后代产品只是根据性能的提升扩充了原有的指令集。因此,IA-32 和 IA-64 结构的指令系统可统称为 80x86 指令系统。目前微处理器正继续向下一代发展。

1.4 微计算机的分类

如今,微处理器的品种数以百计,用不同微处理器组装而成的微计算机种类更加繁多。

1. 按 CPU 的字长分类

微计算机的性能在很大程度上取决于微处理器(μP),通常把 μP 的字长作为微计算机分类的标准。所谓字长,就是微处理器的位数,是指 CPU 并行传送的二进制数据位(又称 bit)的位数,是由 μP 数据总线宽度,即数据总线的条数确定的。从字长角度来分,目前广泛使用的有 32 位微计算机和 64 位微计算机。

2. 按微计算机利用的形态分类

(1) 单片机

具有完整计算机功能的芯片称为单片机。在它上面包括有 CPU、RAM、ROM 以及 I/

O 接口电路。因集成度关系,其 RAM、ROM 容量有限,I/O 电路也不多,常用于一些专用的小型系统中。如 Intel 公司的 MCS-48、MCS-51 和 MCS98/96, Motorola 公司的 MC6801、MC6805 和 MC68300 等都是应用很广泛的单片微机。

(2) 单板机

把微处理器、一定容量的存储芯片(RAM 和 ROM)、I/O 接口电路芯片、简易键盘和发光数码管组装在一块印刷电路板上,称为单板微计算机,简称单板机。在单板机上常配有 1~2 KB 字节的监控程序,通常固化在内存 ROM 中,又称驻留(Resident)软件。其主要功能是对主机和外部设备的操作进行合理的安排,接收并分析各种指令,实现人机联系。在它的支持下,机器语言程序代码和数据代码可以存放在 RAM 中,或者对机器语言程序代码和数据代码进行修改,还可以完成从任何要求的程序点上执行机器语言程序、由存储器送出计算结果等调试工作。通常在监控程序中还包括一些可供用户调用的子程序。市场上有可买到的单板机成套配件,用户也可以根据自己需要自己组装。如 TP-801、SDK-86 都是比较常用的单板机。

(3) 微计算机

将包含 CPU、RAM、ROM 和 I/O 接口电路的主板、存储器扩展板、外设接口板、电源等装在一个机箱内构成的一个完整的、功能强的计算机装置称为微计算机。微计算机采用桌面式结构,通常配有软磁盘、硬磁盘、CD-ROM、标准键盘、显示器和打印机设备。有功能强大的操作系统软件和丰富的应用软件。微计算机已进入到家庭和个人办公领域,有个人计算机(PC: Personal Computer)之称。

1.5 微计算机的系统组成

1. 微计算机系统的一般结构

微计算机系统由硬件和软件两大部分组成,可归纳为图 1-18 所示的关系图。

微计算机硬件是机器的实体部分,其组成主机的各个部件—— μ P、RAM、ROM 和 I/O 接口电路——将在后面各章讲述,并按系统设计的连接原则、方法,将之接入系统。

微计算机的软件,从广义角度来说包括各种程序设计语言、系统软件、应用软件和数据库等。没有软件的计算机称为裸机,裸机不能单独使用。根据使用场合和使用目的,设计者或生产厂家可以在裸机上配置不同种类和规模的软件。丰富的软件是对硬件功能的强有力扩充。

2. 微计算机系统结构的特殊性

(1) 软件的固化

在微计算机中,硬件和软件更加密不可分。在大规模集成电路技术支持的背景下,出现了各种半导体存储器,如 ROM、PROM、EPROM、E²PROM、Flash Memory 等,软件被固化于 ROM 这样的硬件中,这类器件称为固件(Firmware)。发展带有固化软件的微计算机系统已成为一个重要的发展方向。现代微计算机都具有固化的一些程序,如监控程序、BASIC 解释程序以及操作系统的引导程序和 I/O 驱动程序 BIOS 等。

(2) 总线结构

任何一种微计算机、微处理器系统的核心都是 CPU。CPU 通过总线(BUS)和其他组

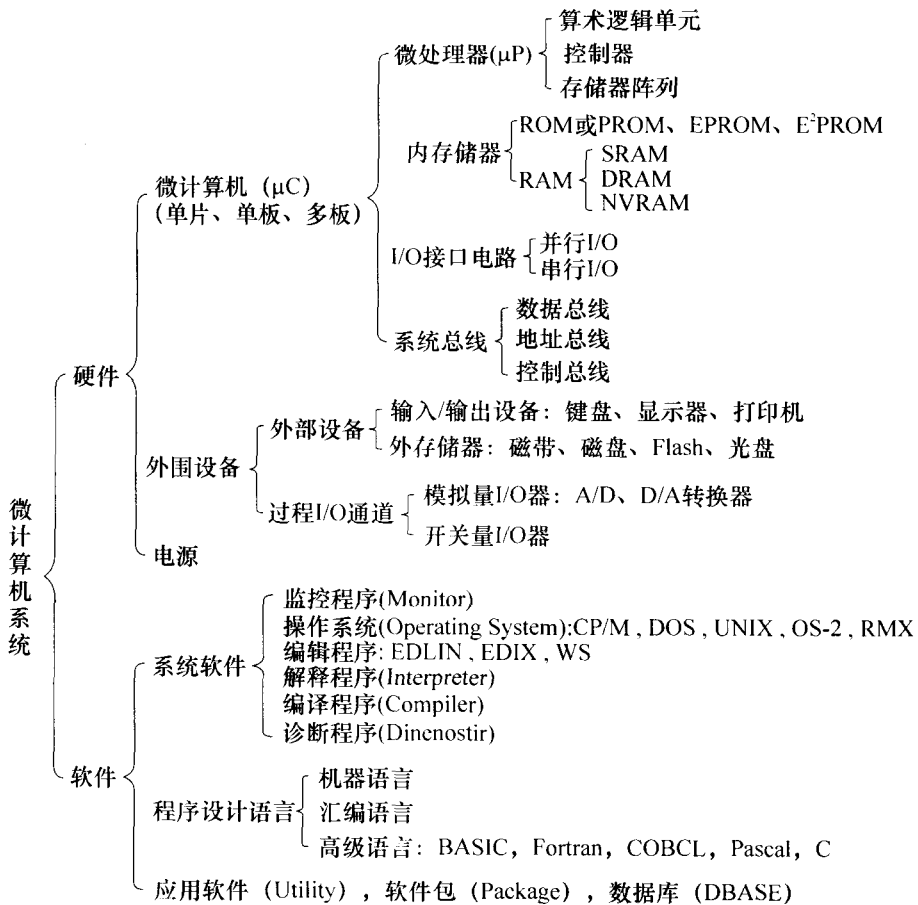


图 1-18 微计算机系统

成部件进行连接来实现其核心作用。总线就好似整个微计算机系统的“中枢神经”，所有的地址信号、数据信号和控制信号都经由总线进行传输，微计算机系统内的总线可归为 4 级，如图 1-19 所示。

① 片内总线：又称芯片内部总线，位于 CPU 芯片内部，用来实现 CPU 内部各功能单元电路之间的相互连接和信号的相互传递。

② 片总线：又称元件级总线，是微计算机主板上或单板机上芯片与芯片间连接的总线。

③ 内总线：又称微计算机总线或板极总线，通常还称为微计算机系统总线，用来实现计算机系统中插件板与插件板间的连接。各种微计算机系统都有自己的系统总线，如 AppleII 微机的 50 芯总线、IBM PC 微机的 PC 总线、IBM PC/XT 微机的 ISA 总线、80386/80486 微机的 EISA 总线以及 Pentium 微机的 PCI、AGP 总线等。

④ 外总线：又称通信总线，用于系统之间的连接，完成系统与系统之间的通信。例如，微机系统与微机系统之间、微机系统与测量仪器之间、微机系统与其他电子设备之间、微机系统与多媒体设备之间的通信。这种总线往往是借用电子工业其他领域的标准，如 RS-232C、IEEE-488、CAMAC 和 USB 等。

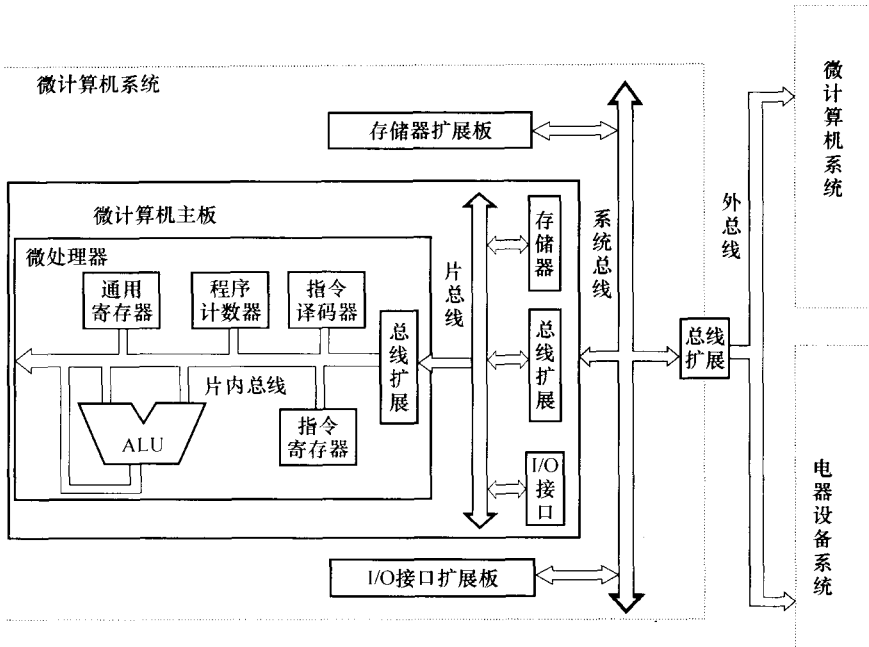


图 1-19 微型计算机的总线结构

1.6 典型微处理器系统的结构及工作原理

图 1-20 是经过简化的 8 位微处理器系统的典型模型,这里先分析其基本结构和工作原理,然后再过渡到实际的微计算机。

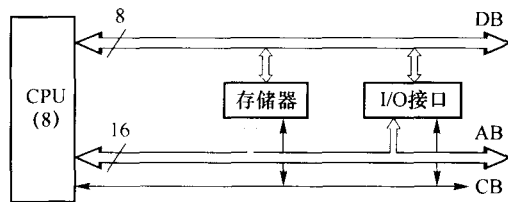


图 1-20 8 位微处理器模型机的结构

1.6.1 系统连接

图 1-20 中 CPU 是微计算机的核心。它通过三组总线与系统其他部件、存储器、I/O 接口连接起来。这三组总线是数据总线(DB: Data Bus)、地址总线(AB: Address Bus)和控制总线(CB: Control Bus)。

1. 数据总线(DB)

数据总线是传输数据的一组通信线,其条数与处理器字长相等。8 位微处理器的 DB 有 8 条,用 $D_0 \sim D_7$ 表示, D_0 为最低位。数据在 CPU 与存储器(或 I/O 接口)间的传送是双

向的,因此 DB 为双向总线。

2. 地址总线(AB)

地址总线是传送地址信息的一组通信线,是微处理器用来寻址存储器单元或 I/O 端口的总线。8 位微处理器的地址总线为 16 条,分别用 $A_0 \sim A_{15}$ 表示,其中 A_0 为最低位。地址总线的根数决定存储器的寻址范围。例如,若只有 2 根地址线 A_1 、 A_0 ,则有 4 种状态,如表 1-2 所示,可以对 4 个存储单元编址,存储器的寻址范围是 $2^2=4$ 。若有 16 根地址线,则可以指定 $2^{16}=65\ 536$ 个不同的地址。常略称为 64K 内存单元。用十六进制表示,地址范围为 0000H~FFFFH。

表 1-2 地址线编址对照表

A_1	A_0	用十六进制数表示 存储单元地址(H)
0	0	00H
0	1	01H
1	0	02H
1	1	03H

3. 控制总线(CB)

控制总线是微处理器与其他芯片进行联络控制的一组信号线。每根线的表示方法,采用能表明其控制含义的英文缩写字母符号。若符号上有一横线,则表明使用负逻辑(低电平有效),否则使用正逻辑(高电平有效)。

1.6.2 典型微处理器的内部结构

典型微处理器的内部结构如图 1-21 所示。微处理器内部主要由四部分组成。为了减少连线占用面积,采用内部单总线,即内部所有单元电路都与内部总线相连,分时使用总线。

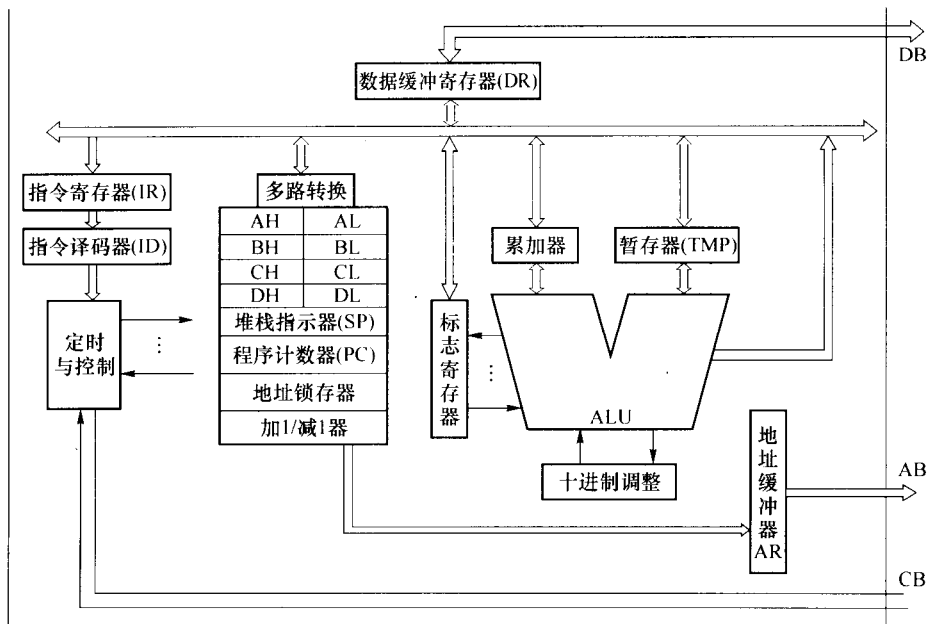


图 1-21 典型(8位)微处理器的内部结构