

国外微处理机和微计算机

综 述

(有附册)

上海市仪表电讯技术情报所

一九七九年八月

国外微处理机和微计算机综述

表

自从1948年出现晶体管以来,微处理机的问世是最激动人心的技术进展之一。据有关人士估计,这种器件不仅将推动数字电子领域的革命化,而且对现在一代和下一代人的生活方式将带来很大的影响。世界上第一台微处理机,即Intel 4004,是由美国的Intel公司在1971年研制成功的。这种器件(主要研制出来用在面向电子计算机的应用中)是单块集成电路,是采用MOS工艺制成的大规模集成电路。在Intel 4004以后不久又出现了各种各样的微处理机,在美国大多数主要的半导体制造厂家均能生产一种或几种型号的微处理机。大多数微处理机采用大规模集成工艺,例如PMOS、NMOS、SOS MOS、CMOS、或双极工艺等。目前,在国外数字电子领域中出现的一个给人印象很深的革新就是采用大规模集成电路工艺来研制和发片各种微处理机。可以毫不夸张的预见,微处理机将非常象晶体管对电子管所产生的影响一样,对目前在仪器仪表和计算机网络中所采用的普通的数字系统的设计带来巨大的影响。因为,微处理机跟存贮器、输入/输出等器件组合在一起就能构成一台微计算机,在愈来愈多的应用中,它的成本能跟通常的随机逻辑器件相竞争。随着微处理机功能日趋增强,显然,微计算机不仅能替代某些小型计算机,而且将打开新的更广泛的应用领域,例如有些应用对那些较大型的计算机来说,在经济上不太行得通,而对微计算机来讲可能大有用武之地了。

一、微处理机的简单结构及应用领域

微处理机可作为中央处理单元,通常制作在一块或几块集成电路封装内。当微处理机跟存贮器和输入/输出控制电路配合,在内用总线结构连接起来的话就能构成一台微计算机。

微处理机通常含有一只运算器(ALU)和一只控制器。运算器对来自存贮器或输入装置的数据进行算术和逻辑运算。顾名思义,控制器能控制计算机内的数据流和指令流。它从存贮器中取指令、使指令译码、启动适当的电路并控制由运算器和输入/输出器件所完成的事件的正确顺序。存贮器被用来存贮数据和指令。输入/输出装置提供了用来从外界来回传送数据的机构。

微处理机通常需要某些辅助电路才能起到一只完全的中央处理机(CPU)的作用。必要的硬件的数目随处理机的不同而变化。但是可以期望,随着更新颖器件的发明,所需的辅助电路将愈来愈少。例如,Intel公司制造的MCS-80微计算机系列中有一种CPU组件,它包括一个8080微处理机、一个晶体时钟、以及存贮器和输入/输出接口逻辑电路。

跟所有其它的计算机一样,微计算机操作的也是二进制信息。二进制信息由二进制数字来表示,称作位。微计算机是以位的组来操作的,这些位的组被称为字。在不同的微处理机中,构成一个字的位数是不同的。通常的字长为4位、8位、12位和16位。另一个常用的二进制量是位组,每个位组有8位。

实际上,微处理机对所有数字系统的设计都带来了影响。在许多过去采用随机逻辑元件的那些系统中,微处理机将大显身手。因为在较为复杂的系统中,微处理机通常比随机逻辑元件来得便宜。人们可以预期,随着时间的推移和技术的发巳,微处理机的成本还将继续下降。

微计标机现已能胜任某些过去要用小型计标机才能完成的一些工作。许多新的应用领域正在发掘(在这些应用中采用小型计标机,从经济上来看是不合标的)。功能局限性(例如,速度有限、字长较外、寻址方式有限、内卫寄存口很少)限制了第一代和第二代微计标机在目前使用小型计标机的那些领域里的竞争性。不过,随着更为复杂工艺的发巳,这些局限性将不断减小。

不同微处理机的特性有很大的不同,在特殊的应用中,某些微处理机较之其它微处理机更为合适。根据机口类型的不同,下面列出了不同机口的典型应用:

4 位系统

记帐(会计)系统

仪口仪表

电子计标口

电子娱乐装置

智能仪口

简易终端

8 位系统

控制系统

仪息终端和仪口设备

销售点终端

交通控制装置

通仗予先处理机(数据集中口)

过程控制系统

16位系统

数据采集系统

数字控制

仪息终端

监督控制(气体、电力、水的分配等)

自动测试系统

大多数微处理机制造厂家都有发巳系统,有时叫作尻型系统,供设计者购用。这些系统通常含有一台具有存贮口和轨入/轨出扩充能力的微计标机。在设计适合于专门用途的微计标机系统中,这些发巳系统就特别有用。

在国外,微处理机在各个领域中的应用是层出不穷的。例如一种每秒能够发送300位数据的Teletype(电传打字机)计标机终端,现在用12块大规模集成封装就能装配而成,成本不到300美元。交通灯控制口用12个微处理机系列元件的大规模集成封装就能制成,而相当的TTL设计则要求200个这样的元件。一种简易的气泵计需要一只微处理机和9只其它的封装口件。具有5种功能的一种数字仪表板由5块微处理机系列元件加上显示电路就可制成。一种微处理机控制系统已被应用在试验汽车内,它能监控几十个工作参数,而其元件的

成本还不到200美元，这在微处理机出现以前是难以想象的。

确实，微处理机是第一种真正通用的大规模集成电路——计标机芯片则显然是专用的。这是因为微处理机代替了硬线逻辑，而具有能提供大规模集成电路和可编程序这样的双重优点。

采用软件程序（而不是用硬件的互连）来影响处理机的性能，这一点对于许多电路设计师来说可能是一项不太熟悉的技术。就处理机而言，一个典型软件程序由一系列的命令或指令所组成，这些命令或指令存贮在一只相适配的只读存贮口中。由于只读存贮口易于编制程序（可编程序只读存贮口则易于重编程序），因此微处理机的功能可以方便地改得适合于一种变化了的应用，如果在硬件中的扩充和费时的改变有必要的。新的设计也能变得更为高速，因为一种标准的微处理机结构可以跟一个不同的只读存贮口程序一起用于各种新的应用。

二、微处理机和微计算机的结构特点

（一）微计标机的结构特点

微计标机是一种能按照安排好的顺序步骤（程序）来处理二进制数字（数据）的机口。顺序的每一步被称为一条指令。微计标机跟所有的计标机一样，具有下列特点：

（1）轨入媒体：通过这种轨入媒体，数据和指令方可得以轨入。

（2）存贮口：从存贮口可以获得数据和指令，并能按照理想的次序把结果存贮在存贮口中。

（3）运标下分：能对取自存贮口的任何数据进行标术和逻辑操作。

（4）判定能力：在计标结果的基础上，能选择动作的交替过程。

（5）轨出媒体：通过它能把结果传送给用户。

能满足以上五个特点的计标机被称为“Harvard”级计标机。除这些以外，如果指令以跟数据相同的形式被贮存在同一存贮口中，对计标机的运标下分来说，每条指令都能相等地进入此下分，然后指令可以作为象数据一样来对待，计标机可以修改它的指令，这样的计标机则被称为“Von Neumann”或“Princeton”级计标机。而微计标机在这两种计标机中都是行之有效的。

所有的微计标机设计都是以4块基本的积木式组件为基础来设计的，它们是轨入口件、存贮口、微处理机和轨出口件。轨入口件能为微处理机把轨入符号转换成合适的二进制形式。某些典型的口件为模/数转换口、电传打字机以及盒式磁带组等。通常需要一个接口来把轨入数据变换成合适的数字形式。

存贮口具有存贮二进制数字的能力，这些二进制数字详细说明了计标机准备执行的指令。存贮口还能存贮二进制数据，这些数据将由计标机进行操作，并于最后轨出给外界。

（二）微处理机的结构特点

微处理机含有中央处理单元，中央处理单元由运标口、合适的寄存口和控制电路组成。由于采用大规模集成工艺，微处理机通常制作在一块或几块集成电路上。跟执行一个程序所有有关的步骤包括把二进制数据从一个寄存口传送到另一个寄存口，并对这些数据进行标术和逻辑操作（“与”、“或”、“加”等）。中央处理单元一般含有若干个寄存口，这些寄存口通常用来暂存至计标机的数据和指令，最常用的寄存口有：

(1) 存储口地址寄存口 (MAR):

MAR能存放准备在存储口中存取的字的地址。MAR的容量确定了能直接存取的在存储口中的字数。例如,一只16位的寄存口允许 $2^{16} = 65,536$ 字能被直接存取。

(2) 存储口数据寄存口 (MDR):

MDR能接收和存放来自存储口的字的地址。MDR的容量是由数据中的位数来确定的(例如2个字节的字长要求一只16位MDR)。准备写入存储口的字也存放在这个寄存口中,直至完成写入操作。在微处理机中,MDR可看作为一只缓冲口。

(3) 累加口 (AC):

在ALU中进行算术和逻辑操作的结果典型地被存放在累加口中。累加口能累加由ALU进行操作的结果。通常,在微处理机中所有的输入/输出数据必须通过累加口,这样它就成为了关键的寄存口,该寄存口的容量等于数据字的字长。有些微处理机具有2只或多只累加口,这样就能使处理机更加灵活,并能更有效地完成一定的操作任务。

(4) 程序计数口(PC):

程序计数口含有正被处理的指令的存储地址。指令组(或程序步)通常被有次序地存储在存储口中。

(5) 堆栈:

堆栈是寄存口的一种阵列,它允许字或地址从这个阵列的顶下,以后进先出为基准来进行存取。

(6) 暂时存储口(通用寄存口):

在大多数微处理机中,为了暂时存储数据和地址,提供有若干个寄存口。这些寄存口的数目以及对它们进行存取,将随计算机的不同而有很大的不同。

(7) 指令寄存口(IR):

指令寄存口中存有正在译码和执行的指令。

(8) 状态寄存口:

状态寄存口由1只或多只触发口(通常称为flags)组成。

(三) 外围

微计算机跟外界的通仪是通过采用外围(输入/输出)装置来完成的。通常使用的外围设备包括电传打字机、模/数和数/模转换口、纸带阅读机和穿孔机、显示口、匣式磁带机、以及磁盘存储口等。当一个或几个输入/输出装置被连接在一台微计算机上时,就需要被称为外围接口的、用于每个装置的接口网络。这种接口有必要把正从外围传至计算机的仪息转换成适于计算机进行操作的形式。此外,接口通常必须给计算机提供状态仪息(例如准备状态或工作状态),并且还须调查在计算机和外围设备之间所产生的定时差异。

在外围接口中通常有四种功能,它们是缓冲,地址译码或口件选择,指令译码,以及定时和控制。为了进行处理机与外围之间的数据交换,缓冲是必需的。为了在具有一个外围以上的系统中选择一个输入/输出装置,就要求地址译码。在某些系统中提供给那些完成数据传送以外功能的输入/输出装置以指令译码,例如使带传送机构进行反绕。这些功能中的每个功能都要求定时和控制。

三、微处理机的选择

在国外,设计人员能从各种制造厂商那儿购得很多不同的微处理机。不同微处理机的操作特性是有很大的差异的,这里我们讨论一下支配选择微处理机的某些重要的因素。

选择一种合适的微处理机主要依赖于特定的用途。由于不同微处理机的特性很不相同,因此在作良好选择时必须考虑某些因素。从设计者的立场来看,选择的过程涉及到对候选处理机的有关软件、硬件和系统设计的调查研究。软件设计调查要求对许多特性,包括结构(如字长和速度)和设计程序的灵活性,进行鉴定。硬件设计调查包括鉴定完全性(必需的支持硬件的数目)。系统设计调查要考虑有效的硬件和软件的设计辅助工具。

一般说来,首先考虑的特性是字长。决定性的要求包括模拟分辨率、计标精确度、以及并行轨入或轨出的字符长度和宽度。其它重要的结构特性包括 CPU 寄存口的数目、返回堆栈的类型、中断能力、接口结构、以及存贮口类型等。很清楚,处理机内的寄存口数目是其结构的一个重要特性。这些寄存口能够减少对主存贮口的访问。CPU 寄存口一般由运标口、变址寄存口和通用暂时寄存口组成。

返回堆栈可用于嵌套子程序、处理中断、以及对数据进行暂时存贮。硬件堆栈被执行作为芯片内 CPU 后进先出堆栈。软件堆栈被存贮在随机存取存贮口中,在 CPU 中有一只芯片内堆栈指示口。硬件堆栈的速度较快,但是它的容易受到 CPU 堆栈中寄存口数目的限制。而软件堆栈只受到外随机存取存贮口容易的限制。

微处理机的速度可以用各种测算方法来计算,其中有周期时间、状态时间、最快指令时间、寄存口至寄存口的加法时间,以及中断响应时间等。寄存口至寄存口的加法时间是对计标速度进行估计的流行方法,因为几乎每个处理机都有加法指令。这些测算方法不应当成为估计计标速度的唯一标准,因为它们并不能用来测算指令系统的功能。

设计程序的灵活性程度能通过对处理机指令系统的鉴定而得到估计。多路寻址方式能保存存贮口、简化程序设计、以及通过采用单字存贮口参考指令来增加速度。其它能力包括标术指令(例如二进制和二十进制的标术指令、乘法和除法指令、以及双精度标术指令)和逻辑与轨入/轨出控制指令。

一个微计标机系统所要求的附加集成电路组件的数目能表明微计标机装置的完全性。对于时钟发生和定时、存贮口和轨入/轨出控制、数据和地址缓冲口、多路转换口轨入、中断控制、以及电源电压来说,支持硬件是常常需要的。

来自制造厂商的支持硬件和支持软件都是很重要的考虑因素。支持软件包括文件手册和应用文本。这两方面是衡量制造厂家对用户的需求是否热心使其满足的一个重要测定标志。另一个系统设计考虑是原型系统的有效性,它对于为一给定应用研制和调试硬件和软件来说是最基本的。这样的系统通常包括一个具有扩充存贮口能力的微计标机系统、接口、控制台、PROM 设计程序能力,以及支持软件等。支持软件至少应该包括一个监督程序、一个编辑程序、以及一个汇编程序。

选择中央处理机(即微计标机设计中的主要部件),是一个确定处理数据最佳途径的问题。例如,数据字长可以由处理机设计来固定,或者,如果该设计允许并行的多处理机芯片的话,数据字长可以变化。当需要满足各种不同的应用时,那就要采用可变的数据字长。例

如,一块16位的中央处理机芯片可以编程序为4位字,以用于二-十进制显示控制、计标口、或现金出纳机;也可以编程序为8位字,以用于阴极射线管显示终端、或数据集中口(集位装置);还可以编程序为12位字,以用于处理模/数转换口的输出;甚至可以编程序为24或32位字,以用于高精度和高吞吐量(处理能力)的应用。

中央处理机芯片中要注意的另一个性能是指令能力。由于专用指令的能力和计数方法变化范围很大,因此在装置中由微处理机执行的指令数目对其用途而言是一个不怎么样的指数。比较指令系统的唯一现实方法是用程序来试验,这些程序对所打标的应用来说是典型需要的,以及比较执行时间和它们所使用的存贮口的位数。

在选择微处理机过程中,经常被忽略的是它的接口结构,即中央处理机的把运标口和控制存贮口跟输入/输出外围电路相连接的那个部分。很清楚,这种结构应该易于适应各种不同的系统参数,而不必负担过多的硬件和软件。为了达到最大的灵活性,就得觅求用于输入/输出控制的设备,这些设备允许跟具有不同响应时间的外围部件进行方便的接口。总之,微处理机输入/输出电路应该直接跟5伏的、要求用来驱动输入/输出线的双极逻辑电路相接口;如果不这样的话,就要用缓冲口,这样成本就会增加,而且功耗和体积都将增大。

由于存贮口通常是系统成本的一个主要部分,它的选择差不多跟选择中央处理机一样严格。读写存贮口(随机存取存贮口)最适用于作可变数据存贮口和在程序研制时作程序存贮口。用于原型系统或试制系统的程序通常被存贮在可编程序只读存贮口中,在大批量生产时,则采用只读存贮口。

四、微处理机的制造工艺

首先出现的4位微处理机系统大部分是采用P沟道MOS计标口工艺来制造的,例如Intel公司的MCS-4、Rockwell International公司的PPS-4,还有Microsystem International公司的MC-1等微计标机芯片,它们采用4位的微处理机。接着出现的是8位和16位的P沟道微处理机装置,它们是早期4位微处理机的扩充和发展。这些器件打标用于小型计标机一级的应用,一般说来要求多片中央处理机或相当的外围电路。Intel公司的MCS-8和国家半导体公司的IMP-16是较流行的8位和16位装置。第三种,也就是较新的一种,被人们称为第二代微处理机,即新型的n沟道8位系统,例如Motorola公司的MC 6800和Intel公司的8080芯片。这些芯片跟相匹配的存贮口、I/O电路接口在一起就能构成一套完全的独立而大容量的微计标机系列的芯片。

Intel公司的基本的MCS-4系统是为通用目的而设计的。它的单片CPU能完成所有的控制和过程处理功能,并直接跟ROM相接口,这些ROM中存贮有微程序和数据表;跟RAM相接口,这些RAM中存贮有数据和伪指令。可以看到,在每一个ROM和RAM芯片上,这种系统能跟I/O器件连通。此外,一只10位并行移位寄存口用来扩充系统的I/O能力。这样,只要4块芯片就能达到完全的微计标机的功能。

Intel公司的MCS-8是一种具有固定指令系统的8位装置,含有一块MOS单片,组装在一只18管脚的双列直插式封装里。在这块芯片上还有一根8位数据/地址I/O总线,它使处理机能跟外存贮口相接口。它总共有14条指令,可以控制许多存贮口和I/O电路。但是,它的确要求基本的TTL电路来实现其功能。

Rockwell 公司研制成功的 8 位系统是一种完全而独立的系统。这种 PPS 系统包括一个 CPU、RAMs、ROMs、时钟发生口、一只直接存贮口存取控制口、以及一套通用 I/O 口件，所有这些口件采用同一根双向数据/指令总线进行存取。这根总线在计算机里以 500 千赫的速率提供 8 位并行通仪——这对系统的省俭来说是一个甚为重要的因素。采用这种装置可以执行 90 条指令，每条指令的执行时间为 4 微秒，这包括一个 ROM 取数的指令取出和一个 RAM 取数的数据取出，以及数据的处理。此外，该系统能补加专用和通用的 I/O 口件。

功能更强的是国家半导体公司的多芯片 CPCP CPU，利用它可以制成 IMP-16 系统。它能提供的计算能力范围从简单的 4 位键盘寻址能力一直到全 16 位小型机的能力。在 IMP-16 系统中，处理功能是由 4 只 4 位的运标口来完成的，运标口则由可编微程序的只读存贮口来控制的。采用这种排列，数据交换就在一根 16 位宽的数据总线上产生，而 I/O 和控制操作则发生在一组 16 个通用的可寻址寄存口（称为 FLAGs）中。

这个 CPU（包括 5 块芯片）含在一块具有 256 位 RAM 和 512 位 ROM 的插件板中。在这块板上还有外口接口电路，例如地址总线、数据轨入和轨出总线、附加的控制 FLAGs、系统定时线、以及中断轨入。

实质上，IMP-16（可扩充到 32 位）由 4 块 4 位的 ALU 位片组成，每块位片具有控制寄存口、运标口逻辑、以及 I/O 数据线。控制 ROM 含有控制运标口芯片所必需的全口控制逻辑和微指令存贮区。虽然指令总数达 43 条，但是，如果考虑到转移条件，I/O FLAGs，以及系统中的通用累加口，那么有效指令计数可达 150 多条。就较小的系统来说，国家半导体公司现在还能提供 4 位和 8 位型的 IMP-16。

现在由许多半导体制造厂家研制的微处理机充分利用了过去数年中积累的知识，并且还带有在范围极广的各种应用中被证明为最有效的那些特性。市场上销路较广的是单片 8 位的 CPU 口件，提供有 70 多条指令，速度在 1 兆赫以上，具有一个非常灵活的轨入和轨出结构，而且只需要很少的辅助存贮口和逻辑电路来完成大半分的 8 位工作。最重要的是，这些电路必须易于使用——也就是说，能直接跟 CPU 一起工作。而毋需要求附加的缓冲口和电源。此外，CPU 必须能直接跟标准的存贮口一起工作。这就需要一套齐全的 8 位微计算机的芯片——一个 CPU、或许是 5 个或 6 个匹配存贮口和逻辑附属组装口件。

为了制造新一代的微处理机，绝大半分制造厂商已经决定采用 n 沟道工艺，因为这种工艺能在一块 CPU 芯片上组装许多存贮口和逻辑结构，能提供大的容量，并以 5 伏（TTL）电源就能进行高速操作。由于这种新型的 n 沟道存贮口能直接跟这样的 CPU 芯片相兼容，因此使用方便。

除了 Intel 公司和 Motorola 公司已制成的 8 位 n-沟道微处理机以外，标准的 n-MOS 产品也来自 Texas Instruments 公司、American Micro Systems 公司、Signetics 公司、National Semiconductor 公司、Fairchild 公司、General Instruments 公司，以及 Western Digital 公司等。Rockwell 公司和 MOS Technology 公司仍有 P 沟道的产品，RCA 公司也制成了 CMOS 的微处理机原型。

Signetics 公司制成的口件叫做 PIP，用于可编程序微处理机，它是一种单片的 8 位口件，为 40 管脚的双列直插式封装。通常的地址逻辑、控制存贮口和 ALU 等围绕在一条双向 8 位数据总线，此外还有 15 条地址线用来操纵外口存贮口和 I/O 电路。在 PIP 口件中，地址逻辑控制全口指令。它还包括一只返回地址堆栈，能让 8 个子程序级栈存。

至于 RCA 公司的 CMOS 微处理机，它采用的是双片的 8 位设计，具有 CMOS 电路提供

的全卫优点。能以 5—15 伏的电源工作，它具有很高的抗扰性，功耗为微瓦级。由于所需功率很小，而且使用方便，因此这种芯片装置对低成本大容量的应用特别有用。RCA 公司还制成了单片的微处理机。

另一家喜欢采用 CMOS 工艺来制作微处理机的厂家是 Intersil 公司，该公司研制了一种 12 位的单片 CPU，以便跟公司自制的 CMOS 和 n 沟道存贮器一起工作。Intersil 公司挑选了一种 12 位结构，这样，设计者就可以利用现有的用于 PDP-8A 系统的软件程序——事实上，当组合有适当的存贮器和 I/O 附件，这种 12 位的器件就能完成 PDP-8A 小型计算机的全卫 MSI（中规模集成）的功能。

许多观察家感到，现在出现的 MOS 微处理机系列对电子工业的影响将大于迄今为止任何一种半导体器件对电子工业所带来的影响。用大规模集成电路结构把 CPU、I/O 和存贮器组合在一起的单块电路微计算机肯定会使这种影响进一步扩大。此外，同一类的激动人心的产品正围绕着双极 LSI 处理机工作，在许多半导体实验室中，这是一个优先的、大有希望的产品。

五、国外微处理机典型产品介绍

（一）Intel 4004

Intel 4004 是第一台商用的微处理机。这是一个并行的、4 位、P 沟道 MOS 器件，具有寻址结构，它是一种“Harvard”级计算机。该系统以双相时钟工作（750 千赫，最大），具有 10.8 微秒的基本的周期时间（8 个时钟周期）。

采用 4004 CPU 的微计算机具有一个独特的结构。程序存贮器全都在 ROM 中，在每个 ROM 上都提供有一个 I/O 通道。RAM 被用于数据存贮，在每个 RAM 上有一个输出通道。

·结构·

以 4004 为基础的微计算机包含一组集成电路器件，它的工作通常是以负逻辑来描述的。当与 I/O 器件和一只时钟组合时，一个系统可以具有一个 4004 CPU 和一只或若干只 4001 ROM，但它通常还具有一只或若干只 4002 RAM 和 4003 移位寄存器。采用这些器件的一种微计算机就是 Intel MCS-4。

现对该系统的每种器件简述如下：

A. 4004 CPU

4004 中央处理机的功能部分是地址堆栈、变址寄存器、4 位运算器、指令寄存器/译码器和控制器，以及外围电路。这些部分是由一条 4 位总线来进行内部连结的。

地址堆栈是一个 4×12 位的动态 RAM 阵列。它含有一只 12 位的程序计数器 and 3 只 12 位的栈寄存器。这只 12 位程序计数器允许对 4 K 的 ROM 寻址，而三只栈寄存器允许三级子程序嵌套。地址被存贮在一只地址缓冲器中。

变址寄存器是一个 16×4 位的动态 RAM 阵列。这个阵列可以作为 16 只 4 位的寄存器来直接寻址，以进行快速计数或控制。该阵列也可以用作 8 只 8 位寄存器（8 对 4 位寄存器），以进行对 RAM 和 ROM 的寻址，以及能存贮取自 ROM 的数据。

4 位运算器能对来自内部总线、累加器和进位触发器的数据进行加法。然后，该和数被

传送给累加口和进位触发口。十进制运算是通过采用一条 DAA (十进制调节累加口) 指令来实现的。累加口备有一只移位口, 以便执行移位指令。它还能跟指令控制寄存口相连, 该寄存口存放了一个 3 位代码, 用于 CM-RAM 线的转接。

指令寄存口由 2 只 4 位寄存口组成。通过一只多路转换口, 从内卫总线给累加口轨入, 累加口能存放取自 ROM 的指令。这些指令由指令译码口译码, 并由定时位号来选通, 以便为各种功能块发生控制位号。

外围电路包括一只具有 I/O 端点的轨入/轨出缓冲口、一只定时和同步发生口、一只 ROM 指令控制轨出缓冲口和 4 只 RAM 指令控制轨出缓冲口。

4004 微处理机被制作在一只 16 管脚的双列直插式封装管壳内。

B. 4001 ROM

4001 包括一只 256×8 位掩码-可程序 ROM 和 4 位 I/O 通道。通过 4 位双向数据总线 I/O 缓冲口把数据和地址传送给中央处理机 (CPU)。地址寄存口和译码口接收一个以 3 段 4 位字节的地址。该地址被译码, 以便在 16 只 ROM 中的一只 ROM 内选择一个字。这个字在内卫总线上以 2 段 4 位字节进行多路转换, 并传送给 CPU。一条指令被提供用来启动 ROM。这只 ROM 也可起到一只轨入/轨出控制口的作用。它能在数据总线线路跟 4 条外卫 I/O 线之间传送位息。

4001 制在一只 16 管脚的双列直插式封装内。

C. 4002 RAM

4002 RAM 含有一个 320 位的、由 4 只寄存口组成的阵列, 每只寄存口有 20 个 4 位字符。这 20 个字符由 16 个 4 位的主存贮口字符和 4 个 4 位的状态字符组成。该口件还提供 4 条轨出线来完成轨出操作。4002 与 4004 之间的数据和地址是通过双向数据总线 I/O 缓冲口来提供的。4004 能存取 16 只 4002 RAM (共计有 1280 个 4 位字符) 和 16 条 4 位轨出通道。

在访问 RAM 时, 4004 执行一条 SRC (发送寄存口控制) 指令, 以便把一个指定的变址寄存口对的内容作为至 RAM 中主存贮口字符的一个地址而传送出去。

4002 制在一只 16 管脚的双列直插式封装组件内。

D. 4003 移位寄存口

4003 是一个静态的带有串行-轨入、并行-轨出和串行-轨出数据的移位寄存口。4003 用来增加轨出线路的数目, 以便跟诸如键盘、显示口、电传打字机和模/数转换口之类的 I/O 口件相接口。

数据是串行轨入的, 10 个并行轨出是由启动端来启动的。数据移位是由时钟脉冲轨入来控制的。

4003 被制在一只 16 管脚的双列直插式封装组件内。

·指令系统·

4004 的指令系统由 45 条指令 (分成三组) 组成。第一组包括 16 条机口指令。其中有 11 条为单字 (8 位) 指令, 分为 2 个 4 位的字节。高 4 位含有用于操作的操作码 (例如, 加、减、轨入等), 低 4 位含有变址数或操作数 (例如, 寄存口地址、数据、或指令变址数)。该组的其余 5 条指令为双字指令, 用于转移、跳跃、以及立即读取操作。第二组包括 15 条轨入/轨出和 RAM 指令。这个组包括用来启动 I/O ROM 通道和轨入 RAM 通道, 以及用来读出和写入单独的 RAM 主存贮口和状态字符。第三组包括 14 条累加口组指令。其中包括清除、增异、减异、旋转、以及十进制调节累加口等指令。还可以有一个键盘处理指令, 它能把累

加0的内容从“4中取1”码转换成二进制码。

·MCS-4 微计算机·

对设计人员来讲,在MCS-4微计算机中有很多硬件模块。非常有用的4种模块是:CPU模块、存贮口控制模块、RAM模块、以及可编程序ROM模块。CPU模块本身是一个功能微计算机,它含有一个4004微处理机、4个4002 RAM、一个4008/4009接口部件、一个双相晶体时钟、4个轨入通道和8个轨出通道(包括一个电传打字机接口)、以及适应于4只1702 A可编程序ROM(1 K字组)的管座。存贮口控制模块可用来跟CPU模块和RAM存贮口模块接口。RAM模块是由2102静态RAM元件构成的4 K字组(16页面)的RAM组成。可编程序ROM模块是原型系统中一个很有用的功能组件,可用来设计1702 A可编程序只读存贮口。

·评论·

以4004为基础的微计算机是一个面向计算机口的系统。4002 RAM(用于数据的存贮)的设计是为了操作4位数据。这对操作二进制数来说是理想的。

寻址4002的方式有些不同往常,首先,程序必须发出指令来选择理想的字符。最后,专用的存贮口读出或写入被发出。另一个特征是,轨入和轨出通道的物理位置定在存贮口芯片上。由于I/O操作不跟存贮口接口,因此程序设计员的设计最佳方法是忘掉存贮口和I/O共用同一块芯片。

4004并无暂停或中断能力,但是在响应一个重要外部事件时“TEST(测试)”终端可以允许一个条件转移。在处理机的指令系统中没有逻辑操作“与”、“或”、“异”等指令,这些功能必须在软件中产生。

这种微计算机的一个明显的优点是,4001、4002、4003和4004中的每一个部件都是以一个单一的15伏电源工作的。此外,Intel公司已经研制了许多支持集成电路部件,其中包括双相时钟发生口(4201)、标准的存贮口接口(4289)等部件。

(二) Intel 4040

Intel 4040是一种4位、并行的MOS部件,它是Intel 4004的增强型部件。4040把它前身(4004)的所有功能都保留了下来,而且在硬件和软件方面提供了某些重要的改进。4040软件包含有整个4004的指令系统,还有14条附加的指令,这些附加指令包括逻辑操作和中断及暂停能力。

硬件设计的一个特点是具有一个扩充的地址堆栈和变址寄存口阵列。此外,还备有分隔的电源接线端,用于轨出缓冲口,允许直接跟其它的电路型号相接口。跟4004一样,4040是“Harvard”级计算机,操作由一只双相时钟(750千赫)控制,具有10.8微秒的基本周期时间(8个时钟周期)。

·结构·

如果用4040微处理机替换4004,就能构成一台采用4040 CPU的微计算机。该处理机的主要功能部分是地址堆栈和地址增量口、变址(暂存)寄存口阵列、运码口、指令寄存口、译码口和控制逻辑、硬件中断和暂停控制、以及外围电路。把这些跟4004的功能部分比较,我们可以看到,硬件中断和暂停控制是4040结构中新增添的特性。

地址寄存口是一个 8×12 位的动态RAM阵列,操作时作为一只后进先出的堆栈。它的工作方式跟4004的 4×12 位地址寄存口的方式是相同的。它含有一只12位的程序计数口和7只12位的栈寄存口。这个7-寄存口栈允许7级子程序嵌套。被选地址寄存口的内容被存贮在

一只地址缓冲口中，并在内卫总线上，以3个4位段来进行多路转换。在每一个4位段传输以后，就通过一个4位的超前进位电路来使地址缓冲口的内容增1，这个值通过地址缓冲口而被写回入被选地址寄存器。

变址寄存器是一个 12×8 位的动态RAM阵列，由3组构成，每组为 4×8 位。

运标口能对来自内卫总线和累加口和进位触发口的数据进行4位的加法。然后，和数就被送至累加口和进位触发口。累加口备有一只移位口，以便进行向左移位和向右移位的操作。累加口还跟指令寄存器、专用ROM、条件逻辑以及内卫总线相连。

4040被封装在一只24管脚的双列直插式组件中。

·指令系统·

4040的指令系统含有60条指令：即4004的46条指令和14条新的指令。4040的指令形式跟4004的指令形式是一致的。这些新的指令包括一条用来禁止程序计数器口和数据缓冲口的“HALT（停止）”指令，以及逻辑“或”和“与”指令。

·微计算机系统·

在以4040微处理机为基础的微计算机中，流行的机型系统是Intellec 4/MOD 40。它含有一个CPU、一个RAM、一个存储口控制、以及一个可编程ROM等模块。它提供了320×位字符（4002 RAM）的数据存储口和4K字节的程序存储口。数据存储口和程序存储口分别可以扩充到2560字符和12K字节。程序存储口可由可编程ROM、RAM和/或ROM组成。

该系统的标准软件包括一个驻留监督程序和一个汇编程序。汇编程序是由纸带提供的，可用于装入和由RAM程序存储口输出的执行。还有一个用Fortran IV编写的交叉汇编程序和模拟程序。

·短评·

采用4040处理机的微计算机跟采用4004的微计算机在硬件和软件上是相容的。4040的附加指令允许逻辑“与”和“或”操作，以及至8只寄存器的扩大的地址寄存器栈允许7级子程序嵌套。但是，如果要进行中断的话，就得为此留下一级不用。

程序存储口已被扩充到4K位组存储体。通过程序把一个有存储体内的子程序应用到另一个存储体中，就会产生软件问题，因为一个存储体并不是通过一个在12位地址寄存器口中地址来选择的。所以必须用专门的元件来为返回地址选择合适的存储体。

变址寄存器阵列已得到增加，并被分成2个存储体。

单级中断是由4040来处理的，“中断应答”信号被用来禁止其它中断，直到第一个中断全部服务以后。中断启动和禁止信号被提供用来保护指令的序列不被中断。当一个中断出现时，处理机就使程序计数器指向现时被选的ROM存储体的“0”页和单元“3”。为此，Intel公司建议使程序存储口的每个存储体的中断软件的起始部分加倍重复。

（三）National IMP-4

IMP-4是一种可编程微程序的微处理机，它由三块集成电路组成，即一个寄存器和运标口单元（RALU）、一个4位接口逻辑单元（FILU）、以及一个控制和只读存储口单元（CROM）。根据用户的规格，该机的指令系统可以通过对CROM进行掩码-程序设计而获得确定。在许多场合下，这种方案是行不通的；因而，National公司提供了一种适合许多应用的标准CROM。

·结构·

RALU含有一只4位的运标口(ALU)和7只通用的4位寄存口。还包括一只4位的状态寄存口(溢出、连接、进位、通用标志)和一只16字堆栈。在标准的IMP-4微处理机中,7只通用寄存口中的3只被用于内卜的查理工作。其余4只被用作累加口。7只通用寄存口中的任何一只可以在A或B总线上轨入,供ALU来处理。ALU能执行“与”、“或”、“加”、以及“异”等操作。

连接标志可以包括在移位操作中,溢出和进位标志的置位或复位是ADD操作的结果。通用标志可以用于中断的启动。连接、进位、和溢出操作可以被禁止,而且任何标志可以在程序的控制下被使用。在RALU跟系统其它件之间的通仪是由I/O数据多路转换口来提供的。

CROM为微处理机提供可编程序控制下分,一只 100×23 位ROM中存贮有微程序。在标准的IMP-4中,ROM是采用标准的指令系统来进行程序设计的。跟ROM有关的可用来执行微指令的电路。微程序执行宏程序指令,它们被存贮在系统存贮口中。微程序含有一个取指令程序,它能从系统存贮口中读出一条微指令,并能转移到合适的微程序例程,它能执行宏指令。

FILU给外卜存贮口和外围设备提供了跟CROM和RALU相接口的逻辑。它给微处理机提供了16个标志,一只8-转移-条件多路转换口,一只地址寄存口,一只程序计数口,以及一只6级的程序计数口堆栈。一条12位地址总线和一条4位双向数据总线被提供用来跟存贮口和外围设备相接口。程序计数口能指示出准备写入微处理机的下一条指令的主存贮口中的单元。12位程序计数口可以直接寻址4096字节的存贮口。程序计数口堆栈允许6级子程序嵌套。地址寄存口能指示在存贮口参考指令中被参考数据的单元。RALU、CROM、FILU跟存贮口和I/O的互连构成了一个微计标机。

·指令系统·

标准的IMP-4指令系统提供有42条指令。备有典型的术和逻辑操作——二进制加法、“与”、“或”、以及“异”。因为这些指令的操作数可以是4只累加口或存贮口中的任何一个。还提供了采用余3运标的任何2个累加口的十进制“加法”。

·发片系统·

National公司提供的一种片型系统(即IMP-4P发片系统)是由一块控制百板、一个CPU插件、一个接口插件、电源以及一个电传打字机接口所组成。在ROM中备有标准的监控调试程序。一台电传打字机为系统提供键盘和纸带轨入和轨出。除ROM以外,基本系统还包括8K字的读/写存贮口。还提供有跟General Electric Information Service分时系统都能兼容的一个交叉-汇编程序和可编程序ROM纸带发生口。

·“姊妹”系统·

采用同样的基本积木式组件,National还有一种8位的机口,即IMP-8;和一种16位机口,即IMP-16。IMP-8采用了2个RALU,1只CROM以及1条4位控制总线。IMP-16采用4只RALU,1只或2只CROM,以及一条4位控制总线。

·评论·

IMP微计标机系列是第一批可编微程序的微计标机。微程序设计提供了能使指令修改得适合于用户特殊用途的能力。

对许多用户来说,微程序设计只不过带来一些附加的复杂性。除了对机口设计微程序以外,用户还必须产生他自己的支持软件——对于初学者来说,这是一项艰难的任务。为此,

National公司为IMP计标机系列中的每个机口提供了用标准指令系统编制好程序的CROM。通过采用这种CROM,微程序设计可以用为其它微处理机的相同的形式来进行。

IMP-16的一种单元片型微处理机,叫做PACE,将在后百介绍。

(四)Rockwell PPS-4

PPS-4是一种单片电路的P-沟边并行处理系统。这种微处理机当初是研制作 为 一种单片的计标口。对这一级的操作来说,它的指令系统是非常强有力的。

该系统采用一对定时仪号,由一个时钟电路(采用一个标准的3.58MHz的彩色电视晶体)所产生。

·结构·

PPS-4系统的CPU包含一只指令译码口、程序计数口、以及能完成微处理机基本功能的ALU(运标口)。此外,还提供有一只进位触发口和2只单独的控制触发口,以控制条件转移。

①存贮口寻址:程序字和数据字是通过一条12位地址总线来被寻址的。程序地址被保存在程序地址寄存口中,它由2只6位寄存口组成。

②字转换:来自RAM或ROM的数据字或程序字在8位指令/数据总线上进行多路转换。程序字被传送给指令译码口。在指令/数据总线的位线1-4上,4位数据字被传送到累加口。于此同时,累加口的内容被放置在指令/数据总线的位线5-8上。这就允许在累加口与RAM之间进行仪息的单一周期交换。

③ALU/累加口:ALU/累加口是仪息处理系统的中心。累加口是主要的工作寄存口,对所有的数据传送操作来说,累加口是中央数据互换点。由于累加口是所有处理的焦点,因此X寄存口可以用作作为累加口的暂时存贮口。标术和逻辑操作是由ALU来完成的。ALU执行某些加法指令。这些指令中,某些指令包括由于加法运标引起的条件转移,以及为执行十进制加法的十进制修改。逻辑操作包括“与”、“或”、“异”、和“补码”。

④轨入/轨出:I/O操作可以通过指令/数据总线,或设立3个4位的分立终端来完成,2个4位的分立轨入被提供用来轨入专门的仪号、开关位置、或来自外卫电路的标志。

基本的I/O指令采用指令/数据总线。这种指令要求2个机口周期。在第一个周期内,来自程序存贮口的第一个8位仅仅通知微处理机说一个I/O操作正在进行。然后,CPU就忽略指令的第二个字节。

⑤控制卫分:控制卫分给终端提供一个写入仪号和I/O启动仪号,用来控制存贮口写入指令和在指令/数据总线上的基本的I/O操作。

⑥机口周期:由微处理机接收的时钟仪号被逻辑地分为4个阶段。

·指令系统·

PPS-4的指令系统含有50条1个和2个字节的指令。从功能上,这些指令可以分为:数据传送指令、标术指令、逻辑指令、数据地址修改指令、内卫寄存口操作指令、程序地址修改指令、以及I/O指令等。许多指令是多用途的,即一条单一的指令可以完成一个以上的操作。例如,某些指令能自动地测试和修改程序序列,同时还能完成另一个功能,例如传送或加数据。

·支持硬件·

PPS-4要求2个时钟仪号,这些仪号是由单片时钟脉冲发生口供给的。需要一个外卫晶体,即采用一个标准的3.58兆赫彩色电视晶体。

ROM、RAM和I/O口件被设计得直接从总线操作,所以用不着附加的硬件就能构成一

个典型的系统。Rockwell公司提供有一些专用的接口集成电路器件跟该系统相兼容。这些器件包括通用键盘和显示装置、电位数据接口、以及串行数据控制电路。为了跟在总线上的静态MOS和TTL器件相连通，还得用一个总线接口电路。

PPS-4采用一只单一的17伏电源。

·评论·

PPS-4有一个功能很强的指令系统，可以完成精确的运算。其中许多指令能完成两种以上的功能。

该系统的一个缺点就是外缺中断能力。通过软件可以提供模拟中断，或者采用“Power on Restart”终端可获得一种中断形式。如果中断能力需要的活，一定的外围硬件或软件将是需要的。

系统被设计得只需要最少的支持硬件。专用的和通用的接口电路设计得能直接连在微处理器总线上。此外，只需要一个电源。

(五) Intel 8008/8008-1

Intel 8008是第一台研制的单片微处理器。它是一种P-沟道MOS器件，其寻址结构是一种“von Neumann”级计算机的结构。该器件要求一个双相时钟，它的工作频率为500千赫（最大），具有的基本周期时间（10个时钟脉冲周期）为20微秒。一种被选的型号，8008-1，其工作的时钟频率为800千赫（最大），具有的基本周期时间为12.5微秒。

·结构·

Intel 8008/8008-1微处理器的4个功能部分包括指令寄存器和控制部分、内部存储器、运算器以及输入/输出缓冲器。这些部分通过一条内部的8位数据总线而相互连通。现在简单介绍一下每个功能器件的作用和结构。

(1) 指令寄存器和控制部分：

指令寄存器是处理器控制的心脏。指令从存储器中取出，被存储在指令寄存器中、并被译码以便控制内部存储器和运算器。定时和周期控制部分分别为内部和外部控制提供2个输入端和4个输出端。

(2) 内部存储器：

动态RAM被用作为2只内部存储器，即一只后进先出地址堆栈和一个暂时存储器阵列。这些存储器能自动地恢复——最差情况为每隔80个时钟周期。

(a) 地址堆栈：地址堆栈含有8只14位寄存器，能在每只寄存器中存储8个较低的和6个高的地址位。一个14位地址允许寻址16K字的存储器。在这种情况下，存储器可以是RAM、ROM或移位寄存器的任意组合。

堆栈的一个寄存器被用作为程序计数器，其余的7只寄存器允许地址存储以进行高达7级的子程序嵌套。

此堆栈（一个后进先出的阵列）在执行一个“调用”指令时，能存储程序计数器的内容，而一旦执行一条“返回”指令时就恢复程序计数器的内容。一只3位地址指示器被用来指出计数器的定位。

(b) 暂时存储器：该暂时存储器含有一只8位累加器和6只附加的8位数据寄存器。所有的寄存器是独立的，可以用来进行暂时存储。

(3) 运算器（ALU）：

所有的算术和逻辑操作是在8位的二进制运码口内进行的,该运码口包括先行进位逻辑。寄存口a和b是暂时存贮口,可用来存贮累加口的内容和用于ALU进行的操作数;它们还可以用来在内处理机传送期间作为暂时的地址和数据存贮口之用。4个控制位——进位触发口、零触发口、符号触发口和奇偶触发口——的置位是由一个算术或逻辑操作的结果造成的。通过调用、转移、或条件返回指令,这些位提供了条件转移能力。

(4) 轨入/轨出缓冲口:

I/O缓冲口能控制处理机的内卫数据总线和外卫数据总线之间的数据流。来自定时和控制分段的信号被用来使数据总线的时间多路转换,以便允许控制信息、14位地址和数据在处理机和外卫存贮口或I/O口件之间进行传轨。

该微处理机封装在一只18管脚的双列直插式管壳内。

·机口周期·

一般来说,一个机口周期有5个状态,每一个状态需要2个时钟周期。两个状态 T_1 和 T_2 需要用来给外卫存贮口发送一个地址,状态 T_3 需要用来取指令或数据。状态 T_4 和 T_5 被用来执行指令。如果处理机跟快速存贮口一起使用,“READY(准备)”状态就被用来使处理机跟这些存贮口同步。在这种场合下,处理机进入一个“WAIT(等待)”状态,一直到存贮字节有效。一个“READY”由 T_3 来认可。一旦接收到一个中断,在一个机口周期开始时, T_1 状态由 T_1I 状态所替代。这在请求一个中断时就不会破坏正在执行中的指令。在 T_1I 期间,程序计数口不被增异,因为通常它处于 T_1 。当中断认可时,需要外卫逻辑来禁止从存贮口数据总线上来的存贮信息,并且在 T_3 期间直接在总线上送进一个8位指令字。最后,如果“HLT(暂停)”指令被取出,在 T_5 结束时,处理机进入一个“停止”状态。然后就需要一个“中断”来重新启动机口。

处理机控制着数据总线的使用,并能判定它是否将发送数据或接收数据。

用于Intel 8008的指令要求1个、2个或3个机口周期来满足其完全的执行过程。第1个周期总是一个指令取出周期;第2和第3个周期是数据读出、数据写入、或I/O操作。

·指令系统·

8008的指令系统含有48条指令,分为4个逻辑组。各个组的指令可以是1、2或3字节长度。第1个字节含有操作码,如果需要的话,第2和第3字节能给出数据或地址。1字节指令包括寄存口至寄存口指令、存贮访问指令、I/O指令、算术或逻辑指令、旋转指令和返回指令。2字节和3字节指令分别包括立即指令,以及转移或调用指令。

第1组指令包括7条所谓的变址(暂时存贮)寄存口指令。其中5条指令允许在单独的寄存口之间,以及在寄存口跟外卫存贮口之间进行数据传送。余下的2条指令允许使所有的变址寄存口(寄存口A除外)增异或减异。

28条指令为用来进行算术和逻辑操作的累加口组指令。24条运码口指令被分成三群,每群8条,即访问变址寄存口的操作、访问外卫存贮口的操作、以及访问直接数据的操作等三群指令。4条移位指令允许累加口向左或向右移位,通过或围绕进位而移位。这28条指令为第2组指令。

第3组指令包括用于转移、调用及返回的10条堆栈控制指令。

最后一组指令包括2条I/O指令。“IN”指令允许给累加口传送一个8位字。“OUT”指令能轨出累加口的内容。

指令系统还包括2条机口指令,即“停机”指令(HLT)和“无操作”指令(NOP)。

“NOP”是一种寄存口至寄存口传送，在此，源寄存口和目的寄存口是一样的。

·支持硬件·

8008的主要缺点之一是需要大量的外围逻辑口件来构成一台微计算机，这因一条单一的8位数据总线所致。所以就要求一只多路转换口和一个完全的定时网络，以便控制该系统。为了使处理机跟外存贮口和I/O口件相接口，大约需要20块中规模集成的封装件。

微计算机系统中的中央处理口件包括微处理机、一只双相时钟、控制逻辑、2只寄存口，以及对周期、相位和状态进行译码的译码口。8位双向数据总线把处理机跟外存贮口和寄存口（地址和状态锁存口）相通。控制口分能确定数据流在数据总线上（进入处理机和来自处理机）的方向，以及把数据跟2只寄存口相选通。它还能确定在何时存贮口就读出或写入，并能启动I/O通口。外寄存口给存贮口提供地址，并给I/O通口提供数据字节和指示字。

·微计算机系统·

对系统设计师来讲，一种流行的微计算机装置是Intel MCS-8。它含有许多硬件组件，较有用的组件是中央处理单元、轨入/轨出组件、随机存取存贮口、以及可编程序只读存贮口。

除了存贮口和I/O通口口分以外，CPU组件包含了其它所有的电路。I/O组件提供的轨入/轨出，具有4个8位单独的可寻址通口。在轨入和轨出上，其中有2个通口用在电传打字机接口和控制。电传打字机通口电路的心脏是UATR（通用异步发送口/接收口）。随机存取存贮口组件是一个采用32只1024位2102型静态RAM的、4K字节的 n -沟口MOS存贮系统。可编程序只读存贮口组件含有多达16只1702A型可编程序只读存贮口。为了容易的要求，可采用掩码可编程序1302型只读存贮口。这两种存贮口组件都提供有地址和数据锁存口和组件选择译码。

标准的软件包括一个驻口的系统监督程序、一个汇编程序、以及一个文本编辑程序。汇编程序和文本编辑程序可以通过一台ASR33型电传打字机由纸带来轨入。除了标准软件外，还有用Fortran IV写的PL/M编辑程序、交叉-汇编程序和模拟程序。

·评论·

8008采用一只500千赫的非对称的双相时钟，而8008-1采用的是一只800千赫的对称的双相时钟。因此，8008-1即使在那些对额外速度毫无裨益的情况下也经常采用。

由于两只CPU寄存口必须用来访问主存贮口，因此该微处理机并无具有直接地址的指令。在从存贮口中取出一个操作数时，这两只寄存口必须存放入理想的地址。这至少要求3条指令来访问任意放置的数据。此外，有些操作（例如把数据从存贮口中的一个位置传送到另一个位置）是有点儿棘手的。

另一个有问题的方面跟中断有关。当一个中断出现时，微处理机就使程序计数口增1，确认中断，并继续进行一个取指令周期。外口硬件被用来把一条指令转移到数据总线上去，这就把程序计数口值推进堆栈，起始一个中断服务程序。当中断程序完成时，一条返回指令就访问堆栈，恢复程序计数口。为了在中断前在即刻这么一个状态时就开始执行，所有的暂时寄存口和状态位必须恢复到它们的原始值。在中断期间，由于2只寄存口被要求来访问存贮口，因此，程序设计员必须保留2只暂时寄存口作为中断寄存口。这就使暂存文件存贮口中寄存口的有效数目从7只减少到5只。

最后，进入微处理机的单一8位总线要求数量很大的支持硬件。