

基于 turbo 码框架下的 并行级联分组码的编译码方法研究

作者：李 明

专 业：控制理论与控制工程

导 师：曹家麟



上海大学出版社

2002 年

N533
V302
2002

基于 turbo 码框架下的 并行级联分组码的编译码方法研究

作 者： 李 明
专 业： 控制理论与控制工程
导 师： 曹家麟

上海大学出版社

· 上 海 ·

N533
Z302
2002

Shanghai University Doctoral Dissertation (2002)

Researches on the Coding and Decoding Methods of the Parallel Concatenated Block Codes Based on the Frame of Turbo Codes

Candidate: Li Ming

Major: Control Theory and Control Engineering

Supervisor: Prof. Cao Jialin

Shanghai University Press

• Shanghai •

上海大学

本论文经答辩委员会全体委员审查，确认符合上海大学博士学位论文质量要求。

答辩委员会名单：

- | | | |
|---------------|-----------------|--------|
| 主任：宋文涛 | 教授，上海交大电子信息工程学院 | 200030 |
| 委员：张 浩 | 教授，同济大学 CIMS 中心 | 200080 |
| 王景寅 | 研究员，上海市计算技术研究所 | 200050 |
| 张兆扬 | 教授，上海大学通信学院 | 200072 |
| 汪 敏 | 教授，上海大学通信学院 | 200072 |
| 导师：曹家麟 | 教授，上海大学机自学院 | 200072 |

评阅人名单:

宋文涛	教授, 上海交大电子信息工程学院	200030
张兆扬	教授, 上海大学通信学院	200072
顾幸生	教授, 华东理工大学	200062

评议人名单:

莫玉龙	教授, 上海大学通信学院	200072
王 祁	教授, 哈尔滨工业大学自动化测试与控制系	150001
费敏锐	教授, 上海大学机自学院	200072
陈一民	教授, 上海大学计算机学院	200072

答辩委员会对论文的评语

Turbo 码的提出是近年来通信研究领域所取得的突破性进展,随后并行级联码也成为前沿的研究热点之一。本文在 turbo 码的框架下以并行级联分组码为主要研究对象,对并行级联分组码的编码结构、性能机理以及译码方法进行了系统性地分析和研究。本课题是通信理论、控制论以及计算机技术的多学科交叉,具有重要的理论意义和工程应用价值。论文作者查阅了大量的文献资料,掌握了该领域国内外研究现状及其发展趋势,对目前存在的问题有深入的理解和恰当的评价。在此基础上,作者开展了以下几方面的创新工作:

(1) 在分析并行级联编码理论及其译码性能的基础上提出了分组码的并行级联方案,及相应的多步译码器和迭代译码方法。此外,研究了单个 MAP 译码器的译码算法,推导出关于并行级联分组码的普遍适用的逐位后验概率计算公式,对编码方案的实现具有理论意义。

(2) 针对并行级联 F24 码的特性,提出了基于陪集译码规则的软输入/软输出译码算法,其仿真实验取得了与 turbo 码相近的译码性能。尤其在短帧情况下并行级联 F24 码的性能还要优于 turbo 码,并且该译码算法具有更低的计算复杂度,这对实际移动通信系统扩大应用码型有参考价值。

(3) 在深入研究 LDPC 码的基础上,提出了基于奇偶似然率函数的 PLRA 译码算法,缓解了原算法在信号量化方面的限制,为 LDPC 码的实用创造了更好的条件。

(4) 提出了新型纠错码——之型码及其并行级联方案。通过性能分析与仿真实验结果,表明并行级联之型码在高信噪比条件下,具有比 turbo 码更低的“地板误差”,而且为该码设计的译码算法也具有很低的计算复杂度,这都预示着并行级联之型码具有广阔的发展前景。

论文条理清晰、层次分明,各章节的分析具有相当的深度,研究内容取得多项创新,特别是提出新型纠错码——之型码并获得优越的性能,反映了突出的创新点。答辩过程中,论述清楚,思路清晰,逻辑性强,回答问题正确。这表明论文作者基础理论扎实,并掌握本门学科系统、深入的专门知识,有很强的独立科研工作能力和创新能力。

答辩委员会表决结果

答辩委员会一致认为李明同学的论文与答辩已达到博士学位要求,同意通过博士学位论文答辩,建议授予其工学博士学位。

答辩委员会主席: **宋文涛**

2001 年 12 月 22 日

摘 要

Turbo 码的成功引起了编码学界的广泛研究兴趣, 随后并行级联码也成为研究热点. 自从信息论和编码理论诞生以来, 人们的一个主要目标就是以实际可行的计算复杂度来使编码逼近香农理论极限. 并行级联码正以其优良的译码性能和高效的译码算法实现着人们的愿望. 基于其重要的理论意义和广泛的应用前景, 本文选择并行级联分组码为研究对象. 我们对并行级联分组码的编码结构、性能机理以及译码算法进行了较为系统地分析和研究, 为进一步深入开展这方面的研究工作奠定了基础.

我们首先研究了有关并行级联分组码的几个基本问题. 我们提出了关于分组码的多维并行级联编码方案, 乘积码可以看作是它的特殊形式. 虽然维数越高的乘积码具有更强的纠错性能, 但同时作为信道传送的数据长度 (信息符号的个数) 也将随码字维数的增加而成指数形式增长. 我们所提出的编码方案可以避免这一不利因素. 我们还研究了有关这一编码方案中整块分组码的软输入/软输出的有效算法. 我们知道对于有些分组码来说, 基于陪集规则的 ML 译码方法要比基于网格图搜索的 ML 译码方法更加有效. 在本文中, 我们针对 F24 码设计出一种具有较低译码计算代价的基于陪集规则的软输入/软输出 MAP 译码算法. 在很大一段信噪比范围上, F24 码具有与 Golay 码相似的性能, 而且我们设计的这种算法具有非常低的译码复杂度.

稀疏奇偶校验码 (简称 LDPC 码) 是由 Gallager 于 1962 年提出的一种信道纠错编码, SPA 算法是关于 LDPC 码的一种快

速译码方法. 然而这种算法对信号量化的影响非常敏感, 于是这种算法在实际通信系统中的应用受到了限制. 本文提出的 PLRA 算法可以克服上述困难. 我们的仿真结果表明, PLRA 算法可以工作于 6 位字长的情况下且不会导致译码性能的显著下降, 其性能可以同 SPA 算法在 12 位字长的情况下取得的性能相比. 这样, PLRA 算法就由于可以选择在短字长的情况下工作, 从而使译码的计算复杂度得到减小.

在二进制输入的加性白色高斯噪声信道中, 码率为 $1/2$ 的 16 状态的 turbo 码, 若交织器长度为 65536, 则可以在距香农极限仅为 0.5dB 处就取得误比特率 (BER) 为 10^{-5} 的译码性能. 然而, turbo 译码器基于 MAP 算法, 其复杂性太高, 要想取得如上所述的性能, 所需用到的译码器计算复杂度大约为每次迭代计算单位信息比特下 192 次浮点运算 (FLOP/IB/Iter). 本文中, 我们提出了一种新型纠错码——之型码, 以及它的级联方案. 我们在研究码字图状结构的基础上构造了之型码. 级联之型码的性能与标准的 turbo 码很相近 (仅有 0.3dB 的差别), 然而, 级联之型码的译码复杂度却要低许多. 例如, 对于码率为 $1/2$ 的 4 维级联之型码, 在用 MLM 算法译码时仅需要 20 个 AEO/IB/Iter. 之型码在中等或高码率 (码率大约为 $1/2$ 或更高) 之下工作情况良好, 它们还具有比 turbo 码更低的误差地板.

本文的结论部分对所做的工作进行了总结, 并对未来的研究方向作了展望.

关键词 并行级联分组码, turbo 码, LDPC 码, 迭代译码

Abstract

The most recent successful of turbo codes has given rise to a large interest in the coding community, and then the parallel concatenated codes (PCC) becomes a novel researching central point. Since the early days of information and coding theory the goal has always been to come close to the Shannon limit performance with a tolerable complexity. The parallel concatenated codes are realizing the hope of human beings with its good decoding performance and efficient soft-in/soft-out decoding algorithms. For the important significance of its theory and the wide prospect of its applications, we choose the parallel concatenated block codes (PCBC) as our researching object. We systematically analyze and investigate the coding structure, theoretical mechanism and decoding methods of the PCBC. Our works establish the basement of the future embedded research in the field.

We first address several issues related to the parallel concatenated block codes. We present a multi-dimensional concatenated scheme for block codes, including product codes as special cases. Although higher dimensional product codes have the potential of powerful performance, they also have the drawback that the data size (the number of information symbols) involved grows exponentially with dimension. Large data size may lead to the delay problem in some communication systems. The scheme presented in

the paper provides a means to avoid this problem. We also investigate efficient soft-in/soft-out algorithms for the constituent block codes in a concatenated scheme. It is known that the coset based ML decoding offers a more efficient alternative to the trellis searching based ML decoding for some block codes. In the paper we develop a low-cost coset based soft-in/soft-out algorithms for the F24 code based on the MAP rules. The performance of the F24 code is very similar to that of the Golay code over a quite wide range of signal-to-noise ratio (SNR) and we show that its decoding complexities is very low.

LDPC (Low Density Parity Check) codes was presented by Gallager in 1962, and SPA (Sum-Product Algorithm) is a fast decoding method for the LDPC codes. However, the method is sensitive to the quantization effect with finite wordlength realization, which can be a serious concern for practical implementation. In the paper, we present an alternative PLRA (Parity Likelihood Ratio Algorithm) to overcome the difficulty. Simulation results show that PLRA can operate with wordlength of about 6 bits without incurring significant performance loss. This is compared with about 12 bits required for SPA to achieve comparable performance. It is shown that relaxed wordlength requirement can lead to significantly reduced decoding cost.

At a BER of 10^{-5} , a 16-state rate-1/2 turbo code with interleaver length 65536 is 0.5 dB away from the Shannon limit for a binary-input additive white Gaussian noise (AWGN) channel. However, the turbo decoder based on the MAP algorithm is highly complex. To

achieve the aforementioned performance, the required decoder complexity is about 192 floating point operations per information bit, per iteration (FLOP/IB/Iter). In the paper, we present a class of codes called the zigzag codes and their concatenated scheme. We develop the zigzag codes based on the graphical model. The performances of the concatenated zigzag codes are close to the standard turbo codes with only about 0.3 dB difference. However, the decoding complexity of the concatenated zigzag codes is considerably lower. For instance, the MLM algorithm costs only 20 AEO/IB/Iter for rate-1/2,4-dimensional concatenated zigzag codes. The proposed codes work well for medium to high rates (rates of 1/2 and higher). They also have very low error floors, which appear lower than the turbo codes.

In conclusion section, a brief summary of all discussed topics is placed and a expectation of the future embedded research is shown.

Key words parallel concatenated block codes , turbo codes , LDPC codes ,
• iterative decoding .

目 录

第一章 绪 论	1
1.1 研究目的及意义	1
1.2 国内外研究概况与存在问题	3
1.3 本文的具体工作	6
第二章 新型并行级联结构编码	9
2.1 引 言	9
2.2 级联结构编码的起源	9
2.3 Turbo 码	12
2.4 MAP 译码方法简介	14
2.5 LDPC 码	23
2.6 本章小结	32
第三章 并行级联分组码性能的理论分析及其译码方法	34
3.1 引 言	34
3.2 交织器的存在对并行级联码性能 影响的理论分析	35
3.3 分组码的级联方案	42
3.4 以乘积码为例的迭代译码过程分析	43
3.5 迭代译码策略	47
3.6 本章小结	54
第四章 并行级联 F24 码与基于陪集规则的 MAP 译码算法	55
4.1 引 言	55

4.2 陪集的基本概念	55
4.3 分组码基于陪集规则的逐位译码算法	57
4.4 译码算法复杂度分析	60
4.5 仿真实验结果	62
4.6 本章小结	67
第五章 LDPC 码的字长不敏感译码算法	69
5.1 引言	69
5.2 对数似然率与 plr (parity likelihood ratio) 函数	69
5.3 LDPC 码的 PLRA 算法	71
5.4 PLRA 算法同 SPA 算法的比较	74
5.5 仿真结果和实际应用问题	77
5.6 本章小结	82
第六章 之型码和并行级联之型码	83
6.1 引言	83
6.2 码结构描述	84
6.3 高效的之型码软输入/软输出译码	85
6.4 MLM 译码算法中公式的推导	87
6.5 并行级联之型码	90
6.6 性能实验分析	91
6.7 本章小结	98
第七章 结论与展望	99
7.1 结论	99
7.2 展望	101
参考文献	103
致谢	112

第一章 绪 论

1.1 研究目的及意义

在实际的通讯信道中,由于噪声等因素的影响,接收到的信号不可避免地会发生错误.人们采用了一系列相关技术来改善噪声信道的接收性能,使接收信息的误比特率尽可能降低.这些技术中,信道的纠错编码及其译码方法处于非常重要的地位.自从 1948 年香农发表了关于信道容量理论极限的重要论文^[1]之后,短短几十年时间里,人们在信道编码研究领域相继取得了众多理论成果和突破.一些基础编码理论的日益成熟为通讯技术在实践中应用提供了条件,于是在理论和应用的相互促进下,通讯技术得到了极其迅速的发展.从最初的莫尔斯电报码的发明到如今先进的卫星移动通讯系统,人们不仅可以发送得更多、更快,而且可以接收得更稳定、更准确.人类的生活也随着通讯技术的广泛应用而发生了深刻变化,这也是当今社会进入信息时代的一个重要的物质基础.

信道编码按照对信息元的处理方式不同,可分为线性分组码和卷积码,线性分组码可以完全用代数方法来严格地表达,它的出现较早而且其译码方法也较为简单,因此容易被人们所

认识, 现在有关线性分组码的理论已经相当成熟. 卷积码虽然也早已出现, 但由于其编码结构不能较好地用代数方法表示, 因此给卷积码的理论研究带来了一定的困难. 现在仍有不少学者在研究卷积码的一些遗留问题, 诸如对其译码方法的改进等. 但是, 单独的线性分组码或卷积码在性能上离香农理论极限还相差较远. 为了进一步提高编码的纠错性能, 人们采用了不同的措施, 其中将两个编码进行串行级联是一种有效的方法. 它最早由 Forney 在 1966 年提出^[2], 是由两个较简单的短码来构成一个长码. 而其译码设备仅是两个短码译码设备的直接组合, 这不仅可以降低译码复杂度, 而且由于其外码是用多进制码构成, 因此可以同时纠正随机和突发的混合错误. 但是这种形式的级联码, 对改善单个码元的误码率仍没有太大帮助. 如何对现有的编码方法进行改进, 从而更加逼近香农理论极限, 已经成为国际通信学界的重大课题.

最近几年, 随着一种新型的并行级联结构的编码——turbo 码的发表, 人们看到了编码理论取得新突破的希望. Turbo 码从编码结构上可称为并行级联卷积码, 这一新颖的编码形式为人们的研究工作开辟了又一广阔天地. Turbo 码的串行迭代译码方法也不同于以往的译码方法, 此外 turbo 码还涉及到交织器的使用等问题, 因此可以说 turbo 码的研究几乎遍及编码领域的方方面面, 而且这些内容都具有很高的理论意义和实际应用价值.

现在, turbo 码逼近香农理论极限的良好性能已经被人们普遍认识和接受, 为了更好地弄清其编译码方法的机理以及进一步优化其性能, 我们将目光集中到了并行级联分组码这个崭新的编码研究领域.