



高等院校EDA系列教材  
Electronic Design Automation

# EDA 技术

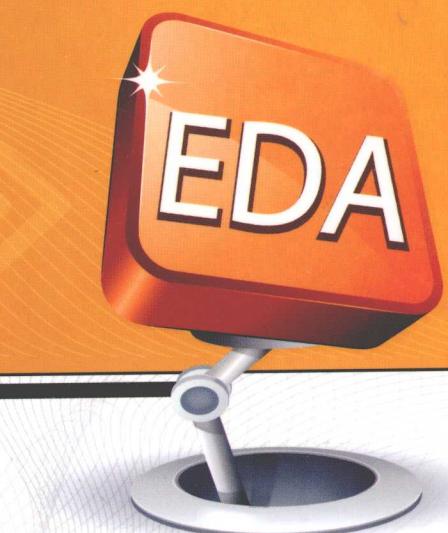
## 及应用教程

赵全利 秦春斌 ◎ 主 编  
梁 勇 李会萍 ◎ 等编著



附赠电子教案、源程序代码

[http:// www.cmpedu.com](http://www.cmpedu.com)



- ◎ 教学、实验及**工程实践**的结晶
- ◎ 理论与实践的**有机结合**
- ◎ 实例丰富、**由浅入深、循序渐进**、便于自学
- ◎ 附赠电子教案，提供**所有实例、习题的源程序代码**



机械工业出版社  
CHINA MACHINE PRESS

# 高等院校 EDA 系列教材

# EDA 技术及应用教程

赵全利 秦春斌 主编  
梁勇 李会萍 等编著

ISBN 978-7-111-28188-7  
定价：39.80 元

本书是“十一五”国家级规划教材，由机械工业出版社组织编写，全国高等学校教材审定委员会审定通过。

本书系统地介绍了 EDA 技术的基本概念、基本原理和基本方法。

本书主要内容包括：EDA 技术的基本概念、基本原理和基本方法；EDA 工具的使用方法；EDA 在设计中的应用；EDA 在生产中的应用；EDA 在维修中的应用；EDA 在测试中的应用；EDA 在管理中的应用；EDA 在教育中的应用；EDA 在其他领域的应用等。



机械工业出版社出版  
北京·西安·南京·沈阳·长春·天津·济南·重庆·武汉·成都·昆明  
网址：[www.mip.com](http://www.mip.com) | [www.mep.com.cn](http://www.mep.com.cn) | [www.mepbj.com](http://www.mepbj.com) | [www.mesn.com](http://www.mesn.com) | [www.mewc.com](http://www.mewc.com) | [www.mewt.com](http://www.mewt.com) | [www.mewr.com](http://www.mewr.com) | [www.mewt.com](http://www.mewt.com)

本书从教学和应用的角度出发，首先介绍了 EDA 技术的基本概念、应用特点、可编程逻辑器件、硬件描述语言（VHDL）及常用逻辑单元电路的 VHDL 编程技术；然后，以 EDA 应用为目的，通过 EDA 实例详细介绍了 EDA 技术的开发过程、开发工具软件 Quartus II 的使用、EDA 设计过程中常见工程问题的处理；最后，介绍了工程中典型的 EDA 设计实例。

本书各章节均配有习题及设计实例练习，便于读者学习和教学使用。

本书可作为高等院校电子、通信、自动化及计算机等专业 EDA 应用技术的教学用书，也可作为高职院校相关专业的教学参考用书。

### 图书在版编目(CIP)数据

EDA 技术及应用教程/赵全利,秦春斌主编.一北京:机械工业出版社,2009.9  
(高等院校 EDA 系列教材)

ISBN 978-7-111-28199-3

I. E… II. ①赵… ②秦… III. 电子电路 - 计算机辅助设计 - 高等学校 - 教材 IV. TN702

中国版本图书馆 CIP 数据核字(2009)第 154642 号

机械工业出版社(北京市百万庄大街 22 号 邮政编码 100037)

责任编辑: 郝建伟 常建丽

责任印制: 李妍

北京振兴源印务有限公司印刷厂印刷

2009 年 10 月第 1 版 · 第 1 次印刷

184mm × 260mm · 18.25 印张 · 449 千字

0001-3500 册

标准书号: ISBN 978-7-111-28199-3

定价: 29.00 元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

电话服务

社服务中心:(010)88361066

销售一部:(010)68326294

销售二部:(010)88379649

读者服务部:(010)68993821

网络服务

门户网:<http://www.cmpbook.com>

教材网:<http://www.cmpedu.com>

封面无防伪标均为盗版

## 前言

EDA (Electronic Design Automation) 即电子设计自动化，它是以可编程逻辑器件 (PLD) 为载体，以计算机为工作平台，以 EDA 工具软件为开发环境，以硬件描述语言 (HDL) 为电子系统功能描述方式，以电子系统设计为应用方向的电子设计自动化，已经发展成为电子系统设计者完成电子系统设计的重要工具。

EDA “自顶向下”的系统设计理念，使设计人员摆脱了电路细节的束缚，可以直接针对设计目标进行功能描述，并进行功能框图的划分和结构设计，而且能在框图一级进行仿真、纠错、验证，从而避免了浪费，提高了一次设计的成功率，降低了系统开发的风险。EDA 可编程逻辑器件设计，使设计人员在完成版图设计后，能在实验室里烧制芯片，大大缩短了系统的开发周期。EDA 硬件描述语言是一种用于设计硬件电子系统的计算机语言。它通过软件编程来描述电子系统的逻辑功能、电路结构和连接形式，灵活方便，简洁明确，而且便于设计结果的交流、保存和重用；同时，用 EDA 硬件描述语言描述的设计不依赖于特定的器件，方便了工艺的转换，可移植性好，更利于系统智能化程度的提高。随着 EDA 技术的发展和应用领域的扩大与深入，EDA 技术在电子信息、通信、自动控制及计算机应用等领域的重要性日益突出。

本书根据不断发展的 EDA 技术以及编者多年教学经验和工程实践，并在参阅同类教材和相关文献的基础上编写完成。本书在内容结构、基本概念、应用实例等方面的安排和取舍上，既考虑了 EDA 技术理论的系统性、完整性和简洁性，又注重了 EDA 技术教学的可操作性和实践性，尽量做到用理论指导电子设计实践，用设计实例验证理论技术，实现了理论与实践的有机结合。

本书共有 9 章，第 1 章对 EDA 技术的基本知识、常用的 EDA 软件开发工具及其使用方法等做了简要介绍；第 2 章按照可编程逻辑器件的发展历程对其结构原理做了简要介绍；第 3 章以实例为主介绍了 VHDL 的语法要素、描述方式以及利用 VHDL 设计逻辑电路的基本思想方法；第 4 章以实例为主介绍了用 VHDL 实现常用逻辑电路的设计；第 5 章以图形说明、实例佐证的方式对 Quartus II 和 Max + plus II 两种 EDA 工具软件的使用方法做了简单介绍；第 6 章通过实例介绍了 EDA 仿真技术；第 7 章详细介绍了应用宏功能模块的设计方法；第 8 章介绍了常见 EDA 设计中的工程问题以及解决这些工程问题的思路和方法；第 9 章通过工程实例介绍了 EDA 技术的典型工程应用设计。本书在取材和编排上，由浅入深，循序渐进，便于读者学习和教学使用。各章节中所列举的 VHDL 设计实例，都经由 EDA 工具 Quartus II 编译通过，并在 EDA 开发系统上进行了硬件测试，可直接使用或稍作修改用于相关系统的设计。

本书可作为高等院校电子、通信、自动化及计算机等专业 EDA 应用技术的教学用书，同时也可作为高职院校相关专业的教学参考用书。

为了方便教师和学生以及自学者，本书配以全程课件以及所有例题、习题的源程序代码，读者可到机械工业出版社教材服务网 <http://www.cmpedu.com> 上下载。

本书由赵全利、秦春斌主编，梁勇、李会萍等编著，其中：第1章、第3章3.2至3.5节、第8章由梁勇编写；第2章、第4章4.3节、第6章6.4至6.7节由秦春斌编写；第4章4.1至4.2节、第6章6.8至6.9节由赵全利编写；第5章、第7章、第9章由李会萍编写；第3章3.1节、第6章6.1至6.3节及各章习题、图表制作、文字录入、电子课件由刘蕴、尹彦彬、宫德龙、田露、张锦龙、从继成、周铜、巩义云、杨伟锋、彭春芳、庄建新、翟丽娟、彭春艳、彭守旺、赵俊杰、刘克纯、张国胜、崔瑛瑛编写和完成。由赵全利负责全书统筹设计，李会萍、秦春斌负责程序上机验证，刘瑞新教授负责统稿定稿。  
由于作者水平有限，书中难免存在错误和不妥之处，敬请广大读者批评指正。

工具类教材的编写系于书中宗旨，故本教材在编写过程中，注重以下几点：

- 1. 球形零件——图示清晰且简明，尺寸标注明确，便于理解。
- 2. 轴类零件——图示清晰且简明，尺寸标注明确，便于理解。
- 3. 盘类零件——图示清晰且简明，尺寸标注明确，便于理解。
- 4. 带轮类零件——图示清晰且简明，尺寸标注明确，便于理解。
- 5. 螺纹连接——图示清晰且简明，尺寸标注明确，便于理解。
- 6. 键连接——图示清晰且简明，尺寸标注明确，便于理解。
- 7. 轴承连接——图示清晰且简明，尺寸标注明确，便于理解。
- 8. 联轴器——图示清晰且简明，尺寸标注明确，便于理解。
- 9. 齿轮传动——图示清晰且简明，尺寸标注明确，便于理解。
- 10. 其他机构——图示清晰且简明，尺寸标注明确，便于理解。

书中每章均附有习题，以供读者练习。每章习题分为基础题、提高题和综合题三部分，旨在通过练习巩固所学知识，培养解决问题的能力。

# 目 录

## 前言

|                       |    |
|-----------------------|----|
| <b>第1章 概述</b>         | 1  |
| 1.1 EDA技术的发展          | 1  |
| 1.2 EDA技术的主要内容        | 3  |
| 1.2.1 可编程逻辑器件         | 3  |
| 1.2.2 硬件描述语言          | 3  |
| 1.2.3 EDA软件开发工具       | 4  |
| 1.2.4 实验开发系统          | 4  |
| 1.3 EDA技术的设计流程        | 4  |
| 1.3.1 设计输入            | 5  |
| 1.3.2 逻辑综合            | 6  |
| 1.3.3 目标器件的适配         | 7  |
| 1.3.4 目标器件的编程/下载      | 7  |
| 1.3.5 设计过程中的仿真        | 7  |
| 1.3.6 硬件仿真/硬件测试       | 8  |
| 1.4 EDA技术的设计方法        | 8  |
| 1.5 习题                | 10 |
| <b>第2章 可编程逻辑器件</b>    | 11 |
| 2.1 简单PLD的基本结构        | 11 |
| 2.2 CPLD的基本结构         | 14 |
| 2.3 FPGA的基本结构         | 17 |
| 2.4 可编程逻辑器件产品简介       | 21 |
| 2.4.1 Altera系列产品      | 21 |
| 2.4.2 Xilinx系列产品      | 23 |
| 2.4.3 Lattice系列产品     | 24 |
| 2.5 习题                | 25 |
| <b>第3章 硬件描述语言VHDL</b> | 26 |
| 3.1 VHDL简介            | 26 |
| 3.1.1 VHDL的发展及特点      | 26 |
| 3.1.2 传统设计与VHDL设计对照   | 27 |
| 3.2 VHDL程序的基本结构       | 29 |
| 3.2.1 VHDL程序的基本单元与构成  | 29 |
| 3.2.2 实体              | 30 |
| 3.2.3 结构体             | 32 |

|                                      |           |
|--------------------------------------|-----------|
| 3.2.4 程序包、库和配置 .....                 | 33        |
| <b>3.3 VHDL 的语法要素 .....</b>          | <b>37</b> |
| 3.3.1 VHDL 文字规则 .....                | 37        |
| 3.3.2 VHDL 数据对象 .....                | 39        |
| 3.3.3 VHDL 数据类型 .....                | 42        |
| 3.3.4 运算操作符 .....                    | 46        |
| <b>3.4 VHDL 结构体的描述方式 .....</b>       | <b>49</b> |
| 3.4.1 顺序描述语句 .....                   | 52        |
| 3.4.2 并行描述语句 .....                   | 57        |
| 3.4.3 属性描述语句 .....                   | 64        |
| <b>3.5 VHDL 设计逻辑电路的基本思想和方法 .....</b> | <b>65</b> |
| 3.5.1 逻辑函数表达式方法 .....                | 65        |
| 3.5.2 真值表方法 .....                    | 66        |
| 3.5.3 电路连接描述方法 .....                 | 67        |
| 3.5.4 不完整条件语句方法 .....                | 69        |
| 3.5.5 层次化设计方法 .....                  | 70        |
| <b>3.6 习题 .....</b>                  | <b>71</b> |
| <b>第4章 用VHDL程序实现常用逻辑电路 .....</b>     | <b>72</b> |
| <b>4.1 组合逻辑电路设计 .....</b>            | <b>72</b> |
| 4.1.1 基本逻辑门 .....                    | 72        |
| 4.1.2 三态门 .....                      | 72        |
| 4.1.3 3-8译码器 .....                   | 73        |
| 4.1.4 优先编码器 .....                    | 74        |
| 4.1.5 7段码译码器 .....                   | 76        |
| 4.1.6 二-十进制BCD译码器 .....              | 76        |
| 4.1.7 多位加(减)法器 .....                 | 78        |
| <b>4.2 时序逻辑电路设计 .....</b>            | <b>78</b> |
| 4.2.1 触发器 .....                      | 78        |
| 4.2.2 计数器 .....                      | 82        |
| 4.2.3 分频器 .....                      | 83        |
| 4.2.4 移位寄存器 .....                    | 86        |
| <b>4.3 状态机逻辑电路设计 .....</b>           | <b>87</b> |
| 4.3.1 一般状态机的设计 .....                 | 87        |
| 4.3.2 状态机的应用 .....                   | 90        |
| <b>4.4 习题 .....</b>                  | <b>91</b> |
| <b>第5章 EDA开发软件及应用 .....</b>          | <b>94</b> |
| <b>5.1 Quartus II 软件简介 .....</b>     | <b>94</b> |
| <b>5.2 Quartus II 软件的安装 .....</b>    | <b>94</b> |
| 5.2.1 系统要求 .....                     | 94        |

|                            |            |
|----------------------------|------------|
| 5.2.2 安装操作                 | 95         |
| 5.2.3 安装许可证                | 98         |
| 5.3 Quartus II 设计输入        | 101        |
| 5.3.1 文本设计输入方式             | 101        |
| 5.3.2 原理图设计输入方式            | 106        |
| 5.3.3 混合输入方式               | 110        |
| 5.4 Quartus II 设计编译        | 110        |
| 5.4.1 编译前的设置               | 110        |
| 5.4.2 全程编译                 | 111        |
| 5.5 Quartus II 设计仿真        | 114        |
| 5.5.1 创建波形文件               | 114        |
| 5.5.2 创建输入输出向量             | 114        |
| 5.5.3 设置仿真时间               | 115        |
| 5.5.4 设置输入信号               | 116        |
| 5.5.5 波形仿真                 | 117        |
| 5.6 Quartus II 器件编程        | 118        |
| 5.6.1 引脚设置和下载              | 118        |
| 5.6.2 器件编程下载               | 119        |
| 5.7 Max + plus II 软件简介     | 120        |
| 5.7.1 设计输入                 | 120        |
| 5.7.2 设计编译                 | 123        |
| 5.7.3 设计校验                 | 127        |
| 5.7.4 器件编程                 | 129        |
| 5.8 转化 Max + plus II 工程文件  | 130        |
| 5.9 习题                     | 131        |
| <b>第6章 EDA 仿真技术应用实例</b>    | <b>133</b> |
| 6.1 带使能和片选端的 16:4 线优先编码器设计 | 133        |
| 6.1.1 原理分析                 | 133        |
| 6.1.2 程序设计                 | 134        |
| 6.1.3 编译仿真                 | 136        |
| 6.2 7 段显示译码器设计             | 139        |
| 6.2.1 原理分析                 | 139        |
| 6.2.2 程序设计                 | 140        |
| 6.2.3 编译仿真                 | 141        |
| 6.3 带异步清零端的 12 位二进制全加器设计   | 141        |
| 6.3.1 原理分析                 | 141        |
| 6.3.2 程序设计                 | 142        |
| 6.3.3 编译仿真                 | 143        |
| 6.4 带异步清零/置位端的 JK 触发器设计    | 144        |

|            |                             |            |
|------------|-----------------------------|------------|
| 6.4.1      | 原理分析                        | 144        |
| 6.4.2      | 程序设计                        | 145        |
| 6.4.3      | 编译仿真                        | 146        |
| 6.5        | 4位锁存器设计                     | 146        |
| 6.5.1      | 原理分析                        | 146        |
| 6.5.2      | 程序设计                        | 147        |
| 6.5.3      | 编译仿真                        | 148        |
| 6.6        | 32进制多样型计数器设计                | 149        |
| 6.6.1      | 原理分析                        | 149        |
| 6.6.2      | 程序设计                        | 149        |
| 6.6.3      | 编译仿真                        | 152        |
| 6.7        | 8位多样型移位寄存器设计                | 154        |
| 6.7.1      | 原理分析                        | 154        |
| 6.7.2      | 程序设计                        | 154        |
| 6.7.3      | 编译仿真                        | 156        |
| 6.8        | Moore状态机的设计                 | 158        |
| 6.8.1      | 原理分析                        | 158        |
| 6.8.2      | 程序设计                        | 159        |
| 6.8.3      | 编译仿真                        | 162        |
| 6.9        | Mealy状态机的设计                 | 163        |
| 6.9.1      | 原理分析                        | 163        |
| 6.9.2      | 程序设计                        | 164        |
| 6.9.3      | 编译仿真                        | 167        |
| 6.10       | 习题                          | 168        |
| <b>第7章</b> | <b>Quartus II中的宏功能模块及应用</b> | <b>169</b> |
| 7.1        | Quartus II宏功能模块概述           | 169        |
| 7.1.1      | 宏功能模块与LPM函数                 | 169        |
| 7.1.2      | 知识产权IP核                     | 169        |
| 7.2        | 宏功能模块定制管理器                  | 170        |
| 7.2.1      | 宏功能模块定制管理器的使用               | 170        |
| 7.2.2      | 宏功能模块定制管理器的文件               | 175        |
| 7.3        | 宏功能模块的应用                    | 176        |
| 7.3.1      | arithmetic宏功能模块             | 176        |
| 7.3.2      | gates宏功能模块                  | 179        |
| 7.3.3      | IO组件宏功能模块的使用                | 182        |
| 7.3.4      | storage宏功能模块的使用             | 186        |
| 7.4        | 宏功能模块的例化                    | 190        |
| 7.5        | 习题                          | 191        |

|                          |     |
|--------------------------|-----|
| <b>第8章 常见EDA设计中的工程问题</b> | 192 |
| 8.1 建立时间和保持时间            | 192 |
| 8.2 竞争和冒险                | 192 |
| 8.2.1 PLD内部毛刺产生的原因       | 192 |
| 8.2.2 毛刺消除               | 193 |
| 8.3 EDA设计中的同步电路          | 196 |
| 8.3.1 同步电路与异步电路          | 196 |
| 8.3.2 同步清除和置位信号          | 196 |
| 8.4 时钟问题                 | 197 |
| 8.5 面积与速度之间的关系           | 198 |
| 8.5.1 串并转换               | 199 |
| 8.5.2 流水线操作              | 201 |
| 8.6 低功耗设计原则              | 203 |
| 8.7 数字系统设计中可编程器件的选择原则    | 204 |
| 8.7.1 从系统设计角度的目标器件选择原则   | 204 |
| 8.7.2 从器件资源角度的目标器件选择原则   | 205 |
| 8.7.3 从器件管脚来确定           | 206 |
| 8.8 习题                   | 207 |
| <b>第9章 EDA技术工程应用实例</b>   | 208 |
| 9.1 交通灯控制器的设计            | 208 |
| 9.1.1 原理分析               | 208 |
| 9.1.2 程序设计               | 209 |
| 9.1.3 编译仿真               | 210 |
| 9.2 4×5矩阵键盘设计            | 211 |
| 9.2.1 原理分析               | 211 |
| 9.2.2 程序设计               | 212 |
| 9.2.3 编译仿真               | 215 |
| 9.3 数字电子钟设计              | 217 |
| 9.3.1 原理分析               | 217 |
| 9.3.2 程序设计               | 218 |
| 9.3.3 编译仿真               | 224 |
| 9.4 6位十进制数字频率计设计         | 227 |
| 9.4.1 原理分析               | 227 |
| 9.4.2 程序设计               | 227 |
| 9.4.3 编译仿真               | 232 |
| 9.5 数字波形产生器设计            | 232 |
| 9.5.1 原理分析               | 232 |
| 9.5.2 程序设计               | 233 |
| 9.5.3 编译仿真               | 238 |

|                        |     |
|------------------------|-----|
| 9.6 10 层全自动电梯控制器设计     | 241 |
| 9.6.1 原理分析             | 241 |
| 9.6.2 程序设计             | 241 |
| 9.6.3 编译仿真             | 248 |
| 9.7 17 阶线性相位 FIR 滤波器设计 | 249 |
| 9.7.1 原理分析             | 249 |
| 9.7.2 程序设计             | 252 |
| 9.7.3 编译仿真             | 275 |
| 9.8 习题                 | 277 |
| 参考文献                   | 280 |

参考文献

# 第1章 概述

在计算机技术的强劲推动下，电子技术获得了飞速的发展，电子产品几乎渗透到工业、生活的各个领域。电子技术发展的根基是微电子技术的进步，即建立在半导体工艺技术的大规模集成电路加工技术的基础上。微电子技术和现代电子设计技术相互促进，相互推动，又相互制约。随着电子技术、仿真技术、电子工艺和设计技术与新的计算机软件技术的融合和升华，从而产生了 EDA（Electronics Design Automation）技术。

从广义上讲，EDA 技术指的是以计算机硬件和系统软件为基本工作平台，继承和借鉴前人在电路和系统、数据库、图形学、图论和拓扑逻辑、计算数学、优化理论等多学科的最新科技成果而研制的商品化 EDA 通用支撑软件和应用软件包，旨在帮助电子设计工程师在计算机上完成电路的功能设计、逻辑设计、性能分析、时序测试及 PCB（印制电路板）的自动设计。

一般来说，EDA 技术以大规模可编程逻辑器件为设计载体，以硬件描述语言为系统逻辑描述的主要表达方式，以计算机、大规模可编程逻辑器件的开发软件及实验开发系统为设计工具，通过有关的开发软件，自动完成用软件的方法设计电子系统到硬件系统的逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真，直至对于特定目标芯片的适配编译、逻辑映射、编程下载等工作，最终形成集成电子系统或专用集成芯片的一门新技术。

## 1.1 EDA 技术的发展

EDA 技术是伴随着计算机技术和集成工艺制造技术的发展而成长壮大起来的。回顾近 40 年电子设计技术的发展历程，可将 EDA 技术分为 3 个阶段。

**1. 20 世纪 70 年代的计算机辅助设计 (Computer Aided Design, CAD) 阶段**  
这个阶段分别研制了一些相对独立的软件工具，典型的有 PCB 制版布线设计，以及其他用于电路仿真的工具，该阶段的主要贡献是使设计者从繁琐、重复的计算和绘图中解脱出来。该阶段的产品主要有 AUTOCAD、TANGO、PROTEL 和 SPICE 等软件。20 世纪 80 年代，随着集成电路规模不断发展，EDA 技术也有了较大的突破，针对产品开发的设计、分析、生产、测试等工具包不断出现，有力地促进了微电子技术的发展。但该时期的 EDA 软件的局限性是明显的，各个软件工具包相互独立而且是由不同公司开发的，因此一般每个工具包只完成一个任务，各工具包之间的衔接需要人工干预，这就对使用者提出了要求，他们不仅要全面掌握电路设计的知识，而且还要熟悉多家公司互不兼容的软件。同时，该时期的 EDA 软件不能处理复杂电子系统设计中的系统级综合与仿真。

**2. 20 世纪 80 年代的计算机辅助工程设计 (Computer Aided Engineering, CAE) 阶段**  
伴随计算机和集成电路的发展，EDA 技术进入到计算机辅助工程设计阶段。20 世纪 80

年代初推出的 EDA 工具则以逻辑模拟、定时分析、故障仿真、自动布局和布线为核心，重点解决电路设计没有完成之前的功能检测等问题。利用这些工具，设计师能在产品制作之前预知产品的功能与性能，能生成产品制造文件，在设计阶段对产品性能的分析前进了一大步。

如果说 20 世纪 70 年代的自动布局布线的 CAD 工具代替了设计工作中绘图的重复劳动，那么，到了 20 世纪 80 年代出现的具有自动综合能力的 CAE 工具则代替了设计师的部分工作，对保证电子系统的设计，制造出最佳的电子产品起着关键的作用。到了 20 世纪 80 年代后期，EDA 工具已经可以进行设计描述、综合与优化和设计结果验证，CAE 阶段的 EDA 工具不仅为成功开发电子产品创造了有利条件，而且为高级设计人员的创造性劳动提供了方便。但是，大部分从原理图出发的 EDA 工具仍然不能适应复杂电子系统的设计要求，而具体化的元件图形制约着优化设计。

### 3. 20 世纪 90 年代电子设计自动化（EDA）阶段

为了满足千差万别的系统用户提出的设计要求，最好的办法就是由用户自己直接设计芯片。

这个阶段发展起来的 EDA 工具，目的是在设计前期将设计工程师从事的许多高层次设计由工具来完成，如可以将用户要求转换为设计技术规范，有效地处理可用的设计资源与理想的设计目标之间的矛盾，按具体的硬件、软件和算法分解设计等。由于电子技术和 EDA 工具的发展，设计工程师可以在不太长的时间内使用 EDA 工具，通过一些简单标准化的设计过程，利用微电子厂家提供的设计库来完成数万门 ASIC（Application Specific Intergrated Circuits）和集成系统的设计与验证。

20 世纪 90 年代，设计工程师逐步从使用硬件转向设计硬件，从单个电子产品开发转向系统级电子产品开发，即片上系统（System on a Chip, SoC）集成。因此，EDA 工具是以系统级设计为核心，包括系统行为级描述与结构综合、系统仿真与测试验证、系统划分与指标分配、系统决策与文件生成等一整套的电子系统设计自动化工具。这时的 EDA 工具不仅具有电子系统设计的能力，而且能提供独立于工艺和厂家的系统级设计能力，具有高级抽象的设计构思手段。例如，提供方框图、状态图和流程图的编辑能力；具有适合层次描述和混合信号描述的硬件描述语言（如 VHDL、AHDL 或 Verilog-HDL 等），同时含有各种工艺的标准元件库。只要使用具备上述功能的 EDA 工具，电子设计工程师在不熟悉各种半导体工艺的情况下，也可完成电子系统的设计。

设计工具完全集成化，可以实现以硬件描述语言（HDL）为主的系统级综合与仿真，从设计输入到版图的形成，几乎不需要人工干预，因此整个流程实现了自动化。该阶段的 EDA 的发展还促进设计方法的转变，由传统的自底向上的设计方法逐渐转变为自顶向下的设计方法。

未来的 EDA 技术将向广度和深度两个方向发展，EDA 将会超越电子设计的范畴进入其他领域，随着基于 EDA 的 SoC（单片系统）设计技术的发展，软硬核功能库的建立，以及基于 HDL 所谓自顶向下设计理念的确立，未来的电子系统的设计与规划将不再是电子工程师们的专利。有专家认为，21 世纪将是 EDA 技术快速发展的时期，并且 EDA 技术将是对 21 世纪产生重大影响的十大技术之一。

## 1.2 EDA 技术的主要内容

EDA 技术主要包含以下 4 个方面的内容：①可编程逻辑器件；②硬件描述语言；③软件开发工具；④实验开发系统。其中，可编程逻辑器件是利用 EDA 技术进行电子系统设计的载体；硬件描述语言是利用 EDA 技术进行电子系统设计的主要表达手段；软件开发工具是利用 EDA 技术进行电子系统设计的智能化、自动化设计工具；实验开发系统是利用 EDA 技术进行电子系统设计的下载工具及硬件验证工具。

### 1.2.1 可编程逻辑器件

可编程逻辑器件（Programmable Logic Device, PLD）是近十几年才发展起来的一种新型集成电路，它是一种由用户编程以实现某种逻辑功能的逻辑器件。

数字集成电路在不断地进行更新换代，它由早期的电子管、晶体管、小中规模集成电路发展到超大规模集成电路（VLSIC）以及许多具有特定功能的专用集成电路。但是，随着微电子技术的发展，设计与制造集成电路的任务已不完全由半导体厂商来独立承担。系统设计师们更愿意自己设计专用集成电路（ASIC）芯片，而且希望 ASIC 的设计周期尽可能短，最好是在实验室里就能设计出合适的 ASIC 芯片，并且立即投入实际应用之中，因而出现了现场可编程逻辑器件（Field Programmable Logic Device, FPLD），其中应用最广泛的是现场可编程门阵列（Field Programmable Gate Arrays, FPGA）和复杂可编程逻辑器件（Complex Programmable Logic Device, CPLD）。国际上生产 FPGA/CPLD 的主流公司，并且在国内占有市场份额较大的主要是 Altera、Xilinx、Lattice 3 家公司。

FPGA/CPLD 的集成规模非常大，可利用先进的 EDA 工具进行电子系统设计和产品开发。由于开发工具的通用性、设计语言的标准化以及设计过程几乎与所用器件的硬件结构没有关系，因而设计开发的各类逻辑功能块软件具有很好的兼容性和可移植性。它几乎可用于任何型号和规模的 FPGA/CPLD 中，从而使得产品设计效率大幅度提高。可以在很短时间内完成十分复杂的系统设计，这正是产品快速进入市场最宝贵的特征。

目前，大规模的 FPGA 大多都支持可编程片上系统（System On Programmable Chip, SOPC），与 CPU 或 DSP Core 的有机结合使 FPGA 已经不仅仅是传统的硬件电路设计手段，而逐步升华为系统级实现工具。

### 1.2.2 硬件描述语言

硬件描述语言（Hardware Describe Language, HDL）是电子系统硬件行为描述、结构描述、数据流描述的语言。

硬件描述的语言种类很多，有的从 PASCAL 发展而来，也有一些从 C 语言发展而来。有些 HDL 已成为 IEEE 标准，不过大部分还是本企业标准。

目前常用的硬件描述语言有 VHDL、Verilog 和 ABEL。

#### 1. VHDL

作为 IEEE 的工业标准硬件描述语言，在电子工程领域，已成为通用硬件描述语言。后面的章节将详细介绍。

## 2. Verilog

支持的 EDA 工具较多，适用于 RTL 级和门电路级的描述，其综合过程较 VHDL 稍简单，但其在高级描述方面不如 VHDL。

## 3. ABEL

一种支持各种不同输入方式的 HDL，被广泛用于各种可编程逻辑器件的逻辑功能设计，由于其语言描述的独立性，因而能够适用于各种不同规模的可编程器件的设计。

目前利用硬件描述语言已经可以方便地进行数字电子系统的设计。利用硬件描述语言进行模拟电子系统设计或混合电子系统设计，也正在积极的探索中。

### 1.2.3 EDA 软件开发工具

EDA 工具在 EDA 技术应用中占据极其重要的地位，EDA 的核心是利用计算机完成电子设计全程自动化，因此基于计算机环境的 EDA 软件的支持是必不可少的。EDA 工具大致可以分为 5 个模块，即设计输入编辑器、HDL 综合器、仿真器、适配器（或布局布线器）和下载器。另外，每个 FPGA/CPLD 生产厂家为了方便用户，往往都提供集成开发环境，基本都可以完成所有的设计输入（原理图或 HDL）、仿真、综合、布线和下载等工作。

对于集成 EDA 开发环境，目前比较流行的、主流厂家的 EDA 的软件工具有 Altera 的 Quartus II、Lattice 的 ispLEVER，以及 Xilinx 的 ISE。本书所介绍的 EDA 开发工具为 Quartus II，它支持原理图、VHDL 和 Verilog 语言文本文件，以及以波形与 EDIF 等格式的文件作为设计输入，并支持这些文件的任意混合设计。它具有门级仿真器，可以进行功能仿真和时序仿真，能够产生精确的仿真结果。在适配之后，Quartus II 生成供时序仿真用的 EDIF、VHDL 和 Verilog 这 3 种不同格式的网表文件，它界面友好，使用便捷，被誉为业界最易学易用的 EDA 软件，并支持主流的第 3 方 EDA 工具。

### 1.2.4 实验开发系统

实验开发系统包括芯片下载电路及 EDA 实验/开发的外部资源（类似用于单片机开发的仿真器），供硬件验证用。

## 1.3 EDA 技术的设计流程

完整地了解 EDA 技术的设计流程，对于正确选择和使用 EDA 软件、优化设计项目、提高设计效率十分有益。一个完整的 EDA 设计流程既是自顶向下设计方法的具体实施途径，也是 EDA 工具软件本身的组成结构。在实践中进一步了解支持这一设计流程的诸多设计工具，有利于有效地排除设计中出现的问题、提高设计质量及总结经验。

图 1-1 是基于 EDA 软件工具的 FPGA/CPLD 开发流程图。下面先对流程图中的各模块简要说明，然后再进行具体阐述。

### 1. 设计输入

用一定的逻辑表达手段将设计表达出来。

### 2. 逻辑综合

将用一定的逻辑表达手段表达出来的设计经过一系列的操作，分解成一系列的逻辑电路

及对应关系（电路分解）。

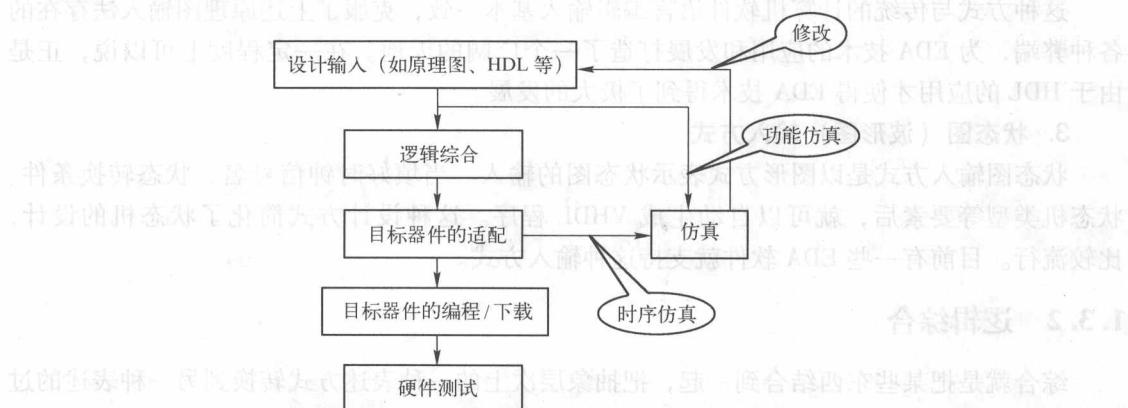


图 1-1 EDA 设计流程图

### 3. 目标器件的适配

在选用的目标器件中建立这些基本逻辑电路的对应关系（逻辑实现）。

### 4. 目标器件的编程/下载

将前面的软件设计经过编程变成具体的设计系统（物理实现）。

### 5. 仿真/硬件测试

验证所设计的系统是否符合要求。同时，在设计过程中要进行有关“仿真”，即模拟有关设计结果，验证是否与设计构想相符。

#### 1.3.1 设计输入

利用 EDA 技术进行一项工程设计，首先需要利用 EDA 工具的文本编辑器或图形编辑器将设计工程用文本方式或图形方式表达出来，进行排错编译，为进一步的逻辑综合做准备。

常用的源程序输入方式有 3 种：

##### 1. 原理图输入方式

利用 EDA 工具提供的图形编辑器以原理图的方式进行输入。原理图输入方式比较容易掌握，直观且方便，所画的电路原理图与传统的器件连接方式完全一样，很容易被人接受，而且编辑器中有许多现成的单元器件可以利用，自己也可以根据需要设计元件。然而原理图输入法也有它的缺点：

1) 由于图形设计方式没有标准化，不同的 EDA 软件中的图形处理工具对图形的设计规则、存档格式和编辑方式都不同，因此图形文件的兼容性差，可移植性差，难以互相交换。

2) 随着设计规模增大，设计的易读性迅速下降，排错差错困难。对于图中密密麻麻的电路连线，极难搞清电路的实际功能。

3) 一旦设计完成，电路结构的改变将十分困难，因而几乎没有可再利用的设计模块。

4) 设计中，由于是直接调用软件内部的模块，因此行为模型的建立非常困难，从而无法实现真正意义上的自顶向下的设计。

##### 2. HDL 程序的文本输入方式

HDL 程序的文本输入方式是最一般化、最具普遍性的输入方式，任何支持 HDL 的 EDA

工具都支持文本方式的编辑和编译。

这种方式与传统的计算机软件语言编辑输入基本一致，克服了上述原理图输入法存在的各种弊端，为 EDA 技术的应用和发展打造了一个广阔的天地。在一定程度上可以说，正是由于 HDL 的应用才使得 EDA 技术得到了极大的发展。

### 3. 状态图（波形图）输入方式

状态图输入方式是以图形方式表示状态图的输入。当填好时钟信号名、状态转换条件、状态机类型等要素后，就可以自动生成 VHDL 程序。这种设计方式简化了状态机的设计，比较流行。目前有一些 EDA 软件就支持这种输入方式。

## 1.3.2 逻辑综合

综合就是把某些东西结合到一起，把抽象层次上的一种表达方式转换到另一种表述的过程。在电子设计领域，综合的概念可以理解为，将用行为和功能层次表达的电子系统转换为低层次的便于具体实现的模块组合装配的过程。

欲把 HDL 的软件设计与硬件的可实现性挂钩，需要利用 EDA 软件系统的综合器进行逻辑综合。综合器的功能就是将设计者在 EDA 平台上完成的针对某个系统项目的 HDL、原理图或状态图形的描述，针对给定硬件结构组件进行编译、优化、转换和综合，最终获得门级电路甚至更底层的电路描述文件。

可见，综合器就是能够自动将一种设计表示形式向另一种设计表示形式转换的计算机程序。这类似于一个程序员用高级语言编程并用编译器将程序编译成机器代码的情况，但它们却有着本质的区别（见图 1-2）。

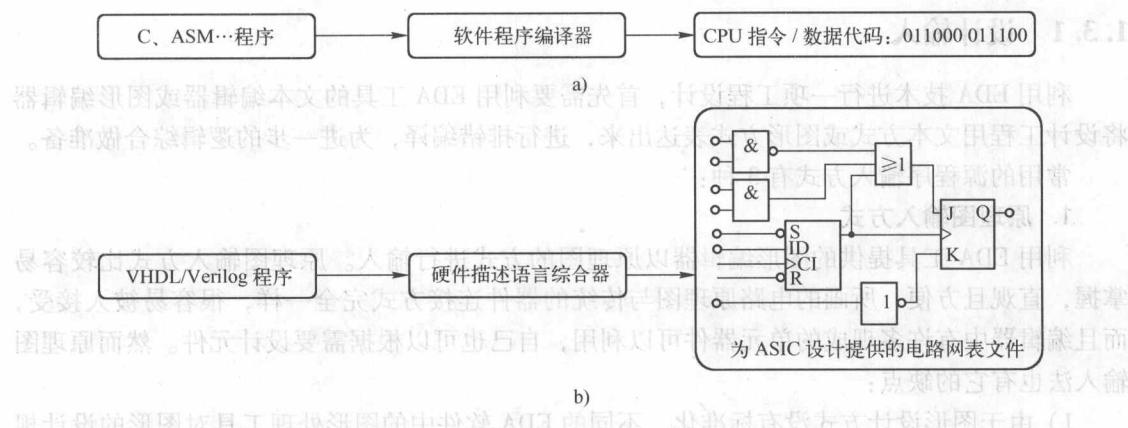


图 1-2 编译器和综合器的功能比较

a) 软件语言设计目标流程 b) 硬件语言设计目标流程

编译器将软件程序翻译成基于某种特点 CPU 唯一形式的机器代码，这种代码仅仅局限于这种 CPU 而不能移植，如果脱离了特定的硬件结构（CPU），机器代码将失去意义。

综合器则不同，同样是软件代码（如 VHDL 程序等），综合器转化的目标是底层的电路结构网表（Netlist）文件，它不依赖于任何硬件环境，可以独立地存在，并能轻易地移植到任何通用硬件环境中，如 ASIC、FPGA 等。另外，综合器转化的过程也不是机械的一一对应式“翻译”，而是根据设计库、工艺库以及预先设置的各种约束条件，选择最优的方式完成。