

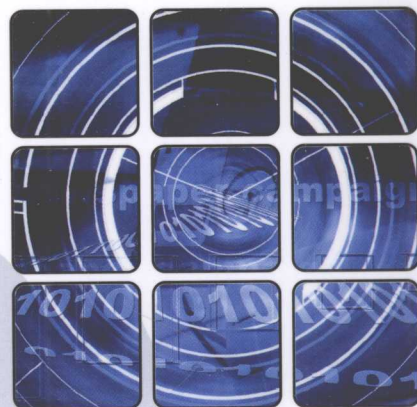


全国高职高专应用型规划教材·机械机电类

数字电子技术

宋卫海 杨现德 主编

SHUZI DIANZI JISHU



北京大学出版社
PEKING UNIVERSITY PRESS

全国高职高专应用型规划教材·机械机电类

数字电子技术

宋卫海 杨现德 主 编
田青松 丁有强 林立松



北京大学出版社
PEKING UNIVERSITY PRESS

内 容 简 介

本书凝聚了编者多年的教学积累和精华,充分体现了高职高专教育的特点,理论知识以“必需、够用”为原则,突出应用性、针对性、实用性。此外,本书知识结构合理、重点突出,做到了理论和实际相结合,每一章都有相应的实验或实训。全书共分9章。第1章是数字电路概述,第2章是逻辑代数基础,第3章是逻辑门电路,第4章为组合逻辑电路,第5章是触发器,第6章是时序逻辑电路,第7章是555定时器与脉冲产生电路,第8章是存储器与可编程逻辑器件,第9章是数/模和模/数转换器。

本书适合作为高职高专院校的电子通信、电气自动化、机电一体化类专业的教材,也可供从事这方面工作的工程技术人员参考。

图书在版编目(CIP)数据

数字电子技术/宋卫海,杨现德主编. —北京:北京大学出版社,2010.3

(全国高职高专应用型规划教材·机械机电类)

ISBN 978-7-301-16948-3

I. 数… II. ①宋… ②杨… III. 数字电路—电子技术—高等学校:技术学校—教材 IV. TN79

中国版本图书馆CIP数据核字(2010)第025127号

书 名: 数字电子技术

著作责任者: 宋卫海 杨现德 主编

策 划 编 辑: 葛昊晗

责 任 编 辑: 傅 莉

标 准 书 号: ISBN 978-7-301-16948-3/TH·0181

出 版 者: 北京大学出版社

地 址: 北京市海淀区成府路205号 100871

网 址: <http://www.pup.cn>

电 话: 邮购部 62752015 发行部 62750672 编辑部 62765126 出版部 62754962

电 子 信 箱: zyjy@pup.cn

印 刷 者: 北京鑫海金澳胶印有限公司

发 行 者: 北京大学出版社

经 销 者: 新华书店

787毫米×1092毫米 16开本 17印张 414千字

2010年3月第1版 2010年3月第1次印刷

定 价: 30.00元

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,侵权必究

举报电话: 010-62752024; 电子信箱: fd@pup.pku.edu.cn

前 言

数字电子技术是电子类、信息类、通信类等专业的专业基础课之一，也是一门实践性和应用性比较强的课程。本书是按照教育部最新制定的《高职高专教育数字电子技术基础课程教学基本要求》，本着“理论够用，应用为主，注重实践”的“一体化”教学思想编写的。

本书在编写过程中根据高职高专学生的实际情况，删除了繁杂的数学公式推导以及集成电路的内部结构，力求简明扼要、深入浅出、通俗易懂。本书从工程应用角度出发，介绍了数字电子技术的基础知识和理论，为进一步学习专业课打下坚实的基础。全书共分为9章。第1章是数字电路概述，主要内容是数制和码制；第2章是逻辑代数基础，讲述逻辑关系和逻辑函数；第3章是逻辑门电路，介绍了逻辑门的电路实现及集成逻辑门的基本知识；第4章为组合逻辑电路，主要介绍组合逻辑电路分析、设计及典型组合逻辑电路；第5章为触发器，介绍了触发器的分类、原理及应用；第6章是时序逻辑电路，重点介绍时序逻辑电路的分析方法及典型时序逻辑器件；第7章是555定时器与脉冲产生电路，介绍了555定时器及其在脉冲信号产生中的应用；第8章是存储器与可编程逻辑器件，简要介绍了存储器及可编程逻辑器件的概念及应用；第9章是数/模和模/数转换器，简单介绍了数/模和模/数转换器的原理及典型器件。

本书注重“讲、学、做”统一协调，遵循理论和实践相结合的原则，实现了理论、EWB仿真实验和实训紧密结合，突出了数字电子技术的应用性、针对性和前瞻性。同时，本书注重培养学生的自学能力、应用能力和创新能力，且叙述简练清楚，实例与知识点结合恰当，例题分析透彻，实验实训内容安排合理，习题难易适度，便于学生自学。

本书可作为高职高专院校电子通信、电气自动化、机电一体化等专业的“一体化教学”的专用教材，也可以在各类职业院校及相关培训机构推广使用，同时也可供工程技术人员学习参考使用。

本书由山东省农业管理干部学院宋卫海、杨现德任主编并统稿；田青松、丁有强、林立松、赵阳、王灵芝、丁文花任副主编，王晓辉、侯大平、王锋参编。本书在编写过程中得到了北京大学出版社的大力支持，编者在此表示衷心的感谢。由于编者水平有限，书中难免存在缺点和疏漏，恳请广大读者批评指正。

编 者
2010年2月

目 录

第 1 章 数字电路概述	1
1.1 概述	2
1.1.1 电路中的信号	2
1.1.2 数字电路的特点	2
1.1.3 数字电路的应用举例	3
1.1.4 数字脉冲波形的主要参数	4
1.2 数制	5
1.2.1 数制	5
1.2.2 不同数制间的转换	6
1.3 码制	9
1.3.1 编码位数	9
1.3.2 常用 BCD 码	9
1.3.3 用二进制码表示十进制数	10
1.3.4 格雷码	10
1.3.5 ASCII 码	11
习题一	12
第 2 章 逻辑代数基础	13
2.1 逻辑代数中的运算	14
2.1.1 基本逻辑运算	14
2.1.2 常用复合逻辑运算	16
2.2 逻辑代数的基本定律公式及规则	19
2.2.1 逻辑代数中的基本定律和公式	19
2.2.2 逻辑代数中的常用公式	20
2.2.3 逻辑代数中的三个基本规则	21
2.3 逻辑函数	22
2.3.1 逻辑函数的定义	22
2.3.2 逻辑函数的建立	23
2.3.3 逻辑函数的表示方法	23
2.4 逻辑函数的代数化简与变换	27
2.4.1 逻辑函数化简的意义	27
2.4.2 最简逻辑函数式	27
2.4.3 逻辑函数的代数化简	27
2.4.4 逻辑函数的代数变换	29

2.5 逻辑函数的卡诺图化简法	30
2.5.1 卡诺图	30
2.5.2 卡诺图表示逻辑函数	32
2.5.3 卡诺图化简逻辑函数原理	34
2.5.4 用卡诺图化简逻辑函数的步骤	35
2.5.5 具有无关项的逻辑函数的化简	37
实验 2-1 分立元件实现门电路	38
习题二	41
第 3 章 逻辑门电路	44
3.1 二极管、三极管和 MOS 管的开关特性	45
3.1.1 二极管的开关特性	45
3.1.2 三极管的开关特性	45
3.1.3 MOS 管的开关特性	46
3.2 分立元件构成的逻辑门电路	47
3.2.1 基本逻辑门电路	47
3.2.2 组合逻辑门电路	49
3.3 集成逻辑门电路简介	50
3.3.1 数字集成逻辑门电路	50
3.3.2 集成逻辑门电路性能指标	50
3.4 TTL 集成逻辑门电路	51
3.4.1 TTL 与非门	51
3.4.2 集电极开路门 (OC 门)	52
3.4.3 TTL 三态输出门 (TSL 门)	54
3.4.4 集成 TTL 与非门举例——5400TTL/7400TTL	55
3.4.5 TTL 集成逻辑门电路的使用注意事项	55
3.5 CMOS 集成门电路	57
3.5.1 CMOS 反相器	57
3.5.2 CMOS 与非门电路	58
3.5.3 CMOS 或非门电路	58
3.5.4 CMOS 三态门电路	59
3.5.5 CMOS 传输门	60
3.5.6 MOS 电路的使用注意事项	61
3.6 国内外集成电路的命名方法	61
3.6.1 我国现行国家标准规定的命名方法 (见表 3-6-1)	61
3.6.2 以荷兰飞利浦公司为例介绍国外集成电路的命名方法 (见表 3-6-2)	62
实验 3-1 TTL 和 CMOS 逻辑功能测试	62
实验 3-2 门电路多余输入端的处理	65
实验 3-3 三态门逻辑功能测试及应用	66



习题三	69
第 4 章 组合逻辑电路	70
4.1 组合逻辑电路的分析	71
4.1.1 组合逻辑电路的结构组成	71
4.1.2 组合逻辑电路的分析方法	71
4.1.3 组合逻辑电路分析实例	71
4.2 组合逻辑电路的设计	73
4.2.1 组合逻辑电路设计的方法	73
4.2.2 组合逻辑电路设计举例	74
4.3 编码器	77
4.3.1 二进制编码器	78
4.3.2 二-十进制编码器	79
4.3.3 优先编码器	81
4.3.4 集成优先编码器 74148	82
4.4 译码器	83
4.4.1 二进制译码器	84
4.4.2 二-十进制译码器	88
4.4.3 显示译码器	89
4.5 数据分配器	92
4.6 数据选择器	94
4.6.1 4 选 1 数据选择器	94
4.6.2 8 选 1 集成数据选择器 74151	95
4.7 数值比较器	97
4.7.1 1 位数值同比较器	97
4.7.2 多位数值同比较器	97
4.7.3 1 位数值大小比较器	98
4.7.4 多位数值大小比较器	99
4.7.5 集成数值比较器 7485	99
4.7.6 集成数值比较器 7485 的级联扩展	100
4.8 加法器	101
4.8.1 半加器	101
4.8.2 全加器	102
4.8.3 多位数加法器	103
4.9 组合逻辑电路中的竞争冒险	104
4.9.1 冒险的分类	104
4.9.2 0 型冒险和 1 型冒险的判断	105
4.9.3 竞争冒险的消除	105



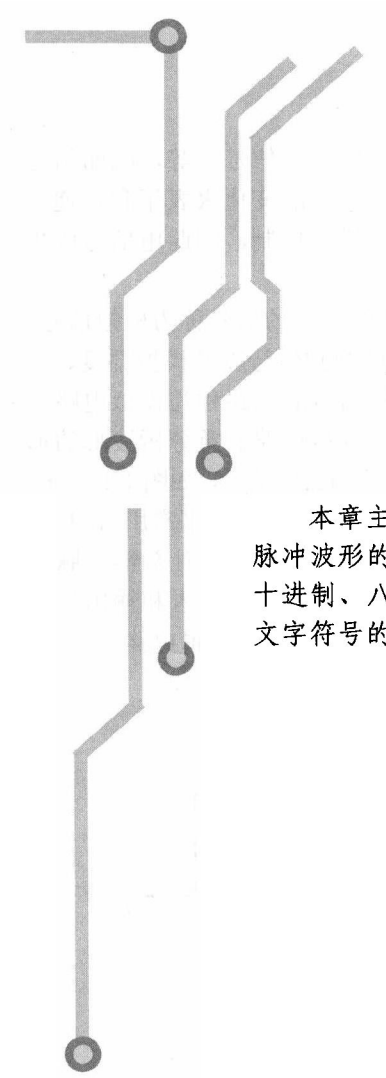
实验 4-1 组合逻辑电路设计	106
实验 4-2 常用集成组合逻辑电路	109
习题四	114
第 5 章 触发器	116
5.1 概述	117
5.1.1 触发器功能和特点	117
5.1.2 触发器逻辑功能描述方法	117
5.1.3 触发器的类型	117
5.2 基本 RS 触发器	117
5.2.1 用与非门构成的基本 RS 触发器	118
5.2.2 由或非门构成的基本 RS 触发器	120
5.2.3 基本 RS 触发器应用	121
5.3 同步触发器	122
5.3.1 同步 RS 触发器	123
5.3.2 同步 D 触发器	125
5.3.3 同步 JK 触发器	126
5.3.4 同步触发器的空翻现象	128
5.4 主从触发器	129
5.4.1 主从 RS 触发器	129
5.4.2 主从 JK 触发器	130
5.5 边沿触发器	132
5.5.1 利用门电路传输延迟的边沿 JK 触发器	132
5.5.2 维持-阻塞 D 触发器	134
5.5.3 T 触发器和 T' 触发器	135
5.6 触发器逻辑功能的转换	136
5.6.1 触发器逻辑功能转换的原因	136
5.6.2 触发器逻辑功能转换的方法	136
5.6.3 触发器逻辑功能转换举例	136
5.7 触发器集成逻辑器件	139
5.7.1 集成边沿 JK 触发器 74LS112	139
5.7.2 集成维持-阻塞 D 触发器 74LS74	140
实验 5-1 触发器功能测试及应用	141
习题五	145
第 6 章 时序逻辑电路	148
6.1 概述	149
6.1.1 时序逻辑电路的特点	149
6.1.2 时序逻辑电路的组成	149
6.1.3 时序逻辑电路的分类	149



6.1.4 时序逻辑电路功能的描述方法.....	149
6.2 时序逻辑电路的分析	151
6.2.1 基本分析步骤	151
6.2.2 同步时序逻辑电路的分析举例.....	151
6.2.3 异步时序逻辑电路的分析举例.....	155
6.3 计数器	158
6.3.1 计数器的类型	158
6.3.2 二进制计数器	159
6.3.3 十进制计数器	162
6.4 集成计数器	164
6.4.1 典型集成计数器	164
6.4.2 常用集成计数器	166
6.4.3 任意进制计数器	167
6.5 寄存器和移位寄存器	170
6.5.1 寄存器	171
6.5.2 移位寄存器	171
6.6 同步时序逻辑电路的设计	174
6.6.1 同步时序逻辑电路的设计步骤.....	174
6.6.2 同步时序逻辑电路设计举例.....	175
实验 6-1 计数器	177
实验 6-2 移位寄存器	180
实验 6-3 数字电子钟设计与仿真	182
实验 6-4 汽车尾灯控制电路设计与仿真	186
习题六	191
第 7 章 555 定时器与脉冲产生电路.....	194
7.1 概述	195
7.1.1 脉冲信号产生电路	195
7.1.2 555 定时器	195
7.2 用 555 定时器构成多谐振荡器	197
7.2.1 电路结构	197
7.2.2 工作原理	197
7.2.3 占空比可调的多谐振荡器.....	198
7.2.4 石英晶体多谐振荡器	199
7.2.5 多谐振荡器应用举例	201
7.3 用 555 定时器构成施密特触发器.....	201
7.3.1 电路结构	201
7.3.2 工作原理	201
7.3.3 施密特触发器的应用举例.....	203



7.4 555 定时器构成单稳态触发器	203
7.4.1 电路结构	203
7.4.2 工作原理	204
7.4.3 单稳态触发器的应用	205
实验 7-1 555 定时器及其应用	206
习题七	209
第 8 章 存储器与可编程逻辑器件	211
8.1 半导体存储器	212
8.1.1 概述	212
8.1.2 只读存储器——ROM	212
8.1.3 随机存取存储器	213
8.2 可编程器件 PLD	214
8.2.1 概述	214
8.2.2 PLD 器件的基本结构	214
8.2.3 PLD 的类型	215
8.2.4 基本可编程器件	215
8.2.5 复杂的可编程器件	216
8.2.6 PLD 器件的编程	217
习题八	218
第 9 章 数/模和模/数转换器	219
9.1 概述	220
9.2 D/A 转换器	220
9.2.1 D/A 转换器的基本原理	220
9.2.2 权电阻网络 D/A 转换器	221
9.2.3 倒 T 形电阻网络 D/A 转换器	222
9.2.4 D/A 转换器的主要技术指标	224
9.3 A/D 转换器	225
9.3.1 A/D 转换的基本原理	225
9.3.2 并行比较型 A/D 转换器	226
9.3.3 双积分型 A/D 转换器	228
9.3.4 A/D 转换器的主要技术指标	229
实验 9-1 D/A、A/D 转换器测试	230
习题九	231
附录 1 EWB 简介	232
附录 2 常用数字集成电路型号及引脚	259
参考文献	262



第 1 章

数字电路概述

本章主要介绍数字信号和模拟信号的区别；数字电路的特点和数字脉冲波形的主要参数；以数字系统中多采用的二进制为重点，分别介绍十进制、八进制、十六进制的规则及其相互转换的方法；最后介绍表示文字符号的特定二进制码。

1.1 概 述

1.1.1 电路中的信号

信号是反映信息的物理量，如温度、压力、流量，自然界的声信号等等，因而信号是信息的表现形式。信息需要借助于某些物理量（如声、光、电）的变化来表示和传递。由于非电的物理量很容易转换成电信号，而且电信号又容易传送和控制，因此电信号成为应用最为广泛的信号。

电信号可分为模拟信号和数字信号。在时间和幅值上都连续变化的信号称为模拟信号，如图 1-1-1 (a) 所示。如日常生活中广播的音频信号，电视中的视频信号以及模拟温度、压力等物理变化的信号等，都是模拟信号。用于变换和处理模拟信号的电路称为模拟电路，如放大电路、滤波电路、电压/电流变换电路、信号发生器等。模拟电路着重分析波形的形状、幅度和频率如何变化。在时间和幅值上都是离散变化的信号称为数字信号，如图 1-1-1 (b) 所示。数字信号是人为抽象出来的在时间上不连续的信号，其高电平和低电平常用 1 和 0 表示。用于变换和处理数字信号的电路称为数字电路，如编码器、寄存器、计数器、脉冲发生器等。数字电路主要研究输入信号和输出信号之间的逻辑关系，至于输入和输出信号精确为多少无关紧要，其理论基础是逻辑代数，因此数字电路又称为数字逻辑电路。

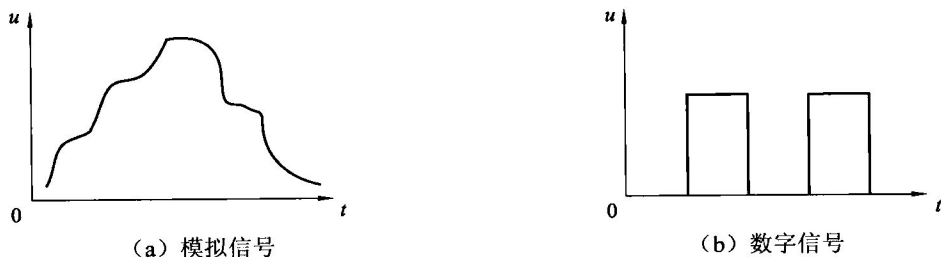


图 1-1-1 电信号

1.1.2 数字电路的特点

数字电路处理的信号是离散的数字信号，在电路中工作的半导体器件大多工作在开关状态，如三极管的饱和区和截止区，而放大区是一个过渡态。分析数字电路的主要工具是逻辑代数。

1. 数字电路信号的特点

离散的数字信号只有高电平和低电平之分，即“1”和“0”之分，只需要区分相对关系，不需要讨论具体数值的大小，因此数字信号易于识别，抗干扰能力较强，易于借助媒体（磁盘、光盘）长期保存。

2. 数字电路中基本器件结构方面的特点

数字电路只需要在两种极限状态（即开关状态）下工作，电路中的电子器件，如二极



管、三极管、场效应管处于开关状态，时而导通，时而截止。对元件特性的精度及电源的稳定程度等方面的要求较低，所以电路简单，易于集成，有利于将大量的基本单元电路集成在一个硅片上批量生产，这也促使了计算机硬件的迅猛发展。

3. 数字电路功能的特点

数字电路可以方便地对信号进行加工、传输；运算简单可靠；还可模拟人脑进行逻辑判断、逻辑思维。

4. 数字电路分析的特点

数字电路主要研究电路输入和输出的逻辑关系，可用逻辑代数（即逻辑函数表达式、真值表、逻辑图、卡诺图、波形图、状态图等方法）进行运算和表示。集成数字部件的内部电路虽十分复杂，但不必深入讨论内部结构原理，只需了解器件的功能特性、主要参数便可方便的使用。用集成器件可方便组成各种各样的功能电路，易于使用。

但必须指出的是数字电路是建立在模拟电子技术基础之上的，而且不能取代模拟电路，如用传感器将自然界中的模拟量（温度、压力）转换为电信号是微弱的模拟信号，需要通过模拟电路进行放大；若再用数字电路进行处理，则需要进行模数（A/D）转换，而数字信号的输出（如音频信号的输出）需要数模（D/A）转换。此外，由于采用集成电路，输出功率有限，在控制系统中，往往必须配置模拟电路组成的驱动电路，才能驱动执行机构动作。

1.1.3 数字电路的应用举例

数字电路在日常生活中的应用很多，尤其是数字电路和计算机技术的发展，使数字电路的应用越来越普遍，它已被广泛应用于工业、农业、通信、医疗、家用电子等各个领域，如工农业生产中用到的数控机床、温度控制、气体测量、家用冰箱、空调的温度控制等。

数字电路大致包括信号的产生、放大、整形、传送、控制、记忆、计数、运算、显示等内容。下面以数字钟为例说明其基本结构。图 1-1-2 所示为可校时的数字电子钟方框图，

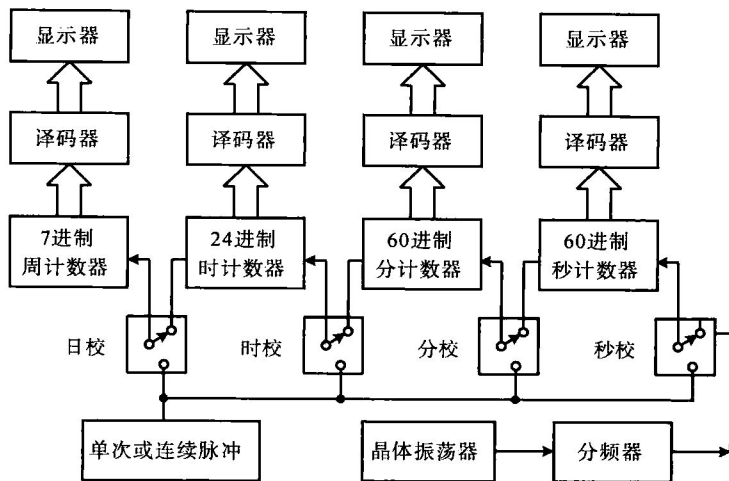


图 1-1-2 数字钟设计方框图

可显示日、时、分、秒。其中振荡频率由晶体振荡器部分产生，通过分频器产生秒脉冲，再通过 2 个 60 进制计数器、1 个 24 进制计数器和 1 个 7 进制计数器级联进行计数，显示信号在七段码显示器上分别显示日、时、分、秒。在上述的实例中，它包含信号产生、整形、控制以及计数、显示等典型的数字单元电路。由此可见，数字电路包含的内容很广泛。

1.1.4 数字脉冲波形的主要参数

在数字电路中，加工和处理的都是数字脉冲信号，应用最多的是矩形脉冲。为便于表述，往往使用理想数字脉冲波形，但在实际工作中遇到的数字脉冲波形和理想数字脉冲波形有所不同。

1. 实际的数字脉冲波形

实际的数字脉冲波形的主要特性用图 1-1-3 所示的参数来描述。

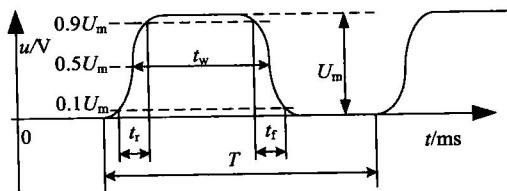


图 1-1-3 实际的数字脉冲波形

(1) 脉冲幅度 U_m ：脉冲电压波形变化的最大值，单位为伏 (V)。

(2) 脉冲上升时间 t_r ：脉冲波形从 $0.1U_m$ 上升到 $0.9U_m$ 所需的时间。

(3) 脉冲下降时间 t_f ：脉冲波形从 $0.9U_m$ 下降到 $0.1U_m$ 所需的时间。

脉冲上升时间 t_r 和下降时间 t_f 越短，越接近于理想的矩形脉冲，单位为秒 (s)、毫秒 (ms)、微秒 (μs)、纳秒 (ns)。

(4) 脉冲宽度 t_w ：脉冲上升沿 $0.5U_m$ 到下降沿 $0.5U_m$ 所需的时间，单位与 t_r 、 t_f 相同。

(5) 脉冲周期 T ：在周期性脉冲中，相邻两个脉冲波形重复出现所需的时间，单位与 t_r 、 t_f 相同。

(6) 脉冲频率 f ：每秒时间内，脉冲重复出现的次数，单位为赫兹 (Hz)、千赫兹 (kHz)、兆赫兹 (MHz)、吉赫兹 (GHz)，脉冲频率与脉冲周期之间的换算关系为 $f=1/T$ 。

(7) 占空比 $q(\%)$ ：脉冲宽度 t_w 与脉冲重复周期 T 的比值， $q(\%)=\frac{t_w}{T}\times 100\%$ 。它是描述脉冲波形疏密的参数。

(8) 脉冲空度 D ：脉冲空度与占空比之间的换算关系为 $D=1/q$ 。

实际的波形中高低电平变换时会产生上升时间 t_r 和下降时间 t_f ，其根本原因是组成数字电路的基本元器件如二极管、三极管在导通和截至的过程中输入与输出信号之间存在着延迟。

2. 理想的数字脉冲波形

理想的数字脉冲波形如图 1-1-4 所示，它是由实际脉冲波形抽象得来的。一个理想的周



期性数字信号只需用脉冲幅度 U_m 、脉冲周期 T 、脉冲宽度 t_w 和占空比 q 来表示,而上升时间 t_r 和下降时间 t_f 忽略不计。

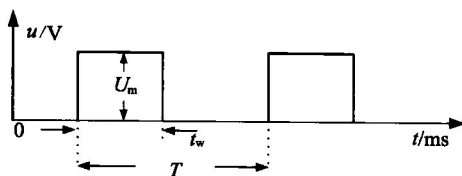


图 1-1-4 理想的数字脉冲波形

1.2 数 制

1.2.1 数制

数制是计数的方法,是用一组固定的符号和统一的规则来表示数值的方法。人们在日常生活中,习惯于用十进制,而在数字系统,如数字计算机中,多采用二进制,有时也采用八进制或十六进制。

1. 数制概念

日常生活中,十进制有着广泛应用。十进制进位规则为“逢十进一”;任何一个数位上都可以用 0, 1, 2, 3, 4, 5, 6, 7, 8, 9 十个符号来表示,这些符号称为数码;数码的个数称为基数;数码在不同数位所代表的数值大小是不同的,其大小可以用基数的幂即 10^n 来表示,这个幂称为位权。将十进制数各个数位上的数码与该位位权相乘然后相加便可以得到该数的实际大小,这种计算的方法称为位权展开法。

2. 常用数制比较

从数制概念的角度,常用的数制的区别如表 1-2-1 所示。

表 1-2-1 十进制、二进制、八进制、十六进制比较

	十进制 (D)	二进制 (B)	八进制 (O)	十六进制 (H)
进位规则	逢十进一	逢二进一	逢八进一	逢十六进一
数码	0、1、2、3、4、5、6、7、8、9	0、1	0、1、2、3、4、5、6、7	0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F
基数	10	2	8	16
位权	10^n	2^n	8^n	16^n

注:位权为基数的幂 (m^n),规定由小数点开始往左 n 依次为 0, 1, 2……,往右 n 依次为 -1, -2, -3……。

表 1-2-2 列出了二进制、八进制、十六进制的对照表,便于读者记忆。



表 1-2-2 二进制、八进制、十六进制对照表

十进制	二进制	八进制	十六进制	十进制	二进制	八进制	十六进制
0	0000	0	0	8	1000	10	8
1	0001	1	1	9	1001	11	9
2	0010	2	2	10	1010	12	A
3	0011	3	3	11	1011	13	B
4	0100	4	4	12	1100	14	C
5	0101	5	5	13	1101	15	D
6	0110	6	6	14	1110	16	E
7	0111	7	7	15	1111	17	F

一般将数码括起来然后用基数或字母简写表示不同数制，如 $(1100)_2$ 或 $(1100)_B$ 表示二进制数， $(19AE)_{16}$ 或 $(19AE)_H$ 表示十六进制数。

1.2.2 不同数制间的转换

不同数制间的转换主要探讨十进制数与二、八、十六进制数的互相转换及二进制数与八、十六进制数的互相转换。

1. 二、八、十六进制数转换为十进制数

利用位权展开法，将各个数位上的数码与该位上的位权相乘然后相加便可以实现二、八、十六进制数转换为对应的十进制数。

【例 1-1】 将 $(101.11)_2$ 、 $(703.67)_8$ 、 $(AB3.8)_{16}$ 转换成十进制形式。

解：① $(101.11)_2 = 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-2} = (5.75)_{10}$

② $(703.67)_8 = 7 \times 8^2 + 0 \times 8^1 + 3 \times 8^0 + 6 \times 8^{-1} + 7 \times 8^{-2} = (451.859375)_{10}$

③ $(AB3.8)_{16} = 10 \times 16^2 + 11 \times 16^1 + 3 \times 16^0 + 8 \times 16^{-1} = (2739.5)_{10}$

2. 十进制数转换为二、八、十六进制数

十进制数转换为二、八、十六进制数的方法是：整数部分采用“除基取余法”，小数部分采用“乘基取整法”。以十进制数转换为二进制数为例讲解如下。

【例 1-2】 将 $(58)_{10}$ 转换成二进制形式。

解：

余数			
2	58	 0	$a_0=0$
2	29	 1	$a_1=1$
2	14	 0	$a_2=0$
2	7	 1	$a_3=1$
2	3	 1	$a_4=1$
2	1	 1	$a_5=1$
	0		

↑ 低位
↓ 高位

即 $(58)_{10} = (111010)_2$



【例 1-3】将十进制数 $(0.306)_{10}$ 转换成误差不大于 2^{-5} 的二进制数。

解：用“乘2取整”法，按如下步骤转换：

整数部分				
$0.306 \times 2 = 0.612$	 0	$a_{-1} = 0$		高位 低位
$0.612 \times 2 = 1.224$	 1	$a_{-2} = 1$		
$0.224 \times 2 = 0.448$	 0	$a_{-3} = 0$		
$0.448 \times 2 = 0.896$	 0	$a_{-4} = 0$		
$0.896 \times 2 = 1.792$	 1	$a_{-5} = 1$		

由于最后的小数 $0.792 > 0.5$ ， a_{-6} 应为 1，因此 $(0.306)_{10} = (0.010011)_2$ 其误差小于 2^{-5} 。

十进制数转换为八进制数和十六进制数的方法与十进制数转换为二进制数的方法相同，不同之处在于基数分别为 8 和 16。

【例 1-4】将十进制数 $(135.25)_{10}$ 转换为二、八和十六进制数。

解：① 整数部分转换采用“除基取舍法”，它们的基数分别为 2、8 和 16

$2 \overline{) 135}$	 1	$a_0 = 1$
$2 \overline{) 67}$	 1	$a_1 = 1$
$2 \overline{) 33}$	 1	$a_2 = 1$
$2 \overline{) 16}$	 0	$a_3 = 0$
$2 \overline{) 8}$	 0	$a_4 = 0$
$2 \overline{) 4}$	 0	$a_5 = 0$
$2 \overline{) 2}$	 0	$a_6 = 0$
$2 \overline{) 1}$	 1	$a_7 = 1$
0		

则 $(135)_{10} = (10000111)_2$

$8 \overline{) 135}$	 7	$a_0 = 7$
$8 \overline{) 16}$	 0	$a_1 = 0$
$8 \overline{) 2}$	 2	$a_2 = 2$
0		

则 $(135)_{10} = (207)_8$

$16 \overline{) 135}$	 7	$a_0 = 7$
$16 \overline{) 8}$	 8	$a_1 = 8$
0		

则 $(135)_{10} = (87)_{16}$

② 小数部分转换采用“乘基取舍法”

$0.25 \times 2 = 0.5$		$a_{-1} = 0$
$0.5 \times 2 = 1.0$		$a_{-2} = 1$