

Design Principles of  
Multivalued Logic Circuits

# 多值逻辑电路 设计原理

● 吴训威 著 陈偕雄 校



杭州大学出版社



杭州大学学术丛书  
Design Principles of  
Multivalued Logic Circuits

# 多值逻辑电路 设计原理

● 吴训威 著 陈偕雄 校

杭州大学出版社

(浙)新登字第 12 号

**多值逻辑电路设计原理**

吴训威 著 陈偕雄 校

\*

杭州大学出版社出版发行

(杭州天目山路 34 号)

\*

杭州大学出版社电脑部排版 浙江上虞印刷厂印刷

850×1168 毫米 1/32 13.25 印张 333 千字

1994 年 10 月第 1 版 1994 年 10 月第 1 次印刷

印数:0001—1500

书号:ISBN 7-81035-710-7/O · 048

定 价:12.00 元(平)

16.00 元(精)

---

# 杭州大学学术丛书

## 总序

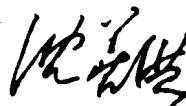
杭州大学出版社成立之初，即以传播新知，发展学术，出版高水平、高质量、高层次的教材和专著为宗旨。经过一段时间的筹备，现在相继推出《杭州大学学术丛书》和《钱塘青年学者论丛》两套丛书，这是值得庆贺的事。

以 1897 年创建的求是书院和育英书院为滥觞，杭州大学迄今已有近百年的历史。作为江南的著名高等学府，它素有优良的治学传统。名家辈出，著述宏富，成就卓著，在学术界享有很高的声誉。特别是 80 年代以来，欣逢改革开放的盛世，校内专家学者蹈励奋发，辛勤笔耕，在学术研究领域多有创获，许多优秀成果为国内外人士所瞩目。两套丛书面世，就是对这些成果的集中展示。

《杭州大学学术丛书》收录不同学科的专家具有代表

作性质的学术成果，反映了学校人文科学、社会科学和自然科学研究的最高水准。它可以是体系严密的鸿篇巨制，也可以是同一主题的论文结集，但都应具有学科上的前沿性和创新性，并且立论严谨、材料充实，力戒空泛和浮华。

培育人才，繁荣学术，是高等学校承担的双重任务。面对世纪之交，我们期待着有更多的佳作付梓，为学术文化事业的发展作出自己应有的贡献。



---

## 序

多值逻辑电路设计这个主题跨越了极为广泛的学科领域,其中包括数学、逻辑学、半导体器件和工艺、集成电子电路、用于逻辑设计的规则和方法,以及整个多值逻辑系统的结构、算法和应用等。杭州大学学术丛书列入该一主题的学术专著无疑是与电子科学中的这一前沿研究在当前受到广泛关注的事实相符的。

杭州大学吴训威教授从 1980 年起十多年来对多值逻辑的各个方面进行了系统与深入的研究。他与他的同事及研究生们在该一领域中已获得一批有创造性与高水平的科研成果,《多值逻辑电路设计原理》一书正是在这些富有成效的研究工作的基础上撰写而成的。

本书运用与二值逻辑电路类比的方法对多值逻辑电路设计提供了系统的论述,这在各种有关多值逻辑的著

作中尚属首次。此外,读者将会发现本书包含了许多新内容及作者的许多新观点。全书叙述逻辑性强,可读性好,这使得本书不仅可以为科研工作者与有关专业人员当作参考书,而且还可当作有关专业的研究生与高年级大学生的教材。我相信,读者在阅读本书后将会感到是有所裨益的。

中国科学院院士 张煦  
于上海交通大学

---

## 前　　言

在传统的数字电路中使用二值信号(0,1)。作为数字信号它虽然具有许多优点,但是它却是信息量最少的一种信号形式。显然,使用三值信号(0,1,2)、四值信号(0,1,2,3)或更多值的信号可以提高传输线与集成电路的信息密度与处理信息的能力。基于以上这一认识,多值信号及处理多值信号的多值逻辑电路从70年代起一直是国际上受到关注的课题,对它的研究工作取得了很大的进展。该项研究在国内同样受到广泛的重视与关注,读者只要查阅一下本书附录就可以发现我国已在多值逻辑这一信息学科的前沿领域中作了大量研究。1992年国外发表的统计资料表明,在IEEE组织的每年一次的国际多值逻辑学术会议(IEEE International Symposium on Multiple-Valued Logic)上,我国的论文作者数已列美国、日本与加拿大之后,居世界第四位。

根据国内外对多值逻辑研究的重视,本书作者自1988年起为研究生开设多值逻辑学位课程,而本书正是在课程讲稿的基础上结合作者所在科研组对多值逻辑的研究成果而写成的。本书共分十章,前八章的内容是仿照传统的二值逻辑电路的系统安排的,第九章用于介绍多值逻辑应用的成功范例——四值ROM,而第十章“多值电路的开关级设计”则属于一项全新的工作,按作者的观点,该部分内容是数字电路设计中的一个应予重视的方向。

本书的主要读者对象是从事有关逻辑设计、数字集成电路设计的教学与科研人员，作者在写作过程中始终坚持的一个目标是力求本书能在以下三方面有益于读者：

1. 凡是学过二值逻辑电路设计的读者都应无太大困难地学习与接受本书的内容。
2. 阅读本书后的读者应能具有基础进入多值逻辑的研究领域，亦即为他们在该领域中提供一个学术研究的基础。
3. 阅读本书后的读者应对二值逻辑电路设计有更深的理解，亦即有益于他们更好地掌握与运用二值逻辑电路的设计技术。

按照作者的意愿，本书应主要适合于高等学校中开设逻辑电路设计课程的教师，并可供作计算机与电子学专业的研究生教材。本书也可作为有关专业的大学生以及设计集成电路与数字系统的技术人员的参考书。

最后，本书作者要感谢国家自然科学基金、浙江省自然科学基金及浙江省教委对我们研究工作的多项资助，并且要衷心感谢杭州大学出版社对本书出版的资助。作者还要感谢陈偕雄教授及杭国强、沈继忠、姚茂群、金文光、金瓯、吴庆等在准备本书稿中所作的帮助。特殊的感谢应致予蒋保纬先生，他早在三年前就建议作者把研究工作整理成专著出版，此后又不断地给予鼓励与支持，如果没有他的关心与帮助，本书的写作与出版均是不可能的。

吴训威  
于杭州大学电子工程系

---

# 目 录

## 第一章 多值逻辑引论

1.1 多值逻辑的研究意义 .....	1
1.2 多值逻辑的研究历史及现状 .....	5
1.3 多值逻辑的研究策略 .....	10
参考文献 .....	12

## 第二章 多值代数系统

2.1 三值格代数系统 .....	18
2.1.1 变量取值及真值表 .....	18
2.1.2 三值单变量及二变量运算 .....	19
2.1.3 基本运算及其完备性证明 .....	20
2.1.4 基本运算的性质 .....	25
2.1.5 三值函数的常用解析表示 .....	27
2.1.6 三值函数的图形表示 .....	30
2.2 三值模代数系统 .....	33
2.2.1 二值模代数简介 .....	33
2.2.2 三值模运算及其性质 .....	34
2.2.3 三值模运算的完备性及 RM 展开形式的矩阵转换 .....	36
2.2.4 三值 RM 展开的图形表示 .....	42
2.2.5 模代数在多值逻辑中的适用范围 .....	43
2.3 三值通用算子代数 .....	46

2.3.1 三值 T 算子 .....	46
2.3.2 三值 U 算子 .....	47
2.4 比较运算 .....	48
2.4.1 二值代数中的比较运算 .....	48
2.4.2 三值比较运算 .....	51
2.5 特殊取值的三值代数系统 .....	54
2.5.1 变量任取有序值的三值格代数系统 .....	54
2.5.2 变量特殊取值的三值模代数系统 .....	55
参考文献 .....	57

### 第三章 数制与编码

3.1 三进制系统 .....	60
3.1.1 三进制正数表示 .....	60
3.1.2 三进制负数表示 .....	61
3.1.3 对称三进制系统 .....	63
3.2 多值编码技术 .....	65
3.2.1 编码效率与 BCT 编码 .....	65
3.2.2 混值编码 .....	67
3.2.3 检错编码与纠错编码 .....	69
参考文献 .....	72

### 第四章 三值门电路

4.1 三值物理信号及三值门电路设计原则 .....	73
4.2 三值 CMOS 门电路 .....	77
4.2.1 二值 CMOS 门电路的工作分析 .....	77
4.2.2 带电阻的三值 CMOS 门电路 .....	79
4.2.3 基于多阈 MOS 管的三值 CMOS 门电路 .....	84
4.3 三值 nMOS 门电路 .....	86
4.3.1 二值 nMOS 门电路的工作分析 .....	86
4.3.2 应用相对移阈技术的三值 nMOS 门电路 .....	92
4.3.3 基于多阈 MOS 管的三值 nMOS 门电路 .....	98
4.4 三值 TTL 门电路 .....	101

---

4.4.1 二值 TTL 门电路的工作分析	101
4.4.2 三值 TTL 门电路设计	104
4.4.3 三值 TTL 门电路的推挽输出级	107
4.5 三值 ECL 门电路	111
4.5.1 二值 ECL 门电路的工作分析	111
4.5.2 三值 ECL 门电路设计	115
4.5.3 三值 ECL 比较电路	118
4.6 三值 I <sup>2</sup> L 门电路	122
4.6.1 二值 I <sup>2</sup> L 门电路的工作分析	122
4.6.2 三值电流信号的检测与产生	124
4.6.3 三值 I <sup>2</sup> L 门电路设计	126
4.7 三值 CCD 门电路	130
4.7.1 二值 CCD 电路的工作分析	130
4.7.2 三值 CCD 电路设计	135
4.8 三值门电路的图形符号及物理考虑	138
参考文献	140

## 第五章 三值函数的最小化

5.1 函数最小化的物理背景及成本单位	143
5.2 格代数中三值函数的代数法最小化	146
5.3 格代数中三值函数的表格法最小化	149
5.4 格代数中三值函数的图形法最小化	155
5.5 模代数中的三值函数最小化	164
5.5.1 模代数中函数最小化的特点	164
5.5.2 函数在固定极性下的矩阵法最小化	167
5.5.3 函数在固定极性下的图形法最小化	174
5.6 基于 T 算子的三值函数最小化	177
5.7 基于 U 算子的三值函数最小化	188
5.7.1 U <sub>f</sub> 门的树型网络最小化	188
5.7.2 U <sub>h</sub> 门的树型网络最小化	191

---

参考文献 .....	195
<b>第六章 三值组合电路</b>	
6.1 码变换电路 .....	198
6.1.1 1T—2B 码变换电路及 BITLON 结构 .....	198
6.1.2 3B—2T 码变换电路 .....	204
6.1.3 B <sup>2</sup> TCD 码—七段显示译码器 .....	206
6.2 多值复合传输电路 .....	209
6.3 运算电路 .....	213
6.3.1 三值加法器 .....	213
6.3.2 三值乘法器 .....	216
6.3.3 三值数值比较器 .....	219
6.4 三值组合电路的冒险分析 .....	221
6.4.1 竞争冒险 .....	221
6.4.2 渡越冒险 .....	228
参考文献 .....	232
<b>第七章 三值触发器</b>	
7.1 三值信号的基本存贮单元 .....	233
7.1.1 时序电路对存贮元件的要求 .....	233
7.1.2 基本存贮结构——三值闩锁 .....	235
7.1.3 三值闩锁的信号输入 .....	237
7.2 三值锁存器 .....	240
7.3 三值一次操作型触发器 .....	244
7.3.1 三值主从存贮型触发器 .....	244
7.3.2 三值时钟竞争型触发器 .....	246
7.3.3 三值维持阻塞型触发器 .....	248
7.4 三值触发器的直接预置控制 .....	249
7.5 三值 JKL 触发器及三值触发器的激励表 .....	254
7.5.1 二值触发器的逻辑功能及激励表 .....	254
7.5.2 三值触发器的逻辑功能及激励表 .....	256

参考文献	261
<b>第八章 三值时序电路</b>	
8.1 三值时序电路设计概要	263
8.2 三值计数器	267
8.2.1 三值同步计数器设计	267
8.2.2 三值异步计数器设计	271
8.2.3 2-3 混值计数器设计	274
8.3 三值移位寄存器	277
8.3.1 三值移位寄存器的结构与应用	277
8.3.2 三值环形计数器设计	280
8.4 三值控制器	284
8.4.1 触发器编码指定状态的控制器设计	284
8.4.2 触发器非零态指定状态的控制器设计	289
8.5 三值时序电路的分析	292
8.5.1 三值同步时序电路的分析	292
8.5.2 三值异步时序电路的分析	294
参考文献	297
<b>第九章 多值 MOS 只读存储器</b>	
9.1 二值 ROM 的设计原理	299
9.2 控制 MOS 管沟道尺寸的四值 ROM	303
9.3 控制 MOS 管开启阈值的四值 ROM	307
9.3.1 应用斜坡字线电压检测阈值	307
9.3.2 应用源极跟随器结构检测阈值	310
参考文献	313
<b>第十章 多值电路的开关级设计</b>	
10.1 开关 — 信号代数系统	315
10.1.1 多值电路门级设计的困难	315
10.1.2 开关与信号的区分与联结运算	317
10.2 传输电压开关理论及三值 CMOS 电路的开关级设计	

.....	321
10.2.1 传输电压开关理论 .....	321
10.2.2 三值 CMOS 电路的开关级设计 .....	327
10.3 限幅电压开关理论及三值 nMOS 电路的开关级设计 .....	334
10.3.1 限幅电压开关理论 .....	334
10.3.2 三值 nMOS 电路的开关级设计 .....	338
10.4 限幅电压开关理论用于三值 TTL 电路的开关级设计 .....	342
10.5 差动电流开关理论及三值 ECL 电路的开关级设计 .....	347
10.5.1 差动电流开关理论 .....	347
10.5.2 三值 ECL 电路的开关级设计 .....	353
10.6 接地电流开关理论及三值 I <sup>2</sup> L 电路的开关级设计 .....	359
10.6.1 接地电流开关理论 .....	359
10.6.2 三值 I <sup>2</sup> L 电路的开关级设计 .....	362
10.7 二值电路的开关级设计 .....	368
10.7.1 用于二值信号的开关 — 信号代数系统 .....	368
10.7.2 二值 CMOS 电路的开关级设计 .....	371
10.7.3 二值 ECL 电路的开关级设计 .....	378
参考文献 .....	383
结束语 .....	385
* * *	
附录 我国作者在国内外刊物上的多值逻辑研究论文总目录 .....	388
* * *	
作者简介 .....	405
作者主要学术论著目录 .....	406

---

# 第一章 多值逻辑引论

## § 1.1 多值逻辑的研究意义

“多值”实际上是指数字信号的取值数比传统的取值数(2)为多的情况.因此,为了明确多值逻辑的研究意义就需要从信号的角度把多值信号与传统的二值信号(0,1)联系起来,并且应该从数字信号取值数的讨论开始.

数字信号是指取分立值的信号,如把它与连续取值的模拟信号相比,人们早已认识到它具有在传输中抗干扰能力强,在电路中易于可靠存储及处理,对相应的电路元件公差要求较低,易于大规模集成,系统成本低等等诸多优点.但是,一个数字信号究竟取多少个数字化即分立的值为最佳?由于信号的形式直接影响到处理它的电路,因此,数字信号取值数的选择标准就是要求相应的处理数字信号的电路(即数字电路)结构简单,工作可靠,成本低.

取值数最小的二值信号具有很大的优点,这是因为电路对二种信号值(如高、低电平)的识别及生成均最易实现,因此处理二值信号的基本单元电路被认为具有最简单的结构,而且工作最可靠,信号传输中抗干扰能力也最强.如果考虑到电路的算术运算功能,则由于二值运算的种类最少,相应的电路自然功能简单,电路结构也简单.以加法运算为例,其基本运算单元只要具有实现

$0+0$ ,  $0+1$ ,  $1+1$  等三种加法便可。最后还应该指出, 二值信号具有一个特别优越的地方是由于数字电路中开关元件(晶体管, MOS 管等) 恰好只有二种开关状态, 因此二值电路在结构上可以充分利用这一优越性, 使得电路设计容易。以上所有这一切都导致人们首先研究了二值数字信号与二值数字电路。

同样数量的二值信号要比取更多值的多值信号容易处理, 但是它们表示的信息量是不同的, 例如二位二进制数与二位十进制数所表示的信息量相差 25 倍。因此上面的比较是不全面的, 应该比较二种数字信号处理相同信息量的情况, 此时使用多值信号的个数要较使用二值信号的个数为少, 它的优越性便显示出来。Richards<sup>[1]</sup> 提出处理某定量信息( $N$ ) 的电路复杂性或成本( $C$ ) 应与数字信号的取值数( $R$ ) 及所需使用的信号的个数( $d$ ) 的乘积有关:

$$C = k(R \cdot d).$$

上式中  $k$  为比例系数。显然  $R$ ,  $d$ ,  $N$  之间有  $R^d = N$  或  $d = \log_R N$ 。若把  $d$  代入成本公式, 则可通过对  $R$  微分得出当  $R = e = 2.718$  时成本  $C$  有极小值的结论。由于取值数  $R$  为整数, 最靠近  $e$  的三个整数分别是 3, 2, 4。它表示取值数为 2 按 Richards 的计算方法是一种较好的选择, 但计算结果也表明了, 取值数为 3 可能是最好的选择, 它可能导致最简单的电路结构。

表 1.1.1 数字信号取值数与成本

取值数 $R$	$C_1 = k_1(R \cdot d)$	$C_2 = k_2 \cdot d$
2	100	100
3	95	63.1
4	100	50
5	107.9	43.1
10	150.5	30.1

近代超大规模集成电路(VLSI) 的发展对以上的成本计算提