

航空导航微计算机的 设计研究



国外航空编辑部

1979

国外航空技术专题资料
航空导航微计算机的设计研究

*

国外航空编辑部
(北京市1652号信箱)

*

内部发行
1979年2月，书号：109

1.50元

摘 要

通过对解算复杂的空中导航任务的微计算机程序的研究，证实了可以用相当便宜的装于舰载海军飞机的专用微计算机来取代昂贵的通用计算机。对微计算机程序的研究也证明了微计算机具有足够的速度和精度来解算导航问题。为了克服微计算机在速度与精度上的主要缺陷，采用便宜的存储器换取更高速度，已经研制出以查表方法为基础的专用算术子程序。采用处理图方式的图表理论促进了导航程序的研究和编制。为了有助于测试微计算机程序，已研制出一种FORTRAN模拟程序来检验导航程序误差范围分析的结果。

* 本文作者：〔美〕威廉·洛威尔·麦克拉根，原载AD-783,868，由陈嘉芳同志翻译，钱承德、赵孟琳同志校对，苟世斌同志绘框图。

目 录

I. 导言	(1)
II. 微计算机	(2)
A. 微计算机与通用计算机的比较	(3)
B. 微计算机与小型计算机的比较	(4)
C. 目前常用的微计算机	(5)
1. 英特尔 MCS-4	(6)
2. 英特尔 MCS-8	(6)
3. 英特尔 MCS-8080	(6)
4. AMI 7300	(6)
5. 仙童公司 PPS-25	(7)
6. 国立半导体公司GPCP/IMP-16	(7)
7. 北美洛克威尔公司PPS-4	(7)
8. 西格奈提克斯公司PIP	(8)
9. 综述	(8)
D. MCS-4 微计算机	(8)
1. MCS-4 系统描述	(8)
2. 指令系统	(10)
3. 系统研制手段	(10)
4. 成本	(13)
III. 导航系统	(15)
A. 自主式导航系统	(15)
B. 大气数据系统	(16)
C. 多卜勒导航系统	(16)
D. 惯性导航系统	(17)
E. 定位系统	(17)
1. 远距离无线电导航系统	(17)
2. 卫星导航系统	(18)
3. 地形测绘系统	(19)
F. 组合系统	(19)
IV. 导航方程	(21)
A. 地球模型和参考坐标系	(21)
B. 转换常数的推导	(21)
C. 风的计算	(22)
D. 航位推测计算	(22)

1. 大气数据方式	(22)
2. 多卜勒方式	(23)
3. 惯导方式	(24)
4. 组合系统方式	(25)
E. 位置计算	(25)
1. 地理定位位置	(25)
2. 修正地理位置	(25)
3. 系统漂移误差	(26)
4. 系统速度偏差	(26)
5. 系统的距离偏差	(26)
V. 微计算机导航程序编制	(27)
A. 图表理论	(27)
B. 导航处理图的产生	(28)
C. 程序分析	(30)
D. 子程序	(32)
1. 乘法程序	(32)
2. COS 程序	(36)
3. 公共程序	(38)
4. 子程序小结	(41)
E. 执行程序	(41)
F. 误差分析	(43)
G. 程序小结	(46)
VI. FORTRAN 模拟程序	(47)
A. 研究	(47)
B. 应用	(48)
VII. 总结	(50)
附录 A: 导航公共程序	(51)
附录 B: 导航执行程序	(58)
附录 C: 导航子程序	(65)
附录 D: FORTRAN 模拟程序	(78)
参考文献	(116)

缩 写 字 表

ACC	累加器
ALT	高度
ALTS	平滑高度
ALU	算术-逻辑单元
BCD	二——十进制
BIT	二进制数字 (位)
BYTE	八个二进制位 (一个字节)
CPU	中央处理单元
CROM	只读控制存储器
CY	进位
DA	偏流角
DIM	数字多路输入器
DOM	数字多路输出器
DIP	双列直插式组件
DX	平滑的东/西向距离
DY	平滑的南/北向距离
DXD	东/西向多卜勒距离
DYD	南/北向多卜勒距离
DXI	东/西向惯性距离
DYI	南/北向惯性距离
DXW	东/西向大气数据距离
DYW	南/北向大气数据距离
IC	集成电路
INS	惯导系统
I/O	输入/输出
IRO	变址寄存器“0”
IRI	变址寄存器“1”
IRA	变址寄存器“10”
IRB	变址寄存器“11”
IRC	变址寄存器“12”
IRD	变址寄存器“13”
IRE	变址寄存器“14”
IRF	变址寄存器“15”
G	平滑系数
KLA	纬度转换常数
KLO	经度转换常数

L	最低有效位数字		
LON	计算的地理位置经度	计算的地理位置经度	10.1.1
LAT	计算的地理位置纬度	计算的地理位置纬度	10.1.2
LSI	大规模集成电路	大规模集成电路	10.1.3
LOF	定位系统的经度	定位系统的经度	10.1.4
LAF	定位系统的纬度	定位系统的纬度	10.1.5
M	最高有效位数字	最高有效位数字	10.1.6
MOS	金属氧化物半导体	金属氧化物半导体	10.1.7
NAV	导航	导航	10.1.8
NIBBLE	四个二进制数字	四个二进制数字	10.1.9
PROM	可编程序并可擦的只读存储器	可编程序并可擦的只读存储器	10.1.10
R	指定的变址寄存器	指定的变址寄存器	10.1.11
RALU	寄存器和算术-逻辑单元	寄存器和算术-逻辑单元	10.1.12
RAM	随机存取存储器	随机存取存储器	10.1.13
ROM	只读存储器	只读存储器	10.1.14
SDD	垂直于航向的多卜勒距离	垂直于航向的多卜勒距离	10.1.15
SHD	沿航向的多卜勒距离	沿航向的多卜勒距离	10.1.16
SDX	东/西向系统距离偏差	东/西向系统距离偏差	10.1.17
SDY	南/北向系统距离偏差	南/北向系统距离偏差	10.1.18
SDXE	东/西向系统漂移误差	东/西向系统漂移误差	10.1.19
SDYE	南/北向系统漂移误差	南/北向系统漂移误差	10.1.20
SR	移位寄存器	移位寄存器	10.1.21
T	一个导航周期的时间	一个导航周期的时间	10.1.22
TAS	平滑的真空速	平滑的真空速	10.1.23
TASR	粗略的真空速	粗略的真空速	10.1.24
TF	每次定位之间的时间	每次定位之间的时间	10.1.25
TH	真航向	真航向	10.1.26
VAX	东/西向真空速	东/西向真空速	10.1.27
VAY	南/北向真空速	南/北向真空速	10.1.28
VDD	垂直于航向的多卜勒速度	垂直于航向的多卜勒速度	10.1.29
VHD	沿航向的多卜勒速度	沿航向的多卜勒速度	10.1.30
VGXI	东/西向惯导地速	东/西向惯导地速	10.1.31
VGXI	南/北向惯导地速	南/北向惯导地速	10.1.32
VGXW	东/西向大气数据地速	东/西向大气数据地速	10.1.33
VGYW	南/北向大气数据地速	南/北向大气数据地速	10.1.34
VSDX	东/西向系统速度偏差	东/西向系统速度偏差	10.1.35
VSDY	南/北向系统速度偏差	南/北向系统速度偏差	10.1.36
VWXR	粗略的东/西向风速	粗略的东/西向风速	10.1.37
VWYR	粗略的南/北向风速	粗略的南/北向风速	10.1.38

导 言

现代海军飞机对机载数字计算机的依赖程度越来越大了。现已证实数字计算机是可以提供完成许多计算所需的精度和速度的有力工具。数字计算机是多功能的,因为同一台计算机可以为完成各种任务而编制各种程序。采用数字计算机的唯一局限性便是成本昂贵并且维护要求高。

目前,用于P-3C、A-6E、A-7E及S-3A等海军飞机上的数字计算机都是大型通用计算机。这些计算机速度很快、很灵活、但是价格昂贵。体积大、功耗大以及成本贵等因素已经限制了每架飞机就装一台这样的计算机。这些计算机的复杂性造成了维护困难。由于每个部件成本高,使备件无法多备,因此,一台计算机的性能下降会导致一架飞机丧失作战能力。

用几台小型分布式计算机来满足各个系统的技术要求是很有利的。为了使因为关键计算机电路中的个别元件损坏而导致整个系统故障的概率降至最小,可以采用完全独立的计算机、以便在必要时用备用计算机及时满足各系统的要求。除了改善可靠性以外,这种分布式方法还提供了采用不太复杂的设备的可能性、设备与系统要求相匹配的灵活性、并提高了标准化程度。这种方法的局限性在于增加了系统的成本、重量、体积和联结的复杂性。

采用大规模集成技术新成就的微计算机的出现,已使分布式计算机有了可能。微计算机是一台由四种标准的大规模集成片子组成的完整的通用计算机。大规模集成电路每片尺寸为 200×200 密耳,功耗小于1瓦,成本大约30美元。设计在单片上的处理机的中央处理单元原定用于多处理机的场合中。微计算机的局限性是指令系统有限,速度慢。

本文是对MCS-4微计算机用作复杂导航系统中的机载导航计算机的可能性进行设计研究。第I章叙述了什么是微计算机、目前可用的微计算机有哪些、以及本文所用的MCS-4微计算机的系统组成是什么。第II章叙述目前常用的导航系统、它们的优点与局限性以及为本文所选择的导航系统。用来计算系统载机的当前位置的导航方程在第III章中讨论。第IV章详细讨论了微计算机实际的程序编制,包括本文所用的程序编制方法、本系统要求的程序分析、本程序所用的执行程序 and 子程序的详细讨论以及最终程序的误差范围分析。第V章叙述了帮助编写、调试和测试最终导航程序的FORTRAN模拟程序。第VI章是本文的总结。附录中包括了MCS-4微计算机导航程序和FORTRAN模拟程序表。

Ⅱ 微 计 算 机

微计算机是由一组大规模集成电路片子构成的通用数字计算机。具有完整的指令系统，能对相当大的存储器进行寻址，并能与所有附加的输入、输出部件交连。

微计算机的主要部件是微处理机。微处理机是设计在一块片子上的CPU，它以位并行方式翻译指令和执行指令。CPU片内包含有变址寄存器、运算器和输入/输出控制逻辑。

微处理机区别于通用计算机或小型计算机的明显特征就是整个CPU都在一个片子上。大规模集成电路已提供了这种可能性，它可以在一个片子上有14000个以上的MOS晶体管。而具有一台微处理机功能的小型计算机的CPU则要求有100个以上的TTL组件。微处理机的主要优点是成本低、功耗小、系统设计不复杂。

若将控制程序、存储器和输入/输出线路都加到该系统中去，则微处理机就变成了微计算机。控制程序通常是在只读存储器片子上用金属掩模法制成。然而，在系统研制的初始阶段也可用可编程序的只读存储器。程序中变量或数据的存储可用一种读/写型的随机存取存储器片子。输入/输出通道可以包含在RAM、ROM、CPU片子上或者这些片子的任何组合件上。典型的微计算机全部片子面积为 200×200 密耳，成本小于200美元。

微计算机已被用于单独用户的专用数据处理系统，并被用作数字设备的部件。目前，微计算机正被用于计算装置、专用终端设备、测量系统、“智能”交通管制、小型商用计算机和数字式现金出纳机中。而正在研究把微计算机用于“智能”外围设备、多路调制器、通讯控制器、自动控制系统和教学系统中。为了摆脱因调度、文本编辑和文件管理而需要大量费用的大型中央处理机，也可将微计算机用于大型计算机系统中。

微计算机主要用于各种专门计算任务。可以提供这些计算所需的全部数据处理功能。其中包括NTDS（海军战术数据系统）、TSC（战术支援中心）及大多数现代海军飞机所需要的计算任务。

微计算机的优点如下：

1. 由于大大减少了逻辑插件的种类而降低了成本；
2. 具有自检测功能；
3. 设备组件化；
4. 设备的通用性；
5. 容易用微程序改变设计方案；
6. 减轻后勤支援的任务；
7. 外围接口的标准化；
8. 具有多处理机的能力。

在成本、耗电及尺寸方面的优点以及系统固有的灵活性使微计算机成为对各种专门计算任务进行系统设计的强有力的工具。

A. 微计算机与通用计算机的比较

通用计算机和微计算机代表了计算机在规模上的两个极端。通用计算机体积大、昂贵、耗电多，而速度快。微计算机很小、便宜、耗电少、相对说速度较慢。通用计算机用集成电路组成，微计算机用大规模集成电路组成。计算机设计中使用大规模集成技术节省的大量成本可以通过对采用集成电路技术设计和制造的一个3000门的逻辑单元与采用大规模集成技术进行比较得到最好的说明。

制造一个计算机系统的成本可以用下式表示：

$$CS = \sum_{i=1}^n [(CM(i) + CT(i))V(i) + CG(i)]$$

其中：CS 系统成本

CM(i) 制造第 i 个可更换的组件的成本

CT(i) 测试第 i 个可更换的组件的成本

V(i) 系统中使用的第 i 种组件的数量

CG(i) 生产第 i 个可更换的组件的成本，包括设计、线路布局和测试条件等。

用集成电路制造计算机系统的成本可用这个领域的行家们的图表进行估算，然而，这些图表资料是无法利用的。

由于制造和测试这些集成电路单个组件的方法是标准化的，因而可假设制造和测试它们的成本都依赖于集成电路组件的种类。这样，“系统成本”方程就简化如下：

$$CM(i) \cong \overline{CM}$$

$$CT(i) \cong \overline{CT}$$

$$CS = (\overline{CM} + \overline{CT})V + \sum_{i=1}^n CG(i),$$

其中：

$$V = \sum_{i=1}^n V(i)$$

集成电路技术不允许在一个组件上安放高度复杂的功能线路。典型的十六根引出腿的组件含有八个门。因而，3000门的逻辑图就要求 $V = 360$ 个组件。计算机制造者所用的典型技术是使60个组件装配在具有组件间所有连接线的一块板子上。于是，该系统就需要有六块板子，每块板子成本以100美元计算。

在确定所用的各种组件的数量时，假设大约系统中所用组件的一半是重复使用以前设计好的组件，则 $n = 180$ 。设计一个新组件的成本估计为250美元。系统的总成本由下式计算：

$$\overline{CM} = 20 \text{ 美元}$$

$$\overline{CT} = 5 \text{ 美元}$$

$$V = 360$$

$$CG(i) = 250 \text{ 美元}$$

$$n = 180$$

$$CS = (\overline{CM} + \overline{CT})V + 600$$

$$CS = 9,000 + 45,000 + 600 = 54,600 \text{ 美元}$$

要大量生产这个单元，就将制造和测试组件和板子的成本乘上所要生产的单元的数量，而设计所需的成本保持不变。1000个单元的成本就可以预计如下：

$$CS(1000) = 9000(1000) + 45,000 + 600(1000)$$

$$1000\text{个单元总成本} = 9,645,000\text{美元}$$

下面研究用大规模集成技术研制的一个3000门逻辑单元的成本。从加州桑塔·克拉拉的英特尔(Intel)公司可以得到对这个分析的成本估算。一般常把用于MCS-8微计算机的8008 CPU片子的大规模集成设计成本看成为采用大规模集成技术制造所要的逻辑单元的成本指标。

8008CPU的全部设计和布局都是仅用手工进行的，共用了四个人年。研制这个片子的成本估计大约为100,000美元。制造和测试这个片子的总成本为15美元。由于所有的逻辑门都在一个片子上，因此就没有与该单元有关的其他成本。于是，一个系统的成本为：

$$CS = (15)(1) + 100,000 + 0 = 100,015\text{美元}$$

再看大量生产这个系统的成本。设计成本保持固定而制造和测试成本随单元的数量倍增。则用大规模集成技术的1000个单元的成本如下：

$$CS(1000) = (15)(1000) + 100,000$$

$$1000\text{个单元的总成本} = 115,000\text{美元}$$

由此可见，用大规模集成技术来生产该系统，大约可以比集成电路技术便宜80倍。

从此分析可见，在需要把微计算机作为一个专用的计算机大量生产时，相对于通用计算机在成本上所得的好处是十分惊人的。本文的主要任务就是阐述微计算机也具有处理复杂任务的速度和计算能力。

B. 微计算机与小型计算机的比较

小型计算机是适应于通讯管理、数据采集以及小额商业会计计算等方面的数据处理要求而发展起来的。而微计算机则能以更有效的价格/性能比，紧凑性和可靠性来完成这些任务。

小型计算机与微计算机相比最大的优点是速度快。用于微计算机的大规模集成片子都用MOS工艺制成。MOS工艺可以使单个晶体管的尺寸，逻辑电路的尺寸和功耗都较小。然而，MOS电路的电气性能使其在速度上与用于小型计算机的双极型电路相比则较慢。为了提高微计算机的计算速度，许多微计算机制造商都从较慢的P沟道MOS器件转向更快的N沟道MOS器件。由于采用了流水线式的微程序技术，微计算机的速度可以与小型计算机一样快甚至更快。

小型计算机比微计算机优越的第二点是指令系统较大。第一代微计算机指令系统的指令数目只限于40—60条之间，而小型计算机的指令系统有100—120条指令。具有50—100条指令的指令系统的第二代微计算机填补了这个空档。

小型计算机的最后一个主要的优点是有前几年研制的软件可以帮助编制程序。随着高级程序编制语言的发展（对英特尔8008和8080来说是PL/M），微计算机很快抵消着小型计算机的这个优点。

与小型计算机相比，微计算机提供了很好的价格/性能比、低的功耗、较小的体积和较高的可靠性。虽然单个微计算机抵不上一台小型计算机的功能，但几台微计算机可以组合起来分担任务而成本仍然小于一台小型计算机。多微计算机附带一个好处就是可以通过采用提供

自测试和自修复功能的备用处理机来提高处理机的可靠性。

表 I 列出了微计算机与小型计算机概况的比较。

表 I 微计算机与小型计算机比较

	小型计算机	微计算机
CPU成本	1500美元	30美元
指令速度	2—5 微秒*	10—20微秒*
执行速度	5—20微秒*	15—60微秒*
指令系统	100—150条	50—100条
价格/指令比	80—300美元/每条	40美元/每条
寄存器数	1—30	16—100
价格/寄存器比	300美元/每个	15美元/每个
存储器容量	64K	64K
性能/价格 $\left(\frac{\text{字长}}{\text{加法时间} \times \text{成本}}\right)$	$200\left(\frac{\text{位}}{\text{秒} \cdot \text{元}}\right)$	$100\left(\frac{\text{位}}{\text{秒} \cdot \text{元}}\right)$
功耗	4 瓦	1 瓦
可靠性 (CPU)	较差(因用100个TTL组件)	较好(因只用一个大规模集成片)

C. 目前常用的微计算机

目前正在设计和使用的微计算机数量在迅速增加。本节举出了八种正在使用或不久即将使用的微计算机。表 II 简述了各微计算机的主要性能和有效的技术手段。

表 II 常用的微计算机的概况

	英特尔 MCS-4	英特尔 MCS-8	英特尔 8080	AMI 7300	仙童 PPS-25	洛克威尔 PPS-4	西格奈提 克斯PIP	国立 IMP-16
指令字(位数)	8	8	8	8	12	8	8	8
指令数	45	48	74	512	95	56	64	42
存储器容量(字数)	4 K	16K	65K	4 K	6.6K	4 K	32K	65K
子程序嵌套数	3	7	无限	32	无限	无限	8	无限
执行时间(μS)	10.8	7.5	2	4	62.5	20	4	3
CPU成本(美元)	30	60	未知	300	未知	150	100	500
寄存器数	17	8	9	49	7	4	7	23
输入/输出数	64/128	8/24	256/256	65K	98/16	200/196	256/256	65K
工艺	P 沟道	P 沟道	N 沟道	N 沟道	P 沟道	P 沟道	N 沟道	P 沟道
CPU片数	1	1	1	2	7	1	1	5
状况	销售	销售	销售	原型	正在制造	正在制造	原型	销售
软件手段	优	优	优	佳	佳	佳	佳	好

* 原文为毫秒，疑误——译者注

1. 英特尔MCS-4

MCS-4是具有固定指令系统的4位并行处理器。4004中央处理单元是一个安装在16根引出腿的组件上的P沟道MOS大规模集成电路片子。一个4位的数据总线将中央处理单元与16个只读存储器和16个随机存取存储器连接起来。指令周期是10.8微秒。

MCS-4使用的指令系统有45条指令,可分为三类:本机类、输入/输出类及累加器类。系统的研制手段包括美国海军研究院的IBM360/67上所用的交叉汇编程序(cross assembler),该研究院的微计算机实验室还使用具有汇编程序、PROM编制程序以及调试功能的SIMQ4-02硬件原型系统。

在本文中MCS-4被选为导航微计算机。该机在第Ⅰ章D节中有更详细的叙述。

2. 英特尔MCS-8

MCS-8采用8008单片CPU。8008是18根引出腿封装的具有8位的固定指令系统的并行处理器。8008执行一条单独指令的时间是20微秒。8008能对具有16K个字节容量的存储器寻址,它有一个用于联接处理器和存储器的接口电路的8位数据总线。可将总数48条指令分成四组来使用,即:指令寄存器的、运算器的、程序计数器和堆栈控制的、以及输入/输出的。

系统的研制手段包括海军研究院的IBM360/67计算机所用的交叉汇编程序。具有可编程程序及可擦的ROM的SIM8-01原型系统在海军研究院微计算机实验中被用于微计算机程序的研制和检测。为了MCS-8而模仿PL/I研制的较高级语言PL/M大大方便了程序编制的任务。海军研究院的IBM/67也使用了PL/M的编译程序。最后,在海军研究院微计算机实验室使用的“智能-8”系统使程序员能使用驻留软件监督程序、汇编程序、可编只读存储器编程序以及文本编辑功能等手段来研制MCS-8的微计算机程序。

3. 英特尔8080

英特尔8080是第二代微计算机中的第一个产品。由于采用了更有效的N-沟道MOS工艺使8080得到了更为满意的速度和功能。8080CPU是一个40根引出腿封装的单片8位的并行处理器。8080包含有6个8位的数据寄存器、一个8位的累加器、三个8位的暂存寄存器、四个可测试的特征位以及一个8位的算术/逻辑单元。一条指令的执行时间是2微秒。

8080可直接对64K个字节的存储器进行存取。也象10根控制线那样,一个独立的16位地址总线也指示CPU和输入/输出总线的状态。它可直接寻址多达256个输入/输出部件。MCS-8080的设计中也考虑了多处理机的功能。

8080与8008微处理器是软件相容的。8080的指令系统包含有8008的48条指令加上26条新的指令,一共74条指令,8080能使子程序无限次嵌套。

系统研制手段包括交叉汇编程序,“智能8080”模拟程序以及PL/M较高级编程语言。

4. AMI7300

AMI7300是一个8位的全并行的,面向总线的处理器。该处理器由两个片子组成,即微指令ROM片子(MIR)和寄存器-加法器逻辑单元片子(RALU)。这两种片子都是以40根引出腿封装的双列直插式P沟道MOS器件。

其微指令ROM含有一个掩模编程的512字×22位的微指令ROM以及一个可允许有多达50个按微指令码预先确定的微程序单元的可编程序的指令标记阵列。这就可使指令系统改编得适用于各种特殊的用途。一个硬件的地址堆栈和环形计数器可使子程序嵌套达到七级之多。

寄存器+加法器逻辑单元包含有48个可当作一个或二个先进/后出堆栈使用或当作一个或二个通用寄存器的外存器使用的寄存器。8位的加法/减法器可执行30多种算术和逻辑运算。指令系统由三种基本形式构成：寄存器控制的、程序文字式的和转移类的指令。这个处理机可以对多至64K的存储器寻址。

软件的研制手段包括交叉汇编程序和指令模拟程序。

5. 仙童PPS-25

PPS-25是一个二—十进制的25位二进制码的串/并行处理机。此系统最适用于象计算器、键盘/打印机接口电路以及售品机器那样的十进制数的应用场合。提供有4级子程序嵌套和三路条件转移。本系统可按惯用指令系统编制微程序以适应最大多数用户的需要。

程序存储器可由26个ROM组成，每个都能储存256个12位的字。也提供了七个通用的25位的寄存器并且包含有一级外部中断功能。

3805运算片子包括了加法/减法器并带有25位的寄存器。指令存放在3810ROM中。总数为30条算术/逻辑指令及16条输入/输出指令都以标准组合的方式被运用。由输入/输出的格式安排可以扩展为63条输入/输出指令。

软件研制手段包括交叉汇编程序以及指令模拟程序。

6. 国立半导体公司GPCP/IMP-16

GPCP16位微计算机的处理机由五个MOS大规模集成片子组成。每片都以40根引出腿的双列直插式封装。这五个片子也就是四个寄存器和算术-逻辑单元以及一个只读控制存储器。每个寄存器和算术-逻辑单元片子都是一个四位的自备寄存器、算术-逻辑单元逻辑和输入/输出数据线的CPU薄片。多重的只读控制存储器可以用来增加指令系统的大小。

寄存器和算术-逻辑单元由一个四位的程序计数器、四位的存储器数据寄存器、四位的存储器地址寄存器、四位的累加器、一个下推堆栈、数据多路转发器以及四位的算术和逻辑单元组成。这个系统可以通过附加四个以上的寄存器和算术-逻辑单元将它扩展为32位。

只读控制存储器含有作用于寄存器和算术-逻辑单元片子的控制指令。只读控制存储器被分为两部分，即：一个含有100个23位的字的指令只读存储器和一个由12个可编程序的10位的字组成的地址只读控制存储器。

IMP-16是一个为采用GPCP微处理机而研制的16位的微计算机。与系统一起提供的只读控制存储器含有43个字的一个指令系统。指令系统可以扩展得满足系统设计者的特殊要求。在寄存器和算术-逻辑单元片子与只读控制存储器片子之间的信息交换在16位的数据总线和4位的控制总线上进行。这就需要16个包括存储器和定时器在内的额外的TTL组件。

软件研制手段包括交叉汇编程序和带有驻留监督程序、汇编程序以及连接装配程序的原型系统。

7. 北美洛克威尔公司PPS-4

PPS-4微计算机由一组共六个MOS大规模集成片子组成。CPU是一个以42根引出腿封装的4位的单片处理机。辅助CPU的其他五个片子为：一个256×4位的RAM，4096×8位的RAM，一个输入/输出缓冲器和一个二相的时钟发生器。

CPU可通过它的12位的并行地址总线驱动多达4K个字节的ROM和4K个字节的RAM。基本的指令系统包含有50条执行时间为5微秒的指令。

21根多路传输线将CPU与ROM、RAM和输入/输出线路连接起来。这些线可按功能分

为12根并行的地址线、8根并行的数据线和一根写令与输入/输出启动线。ROM有两个片选输入信号而RAM有一个片选输入信号，它们可直接受由CPU或输入/输出线路来的独立输出信号控制以便不需要辅助线路而扩展存储器。每个输入/输出片子都可以用来处理具备16个输入/输出片子的全部系统功能的12个输入信号和12个输出信号。

软件的研制手段包括交叉汇编程序和用于国家分时网的模拟程序。

8. 西格奈提克斯公司PIP

可编程的集成处理机(PIP)是用N沟道MOS技术制成的单片8位CPU。这个第二代的CPU是用40根引出腿的双列直插式封装的。寻址逻辑、控制存储器和算术-逻辑单元都是围绕着一个8位的双向数据总线来安排的。有15根地址线用于处理外存储器和输入/输出线路。PIP的指令系统包含有64条以上对最复杂的指令执行时间也小于10微秒的指令。

PIP片子可以分为四部分，即：寻址逻辑、寄存器和算术-逻辑单元以及控制部分。寻址逻辑部分处理着全部指令并且包括了可使子程序嵌套达到八级的返回地址堆栈。寄存器和算术-逻辑单元部分含有4个8位的通用寄存器并且执行所有的算术的、逻辑的、比较的和循环的操作。控制部分管理着全部外部控制线的操作、各条指令的译码及协调其他各内部线路的动作。

软件研制手段包括了交叉汇编程序和指令模拟程序。

9. 综述

微计算机具有取代专用功能逻辑组件和大型计算机的能力。某些微计算机只适用于某种用途而不适用于其他方面。在选用微计算机时，必需考虑其数据字长及型式、指令功能以及接口的结构等参数。表Ⅰ列出了本章所讨论的微计算机的概况。

大规模集成电路技术的迅速发展使微计算机在较长的字长、较大的存储容量、更大的灵活性以及更方便的输入/输出接口等方面取得许多新的改进。大规模集成电路在结构上的改进有可能做出CPU、输入/输出、存储器都在一个单片上的单片式微计算机。双极型大规模集成处理机方面的研究可以使其发展成为具有比目前大多数小型计算机速度更快、容量更大的微计算机。

D. MCS-4 微计算机

MCS-4是最早制成的微计算机。与其他微计算机相比，它指令系统有限而且速度较慢。MCS-4所运用的最复杂的功能是4位加法。MCS-4也是最便宜的微计算机，它的结构与通用计算机相似，使它能满足对导航计算机的要求。

MCS-4被选作这个设计中的微计算机主要有两个原因：第一是因为它功能最少，因而是一种最低限度的微计算机。而MCS-4可以处理所需的导航计算的事实本身也证明微计算机能处理复杂的任务。第二是因为经过测试证明它是适用的，并且具有完成设计研究所需的软件手段。

1. MCS-4系统描述

MCS-4是由一组标准的现成芯片组成的微计算机。唯一的需要定制的部分是储存用户确定的专用程序和对每个新程序都要选择新的，金属掩模的只读存储器片子。

MCS-4由四种片子组成，每种都装在普通的16个引出腿的双列直插式封装内，这四种是：

- | | |
|-------------|-----------|
| (1) 中央处理单元 | 4004 CPU片 |
| (2) 只读存储器 | 4001 ROM片 |
| (3) 随机存取存储器 | 4002 RAM片 |
| (4) 移位寄存器 | 4003 SR片 |

CPU 包含控制单元和运算单元。ROM 储存程序和数据表格，RAM 储存输入数据和变量，而移位寄存器则用来与输入/输出器件一起有效地增加输入/输出线的数目。

可以只用一块单独的CPU片和一块单独的ROM片构成完整的微计算机，唯一要求的外部电路是一个两相的时钟。CPU不用附加接口电路就可以带动多达16个ROM(4K个字节)、16个ROM(640个字节)和128根输入/输出线的系统。CPU用4线的数据总线与RAM和ROM交换信息。这个单独的数据总线用于片子之间除去控制信号以外的全部信息流，因为控制信号是在5根另外的线上送到RAM和ROM去的。图1画出MCS-4的系统连接图。

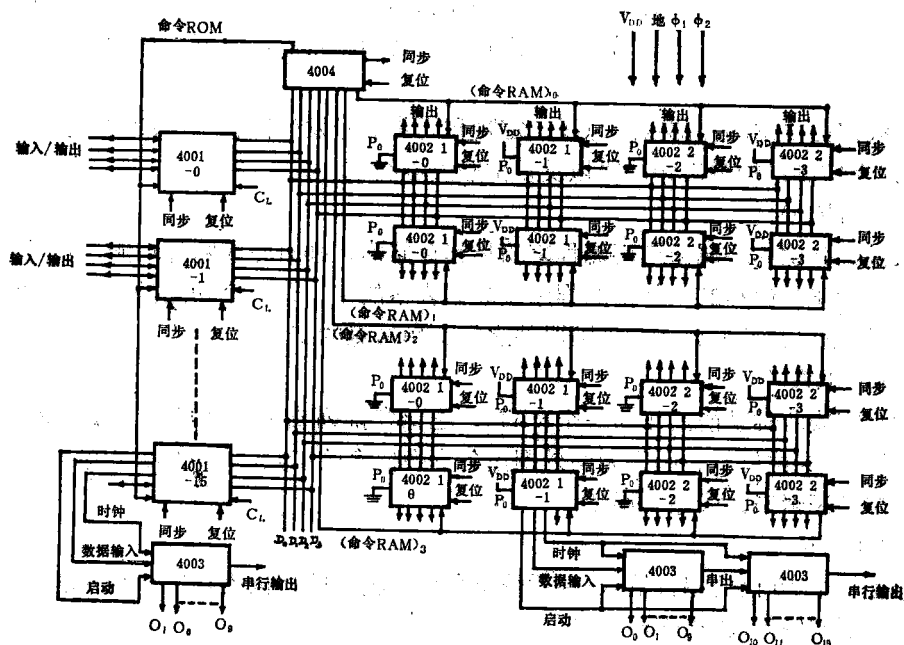


图1 MCS-4系统连接图

MCS-4 使用10.8微秒的指令周期。一个周期分为八拍。在前面三拍中，CPU 将存储器地址分三次，每次4位送到ROM去。然后，在第4和第5拍中，ROM将8位的指令分两次，每次4位送回。在最后三拍中指令由CPU译码并且被执行。

a. 4004CPU

MCS-4微计算机的心脏便是4004CPU，4004CPU包含有以下功能块：

- (1) 地址寄存器和地址递增线路；
- (2) 变址寄存器；
- (3) 4位加法器；
- (4) 指令寄存器、译码器和控制器；
- (5) 外围线路；

地址寄存器是一个 4×12 位的RAM阵列。其中一个区域用于储存当前的指令地址，其余三个区域储存嵌套的子程序的地址。当地址码的每个字节被送到数据总线上去的时候，4位的先行进位线路就使地址增加。然后，再把增加了的地址送回地址寄存器。

变址寄存器是一个 16×4 位的RAM阵列，它有两种工作方式。其中一种，变址寄存器提供16个可直接寻址的存储器位置。第二种，变址寄存器为了对RAM和ROM寻址以及为从ROM取出储存的数据，提供8对可寻址的存储位置。这样，对于由一个CPU和一个ROM组成的最小的MCS-4系统，由RAM构成的变址寄存器就可提供64位信息。

4位的加法器是行波传递进位型的。加法器的输出送到累加器和进位触发器。累加器有完成循环左移和循环右移指令用的移位线路。累加器也与命令控制寄存器、条件触发器和4位的内部数据总线交换信息。条件逻辑可以根据累加器内容、变址寄存器内容或控制线状态执行条件性指令。

指令寄存器是一个8位的寄存器，它寄存从ROM读出的每组4位的两组依次相接的指令，指令在指令译码器中被译码并且由定时信号适当地选通，就能为各功能块提供控制信号。

外围线路由4位的内部数据总线、定时和同步信号发生器、一个ROM的命令控制器和4个RAM命令控制器的输出缓冲器以及复位触发器组成。

b. 4001ROM

4001是2048位的金属掩模可编程的只读存储器。4001完成两种功能：作为一个ROM，它的第一个功能是储存 256×8 位的程序或数据表格的字。第二个功能是当作通过每片上的4位的输入/输出口在数据总线与外围器件之间交换信息的工具。

c. 4002RAM

4002也完成两种功能：作为一个RAM，它储存排列成4个寄存器，每个寄存器有20个4位的字符的320位信息。而作为与外围设备交换信息的工具，则4002备有4根输出线及与其相连的控制逻辑来完成输出操作。

d. 4003SR

4003是一个10位的串行输入/并行输出和串行输出的移位寄存器。它的功能是增加输出线的数目以便与输入/输出部件接口。

2. 指令系统

MCS-4指令系统总共有45条指令，分为三组：机器指令、输入/输出和RAM指令以及累加器组指令。

机器指令就是MCS-4的内务指令，可分为两种指令形式：长度为8位的要求一个指令周期的单字指令和长度为16位要求两个指令周期的双字指令。表Ⅲ就是机器指令表。

输入/输出指令用于在累加器与RAM之间传输数据。这些指令也用于在累加器与ROM和RAM上的输入/输出口之间传送数据。表Ⅳ是输入/输出指令表。

累加器指令用于完成累加器中数据的按位操作。表Ⅴ是累加器指令表。

3. 系统研制手段

MCS-4的程序是用金属掩模法写到ROM中去的。在此之前，程序必须经过测试以保证在各种情况下功能正确。用三种系统的研制手段来帮助测试写到MCS-4中去的程序，这些手段包括汇编程序和解释程序、完整的硬件原型系统和驻留软件监督程序。