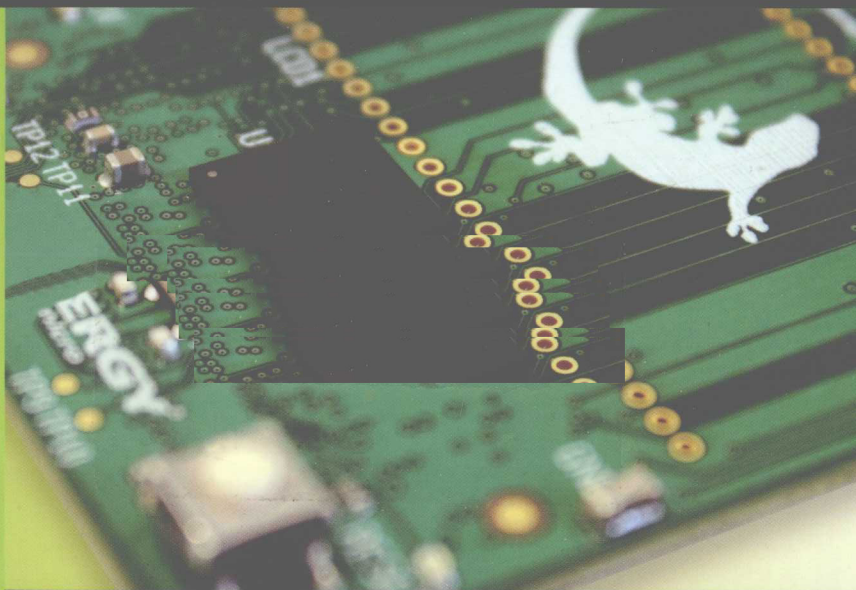


GAOSU DIANLU PCB SHEJI FANGFA YU JIQIAO

高速电路PCB设计 方法与技巧



姜培安 编著



中国电力出版社
www.cepp.com.cn

GAOSU DIANLU PCB SHEJI FANGFA YU JIQIAO

高速电路PCB设计 方法与技巧

姜培安 编著



中国电力出版社
www.cepp.com.cn

内 容 提 要

电子元器件飞速发展,数字电路广泛应用,使电子整机向小型化、轻量化、高速度、高可靠、多功能迅速发展。各类电子设备和计算机的运行速度越来越快,促使高速电路在电子设备中的应用日益广泛。

印制电路板(以下简称印制板)的基材、布局、布线和电磁兼容问题都会影响电路的特性和信号完整性,高速电路用印制板的设计与一般印制板设计有很大区别,必须根据高速电路的要求和印制板的高速特性,认真分析高速信号在印制板上传输的特性,充分考虑电磁兼容性,做好布局和布线,经反复优化才能取得较好的设计效果。

本书将从印制板的电磁兼容问题分析入手,结合现行有效的国内外相关标准,对在高速电路用印制板设计时的基材选择、印制板各要素设计、信号完整性、地线和电源线设计、布局、布线、印制板的功率热匹配考虑和可制造性检查以及制作质量对电路特性的影响等作了系统论述。高速电路用印制板设计人员通过阅读本书即可掌握高速电路印制板设计的基本方法,书中的设计技巧也能帮助设计人员迅速提高设计水平。

图书在版编目(CIP)数据

高速电路 PCB 设计与技巧/姜培安编著. —北京:
中国电力出版社, 2010. 1
ISBN 978-7-5083-9786-3

I. ①高… II. ①姜… III. ①印刷电路-电磁兼容性-
计算机辅助设计; IV. ①TN410.2

中国版本图书馆CIP数据核字(2009)第217024号

中国电力出版社出版、发行
(北京三里河路6号 100044 http://www.cepp.com.cn)
汇鑫印务有限公司印刷
各地新华书店经售

2010年4月第一版 2010年4月北京第一次印刷
850毫米×1168毫米 32开本 8.25印张 218千字
印数0001—3000册 定价18.00元

敬告读者

本书封面贴有防伪标签,加热后中心图案消失
本书如有印装质量问题,我社发行部负责退换

版 权 专 有 翻 印 必 究

电子元器件和印制电路板是构成电子整机的核心零部件，微电子技术的飞速发展，特别是数字化、高集成度、高可靠和小型化的片式元器件，为电子整机产品向小型化、轻量化、高速度、高可靠、多功能发展创造了有利的条件。数字化、高速度电子设备已成为信息化时代重要的物质和技术基础。

电子产品的数字化和高速度，要求电路在较高的频率及器件在较高的开关速度下工作，其电路的特性和安装元器件的印制电路板特性与一般中、低频电路有很大变化，印制板的设计、制造和测试的难度更大。

高速电路技术已在 IT、通信和制导控制等系统的电子产品中得到广泛应用，这对安装电子元器件的印制电路板及其设计也提出了新的挑战和要求，为实现电信号在印制电路板内的高速传送，印制板用的基材就必须具有较低的介电常数和较小的介质损耗，印制导线传输距离要短，布线密度高，电路层数增加，多层印制板的应用越来越广泛。印制电路的设计技术也必须应对这些挑战，以适应高速电路应用的要求。

高速电路设计是一项复杂的电子设计工作，它包括两个方面，即高速的电路设计和高速电路用印制板设计。这两个方面相互影响，又相互制约，如果只注重电路设计而忽视了印制板的设计，即使再好、再合理的电路设计，印制板设计得不好，在实际使用的印制板组装件上也难于实现预期的电性能效果；反之，电路设计得先天不足，印制板布局、布线设计得再合理，也难以达到预想的电气性能和使用效果。

用于高速电路的印制电路板在电子产品中的功能，不同于在一般低频电路用的印制板，仅仅是作为元器件的安装、实现电气连接和绝缘并提供支撑的基板。在高速、高频电路中使用的印制

板，由于印制导线上高速信号传输的效应，印制板不仅要具有电气连接、绝缘和支撑元器件的基本功能，并且还会对电路的参数和信号的完整性有较大的影响，具有一些电路的功能和特性。

高速信号在印制板上传输，会产生传输效应，可能引起信号失真、信号不完整以及其他电磁兼容问题。高速电路的印制电路板设计，就是要在考虑印制电路板结构、布局、布线时，尽量减少或降低传输效应对电路的影响。做好高速电路印制板设计既要掌握复杂的高速电路理论及其计算，又要了解高速电路用印制板的特性，掌握高速电路的布线设计规则，并要有一定的实践经验。

有关印制电路设计和电磁兼容的书籍较多，对高速电路设计及其理论论述的较多，而对高速电路用印制板的工程设计论述却较少。本书将根据作者多年从事印制电路技术及其标准研究的实践和体会，并吸收了众多印制板设计工程师的经验，结合现行有效的国内外相关标准和资料，从高速电路的传输特性及其印制板基材的特性入手，对高速电路用印制板设计时的基材选择、各印制板要素设计、印制板的热匹配考虑和表面涂镀层选择、信号完整性、布局和布线规则、地线和电源线设计、可制造性检查以及制作质量对电路特性的影响等作系统论述，对设计中涉及高速电路的理论只作应用性介绍，不作深入探讨。目的是为高速电路用印制板的设计人员提供一个适用的印制板工程图设计工具书和参考资料，起到抛砖引玉的作用。

本书在编写过程中得到张润松、刘正川等老师的指导和帮助，在此谨表谢意。

由于本书涉及专业较宽，作者水平所限，书中错误和不足在所难免，敬请广大读者谅解和指正。

编者

前言

第一章	概述	1
第一节	高速电路用印制电路板的由来	1
第二节	高速电路的含义	3
第二章	印制电路板和电磁兼容	5
第一节	印制板电磁兼容的重要性	5
第二节	印制板内引起电磁兼容问题的主要原因	7
第三节	高速电路印制板的电磁兼容性	16
第三章	高速电路用印制板的特点	27
第一节	印制板的功能扩大	27
第二节	高速电路用印制板基材的特殊要求	29
第三节	信号传输线的布线结构和形式影响电路性能	31
第四节	印制板的结构复杂,加工精度要求高	36
第四章	印制板设计的内容和方法	41
第一节	印制板设计的通用原则	41
第二节	印制板设计的内容	45
第三节	印制板设计方法	46
第五章	高速电路用印制板基材及选择	51
第一节	高速电路用印制板基材的分类和性能	51
第二节	高速电路用印制板基材及选用依据	71
第三节	高速电路用印制板基材的发展趋势	81
第六章	高速电路 PCB 的结构和基本要素设计	83
第一节	PCB 的结构和尺寸要素设计	83
第二节	孔与连接盘	105
第七章	PCB 对高速信号完整性的影响	128
第一节	PCB 与信号完整性的关系	128

	第二节	印制板影响高速信号的完整性 (SI)	
		主要因素和对策	129
	第三节	印制板的电源完整性	137
第	八章	印制板的热设计和表面涂、镀层	141
	第一节	印制板的热设计	141
	第二节	印制板表面的涂层和镀层	148
第	九章	印制板图设计	162
	第一节	印制板图设计的内容	162
	第二节	附连测试图形和附连板设置	170
第	十章	布局和布线	179
	第一节	布局	179
	第二节	布线	186
第	十一章	电源和接地设计	205
	第一节	电源线和接地的分类	205
	第二节	电源线和接地线的布设	210
第	十二章	高速电路 PCB 设计的可制造性	218
	第一节	PCB 设计的可制造性概念	218
	第二节	PCB 的可制造性要求	220
	第三节	PCB 组装件可制造性通用要求	228
第	十三章	印制板的可靠性评价和验收标准	233
	第一节	印制板设计的可靠性分析和评价	233
	第二节	高速电路印制板的设计和验收标准	240
第	十四章	印制板的发展趋势	248
附	录 A	印制电路板英文缩略语	252
附	录 B	高速电路印制板常用基材及主要性能	254
参	考文	献	258



第一节 高速电路用印制电路板的由来

印制板广泛应用在各种电子设备中,由于其结构和用途不同可分为许多种类,通常按其结构特点和布线层数分为刚性板(含单面板、双面板、多层板和特殊印制板)、挠性板(含单、双面和多层板)和刚挠结合型印制板三大类共十几个品种。但是随着电子产品向数字化、高速化、小型化的发展,印制板上电路的工作频率和信号传输的速度急剧提高,工作范围拓宽,仅按印制板的结构特点分类进行印制板设计,还体现不出电路的特殊要求,因为不同电路特性的印制板有不同的布局、布线和互连规则。所以在进行印制板设计时需要考虑电路的特点,根据用途将印制板按电路特性分类更有利于设定布局布线的规则,同一类电路特性的印制板有基本上相同的设计规则,有利于印制板设计的规范化。如果按电路的特性分类,印制板可分为:用于低频、低速电路的一般印制板,用于高频、高速电路的高速电路印制板和用于微波电路的微波印制板。

高速电路用印制板简称为高速印制板,它是随着数字逻辑器件的出现、电路工作频率的提高、器件边沿速率和信号传输速度加快,而发展起来的一种特殊用途的印制板。印制板的发展是随着电子元器件及其封装形式的要求而发展,尤其是在1975年数字MOS器件成为集成电路的主流以后,各类数字器件的发展和应用十分迅速,器件的集成度从小规模集成(SSI)发展到中规模集成(MSI)、大规模集成和超大规模集成(LSI),同一器件的电路门数大大增加,各类SOJ、QFP、BGA器件和CSP器件得到广泛应用。印制板也从适合低速电路安装和支撑的通孔安装,发展到高密度布线的表面安装印制板,印制板上电路的速度也大大加快,在印制板的功能上具有了影响和调整电路特性的功

能。从 20 世纪 90 年代开始，数字器件发展的更快，芯片工作的时钟频率和电路的门数成指数增长，器件在片的开关速度越来越快，驱动器的上升和下降时间即边沿速率大大加快，从几十纳秒下降到几纳秒甚至亚纳秒。这些器件工作频率较高和工作状态高速变化的边沿速率，在电路中会产生高速特性，在印制板的信号导线上就会产生传输效应和电磁干扰的问题。在进行高速电路印制板设计时就必须考虑这些特性，不仅在电路原理图设计上要充分优化，考虑电磁兼容性问题，还要从元器件选择、印制板布局和布线方面，应尽量避免由于各种传输效应引起的电磁干扰问题。

随着电子产品小型化、数字化和高速化的发展及信息化、数字化的需求日益增多，高速、高频元器件在印制板上的应用越来越多，因而具有高速电路特性的印制板应用越来越广泛。

高频和高速元器件在工作时都会引起高速特性，在实际应用中，元器件的边沿速率加快引起的高速特性，要比高频元器件引起的高速特性更多、更广泛。由于在同一块印制板上采用高速数字元器件增多，高速信号线大为增加，印制导线上的传输效应和电磁兼容问题就更广泛、更复杂。对该类传输高速信号的印制导线布线时，必须考虑各种电磁干扰对信号传输的影响，充分利用电磁兼容的原理，进行电磁干扰抑制设计，避免印制导线的传输效应对信号完整性的影响。根据电磁兼容理论和高速信号传输布线的实践，逐步形成了一些基本和通用的高速电路布局、布线规则，这些规则就是高速电路印制板设计的特殊要求。高速印制板有特殊的设计、制造和验收要求，如果仍按一般印制板的设计、制造要求去设计和生产、验收，在印制电路工作时往往达不到预期的效果或有信号失真的问题；如果不按高速规则布线，甚至会出现即使印制板的布线连接关系与电路原理图的逻辑关系一致，制造出的印制板仍不能使用。这一系列问题引起了印制板设计和制造者的极大关注，使高速印制板的设计成为印制板设计和制造的新课题。

第二节 高速电路的含义

信息技术是当今世界经济社会发展的重要驱动力，随着信息网络技术的飞速发展，电子产品传递信号和处理信息的速度越来越快。电子元器件是电子整机系统的核心。产品中所用的逻辑电路集成度和工作频率越来越高，工作状态变换的边沿速率越来越快，尤其是这些高密度封装元器件向“轻、薄、短、小”方向的飞速发展和数字化元器件的广泛应用，为电子设备向高组装密度、高速度、小型化、多功能和高可靠的方向发展提供了坚实的基础，同时也成为安装使用这些元器件的印制电路板发展的重要驱动力。因而电子整机系统的设计复杂性、工作频率和集成度大大提高，信号的传输速度大大加快，高速的数字电路已广泛应用于各种电子设备中。

电子设备的核心部件是印制板组装件，印制板组装件是由电子元器件和印制板组成，电子元器件的工作特性和印制板的特性，直接影响电路的特性。一般来说，电路中电信号传输速度低于音频的速度时，其传输信号的导线或印制导线主要表现为电阻特性，通常称为低速和中速电路；而在电路中当高频信号或高速数字逻辑信号的频率达到或超过 $45\sim 50\text{MHz}$ 时，传输信号的导线或印制导线不再主要表现为电阻特性，还会产生感抗和容抗。这时导线相当于电感，随频率的增加对信号电流的电阻增加。导线上的电阻、感抗和容抗统称为阻抗，当电路的频率超过 1MHz 时导线上的阻抗主要为感抗。阻抗与电路中元器件内阻匹配的效果不同，将会产生不同程度的传输效应和信号完整性的问题，如果电路中工作在这个频率以上电路部分的高速信号超过一定比例，则该电路为高速电路。通常将该频率的电路占整个电子系统 30% 以上或主频率在 120MHz 以上部分占 20% 的电路称为高速电路。高速电路有两种类型：①由于电路本身的工作频率高而引起的高速特性，如高频振荡电路或天线、雷达和接收电路

等；②由于数字逻辑器件的开关边沿速率过快而引起的高速特性。

实际上，器件逻辑状态转换的快速上升和下降时间，使信号边沿的谐波频率比信号本身的频率高，所引起的传输效应要比工作频率引起的影响更大、更为普遍，所以说高速电路中的高速信号不仅是指高频引起的，还必须考虑因为元器件的边沿速率所产生的高速信号。

所以，高速电路传输线在时域范围内，又可以理解为信号在导线中传输延时大于 $1/2$ 数字器件驱动端上升沿时间时，则该导线为高速信号传输线。在电路中，高速信号线总量超过上述比例，则该电路也称为高速电路。

低速、中速和高速电路的物理概念与电磁波波段的划分不同，前者是以电信号在导体或介质中传递产生的传输效应（特性）而区分，后者是在以电磁波的波长 λ 或频率 f 划分的，如波长 $\lambda > 300\text{m}$ 或频率 $f < 100\text{kHz}$ 时为长波， λ 为 $200 \sim 300\text{m}$ 或 f 为 $100 \sim 1000\text{kHz}$ 时称为中波，信号速度超过中波以上的频率可以称为高频电路，当 $\lambda \leq 1\text{m}$ 或 $f \leq 300\text{MHz}$ 时称为微波。电磁波在真空中传输与在导体或介质中的传输速度是不同的，由于逻辑器件开关的边沿速率较快，所引起的辐射频率远大于器件的开关频率；但是两者又有一定的联系，从频域上考虑都与电信号的频率有关，都会产生传输效应。在判定高速电路时一定要注意这一区别，以便更准确的应用高速规则进行高速印制板设计。

第一节 印制板电磁兼容的重要性

随着科学技术的发展,各种电气、电子设备的数量不断增加,尤其是电视广播、雷达、移动通信等各类无线电通信设备的迅速增加,使空间的电磁环境日益复杂。为了保证电子设备的正常工作,减少相互之间的电磁骚扰,降低恶劣的电磁环境对人类及生态环境产生不利的影响,所以对电子产品的电磁兼容设计是现代电子设计不可忽视的问题。这一问题引起了电子行业的广泛关注,在国内外也制定了许多关于电子产品电磁兼容性的标准和法规,但是对印制板产品的电磁兼容性目前尚没有统一的标准。随着数字电路和高速电路在计算机、通信设备和家电电子产品中的广泛应用,印制板级的电磁兼容问题是不容忽视而必须考虑的新课题。

电磁兼容性(EMC)包括两个方面:产品的电磁辐射性和抗电磁干扰性(即电磁敏感性)。一个好的电子产品必须考虑电磁兼容问题,既不能有电磁辐射干扰其他电子设备,又要有较低的电磁敏感度,能抵抗规定的电磁干扰而不受影响。电磁干扰是电磁骚扰引起的后果,它会使电子设备、传输通道、系统和印制板组装件的性能下降,甚至不能正常工作。印制板组装件的电磁干扰来自印制板的外部 and 内部:①外部的干扰主要是空间的电磁波和其他电子设备发射的RF辐射,或者是通过电源或与其他设备连接线的传导带来干扰;②来自内部的干扰是印制板本身的电磁兼容性不好引起的自身干扰。印制板作为电子设备的基础部件,使用中同样存在电场和磁场,有电场、磁场存在就有电磁兼容问题,尤其是现代电子设备中大量采用数字电路、高速逻辑电路,信号的传输速度大大提高,这也增大了引起电磁辐射和受电磁干扰的因素。制造过程中对印制板电磁兼容设计的质量保证程

度，也是印制板抗电磁干扰设计能否实现的重要因素，所以考虑电磁兼容问题是印制板设计和制造的重要内容。电磁兼容性好的印制板，在规定的电磁环境下能正常工作，印制板组装件工作良好，并对其他电子产品不会产生不能承受的电磁干扰。电磁兼容性不好的印制板，会使印制板组装件性能下降，甚至会影响整机或系统不能正常工作，严重时干扰其他设备，有的会产生电磁泄漏有用信息，这对军用产品会造成严重后果。对于高可靠的军用电子产品，航空、航天及维持生命系统的高可靠性印制板，电磁兼容更为重要，因为这类电子产品和设备在工作期间不允许出现任何故障，一旦出现问题会带来重大损失。历史上美国、欧洲的运载火箭和导弹发射试验，曾多次出现因为电磁兼容问题使导弹、火箭上的计算机不能正常工作，导致试验失败的教训。这也是在高可靠电子产品的设计中，十分重视电磁兼容问题的原因。

许多实例告诉我们，从电子产品的零件、元器件和部件等基础产品上，就应解决好电磁兼容的设计问题，否则，将印制板装到整机或系统中发现问题后，再去解决电磁兼容性的问题，其产品性能要大打折扣，成本也会成倍增加。所以产品设计和制造时，必须考虑解决印制板本身的电磁兼容性问题，才能更好地解决整机和系统的电磁兼容问题。

印制板与所安装的电子元器件构成的印制电路板组装件（简称印制板组装件），是各种电子设备的核心基础部件，其性能和质量的好坏直接影响电子设备的性能和质量。电子设备和印制板组装件在工作时必然有瞬息变化的电流产生一定的电场和磁场，而变化的磁场又会引起感生电流，在相邻的高速信号传输路径上产生耦合或与相邻元器件之间的电磁场耦合，影响原有电路的工作，当这种影响达到一定程度就会干扰电路的正常工作，这就是印制板级电磁干扰的基本原理，这种干扰称为电磁干扰（EMI）。印制导线的布线密度越高，信号传输的速度越快，如果布局、布线设计不当，电磁干扰就越严重，当EMI对电路的影响超过电路的承受能力时会引起电路性能的恶化或元器件的损坏。所以在

进行印制板设计时，必须考虑抑制电磁干扰设计，使其对电路的影响控制在设定的电磁环境条件下，能在规定的安全使用界限内保证电路能正常运行，不产生元器件损坏或性能达不到要求而恶化，使电路能对规定等级内的 EMI 具有兼容性，这就是电磁兼容性 (EMC) 的含意。

印制板的电磁兼容设计主要是指考虑印制板内部的 EMI 问题，内部干扰是由印制板的电路设计、元器件选择、印制板布局/布线和印制板的互连结构、接地、电源等因素影响。对于来自于外部的电磁干扰，通过系统或整机的电磁兼容设计和系统之间的连接电缆等要素来考虑，不属于印制板电磁兼容设计的范畴；对来自于印制板组装件内部的电磁干扰应通过优化电路设计、正确选择合适的元器件、做好印制板的布局、布线和互连结构及接地、电源的电磁兼容设计来解决。印制板电磁兼容设计的前提是电路设计正确、电磁兼容性好。在此前提下，设计印制板图形时根据电磁干扰的原理有针对性地对 EMI 进行抑制设计，优化布局、布线以及进行印制板的互连结构设计，以达到在规定的安使用界限内保证电路能正常运行的目的。印制板本身的电磁兼容设计好坏，将直接影响印制板组装件和整机的电磁兼容性和性能质量。本章将重点讨论影响印制板电磁兼容性的主要原因及如何进行印制板的电磁兼容设计。

第二节 印制板内引起电磁兼容问题的主要原因

电磁兼容 (EMC) 问题在电子整机和系统中的研究已有多年的历史，并积累了丰富的理论和经验，但是在印制板级的 EMC 问题研究却是没有多长的时间。随着数字元器件和高速电路广泛应用，对印制板级的 EMC 问题日益突出，引起了对电路和印制板设计的广泛重视，成为高速、高频印制板设计必须认真考虑的问题。

一、印制板电磁兼容问题的基本理论

要解决印制板本身的电磁兼容问题，首先要对电路进行理论分析并针对不同的电路找出具体原因，采取相应的措施。在印制板加电工作时，印制板上必然产生电流和电场的变化，进而引起磁场变化。电磁兼容设计就是利用电磁理论解决实际工程电路设计中的电磁干扰问题。

1. 基本电磁理论依据

电磁兼容设计的基本电磁理论依据是麦克斯韦方程。它是由安培定律、法拉第定律及高斯定律的两个推导公式导出的四个方程式，用于描述电场和磁场之间的联系和变化规律。对于麦克斯韦方程在许多文献中有详细介绍，不再多述，此处仅对印制板设计中考虑电磁兼容问题将要用到的麦克斯韦第3、第4方程作以简述，这两个方程式描述了磁场和电场能够相互转换的关系，即“在闭合电路中变化的电场产生磁场，而变化的磁场又产生电场。”

麦克斯韦第3、第4方程（电磁感应方程）的微分方程为

$$\nabla \times E = -\frac{\partial B}{\partial t} \text{ 和 } \nabla \times H = J + \frac{\partial D}{\partial t}$$

式中： E 为电场； B 为变化的磁通量； H 为磁场； J 为运动电荷构成的电流； D 为变化的电流； t 为时间。

通过这两个方程说明变化的磁场产生电场，变化的电场又产生磁场，而恒定的电流只产生磁场不产生电场，随时间变化的电流（又称时变电流）既产生电场又产生磁场，会使印制板中的高速信号产生某些传输效应。高速电路印制板在工作时，在印制导线上有高速变换的电流和电平，因而不可避免的要产生电磁场。这些不同传输导线间的电场、磁场变换会使传输导线上的信号相互影响产生感生电流或磁场，感生电流和磁场的方向可以用基本电路的右手定则来判断，其大小取决于传输导线上的磁通量大小，它与信号变化的频率和导线宽度、厚度、间距和周围介质的情况有关。通过这两个方程式的分析，不难得出印制板上产生

EMI问题的根本原因是导电图中存在时变电流。

2. 共模电流和差模电流及其干扰

在任何电路中都存在电流，电路工作时有随时间变化的电流，就会有共模电流(CM)和差模电流(DM)(见图 2-1)。CM和DM都是射频(RF)能量的组成部分。

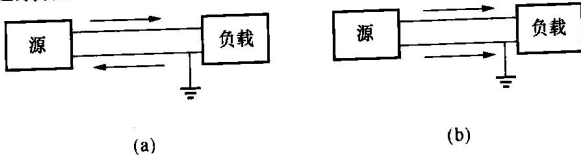


图 2-1 差模电流和共模电流

(a) 差模电流；(b) 共模电流

差模电流是在信号通路导线和返回通路导线上会产生方向相反的电流，从理论上讲这种差模电流应是大小相等，方向相反，产生的磁场可以相互抵消，消除磁场影响，然而实际上是做不到的，因为：①信号输入和返回通路的导线不可能绝对平行，长度也不可能完全相同，因而产生的磁场也不可能全部抵消；②输入和返回路径导线由于导线宽度、厚度的不均匀性和有意外缺陷等造成的阻抗不可能完全匹配，使两条通道上的电流不一定完全相等；③共地、共电源或几个信号有公共返回区引起的噪声干扰等都可以造成两条通路的不平衡，使磁场不能完全抵消。这部分抵消不了的磁场就会引起相位相同的共模(CM)电流，所以印制板上总是难免有共模电流存在。差模信号能传输需要的信息、数据，并与相邻导线或接地平面产生相反的电、磁场，如果设置得当，能使这些电、磁场相互抵消，对信号干扰最小。

共模电流是信号通路导线与返回通路导线上的电流方向相同，辐射的电场是由两个电流叠加产生的 RF 辐射能量更大，它是引起电磁辐射的主要源泉，不包括任何有用信息。所以，电磁兼容设计重点要考虑抑制和减少共模信号电流。

CM 和 DM 电流的大小决定了传播射频(RF)能量的大小，而 RF(一般是从 10kHz~100GHz)随频率增高而增强，其电

磁辐射强弱是引起电磁干扰的主要因素。

在印制板设计时采取相应措施，减少和降低 RF 能量，使电路中磁通量抵消或磁通量最小化，就可以抑制 EMI。因此抑制 EMI 对电路工作特性的影响，是印制板电磁兼容设计的重要内容，这也是印制板上电磁兼容设计的理论基础。

二、印制板上存在电磁兼容问题的主要具体原因

印制板绝缘基材上的导电图形与其他导电材料一样，任何导线上都有一定的阻抗，在工作时有电流流过就会产生电压降。根据电磁理论，变化的电流产生变化的磁场，变化的磁场又会产生感生电流。因而在印制板上只要加电工作，就会存在电场和磁场，就会存在电磁兼容的问题。由于电路的特性不同、印制板的结构和布局布线不同，产生电磁兼容问题的具体原因和表现形式也不尽相同。高速、高频的数字电路和逻辑电路在印制板上广泛应用，又大大增加了产生时变电流的程度，使高速电路印制板自身的电磁兼容性问题原因更加复杂。在高速电路中，高速信号的传输效应实质上也是印制板自身的电磁兼容问题，以下将介绍实践中在印制板上引起电磁兼容问题的几个主要原因。

1. 印制导线的传输效应

印制导线（走线）作为电流和信号的传输线时，其阻抗特性为：①低频电路时呈电阻特性，因为电阻值很小，一般对电路影响不明显；②在高频电路时呈电感特性，并且随频率变化的增高其电感特性越来越占主导地位，当导线上的信号电流频率在 100kHz 以上时，感抗 ($2\pi fL$) 将超过电阻成为导线阻抗的主要部分。印制导线的阻抗与导线的宽度、厚度、长度和信号传输的频率有关。例如宽度 $W = 1\text{mm}$ 、厚度 $t = 0.03\text{mm}$ 、长度 $L = 100\text{mm}$ 的导线：在频率为 50Hz 时，阻抗 $Z_o = 57.4\text{m}\Omega$ ；在频率为 100kHz 时， $Z_o = 92.5\text{m}\Omega$ ；在频率为 1MHz 时， $Z_o = 727\text{m}\Omega$ 。可见频率越高表现的阻抗越大。

任何在音频以上 ($>20\text{kHz}$) 的信号，通过印制导线（走线）均表现出电感特性。目前一般数字高速电路的频率都在