



北京市高等教育精品教材立项项目

面向计算机科学与技术专业规范系列教材



大规模集成电路 原理与设计

甘学温 贾嵩 王源 孙雷 编著



Principle and Design of VLSI Circuits

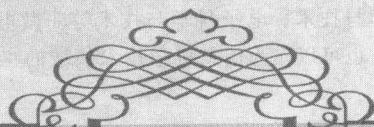


机械工业出版社
China Machine Press



北京市高等教育精品教材立项项目

面向计算机科学与技术专业规范系列教材



大规模集成电路 原理与设计

甘学鼎 曹崇玉 孙雷 编著



Principle and Design of VLSI Circuits



机械工业出版社
China Machine Press

本教材本着从简单到复杂的循序渐进的原则,先从构成集成电路的主要器件 MOS 场效应晶体管的基本工作原理开始,再深入分析 CMOS 基本单元电路,基于对单元电路的讨论,分析一些重要的数字子系统的结构和工作原理,最后讨论集成电路的设计方法。在每一章都有相应的例题和习题引导和帮助学生掌握电路的工作原理和设计思路。本书在编写过程中充分考虑了计算机专业学生的需求,重点放在电路基本原理和设计方法上,目的在于使计算机专业背景的学生也能够掌握集成电路的设计方法。

本书可以作为计算机科学与技术、电子科学与技术等非微电子专业的高年级本科生学习集成电路原理与设计的教材,也可以作为信息科学技术领域的工程技术人员了解 CMOS 集成电路的入门参考书。

版权所有,侵权必究

本书法律顾问 北京市展达律师事务所

图书在版编目(CIP)数据

大规模集成电路原理与设计/甘学温等编著. —北京:机械工业出版社,2009.9
(面向计算机科学与技术专业规范系列教材)

ISBN 978-7-111-27709-5

I. 大… II. 甘… III. ①大规模集成电路-电路理论-高等学校-教材 ②大规模集成电路-电路设计-高等学校-教材 IV. TN47

中国版本图书馆 CIP 数据核字(2009)第 117377 号

机械工业出版社(北京市西城区百万庄大街 22 号 邮政编码 100037)

责任编辑:刘立卿

北京诚信伟业印刷有限公司印刷

2010 年 1 月第 1 版第 1 次印刷

185mm×260mm·14 印张

标准书号:ISBN 978-7-111-27709-5

定价:26.00 元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

客服热线:(010) 88378991; 88361066

购书热线:(010) 68326294; 88379649; 68995259

投稿热线:(010) 88379604

读者信箱:hzjsj@hzbook.com

出版者的话

机械工业出版社华章公司是国内重要的教育出版公司，培生教育集团（拥有 Addison Wesley、Prentice Hall 等品牌）是全球知名的教育出版集团，双方在过去长达十余年的合作中秉承“全球采集内容，服务教育事业”的理念，遴选、移译了国外大量的在计算机科学界享誉盛名的专家名著与名校教材，其中包括 Donald E. Knuth、Alfred V. Aho、Jeffrey D. Ullman、John E. Hopcroft、Dennis Ritchie 等大师名家的经典作品（收录在大理石封面的“计算机科学丛书”中），这些作品对国内计算机教育及科研事业的发展起到了积极的促进作用。

随着国内计算机科学与技术专业学科建设的不断完善、教学研究的蓬勃发展，以及教材改革的逐渐深化，计算机科学与技术专业的优秀课程及教材不仅仅是“引进来”（版权引进），而且需要“走出去”（版权输出）了。

近几年以来，教育部计算机科学与技术专业教学指导分委员会根据我国计算机专业教育的现状以及社会对人才的需求，发布了《高等学校计算机科学与技术专业发展战略研究报告暨专业规范（试行）》（以下简称《规范》）。为配合《规范》的实施推广，同时为落实中央“提高高等教育质量”的最新指导思想，在教育部计算机科学与技术专业教学指导分委员会的指导下，在国内知名高校众多教授的帮助下，我们出版了这套“面向计算机科学与技术专业规范系列教材”。

本套教材的作者在长达数十年的科研和教学经历中积累了大量的知识和经验，也奠定了他们在学术和教学领域的地位，教材的内容体现了他们的教学思想和教学理念，本套教材也是传承他们优秀教学成果的最好载体，是中国版的专家名著和名校教材，相信它们的出版对提高计算机科学与技术专业的教育水平和教学质量能够起到积极的作用。

华章与培生作为专业的出版团队，愿与高等院校的老师共同携手，在这套教材的出版上引进国际先进教材出版经验，在教学配套资源的建设上做出新的尝试，为促进中国计算机科学与技术专业教育事业的发展，为增进中国与世界文化的交流而努力。



华章教育



培生教育集团

序 言

近 20 年里, 计算机学科有了很大的发展, 人们普遍认为, “计算机科学” 这个名字已经难以涵盖该学科的内容, 因此, 改称其为计算学科 (Computing Discipline)。在我国本科教育中, 1996 年以前曾经有计算机软件专业和计算机及应用专业, 之后被合并为计算机科学与技术专业。2004 年以来, 教育部计算机科学与技术专业教学指导分委员会根据我国计算机专业教育和计算学科的现状, 为更好地满足社会对计算机专业人才的需求, 发布了《高等学校计算机科学与技术专业发展战略研究报告暨专业规范 (试行)》(以下简称《规范》), 提出在计算机科学与技术专业名称之下, 构建计算机科学、计算机工程、软件工程和信息技术四大专业方向。《规范》中四大专业方向的分类, 在于鼓励办学单位根据自己的情况设定不同的培养方案, 以培养更具针对性和特色的计算机专业人才。

为配合《规范》的实施, 落实中央“提高高等教育质量”的精神, 我们规划了“面向计算机科学与技术专业规范系列教材”。本系列教材面向全新的计算学科, 针对我国高等院校逐步向新的计算机科学与技术专业课程体系过渡的趋势编写, 在知识选择、内容组织和教学方法等方面满足《规范》的要求, 并与国际接轨。本套教材具有以下几个特点:

(1) **体现《规范》的基本思想, 满足其课程要求。**为使教材符合我国高等院校的教学实际, 编委会根据《规范》的要求规划本套教材, 广泛征集在国内知名高校中从事一线教学和科研工作、经验丰富的优秀教师承担编写任务。

(2) **围绕“提高教育质量”的宗旨开发教材。**为了确保“精品”, 本系列教材的出版不走盲目扩大的路子, 每本教材的选题都将由编委会集体论证, 并由一名编委担任责任编委, 最大程度地保证这套教材的编写水准和出版质量。

(3) **教材内容的组织科学、合理, 体系得当。**本套教材的编写注重研究学科的新发展和新成果, 能够根据不同类型人才培养需求, 合理地进行内容取舍、组织和叙述, 还精心设计了配套的实验体系和练习体系。

(4) **教材风格鲜明。**本套教材按 4 个专业方向统一规划, 分批组织, 陆续出版。教材的编写体现了现代教育理念, 探讨先进的教学方法。

(5) **开展教材立体化建设。**根据需要配合主教材的建设适时开发实验教材、教师参考书、学生参考书、电子参考资料等教辅资源, 为教学实现多方位服务。

我们衷心希望本系列教材能够为我国高等院校计算机科学与技术等专业的教学作出贡献, 欢迎广大读者广为选用。

“面向计算机科学与技术专业规范系列教材”编委会

面向计算机科学与技术专业规范系列教材

编委会

主任委员： 蒋宗礼

副主任委员： 王志英 钱乐秋

委员：（以姓氏拼音为序）

陈道蓄	陈 明
傅育熙	何炎祥
黄刘生	贾云得
姜守旭	李仁发
李晓明	刘 辰
马殿富	齐 勇
孙吉贵	孙茂松
吴功宜	吴 跃
谢长生	于 戈
张 钢	周兴社

秘书组：温莉芳 刘立卿 姚 蕾

本书责任编委： 王志英

前言

在上世纪 50 年代集成电路面世初期,没有人能想象这样一片小小的晶片能对世界产生如此大的影响,没人能预料到如今它已在我们的生活中无处不在。集成电路衍生出了整个现代电脑工业,上世纪四五十年代动辄上吨重的计算机已被现在的个人计算机和掌上电脑所取代。集成电路为信息产业的发展做出了巨大贡献,没有集成电路的发明,今时今日许多的电子产品根本不可能面世。毫无疑问,集成电路的发明打造出了一个强大的产业,也改变了人类的生活。

在过去的 50 年里,集成电路一直按照摩尔定律的预测飞速发展着。集成度的增长速度直接反映了集成电路的发展。1971 年 Intel 推出的第一款微处理器 4004 采用 $10\mu\text{m}$ 工艺,集成度仅为 2300 个元件,时钟频率为 0.108MHz。2002 年 Intel 推出的奔腾 4 处理器采用 $0.13\mu\text{m}$ 工艺,集成度为 5500 万个晶体管,时钟频率超过 2GHz。而 2007 年 Intel 推出的酷睿 2 四核处理器,采用 45nm 工艺,集成度为 8.2 亿个晶体管。集成电路制造工艺已从“微米级”、“亚微米级”、“深亚微米级”进入到“纳米级”加工水平,硅片(或叫做晶圆)的直径也从 2 英寸发展到现在的 12 英寸。随着集成度不断提高,集成电路已经发展到系统芯片时代,在一个芯片上,可集成包括 CPU、DSP、逻辑电路、模拟电路、射频电路、存储器、总线和其他功能模块及嵌入软件等,并相互连接构成完整的系统。

MOS 器件由于其结构简单有利于集成化,使得 MOS 集成电路出现以后就受到重视,并得到迅速发展。MOS 集成电路从早期的 PMOS 电路发展到 NMOS 电路,电路的速度得到提高。NMOS 电路比双极型电路工作电流小、功耗低、集成密度高,在 20 世纪 70 年代得到迅速发展,成为数字集成电路的主流。但是当集成电路发展到超大规模时,NMOS 电路的静态功耗也成为一个限制因素。CMOS 电路利用 NMOS 器件和 PMOS 器件的互补特性,消除了电路的直流电流,极大地降低了功耗。因此,20 世纪 80 年代中期,CMOS 已经发展成为集成电路的主流技术,至今一直占据着主导地位。

面对集成电路如此迅猛的发展形势和集成电路产业对于集成电路设计人才的大量需求,本书的几位作者一直致力于集成电路方面的教学工作,不断改革课程设置和教学内容,在教学工作中取得了优异的成绩,我们开设的“集成电路原理与设计”系列课程被评为北京市精品课程,课程改革的成果获得 2008 年北京大学教学成果一等奖。我们还根据多年的教学经验,做好教材建设工作。1999 年和 2006 年甘学温教授曾分别编写了《数字 CMOS VLSI 分析与设计基础》一书以及与其他老师合著《集成电路原理与设计》一书。《集成电路原理与设计》一书入选北京市高等教育精品教材建设工程立项,同时入选“十一五”国家级规划教材立项,并被评为 2007 年度普通高等教育精品教材。这两本教材主要针对的是微电子专业的学生,对 MOS 器件和 CMOS 电路原理的分析比较深入细致,需要学生有比较扎实的半导体物理和半导体器件物理的基础。

随着集成电路的应用越来越普及,很多非微电子专业的学生也希望了解集成电路的工作原理和设计方法,特别是集成电路的发展和计算机有紧密的联系,计算机中的 CPU 和内存是数字集成电路的主要产品。微处理器和存储器芯片的集成密度和工作速度不断提高,使计算机的性能也不断提高,同时也促进了计算机的发展和普及;而计算机的发展,特别是工作站的出现可以支持功能强大的电路设计软件,为集成电路设计自动化提供了平台。可以说集成电路和计算机的发展相辅相成。正是由于集成电路和计算机之间这种密切关联,教育部计算机科学与技术专业教学指导分委员会提出在计算机专业开设集成电路原理课程。我们正是针对这种需求编写了《大规模集成电路原理与设计》这本教材。考虑到计算机专业背景的学生没有学习过半导体物理和半导体器件物理,因此,我们在编写时不过多地进行理论推导,重点放在电路基本原理和设计方法学上,而不过多地介绍器件的物理内容,目的在于使计算机专业背景的学生也能够掌握集成电路的设计方法。

本书的几位作者有着丰富的教学经验和从事集成电路设计与制作的科研实践,在编写过程中结合实际经验,并参考国外先进的教材和文献资料,力求使教材内容具有先进性,同时强调教材要有普及性和实用性。在内容安排上本着从简单到复杂的循序渐进的原则,先从构成集成电路的主要器件 MOS 场效应晶体管的基本工作原理开始,再深入分析 CMOS 基本单元电路,基于对单元电路的讨论,分析一些重要的数字子系统的结构和工作原理,最后讨论集成电路的设计方法学。在每一章都有相应的例题和习题引导和帮助学生掌握电路的工作原理和设计考虑。书中给出的很多电路性能是我们针对国内目前较先进的 $0.13\mu\text{m}$ 工艺参数用 SPICE 仿真得到的结果,能够比较真实地反映实际电路的性能。通过这些实例引导学生学习集成电路分析与设计方法。我们以附录的形式介绍了 Verilog 语言和电路分析软件 SPICE 的使用,并给出了一些电路版图例子,以便帮助学生掌握一些常用的 EDA 工具,使学生可以在不同层级完成集成电路设计。本书可以作为计算机科学与技术、电子科学与技术等非微电子专业的高年级本科生学习集成电路原理与设计的教材,也可以作为信息科学技术领域的工程技术人员了解 CMOS 集成电路的入门参考书。

本书第 1 章由甘学温教授执笔。第 2 章和第 6 章由王源副教授执笔。第 3 章由孙雷副教授执笔。第 4 章由孙雷副教授、贾嵩副教授和甘学温教授共同完成。第 5 章和第 7 章由贾嵩副教授执笔。最后由甘学温教授对全书进行了审核。

在本书编写过程中得到了北京大学信息科学技术学院微电子学系领导和同事们的关心和支持,也得到很多学生的帮助。吉利久教授、莫邦燹教授审阅了书稿;王逸潇、李夏禹、杜兵、吴迪、刘俐敏等学生帮助绘制了大量的插图并提供了 SPICE 仿真的结果;张小阳、任建国、吴峰锋等学生帮助完成一些资料收集和整理工作。作者在此向所有关心和帮助我们的领导、同事和学生表示衷心的感谢。还要感谢北京市教育委员会给予的北京市高等教育精品教材立项资助,感谢机械工业出版社华章公司为本书的出版所做的大量工作。

由于作者水平有限,书中难免有错误和疏漏之处,诚恳欢迎读者批评指正。

作者

2009 年 2 月于北京大学



教学建议

第1章 绪论(2学时)

该章的内容是让学生认识集成电路的重要作用,了解集成电路的发展历史、发展规律和发展趋势。目的是开阔学生的视野,激发学生的学习兴趣。该章内容是介绍性的,可以不做任何要求。

第2章 CMOS 集成电路中的基本元件(6~8 学时)

该章内容是为学习 CMOS 集成电路原理奠定必要的基础。要求学生了解半导体材料的基本性质。掌握 pn 结的构成和单向导电性。掌握 MOSFET 的结构和基本工作原理,会判断 MOSFET 的种类和工作状态。熟练掌握 MOSFET 的阈值电压公式和简单电流方程,会分析影响阈值电压和电流的因素。了解 MOSFET 的本征电容和寄生电容,瞬态分析的简单等效电路。了解等比例缩小理论以及对集成电路发展的作用。对小尺寸器件的二级效应以及 SPICE 中的 MOS 器件模型不做要求,可以不讲。对无源元件不要求掌握具体元件结构,只要了解电阻器和电容器的主要实现方法。要了解集成电路中互连线存在的寄生电阻和电容,了解连线寄生电阻上 IR 压降的影响,以及连线的 RC 延迟对速度的影响。

第3章 CMOS 反相器的分析与设计(6 学时)

该章内容是重点,因为反相器是构成数字集成电路的最基本的单元电路。要求学生掌握 CMOS 反相器的结构和基本特性,掌握分析 CMOS 反相器直流和瞬态特性的方法。会从电流方程出发推导 CMOS 反相器的直流电压传输特性,了解器件阈值电压和导电因子对传输特性的影响。要记住 CMOS 反相器的逻辑阈值电平表达式,根据逻辑阈值计算最大噪声容限。记住输出上升时间和下降时间以及传输延迟时间的定义,会分析影响速度的因素,并能根据给定公式和器件参数计算 t_r 、 t_f 或 t_p 。掌握 CMOS 反相器的设计方法,即根据设计要求和给定的工艺参数决定反相器中的器件尺寸。

可以介绍 SPICE 的使用,让学生掌握用 SPICE 进行电路仿真的方法。

第4章 基本单元电路(10~14 学时)

该章内容是重点,讲解构成数字系统的各种类型的基本单元电路。要求学生掌握各种类型的基本单元电路的结构特点和分析方法。

4.1 节重点掌握静态 CMOS 逻辑门的构成方法,对实现与或非的逻辑门,能从电路图导出逻辑表达式,或根据逻辑表达式画出对应的 CMOS 电路。掌握静态 CMOS 逻辑门的分析和设计方法,即等效反相器方法。

4.2 节掌握传输门电路的结构特点和逻辑特点,会分析传输门电路的逻辑功能,并能用

传输门电路实现简单的与或逻辑。了解 NMOS 和 PMOS 传输管存在阈值损失的问题。掌握传输门阵列的结构和实现的逻辑功能，了解其逻辑灵活性。

4.3 节掌握预充-求值动态电路的结构特点和工作原理，会分析给定电路的逻辑功能，对简单的与或非逻辑表达式，能画出对应的动态电路。了解动态电路存在的一些特殊问题，如电荷分享和级联问题。掌握多米诺电路的结构特点，它是解决预充-求值动态电路级联的一种方式。了解多输出多米诺电路的结构特点和实现多输出多米诺电路的方法。了解时钟同步 CMOS 电路的结构特点和工作原理。

4.4 节掌握双稳态电路的结构及其存储原理。了解 R-S 锁存器的结构和逻辑特点。掌握基于传输门和反相器的 D 锁存器和 D 触发器的电路结构和工作原理，输入-输出波形的关系。了解其他触发器的逻辑特点和构成方法。

4.5 节内容可以不讲，也可以放在第 3 章讲解。主要让学生了解 CMOS 电路的功耗来源，认识到随着集成电路规模的增大，CMOS 集成电路电路的功耗问题已经成为一个重要的设计考虑。

第 5 章 数字集成电路子系统设计(6~8 学时)

该章是在前一章的基础上讲解如何用基本单元电路构成常用的子系统，重点是结构和逻辑设计。

5.1 节中控制器的内容可能在其他课程已经学习，主要是通过交通灯例题讲解时序逻辑电路的结构特点以及设计方法。

5.2 节中运算器的核心是 ALU，而 ALU 的核心是加法器，本节重点是让学生掌握行波进位加法器和超前进位加法器的结构，以及各部分单元电路的实现。

5.3 节要求学生掌握存储器的种类和各种存储器的单元结构及单元工作原理。

5.4 节输入/输出缓冲器是实际集成电路芯片中不可缺少的部分，让学生了解输入缓冲器的两个部分：电平转换电路和 ESD 保护电路。让学生掌握用反相器链作输出缓冲器的设计考虑。

第 6 章 CMOS 集成电路制造工艺(4~6 学时)

该章重点是让学生了解 CMOS 集成电路的加工过程，能把工艺过程与电路的版图联系起来，从而理解版图设计规则。CMOS 中的闩锁效应、先进的 CMOS 工艺和封装技术可以不讲。

第 7 章 集成电路的设计方法与实现(6 学时+设计实习)

该章内容是理论联系实际环节，如果有 EDA 工具最好配合该章内容安排一定时间的设计实习。

让学生掌握集成电路层次化、结构化的设计方法。了解全定制设计流程和全定制版图设计方法，能完成一个简单单元电路的全定制版图设计。掌握基于单元的半定制设计方法，掌握自顶向下的设计流程。会用硬件描述语言完成逻辑级或更高层级的描述。可以增加学时简单讲解硬件描述语言如 Verilog 的语法。让学生了解利用逻辑综合工具和布局布线工具进行设计实现的过程。让学生了解标准单元和 IP 的差别以及它们的作用。

本课程总学时可以控制在 40~50 学时，如果安排设计实习再另外增加学时。



符号表

A_D	MOS 晶体管漏-衬底 pn 结面积	E_c	导带底能级
A_S	MOS 晶体管源-衬底 pn 结面积	E_{eff}	表面处的有效纵向电场
A_{eff}	电容器的有效面积	E_F	费米能级
C_1	迁移率修正指数因子	$(E_F)_n$	n 型硅的费米能级
C_B	存储器位线的寄生电容	$(E_F)_p$	p 型硅的费米能级
C_D	pn 结扩散电容	E_g	禁带宽度
C_{DB}	漏-衬底 pn 结电容	E_i	禁带中线能级, 本征费米能级
C_{FB}	MOS 结构的平带电容	E_m	沟道的最大电场强度
C_G	MOS 晶体管总的栅电容	E_{sat}	漂移速度达到饱和的临界电场强度
C_{GB}	MOS 晶体管栅-衬底本征电容	E_v	价带顶能级
C'_{GB}	MOS 晶体管栅-衬底覆盖电容	E_{VDD}	电源 VDD 提供的能量
C_{GB0}	单位沟道长度的栅-衬底覆盖电容	E_0	迁移率开始退化的临界电场强度, 真空中静止电子的能量
C_{GD}	MOS 晶体管栅-漏本征电容	F_I	扇入系数
C'_{GD}	MOS 晶体管栅-漏覆盖电容	F_O	扇出系数
C_{GDO}	单位沟道宽度的栅-漏覆盖电容	f	频率
$C_{GD, tol}$	总的栅-漏电容	f_{max}	电路的最高工作频率
C_{GS}	MOS 晶体管栅-源本征电容	f_T	MOS 晶体管的特征频率
C'_{GS}	MOS 晶体管栅-源覆盖电容	H	互联绝缘层厚度
C_{GSO}	单位沟道宽度的栅-源覆盖电容	$I_{DN, av}$	对负载电容放电的平均电流
$C_{GS, tol}$	总的栅-源电容	$I_{DP, av}$	对负载电容充电的平均电流
C_h	互联线侧壁电容	I_D	MOS 晶体管漏极电流
C_{in}	输入节点对地的电容	I_{DB}	MOS 晶体管漏-衬底 pn 结反向电流
C_{it}	与界面陷阱电荷变化有关的电容	I_{DN}	NMOS 管的漏极电流
C_j	单位面积的 pn 结电容	I_{DP}	PMOS 管的漏极电流
C_{jA}	单位面积的 pn 结底部电容	I_{Dsat}	MOS 晶体管饱和区电流
C_{jP}	单位周长的 pn 结侧壁电容	I_G	MOS 晶体管栅极电流
C_{jP0}	零偏压时单位长度的 pn 结侧壁电容	I_j	反向 pn 结电流
C_{j0}	零偏压时单位面积的 pn 结底部电容	I_{leak}	电路中总的泄漏电流
C_L	负载电容	I_{mean}	平均短路电流
C_l	互连线的寄生电容	I_{on}	导通态电流, 逻辑电路的直流导通电流
C_{ml}	电荷守恒模型中的本征电容	I_{SB}	源-衬底 pn 结反向泄漏电流
C_{out}	输出节点对地的电容	I_{ST}^{off}	MOS 晶体管的亚阈值电流
C_{ox}	单位面积栅氧化层电容	I_S	pn 结反向饱和电流
C_p	寄生的 MOS 结构电容	I_{sc}	从电源到地的直流短路电流
C_S	存储器单元的存储电容	I_{sub}	衬底电流
C_{SB}	源-衬 pn 结电容	I_0	MOS 晶体管中 $V_{GS}=V_T$ 时的电流
C_{si}	半导体表面单位面积的耗尽层电容	K	MOS 晶体管的导电因子(K 因子)
C_T	pn 结势垒电容	K_N	NMOS 晶体管的导电因子
C_v	互连线纵向寄生电容	K_P	PMOS 晶体管的导电因子
C_{vb}	互联线寄生底部电容(纵向)	K'	本征导电因子
C_{ve}	互联线寄生边缘电容(纵向)	K_r	MOS 反相器的比例因子
E	电场强度, 能量		

(续)

k	玻尔兹曼常数	R_{ICL}	互连线寄生电阻
k_p	饱和电场相关因子	R_s	MOS 晶体管源区串联电阻
L	MOS 晶体管沟道长度	R_{sub}	硅衬底的寄生电阻
L_D	源、漏区的横向扩散长度	R_{nw}	n 阱的寄生电阻
L_{eff}	MOS 晶体管有效沟道长度	$R_{\square}$	薄层电阻或叫方块电阻
L_G	MOS 晶体管栅长即栅极线条宽度	S	亚阈值斜率, 互连线间距
L_{ICL}	互连线长度	T	绝对温度, 周期时间, 互连线厚度, 电荷传输效率
L_n	电子的扩散长度	TCC	电容温度系数
L_p	空穴的扩散长度	TCR	电阻温度系数
L_R	电阻长度	T_R	电阻厚度
m_1	底面积电容缓变系数	t_{carry}	进位运算延迟时间
m_2	侧面积电容缓变系数	t_d	延迟时间
N_{eff}	有效衬底掺杂因子	t_f	输出信号的下降时间
N_{fs}	快界面态密度	t_h	信号的保持时间
N_{ss}	表面态密度	t_{in}	绝缘层厚度
$N_{\text{sub}} (N_A \text{ 或 } N_D)$	衬底掺杂浓度	t_p	电路的平均传输延迟时间
n	电子密度, 栅极和硅衬底之间的电荷耦合作用	t_{pHL}	输出从高到低转换的传输延迟时间
n^-	n 型轻掺杂	t_{pLH}	输出从低到高转换的传输延迟时间
n^+	n 型高掺杂	t_{ox}	MOS 晶体管栅氧化层厚度
n_i	本征载流子浓度	t_r	输出信号的上升时间
P_D	MOS 晶体管漏-衬底 pn 结周长	t_s	信号的建立时间
PDP	功耗延迟积	u_t	横向电场系数
P_s	CMOS 电路的静态功耗	V_B	体电位, pn 结击穿电压
P_{ac}	开关过程中的动态短路功耗	V_{BS}	MOS 晶体管衬底偏压
P_{sw}	CMOS 电路的开关功耗	V_{bi}	pn 结自建势
p	空穴密度	V^+	施密特触发器的正向逻辑阈值电平
p^-	p 型轻掺杂	V^-	施密特触发器的反向逻辑阈值电平
p^+	p 型高掺杂	V_c	MOS 晶体管中由漏电压形成的沿沟道的电压降
Q_B	体电荷(耗尽层电荷)面密度, 衬底耗尽区电荷	V_D	MOS 晶体管漏电位
Q_{Bm}	半导体表面耗尽层电荷面密度的最大值	V_{DS}	MOS 晶体管漏-源电压(漏电压)
Q_c	表面反型载流子电荷面密度	$V_{\text{D'S'}}$	有效 MOS 晶体管漏-源电压
Q_d	漏端耗尽层电荷面密度, 漏端电荷	V_{DD}	电源电压
Q_{FG}	浮栅上存储的电荷	V_{Dat}	MOS 晶体管漏饱和电压
Q_G	栅电荷	V_f	存在电荷分享的最终平衡电平
Q_{ox}	等效的 Si-SiO ₂ 界面处栅氧化层电荷面密度	V_{FB}	平带电压
Q_s	源端耗尽层电荷面密度, 源端电荷	V_G	MOS 晶体管栅电位, MOS 结构的栅压
Q_{as}	氧化层电荷	V_{GS}	MOS 晶体管栅-源电压(栅电压)
Q_a	半导体表面单位面积电荷	$V_{\text{GS'}}$	有效 MOS 晶体管栅-源电压
q	电子电荷量	V_G	MOS 晶体管有效栅电位
R	电阻	V_{GD}	MOS 晶体管栅-漏电压
R_{cont}	接触电阻	V_h	发生闩锁效应时的维持电压
R_D	MOS 晶体管漏区串联电阻	V_{IHmin}	电路允许的输入高电平的最小值
R_G	栅电阻	V_{ILmax}	电路允许的输入低电平的最大值
		V_{in}	输入电平
		V_{it}	反相器的逻辑阈值电平

(续)

V_{NH}	输入高电平噪声容限	x_{dm}	最大耗尽层厚度
V_{NHM}	CMOS 反相器输入高电平的最大噪声容限	x_j	结深
		α	按比例缩小因子, 电路的开关活动因子
V_{NL}	输入低电平噪声容限	β	MOS 晶体管导电因子
V_{NLM}	CMOS 反相器输入低电平的最大噪声容限	γ	MOS 晶体管体效应系数
		ϵ_{in}	绝缘层的相对介电常数
V_{OH}	输出高电平	ϵ_{ox}	二氧化硅相对介电常数
V_{OL}	输出低电平	ϵ_{si}	硅的相对介电常数
V_{on}	导通电压	ϵ_0	真空电容率
V_{out}	输出电平	λ	工艺特征尺寸, MOS 晶体管沟道长度调制系数
V_{ox}	氧化层上的电压		
V_S	MOS 晶体管源电位	μ_B	体迁移率
V_{SS}	地线电位	μ_{coul}	库仑散射决定的迁移率
V_T	MOS 晶体管阈值电压	μ_{eff}	反型载流子表面有效迁移率
V_{TN}	NMOS 晶体管阈值电压	μ_n	电子的表面有效迁移率
V_{TP}	PMOS 晶体管阈值电压	μ_p	空穴的表面有效迁移率
V_{T0}	衬底偏压为零时的 MOS 晶体管阈值电压	μ_{ph}	声子散射决定的迁移率
		μ_{sr}	表面散射决定的迁移率
V_t	热电压	μ_0	低场下的有效迁移率
v	载流子漂移速度	δ	窄沟道效应因子
v_s	载流子饱和漂移速度	ρ	电阻率
W	MOS 晶体管沟道宽度	θ	迁移率退化因子
W_{ICL}	互连线宽度	τ	RC 延迟的时间常数
W_m	金属功函数	τ_f	下降时间常数
W_R	电阻宽度	τ_r	上升时间常数
W_s	半导体功函数	η	静电反馈因子
X_m	pn 结空间电荷区宽度	φ_F	半导体的费米势
x_{QC}	沟道电荷共享系数	φ_{MS}	MOS 晶体管栅材料和衬底之间的功函数差
x_d	MOS 结构半导体表面耗尽层厚度	φ_S	半导体表面势

目 录

出版者的话

序 言

前 言

教学建议

符号表

第 1 章 绪论 1

1.1 集成电路的发展历史 1

1.2 集成电路的发展规律 3

1.3 集成电路的分类 5

1.4 集成电路的发展趋势 7

参考文献 12

习题 14

第 2 章 CMOS 集成电路中的基本

元件 15

2.1 硅材料的基本特性 15

2.1.1 载流子和费米能级 15

2.1.2 pn 结 17

2.1.3 MIS(MOS)结构 20

2.2 MOSFET 器件 23

2.2.1 MOSFET 器件结构 24

2.2.2 MOSFET 器件特性 26

2.2.3 MOSFET 按比例缩小理论 34

2.2.4 小尺寸 MOSFET 的二级

效应 36

2.2.5 MOSFET 的 SPICE 器件

模型 40

2.3 CMOS 集成电路中的无源元件 46

2.3.1 电容器 46

2.3.2 电阻器 48

2.3.3 互连线 51

参考文献 55

习题 55

第 3 章 CMOS 反相器的分析与设计 57

3.1 CMOS 反相器的结构和基本特性 57

3.2 CMOS 反相器的直流特性 58

3.2.1 CMOS 反相器的直流电压
传输特性 58

3.2.2 CMOS 反相器的直流转移
特性 61

3.2.3 CMOS 反相器的直流噪声
容限 62

3.3 CMOS 反相器的瞬态特性 63

3.3.1 CMOS 反相器的负载电容 63

3.3.2 CMOS 反相器输出电压的
上升时间和下降时间 64

3.3.3 反相器传输延迟时间的
计算 66

3.3.4 电路的最高工作频率 68

3.4 CMOS 反相器的设计 69

参考文献 70

习题 71

第 4 章 基本单元电路 72

4.1 静态 CMOS 逻辑电路 72

4.1.1 静态 CMOS 逻辑门的结构
特点 72

4.1.2 静态 CMOS 逻辑门的分析
方法 75

4.1.3 静态 CMOS 逻辑门的设计 80

4.1.4 用静态 CMOS 逻辑门实现
组合逻辑 81

4.2 MOS 传输门逻辑电路 86

4.2.1 传输门的基本特性 86

4.2.2 用传输门实现组合逻辑 90

4.2.3 传输门阵列逻辑 92

4.3 动态 CMOS 逻辑电路 94

4.3.1 预充-求值的动态 CMOS
电路 94

4.3.2 多米诺 CMOS 电路 97

4.3.3 时钟同步 CMOS 电路 99

4.4 锁存器和触发器	100	6.1.2 n 阱 CMOS 工艺流程	136
4.4.1 双稳态电路和 RS 锁存器 ...	100	6.1.3 硅基 CMOS 中的闩锁效应	139
4.4.2 D 锁存器和 D 触发器	102	6.1.4 先进的 CMOS 工艺	140
4.4.3 其他功能的时序逻辑单元 ...	103	6.2 CMOS 版图设计	143
4.4.4 动态时序逻辑单元	104	6.3 封装技术	148
4.4.5 多位时序逻辑电路	104	6.3.1 封装工艺流程	148
4.5 CMOS 逻辑电路的功耗	105	6.3.2 封装工艺分类	149
4.5.1 CMOS 电路的功耗来源 ...	105	6.3.3 先进的封装技术	150
4.5.2 低功耗技术	108	参考文献	152
参考文献	109	习题	153
习题	110	第 7 章 集成电路的设计方法与实现 ...	154
第 5 章 数字集成电路子系统设计 ...	112	7.1 集成电路设计流程	154
5.1 控制器的设计	112	7.1.1 层次化的方法	155
5.1.1 有限状态机	112	7.1.2 结构化的方法	155
5.1.2 存储程序控制器	114	7.2 集成电路的设计方法分类	156
5.2 运算器的设计	115	7.3 全定制设计方法	157
5.2.1 加法器的结构设计	115	7.3.1 全定制方法的设计输入与分析	158
5.2.2 加法器的电路设计	117	7.3.2 全定制的版图设计	160
5.2.3 以加法器为基础构建算术逻辑单元	118	7.4 半定制设计方法	162
5.3 VLSI 存储器	120	7.4.1 半定制设计流程	162
5.3.1 存储器的总体结构	120	7.4.2 硬件描述语言	163
5.3.2 存储器的单元结构	121	7.4.3 基于标准单元的 ASIC 方法	163
5.3.3 存储器外围电路	126	7.4.4 基于 IP 的 SoC 方法	168
5.4 输入/输出缓冲器	127	7.5 设计实例	170
5.4.1 输入缓冲器单元	127	7.5.1 系统定义	171
5.4.2 输出缓冲器单元	129	7.5.2 设计过程	173
5.4.3 三态输出和双向缓冲器单元	130	参考文献	179
参考文献	131	习题	180
习题	131	附录 A SPICE 仿真基础	181
第 6 章 CMOS 集成电路制造工艺 ...	133	附录 B Verilog HDL 基础知识	194
6.1 CMOS 工艺	133	附录 C CMOS 集成电路常用参数表 ...	202
6.1.1 基本工艺步骤	133	附录 D 集成电路发展历史的大事记 ...	204

绪 论

自 1958 年半导体集成电路问世以来,以集成电路为代表的微电子技术取得了日新月异的发展,给人们的工作和生活带来了巨大的变革。集成电路的出现使电子设备向着微型化、高速度、低功耗和智能化发展,加快了人类进入信息化时代的步伐。各种电子设备,小到电子表,大到航天飞船,都离不开集成电路。集成电路将人类智慧与创造固化在硅芯片上,它无处不在,改变着社会的生产方式和人们的生活方式^[1]。特别是 20 世纪 90 年代以来,各种便携式和消费类电子产品迅速发展和普及,如手机、MP3、数码相机、笔记本电脑等,人们对这些使用芯片的电子产品的需求越来越大。正是这种市场的需求,成为推动集成电路产业发展的强大动力。1994 年全世界以集成电路为核心的半导体产业的年销售额首次突破 1000 亿美元,2000 年销售超过 2000 亿美元。近十多年来集成电路产业的销售额大约以 15% 的速度增长,其增长速度大约是 GDP 增速的 5 倍。到 2010 年,集成电路全行业销售额将达到 1 万亿美元^[1]。以集成电路为核心的电子信息产业已经成为关系到国计民生和国防建设的支柱产业之一。目前信息产业的市场规模已经超过了以汽车、石油、钢铁为代表的传统产业,成为世界第一大产业。

由于集成电路对经济发展、社会进步的作用越来越明显,2000 年集成电路的发明人杰克·基尔比(Jack S. Kilby)获得了诺贝尔物理学奖。

1.1 集成电路的发展历史

1947 年半导体晶体管的发明拉开了人类进入电子时代的序幕。从此,小型的半导体器件代替了真空电子管。1946 年 2 月在美国诞生的第一台计算机由 18 000 个电子管组成,占地 150 平方米,重 30 吨,耗电量 140 千瓦^[2]。然而这个庞然大物的运行速度只有每秒五千次,存储容量只有千位。这样的计算机怎么可能进入办公室和家庭,所以当时曾有人认为,全世界只要 4 台这样的计算机进行科学计算就足够了。然而,现在全世界的计算机有几亿台,现在最普通的 PC 机的运算能力也是世界上第一台计算机所望尘莫及的,更不用说每秒钟运算次数达万亿次的超级计算机了。这样巨大的变化正是以集成电路的发明和发展为基础的。

1958 年美国德州仪器公司的基尔比在半导体锗衬底上形成台面双极晶体管和电阻等元器件,并用超声波焊接的方法将这些元器件通过金属丝连接起来,制作出第一个半导体集成电路^[2]。它使人们看到了在一小块固体(半导体)材料上形成一个电路的前景。1959 年美国仙童半导体公司的诺依斯(R. N. Noyce)基于已经出现的硅平面双极晶体管的技术,提出利用淀积在二氧化硅膜上的导电膜形成元器件之间的连线,实现了硅平面工艺的单片集成电路^[3],从

而使集成电路可以批量加工,为集成电路的产业化奠定了基础。1961年仙童公司利用平面工艺制作出第一个单片集成电路产品系列,命名为“微逻辑”(micrologic)^[4]。从此双极型集成电路得到了迅速发展,典型的双极型集成电路晶体管-晶体管逻辑(Transistor-Transistor Logic, TTL)和发射极耦合逻辑(Emitter-Coupled Logic, ECL)电路在20世纪70年代得到广泛应用。电子设备从用分立元件发展到用集成电路,使整机体积缩小,性能提高。

1960年Kahng和Atalla用热氧化形成的 SiO_2 制作出第1个金属-氧化物-半导体场效应晶体管(Metal Oxide Semiconductor Field Effect Transistor, MOSFET)^[5]。由于已经有了平面工艺的基础,因此很快就出现了MOS集成电路。MOS晶体管比起双极晶体管结构简单、占用面积小,特别是MOS晶体管工作电流小功耗低,且便于隔离,这些优点非常有利于集成化。因此,MOS集成电路出现以后发展非常迅速,很快从小规模和中规模集成电路发展到大规模、超大规模集成电路。

1963年Wanlass和Sah提出了把p沟道MOS晶体管和n沟道MOS晶体管结合起来实现低功耗逻辑电路,这就是互补MOS(Complementary MOS, CMOS)集成电路,即CMOS集成电路^[6]。CMOS集成电路由于具有高密度、低功耗的优点开始受到重视,到20世纪80年代中期CMOS已经成为集成电路的主流技术。

1970年Intel公司制作出第一个1024位的动态随机存取存储器(Dynamic Random Access Memory, DRAM)^[3],1971年Intel公司又制作出第一块微处理器(Micro Processor Unit, MPU)芯片Intel 4004,该芯片集成了约2300个MOS晶体管^[7]。从此集成电路进入了大规模集成(Large Scale Integration, LSI)的时代。由于计算机的发展和普及,使存储器和微处理器芯片得到迅速发展和广泛应用,它们成为集成电路发展的典型代表产品,集成度(单个芯片上集成的晶体管数目)不断增长,产品性能也不断提高。图1.1-1给出了DRAM的发展情况^[8],图1.1-2给出了MPU的发展历史^[9]。

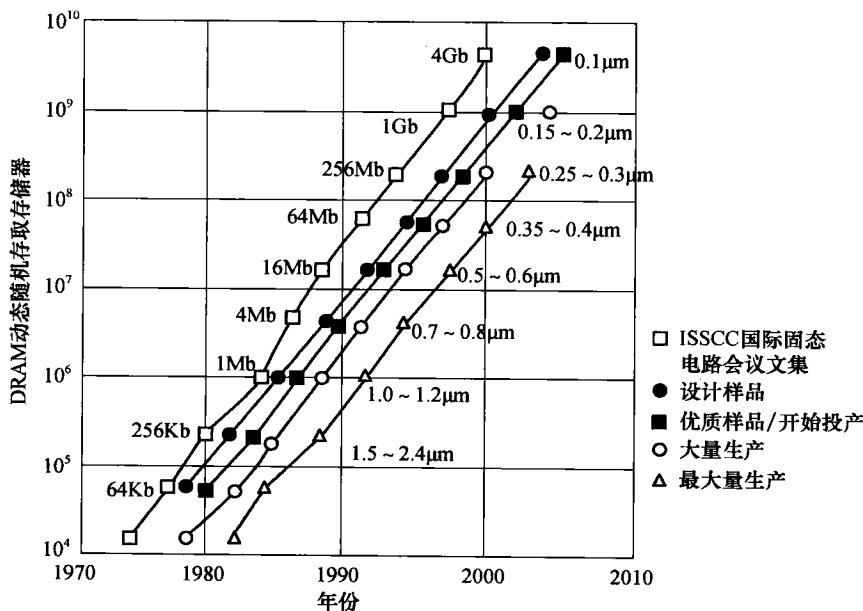


图 1.1-1 DRAM 的发展历史^[8]