



普通高等教育  
“十一五”规划教材

# ELECTRONIC TECHNOLOGY

# 数字电子技术

主编 王秀敏

副主编 刘云仙



普通高等教育“十一五”规划教材

# 数字电子技术

主 编 王秀敏

副主编 刘云仙

参 编 沈 眯 李敏丹 洪 波 肖丙刚

主 审 陈隆道



机械工业出版社

本书是面向普通高等教育电气工程与自动化类的“十一五”规划教材。本书大量精简了传统分立元件及小规模集成电路等内容，增加了反映最新电子设计技术发展的前沿水平及实现方法的EDA技术等内容，符合我国高等学校教学内容和课程体系改革的需要。

全书共分12章，主要包括数字电路基础、组合逻辑电路、时序逻辑电路、脉冲波形的产生与整形、数模与模数转换器、半导体存储器、可编程逻辑器件等内容。面对可编程器件的高度发展和新世纪对高等教育培养高素质人才的需要，在部分章节中增加了数字系统的EDA技术。为数字电路教学上的方便，同时增加了半导体器件的基本知识内容，各章前有内容提要、教学目标，各章末有小结、检测题和习题。

本书配有免费电子课件，欢迎选用本书作教材的老师登录[www.cmpedu.com](http://www.cmpedu.com)注册下载或发邮件到wangyaxin1993@sohu.com索取。

本书可作为高等学校电子信息类、电气信息类各专业本科生的教材，也可供本学科及其他相近学科工程技术人员参考。

#### 图书在版编目（CIP）数据

数字电子技术/王秀敏主编. —北京：机械工业出版社，2009.9

普通高等教育“十一五”规划教材. 浙江省“十一五”重点建设教材

ISBN 978-7-111-27950-1

I. 数… II. 王… III. 数字电路—电子技术—高等学校—教材 IV. TN79

中国版本图书馆CIP数据核字（2009）第133704号

机械工业出版社(北京市百万庄大街22号 邮政编码100037)

策划编辑：王保家 责任编辑：王雅新

版式设计：霍永明 责任校对：张晓蓉

封面设计：王洪流 责任印制：杨 曦

北京富生印刷厂印刷

2010年1月第1版第1次印刷

184mm×260mm·19.5印张·480千字

标准书号：ISBN 978-7-111-27950-1

定价：32.00元

凡购本书，如有缺页、倒页、脱页，由本社发行部调换

电话服务

社服务中心：(010)88361066

销售一部：(010)68326294

销售二部：(010)88379649

读者服务部：(010)68993821

网络服务

门户网：<http://www.cmpbook.com>

教材网：<http://www.cmpedu.com>

封面无防伪标均为盗版

# 全国高等学校电气工程与自动化系列教材 编审委员会

主任委员 汪槱生 浙江大学

副主任委员 (按姓氏笔画排序)

王兆安 西安交通大学

王孝武 合肥工业大学

田作华 上海交通大学

刘 丁 西安理工大学

陈伯时 上海大学

郑大钟 清华大学

赵光宙 浙江大学

赵 曜 四川大学

韩雪清 机械工业出版社

委员 (按姓氏笔画排序)

戈宝军 哈尔滨理工大学

王钦若 广东工业大学

吴 刚 中国科技大学

张纯江 燕山大学

张晓华 哈尔滨工业大学

邹积岩 大连理工大学

陈庆伟 南京理工大学

夏长亮 天津大学

萧蕴诗 同济大学

韩 力 重庆大学

熊 蕊 华中科技大学

方 敏 合肥工业大学

白保东 沈阳工业大学

张化光 东北大学

张 波 华南理工大学

杨 耕 清华大学

陈 冲 福州大学

范 瑜 北京交通大学

章 竞 湖南大学

程 明 东南大学

雷银照 北京航空航天大学

# 序

随着科学技术的不断进步，电气工程与自动化技术正以令人瞩目的发展速度，改变着我国工业的整体面貌。同时，对社会的生产方式、人们的生活方式和思想观念也产生了重大的影响，并在现代化建设中发挥着越来越重要的作用。随着与信息科学、计算机科学和能源科学等相关学科的交叉融合，它正在向智能化、网络化和集成化的方向发展。

教育是培养人才和增强民族创新能力的基础，高等学校作为国家培养人才的主要基地，肩负着教书育人的神圣使命。在实际教学中，根据社会需求，构建具有时代特征、反映最新科技成果的知识体系是每个教育工作者义不容辞的光荣任务。

教书育人，教材先行。机械工业出版社几十年来出版了大量的电气工程与自动化类教材，有些教材十几年、几十年长盛不衰，有着很好的基础。为了适应我国目前高等学校电气工程与自动化类专业人才培养的需要，配合各高等学校的教学改革进程，满足不同类型、不同层次的学校在课程设置上的需求，由中国机械工业教育协会电气工程及自动化学科教育委员会、中国电工技术学会高校工业自动化教育专业委员会、机械工业出版社共同发起成立了“全国高等学校电气工程与自动化系列教材编审委员会”，组织出版新的电气工程与自动化类系列教材。这类教材基于“**加强基础，削枝强干，循序渐进，力求创新**”的原则，通过对传统课程内容的整合、交融和改革，以不同的模块组合来满足各类学校特色办学的需要。并力求做到：

**1. 适用性：**结合电气工程与自动化类专业的培养目标、专业定位，按技术基础课、专业基础课、专业课和教学实践等环节，进行选材组稿。对有的具有特色的教材采取一纲多本的方法。注重课程之间的交叉与衔接，在满足系统性的前提下，尽量减少内容上的重复。

**2. 示范性：**力求教材中展现的教学理念、知识体系、知识点和实施方案在本领域中具有广泛的辐射性和示范性，代表并引导教学发展的趋势和方向。

**3. 创新性：**在教材编写中强调与时俱进，对原有的知识体系进行实质性的改革和发展，鼓励教材涵盖新体系、新内容、新技术，注重教学理论创新和实践创新，以适应新形势下的教学规律。

**4. 权威性：**本系列教材的编委由长期工作在教学第一线的知名教授和学者组成。他们知识渊博，经验丰富。组稿过程严谨细致，对书目确定、主编征集、资料申报和专家评审等都有明确的规范和要求，为确保教材的高质量提供了有

力保障。

此套教材的顺利出版，先后得到全国数十所高校相关领导的大力支持和广大骨干教师的积极参与，在此谨表示衷心的感谢，并欢迎广大师生提出宝贵的意见和建议。

此套教材的出版如能在转变教学思想、推动教学改革、更新专业知识体系、创造适应学生个性和多样化发展的学习环境、培养学生的创新能力等方面收到成效，我们将会感到莫大的欣慰。

全国高等学校电气工程与自动化系列教材编审委员会

江植生 陈明 扇大红

# 前　　言

本书是依据教育部“高等教育面向 21 世纪教学内容和课程体系改革计划”编写的，该教材在讲清基本原理的同时又兼顾了反映本学科正在发展的前沿内容。

本书是作者多年教学经验和教学改革的总结，编写过程中，在保证基本教学内容的前提下，注重培养学生的创造能力及综合分析能力。突出“保证基础、加强应用、培养能力、适应新技术发展”这一思路，教学内容重点突出，基本概念明确清晰，体系更趋完善，更符合教学要求和学生实际要求。

考虑到许多院校在安排教学计划时可能没有安排模拟电路课，所以本书增加了半导体二极管、晶体管及场效应晶体管基本知识的内容，这样无论是否已经学过模拟电子技术基础，都可以选用这本书作为数字电子技术基础课程的教材。

随着电子信息技术的快速发展，在电子技术设计领域，可编程逻辑器件已得到广泛应用。由于可编程逻辑器件仍然是制作在硅片上的半导体器件，所以分析半导体器件工作原理的理论基础仍然适用。同时，基本逻辑单元的工作原理以及组合逻辑电路和时序逻辑电路的基本概念、分析方法、设计方法也是使用这些新器件时必须具备的理论基础。目前，基于芯片的设计方法正在成为电子系统设计的主流。因此，本书缩减了传统分立元件及小规模集成电路等内容，增加了中大规模集成电路和可编程逻辑器件的比重，本书在部分章节中增加了数字系统的 EDA 技术。突出了采用硬件描述语言进行现代数字系统设计的方法，由浅入深地介绍了 Verilog HDL 语言的语法和语句，并给出了 Verilog HDL 数字设计的方法与技巧，对设计现代集成电路起到了快速入门和抛砖引玉的作用。

参加本书编写的教师多年从事着电子技术基础课程的教学，在教学中不断对教学内容和课程体系进行改革，积累了丰富的教学经验。本书由王秀敏任主编，负责全书的策划、组织和定稿。刘云仙为本书的副主编。第 1、5、9 章由王秀敏执笔、第 6、10 章由刘云仙执笔、第 11、12 章由沈晔执笔、第 7、8 章由李敏丹执笔、第 2、4 章由洪波执笔、第 3 章由肖丙刚执笔。教研室的其他老师也参加了部分工作。

浙江大学电工电子基础教学中心陈隆道教授担任本书的主审工作，他在百忙中认真审阅了全部稿件，提出了详细的修改意见。

本书配有免费电子课件，欢迎选用本书作教材的老师登录 [www.cmpedu.com](http://www.cmpedu.com) 注册下载或发邮件到 [wangyaxin1993@sohu.com](mailto:wangyaxin1993@sohu.com) 索取。

由于编者水平和经验有限，书中难免会有一些不妥之处，敬请广大师生及参考本书的读者批评指正，帮助我们不断改进。

编　　者

# 目 录

序	
前言	
<b>第1章 概述</b>	1
1.1 数字量与模拟量	1
1.2 数制系统和编码	2
1.2.1 数制系统	2
1.2.2 数制转换	4
1.2.3 编码	5
1.3 算术运算、逻辑运算和关系运算	8
1.3.1 算术运算	8
1.3.2 逻辑运算	8
1.3.3 关系运算	8
1.4 数字器件	9
1.5 并行传输和串行传输	9
1.6 高、低电平/正、负逻辑	10
1.7 EDA 开发平台及设计流程	10
1.7.1 EDA 开发平台	10
1.7.2 EDA 设计流程	11
小结	12
检测题	12
习题	13
<b>第2章 逻辑代数与逻辑化简</b>	15
2.1 逻辑代数的公式和定理	15
2.1.1 基本公式	16
2.1.2 常用公式	17
2.1.3 基本定理	18
2.2 逻辑函数及其表示方法	19
2.2.1 逻辑函数	19
2.2.2 逻辑函数的表示方法	19
2.2.3 逻辑函数的两种标准形式	20
2.2.4 逻辑函数的卡诺图表示法	23
2.2.5 逻辑函数的各种表示法之间的相互转换	24
2.3 逻辑函数化简	25
2.3.1 逻辑函数的公式法化简	26
2.3.2 逻辑函数的卡诺图法化简	28
2.3.3 具有无关项的逻辑函数化简	30
2.3.4 逻辑函数的其他最简表达形式的化简	32
小结	33
检测题	34
习题	35
<b>第3章 常用半导体器件的工作原理和开关特性</b>	39
3.1 半导体基础知识	39
3.1.1 本征半导体	40
3.1.2 杂质半导体	40
3.1.3 PN 结	41
3.2 半导体二极管	43
3.2.1 二极管的结构与类型	43
3.2.2 二极管的伏安特性	43
3.2.3 二极管的主要参数	44
3.2.4 二极管的应用	44
3.2.5 半导体二极管的开关特性	45
3.3 双极型晶体管	47
3.3.1 双极型晶体管的结构与类型	47
3.3.2 晶体管的电流放大作用	48
3.3.3 晶体管的特性曲线	50
3.3.4 晶体管的主要参数	51
3.3.5 温度对晶体管的特性及参数影响	53
3.3.6 双极型晶体管的开关特性	53
3.4 场效应晶体管	54
3.4.1 结型场效应晶体管	54
3.4.2 绝缘栅型场效应晶体管	56
3.4.3 场效应晶体管的主要参数	58
3.4.4 场效应晶体管与晶体管的比较	59

3.4.5 场效应晶体管的开关特性	59	5.3 编码器	101
小结	60	5.3.1 普通编码器	101
检测题	60	5.3.2 优先编码器	103
习题	60	5.4 译码器	107
<b>第4章 逻辑门电路</b>	<b>62</b>	5.4.1 变量译码器	107
4.1 基本逻辑门电路	62	5.4.2 显示译码器	111
4.1.1 反相器	62	5.5 加法器	114
4.1.2 与门和或门	63	5.5.1 一位加法器	114
4.1.3 与非门和或非门	64	5.5.2 多位加法器	116
4.1.4 异或门和同或门	64	5.5.3 加法器的应用	117
4.1.5 集成门电路概述	65	5.6 数据选择器	118
4.2 半导体二极管门电路	65	5.7 数据分配器	122
4.2.1 二极管与门	65	5.8 数值比较器	123
4.2.2 二极管或门	66	5.9 组合逻辑电路中的竞争-冒险	126
4.3 TTL门电路	67	5.9.1 产生竞争-冒险的原因	126
4.3.1 TTL反相器	67	5.9.2 检查竞争-冒险的方法	127
4.3.2 其他类型TTL门电路	74	5.9.3 消除竞争-冒险现象的方法	128
4.3.3 TTL集成电路及其他双极型集成电路	79	5.10 数字系统的EDA实现	129
4.4 CMOS门电路	81	5.10.1 组合逻辑电路门级建模	129
4.4.1 CMOS反相器	81	5.10.2 组合逻辑电路的建模方法	130
4.4.2 其他类型的CMOS门电路	84	小结	132
4.4.3 CMOS门电路的特点、主要系列及主要参数	87	检测题	133
4.5 TTL电路和CMOS电路的正确使用及接口	89	习题	133
4.5.1 TTL电路和CMOS电路的正确使用	89	<b>第6章 触发器</b>	136
4.5.2 TTL电路和CMOS电路的接口	89	6.1 概述	136
小结	90	6.2 基本RS触发器	136
检测题	91	6.3 同步触发器	139
习题	92	6.3.1 同步RS触发器	139
<b>第5章 组合逻辑电路</b>	<b>97</b>	6.3.2 同步D触发器	140
5.1 概述	97	6.3.3 同步JK触发器	141
5.2 组合逻辑电路的分析和设计方法	98	6.3.4 同步T触发器和T'触发器	142
5.2.1 组合逻辑电路的分析方法	98	6.3.5 同步触发器的特点	142
5.2.2 组合电路的设计方法	99	6.4 主从触发器	142
		6.4.1 主从RS触发器	143
		6.4.2 主从JK触发器	144
		6.5 边沿触发器	145
		6.5.1 维持阻塞D触发器	145
		6.5.2 负边沿JK触发器	147

6.5.3 主从 CMOS 边沿触发器 .....	148	8.2.2 异步计数器 .....	203
<b>6.6 触发器的脉冲工作特性 .....</b>	<b>149</b>	8.2.3 用集成计数器构成 $N$ 进制 计数器 .....	207
6.6.1 主从 JK 触发器的脉冲工作 特性 .....	149	8.2.4 组成序列信号发生器 .....	213
6.6.2 维持阻塞 D 触发器的脉冲工作 特性 .....	150	<b>8.3 基于 Verilog HDL 语言的常用</b> <b>时序逻辑器件的功能实现 .....</b>	<b>214</b>
<b>6.7 触发器逻辑功能的转换 .....</b>	<b>150</b>	8.3.1 移位寄存器的 EDA 实现 .....	214
<b>6.8 触发器的 Verilog HDL 实现 .....</b>	<b>151</b>	8.3.2 可变模加法/减法计数器的 EDA 实现 .....	215
6.8.1 时序逻辑电路的建模方法 .....	151	小结 .....	215
6.8.2 基于 Verilog HDL 的 D 触发器与 JK 触发器的设计 .....	153	检测题 .....	216
小结 .....	154	习题 .....	216
检测题 .....	155	<b>第 9 章 脉冲信号的产生与整形 .....</b>	<b>220</b>
习题 .....	155	9.1 概述 .....	220
<b>第 7 章 时序逻辑电路的分析与</b> <b>设计 .....</b>	<b>160</b>	9.2 单稳态触发器 .....	221
7.1 概述 .....	160	9.2.1 555 定时电路 .....	221
7.2 时序逻辑电路的分析方法 .....	161	9.2.2 用 555 定时器构成的单稳态 触发器 .....	223
7.2.1 时序逻辑电路的分析步骤 .....	162	9.2.3 微分型单稳态触发器 .....	226
7.2.2 同步时序逻辑电路的分析 方法 .....	162	9.2.4 集成单稳态触发器 .....	228
7.2.3 异步时序逻辑电路的分析 方法 .....	166	9.2.5 单稳态触发器的应用 .....	230
7.3 时序逻辑电路的设计方法 .....	169	9.3 多谐振荡器 .....	230
7.3.1 设计原则及步骤 .....	169	9.3.1 由 555 定时器构成的多谐 振荡器 .....	230
7.3.2 设计实例 .....	170	9.3.2 CMOS 反相器构成的多谐 振荡器 .....	233
7.4 典型时序数字系统的 EDA		9.3.3 石英晶体多谐振荡器 .....	235
设计 .....	180	9.4 施密特触发器 .....	235
小结 .....	180	9.4.1 用 555 定时器构成的施密特 触发器 .....	235
检测题 .....	181	9.4.2 CMOS 反相器构成的施密特 触发器 .....	237
习题 .....	181	9.4.3 集成施密特触发器 .....	238
<b>第 8 章 常用时序逻辑功能器件 .....</b>	<b>184</b>	9.4.4 施密特触发器的应用 .....	240
8.1 寄存器 .....	184	小结 .....	241
8.1.1 数码寄存器 .....	184	检测题 .....	241
8.1.2 移位寄存器 .....	185	习题 .....	242
8.1.3 74LS194A 集成移位寄存器 .....	187		
8.1.4 移位寄存器型环形计数器 .....	189		
8.2 计数器 .....	192	<b>第 10 章 数模与模数转换器 .....</b>	<b>246</b>
8.2.1 同步计数器 .....	193	10.1 概述 .....	246

10.2 D/A 转换 .....	247	11.4.3 动态随机存储器 .....	276
10.2.1 权电阻网络 D/A 转换 .....	247	11.5 存储器容量的扩展 .....	277
10.2.2 倒 T 形电阻网络 D/A 转换 .....	248	11.5.1 位数（字长）的扩展 .....	277
10.2.3 权电流型 D/A 转换 .....	249	11.5.2 字数的扩展 .....	278
10.2.4 集成 DAC 及其应用 .....	250	11.6 存储器的 Verilog HDL 描述 .....	280
10.2.5 D/A 转换器的转换精度和转换速度 .....	253	11.6.1 256×8 位 ROM 的 Verilog HDL 描述 .....	280
10.3 A/D 转换器 .....	254	11.6.2 8×8 位 RAM 的 Verilog HDL 描述 .....	280
10.3.1 取样、保持、量化和编码 .....	254	小结 .....	281
10.3.2 直接 A/D 转换器 .....	256	检测题 .....	281
10.3.3 间接 A/D 转换器 .....	259	习题 .....	281
10.3.4 集成 ADC .....	261	<b>第 12 章 可编程逻辑器件 .....</b>	283
10.3.5 A/D 转换器的转换精度与转换速度 .....	262	12.1 概述 .....	283
小结 .....	262	12.2 可编程逻辑器件 .....	284
检测题 .....	263	12.2.1 PLD 的电路表示法 .....	284
习题 .....	263	12.2.2 可编程阵列逻辑器件简介 .....	285
<b>第 11 章 存储器 .....</b>	266	12.2.3 可编程通用阵列逻辑器件简介 .....	286
11.1 概述 .....	266	12.3 复杂可编程逻辑器件 .....	286
11.2 只读存储器 .....	267	12.3.1 CPLD 的结构 .....	286
11.2.1 ROM 的分类 .....	267	12.3.2 CPLD 的编程 .....	290
11.2.2 ROM 的结构及工作原理 .....	268	12.4 现场可编程门阵列 .....	293
11.3 ROM 的应用 .....	271	12.4.1 FPGA 的基本结构 .....	293
11.3.1 用 ROM 实现函数运算表电路 .....	271	12.4.2 编程实现原理简介 .....	297
11.3.2 用 ROM 实现组合逻辑函数 .....	273	小结 .....	297
11.4 随机存取存储器 .....	273	检测题 .....	298
11.4.1 RAM 的基本结构 .....	274	习题 .....	298
11.4.2 静态随机存储器 .....	276	<b>参考文献 .....</b>	300

# 第1章 概述

## 内容提要

本章首先介绍了数字量与模拟量的概念、数制系统与编码。接着介绍了数字电路中常见的三种基本运算：算术运算、逻辑运算、关系运算。然后介绍了常见的数字器件：门、触发器等。给出了高、低电平和正、负逻辑的概念。本章最后详细介绍了数字系统的开发平台和设计流程。

## 教学目标

1. 掌握常用数制（二进制、八进制、十进制、十六进制）之间相互转换的方法，了解几种常见的BCD码（8421码、余3码、BCD Gray码）的编码形式。
2. 掌握算术运算、逻辑运算、关系运算的运算规则。
3. 了解数字器件的分类方法和种类。
4. 了解并行传输和串行传输两种传输方法各自的优缺点。
5. 掌握高、低电平和正、负逻辑这两组基本概念。
6. 掌握数字系统的设计流程。

## 1.1 数字量与模拟量

无论从时间上还是从信号的幅度上看都是连续变化的信号，称为模拟信号，模拟量是一个连续的值。在电子技术中，被传递、加工和处理的信号可以分成两大类：模拟信号和数字信号。模拟量是连续的值，例如，描述某一天温度随时间的变化应是一个连续的变化过程，它应是连续的光滑的曲线。时间、压力、声音、心电信号、三角波和温度信号等都是模拟信号。为了进行分析和处理，通常用传感器将这些物理量转换成电信号，如电流或电压，用模拟电路进行处理。工作信号为模拟信号的电子电路为模拟电路，如放大器、滤波器、信号发生器等。

时间和幅度都是离散的（即不连续的）信号，称为数字信号，数字量是分立的值。今天数字技术已经应用于各个领域，例如数字电视、数字电子钟、通信系统、雷达、导航和工业过程控制等。数字技术的发展经历了真空管电路到分立晶体管再到复杂的集成电路等。在实际应用中，数字信号优于模拟信号，在处理和传输信号的过程中，数字信号比模拟信号更可靠和有效，精度高，且抗干扰能力强。用数字信号完成对数字量进行算术运算和逻辑运算的电路称为数字电路或数字系统。数字电路是与模拟电路相对应的一种特殊电路，是用来实现数字逻辑的基本电路。图1.1.1是模拟信号和数字信号的波形图。

与模拟电路相比，数字电路具有如下一些特点：

- 1) 数字信号用电压高低电平表示逻辑值1和0。

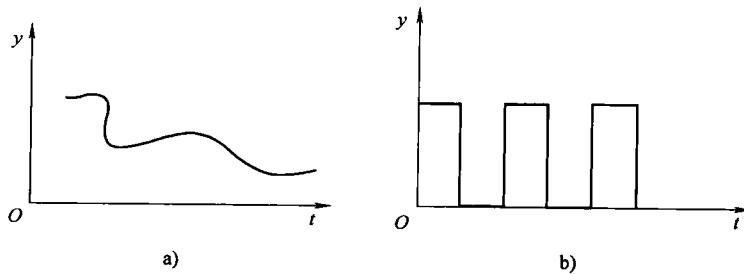


图 1.1.1 模拟信号和数字信号的波形

a) 模拟信号波形 b) 数字信号波形

- 2) 数字信号又叫脉冲信号，在高电平和低电平之间快速变化。
- 3) 对组成数字电路的元器件的精度要求不高，只要在工作时能够可靠地区分 0 和 1 两种状态即可。

由于数字电路具有上述特点，发展十分迅速，因而在电子计算机、数控技术、通信设备、数字仪表以及国民经济其他部门都得到了越来越广泛的应用。

数字电路研究的对象是数字电路的输出信号的状态（0 或 1）与输入信号的状态（0 或 1）之间的关系。这种关系是一种因果关系，也就是所谓的逻辑关系，即电路的逻辑功能。所以，在数字电路中不能采用模拟电路的分析方法，而是以逻辑代数作为主要工具，所以数字电路又称为数字逻辑电路。

## 1.2 数制系统和编码

### 1.2.1 数制系统

用数码表示数量大小时，仅仅用一位数往往不够用，因而常常采用多位数。多位数中每一位的构成和从低位向高位的进位规则称为数值或进位计数制（数制）。数制是进位制计数的简称，是计数的方法，进位计数制中，数是在选定的进位制中表示出这一数对应的值。任何一个数都是由符号和数值两部分组成的，而数值则是用数码和小数点来表示的，数码的个数及具体形式由采用的进位制决定。在计数制中，常用基数表示计数值符号的个数。在日常生活中，人们常用的计数制有二进制、八进制、十进制和十六进制数。在数字电路中通常采用的是二进制数。

#### 1. 十进制

十进制是人们最熟悉的一种计数制。它用 0、1、2、3、4、5、6、7、8、9 十个数字符号，按照一定的规律排列起来，表示数值的大小。在十进制数中，进位规律是逢十进一。一种进位制所具有的数码个数称为该进位制的基数，该进位制数中不同位置上数码的单位数值称为该进位制的位权或权。因此十进制的基数为 10，十进制数中第  $i$  位上数字的权为  $10^i$ 。基数和权是进位制的两个要素，利用基数和权，可以将任何一个数表示成多项式形式。例如，十进制的 123.52 可表示成：

$$(123.52)_{10} = 1 \times 100 + 2 \times 10 + 3 \times 1 + 5 \times 0.1 + 2 \times 0.01$$

$$= 1 \times 10^2 + 2 \times 10^1 + 3 \times 10^0 + 5 \times 10^{-1} + 2 \times 10^{-2}$$

通常，形式为  $d_2d_1d_0.d_{-1}d_{-2}$  的数 D 可表示为

$$D = d_2 \times 10^2 + d_1 \times 10^1 + d_0 \times 10^0 + d_{-1} \times 10^{-1} + d_{-2} \times 10^{-2}$$

由上例看出，小数点前的数码乘以基数的正次幂，小数点后的数码乘以基数的负次幂，例中的下脚注的 10 表示括号里的数为十进制数。一般地，任何一个十进制数 D 可表示为

$$(D)_{10} = \sum_{i=-n}^{p-1} k_i \times 10^i \quad (1.2.1)$$

式中，p 表示整数部分的位数；n 表示小数部分的位数；10 表示基数； $10^i$  为第 i 位的权； $k_i$  表示第 i 位的系数。

若以 r 取代式 (1.2.1) 中的 10，即可得到任意 r 进制数展开式的普遍形式

$$(D)_r = \sum_{i=-n}^{p-1} K_i r^i \quad (1.2.2)$$

式中，r 为计数的基数； $K_i$  为第 i 位的系数； $r^i$  为第 i 位的权。

从计数电路的角度看，采用十进制是不方便的。因为构成计数电路的基本想法是把电路的状态与数码对应起来，而十进制的十个数码，必须由十个不同的而且能够严格区分的电路状态与之对应，这样将在技术上带来许多困难，而且也不经济。因此在计数电路中不直接采用十进制。

## 2. 二进制

由于二进制的数字简单可靠，运算规则简单，且运算操作方便，所以二进制数在数字电路中是最常用的，通常用二进制来表示数和进位运算。

在二进制数中，每一位仅有 0 和 1 两个可能的数码，所以计数的基数为 2，每一位的权是 2 的某次幂，其进位规则是“逢二进一”，故称为二进制。

根据式 (1.2.2)，任何一个二进制数均可展开为

$$(D)_2 = \sum_{i=-n}^{p-1} K_i 2^i \quad (1.2.3)$$

例如，二进制数 101.10 可以转化为十进制数 5.5

$$(101.10)_2 = (1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2})_{10} = (5.5)_{10}$$

上式中的脚标 2 和 10 表示括号里的数是二进制和十进制数，也可用 B (Binary) 和 D (Decimal) 表示，八进制数和十六进制数的脚注 8 和 16 有时也可用 O (Octal) 和 H (Hexadecimal) 来表示。

## 3. 八进制

由于使用二进制数经常是位数很多，不便书写和记忆，因此在数字电子计算机中通常采用八进制或十六进制数。

八进制数由 0、1、2、3、4、5、6、7 这八个数字符号组成，计数基数为 8，权用  $8^i$  表示，进位规则是“逢八进一”。

任何一个八进制数 D 可以表示为

$$(D)_8 = \sum_{i=-n}^{p-1} K_i \times 8^i \quad (1.2.4)$$

## 4. 十六进制

十六进制由 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F 组成。其中 A ~ F 分别

表示 10, 11, 12, 13, 14, 15, 计数基数为 16, 权用  $16^i$  来表示, 进位规则是“逢十六进一”。

任何一个十六进制数 D 可以表示为

$$(D)_{16} = \sum_{i=-n}^{p-1} K_i \times 16^i \quad (1.2.5)$$

## 1.2.2 数制转换

同一个数可以用十进制或二进制等不同的形式来表示, 那么二进制数、十进制数、八进制数、十六进制数之间也一定存在着转换关系。

### 1. 非十进制数转化为十进制数

将非十进制数写成按权展开的形式, 相加的结果就是与之对应的十进制数。例如:

$$(712.1)_8 = (7 \times 8^2 + 1 \times 8^1 + 2 \times 8^0 + 1 \times 8^{-1})_{10} = (458.125)_{10}$$

### 2. 十进制数转化为非十进制数

(1) 十进制数转化为二进制数 十进制数的整数部分转换为二进制整数一般采用“基数连除”法, 用二进制的基数 2 连续去除待转换的十进制数的整数部分, 直到商为 0, 每次除得的余数作为要转换数的系数, 先得到的余数为低位, 后得到的余数为高位, 也称为“除 2 取余”法。

例如, 将  $(169)_{10}$  转换为二进制数, 方法如下:

$$169 \div 2 = 84 \text{ 余数为 } 1, \text{ 最低位 (LSB)}$$

$$\div 2 = 42 \text{ 余数为 } 0$$

$$\div 2 = 21 \text{ 余数为 } 0$$

$$\div 2 = 10 \text{ 余数为 } 1$$

$$\div 2 = 5 \text{ 余数为 } 0$$

$$\div 2 = 2 \text{ 余数为 } 1$$

$$\div 2 = 1 \text{ 余数为 } 0$$

$$\div 2 = 0 \text{ 余数为 } 1, \text{ 最高位 (MSB)}$$

$$\text{故 } (169)_{10} = (10101001)_2$$

十进制小数部分转换为二进制小数一般采用“基数连乘”法, 用二进制的基数 2 连续去乘待转换的十进制小数, 取其整数, 作为新进位制的有关数位。将每次乘 2 后所得乘积的小数部分再乘以 2, 直到所得到积的小数部分为 0 或满足所给的精度为止, 便可求出二进制小数的每一位。然后把每次得到的整数按先得到的为高位, 最后得到的为最低位进行排列, 此法称作基数连乘法或“乘 2 取整”法。

例如, 将  $(0.125)_{10}$  转换为二进制小数, 方法如下:

$$0.125 \times 2 = 0.250 \text{ 整数部分为 } 0, \text{ 最高位 (MSB)}$$

$$\times 2 = 0.500 \text{ 整数部分为 } 0$$

$$\times 2 = 1.000 \text{ 整数部分为 } 1, \text{ 最低位 (LSB)}$$

$$(0.125)_{10} = (0.001)_2$$

综上所述, 十进制转换为二进制的方法归纳如下:

将整数部分和小数部分分别进行转换。整数部分采用基数连除法, 先得到的余数为低位, 后得到的余数为高位; 小数部分采用基数连乘法, 先得到的整数为高位, 后得到的整数

为低位。转换后再合并。

(2) 十进制数转化为任意进制数 将十进制数转化为二进制数的规则加以推广，可得到十进制数转换为任意进制数的一般规律。十进制数转换为其他进制数，分为整数和小数两部分，它们的转换方法是不同的。整数部分的转换采用“基数连除”法，将待转换的十进制数的整数部分除以将转换为新进位制的基数，取其余数。具体步骤如下：

1) 将待转换的十进制数的整数部分除以新进位制基数  $r$  (如：二进制的基数是  $r=2$ ，八进制的基数是  $r=8$ )，取其余数作为新进位制数的最低位 (LSB)；

2) 将前步所得之商再除以新进位制基数  $r$ ，记下余数，作为新进位制的次低位。

3) 反复将每次所得的商再除以新进位制基数  $r$ ，分别记下余数，就得到新进位制数相应的各位，直到最后相除之商为 0，这时的余数即为新进位制的最高位 (MSB)。小数部分的转换采用“基数连乘”法，将待转换的十进制的小数部分，逐次乘以将转换为新进位制的基数  $r$ ，取其整数，作为新进位制的有关数位。

### 3. 二进制数与八进制数、十六进制数之间的相互转换

(1) 二进制数与八进制数之间的转换 一位八进制数可以用 3 位二进制数表示，3 位二进制数 8 种不同的组合可以表示 8 种不同的状态。所以八进制与二进制之间有简单的对应关系：

八进制	0	1	2	3	4	5	6	7
二进制	000	001	010	011	100	101	110	111

利用这种对应关系，方便地实现了八进制与二进制之间数的转换。由二进制数转换为八进制数的方法是：以小数点为界，将二进制的整数部分从低位开始，小数部分从高位开始，每 3 位分成一组，头尾不足 3 位的补 0，然后将每组的 3 位二进制数转换为 1 位八进制数。

例如：将  $(1011110011.01011)_2$  转换成八进制数：

$$\begin{aligned}(1011110011.01011)_2 &= (001 \quad 011 \quad 110 \quad 011.010 \quad 110)_2 \\ &= (1 \quad 3 \quad 6 \quad 3.2 \quad 6)_8\end{aligned}$$

八进制数转化为二进制数是上面转换过程的逆过程。将八进制数转化为二进制数，只要将每 1 位八进制数用 3 位二进制数表示即可。

(2) 二进制数与十六进制数之间的转换 4 位二进制数有十六种不同的组态，1 位十六进制数的 16 个数码正好与 4 位二进制数的 16 种不同组合相对应。利用这种对应关系，可方便地实现二进制与十六进制之间的转换。

十六进制：0 1 2 3 4 5 6 7 8 9 A B C D E F

二进制：0000 0001 0010 0011 0100 0101 0110 0111 1000 1001 1010 1011 1100 1101 1110 1111

二进制数转换为十六进制数的方法是：以小数点为界，将二进制数的整数部分从低位开始，小数部分从高位开始，每 4 位分成一组，头尾不足 4 位的补 0，然后将每组的 4 位二进制数转换为 1 位十六进制数。

十六进制数转换成等值的二进制数是上面转换过程的逆过程。

### 1.2.3 编码

当计算机内部处理数据信息时，通常都是用二进制数表示的。而实际上需要有十六进制

数、十进制数等，而且还有各种文字符号。用以表示数字系统中数值、字母、控制命令等信息的一定位数的二进制数码称为代码。用二进制代码表示有关信息的过程称为二进制编码。编制代码所遵循的规则叫做码制。

$n$  位二进制码元可以组成  $2^n$  种不同的代码，代表  $2^n$  种不同的信息，对  $N$  项信息编码时，可用公式

$$2^n > N \quad (1.2.6)$$

二-十进制码是一种用 4 位二进制代码表示一位十进制数的编码方式，简称 BCD 码 (Binary Coded Decimals)。BCD 码的本质是十进制，其表现形式为二进制代码。这种编码至少需要用 4 位二进制码，4 位二进制码有 16 种组合，而 BCD 码只有 10 种，取不同的 10 种组合，就得到了不同的编码。BCD 码有很多种形式，表 1.2.1 列出了几种常用的 BCD 码编码方案。

表 1.2.1 几种常用的 BCD 码

十进制数	8421 码	余 3 码	BCD Gray 码	5421 码	2421 码
0	0000	0011	0000	0000	0000
1	0001	0100	0001	0001	0001
2	0010	0101	0011	0010	0010
3	0011	0110	0010	0011	0011
4	0100	0111	0110	0100	0100
5	0101	1000	0111	1000	1011
6	0110	1001	0101	1001	1100
7	0111	1010	0100	1010	1101
8	1000	1011	1100	1011	1110
9	1001	1100	1000	1100	1111
权	8421			5421	2421

### 1. 8421BCD 码

8421BCD 码是代码中最常用的一种，它和 4 位自然二进制码相似。在这种编码方式中，8421BCD 码是从 4 位二进数 0000 到 1111 共 16 种组合中选取了前 10 种，其余 6 种是无效的。因各位的权值依次为 8、4、2、1，与自然二进制码的位权一致，故称为 8421BCD 码。8421 码中每一位的权是固定不变的，因此它是一种恒权码。

虽然 8421 码的权和二进制数的权一样，但是它们有本质的不同，前者是十进制，而后者是二进制。值得注意的是，对于多位十进制数，因为 4 位二进制码表示的 BCD 码只是十进数的一位，所以应将每一位用 BCD 码表示，然后组合在一起。

用 BCD 码可以方便表示多位十进制数，十进制数  $(357.68)_{10}$  用 8421BCD 码表示为

$$(357.68)_{10} = (0011 \ 0101 \ 0111.0110 \ 1000)_{\text{8421BCD 码}}$$

### 2. 5421BCD 码和 2421BCD 码

5421BCD 码和 2421BCD 码是有权 BCD 码，各位的权值分别为 5、4、2、1 和 2、4、2、1，它们的编码方案不唯一。2421 码是一种恒权代码，它的 0 和 9、1 和 8、2 和 7、3 和 6、4 和 5 也互为反码。