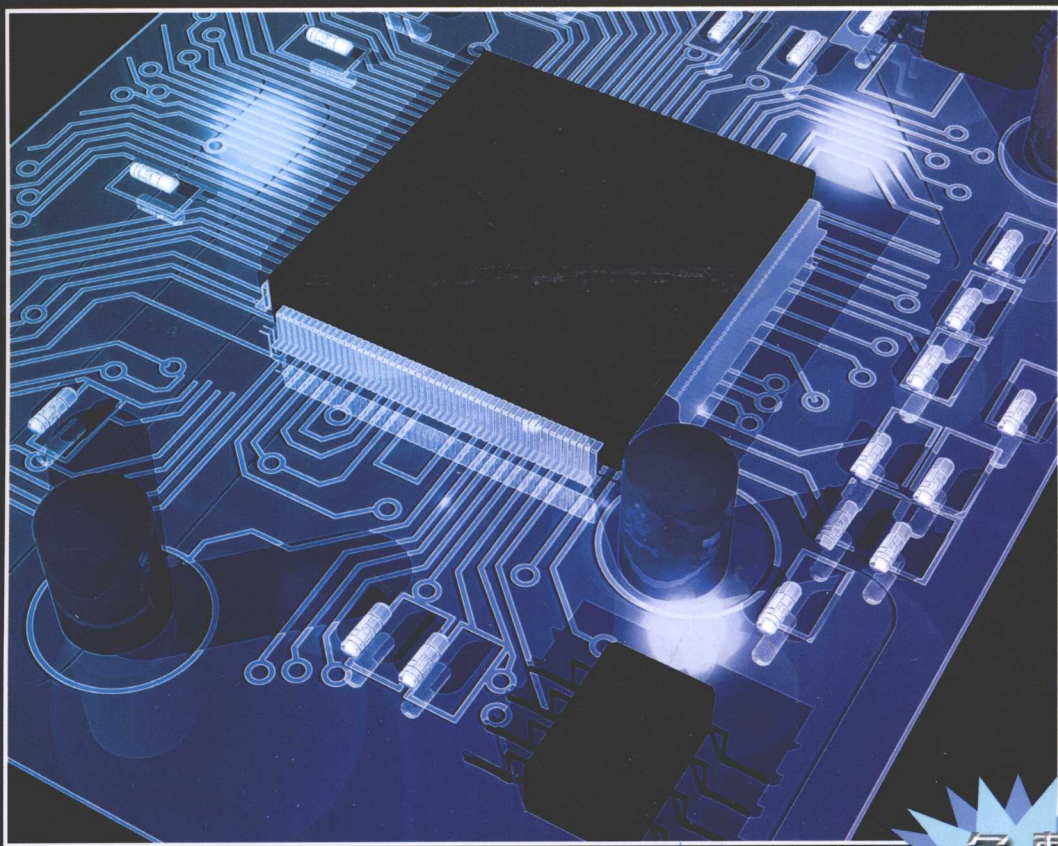




普通高等教育“十一五”国家级规划教材

单片机原理与实践指导

邓兴成 主编



免费
电子课件



机械工业出版社
CHINA MACHINE PRESS



普通高等教育“十一五”国家级规划教材

单片机原理与实践指导

主编 邓兴成

参编 姜宝钧 何光普 张建平 汪志刚 谈亚芳

主审 赵 刚 王 伟



机械工业出版社

本书为普通高等教育“十一五”国家级规划教材，主要讨论了 MCS-51 系列单片机原理及设计性实验。

原理方面：主要讨论了 MCS-51 系列单片机的结构、引脚功能、特殊功能寄存器、指令系统、汇编语言程序设计、中断系统、定时/计数器、I/O 扩展芯片 8155 和 8255A、液晶显示、片外扩展程序存储器和数据存储器、A/D 转换和 D/A 转换、数字温度传感器、步进电动机驱动芯片等。

实验方面：全书为读者准备了“流水灯”实验、看门狗定时器实验、外部中断实验、采用查询法扩展外部中断源实验、8 段 LED 数码管静态显示实验、单片机电子时钟设计实验、串行通信实验、8 位 D/A 转换实验、8 位、12 位和 24 位 A/D 转换实验、数字温度传感器实验等多个实验。

所有实验均提供电路原理图和程序源代码，均经过编者的实验验证。最好的学习方法是在学习 MCS-51 系列单片机原理的同时，自己编程完成全部实验并对实验内容进行改进。

本书可作为电子信息工程、自动控制、通信工程、计算机应用等电子类专业的教材，也可作为自学单片机原理的参考书。

图书在版编目(CIP)数据

单片机原理与实践指导/邓兴成主编. —北京：机械工业出版社，2009.6

普通高等教育“十一五”国家级规划教材

ISBN 978-7-111-27521-3

I. 单… II. 邓… III. 单片微型计算机—高等学校—教材
IV. TP368.1

中国版本图书馆 CIP 数据核字(2009)第 114402 号

机械工业出版社(北京市百万庄大街 22 号 邮政编码 100037)

责任编辑：王小东 版式设计：张世琴

责任校对：陈立辉 责任印制：李 妍

北京铭成印刷有限公司印刷

2009 年 9 月第 1 版第 1 次印刷

184mm × 260mm · 22 印张 · 513 千字

标准书号：ISBN 978-7-111-27521-3

定价：35.00 元

凡购本书，如有缺页、倒页、脱页，由本社发行部调换

销售服务热线电话：(010)68326294

购书热线电话：(010)88379639 88379641 88379643

编辑热线电话：(010)88379728

封面无防伪标均为盗版

前 言

Intel 公司推出 MCS-51 系列单片机已 20 多年，直到现在 MCS-51 系列仍然是应用领域的主流单片机，大多数高校开设的单片机原理与应用课程讲述 MCS-51 系列单片机。

目前，讨论 MCS-51 系列单片机原理与应用方面的书籍资料很多，为何还要编写这本教材呢？最初的动力来源于我们自身，编者的 MCS-51 系列单片机知识都是通过自学获得的，在自学过程中遇到了许多当时认为非常困难的问题，而这些问题现在看来其实是相当简单的。编者在后来多年的单片机课程教学过程中发现，学生也会提出编者在自学过程中遇到的相同问题。编者认为出现这种现象的主要原因是教材，因为当时的教材通常只讨论原理而不告诉读者如何应用这些原理，许多教材甚至没有可被单片机执行的完整程序。于是，编者在 2000 年前就有了编写一本单片机教材的想法，但在实验选题方面考虑的时间较长，直到 2004 年暑假才开始做这项工作，在 2004 年 10 月完成了一本讲义。

单片机原理的学习重点是两个方面：一是单片机原理，即单片机的各引脚功能、特殊功能寄存器、中断系统、定时/计数器、串行通信、片内 RAM 各分区等内容；二是指令系统，主要是了解各指令的功能，能够记住指令最好，记不住也没有关系，通过编程可慢慢记住大多数常用指令。

单片机原理的学习有两个不可分离的部分：一是电路设计；二是程序设计及调试。

要进行电路设计，读者必须具备模拟电路、数字电路、传感器等方面的基础知识，在此基础上，根据系统需要实现的功能确定系统结构，查阅相关器件资料，然后进行电路设计。

要进行程序设计必须掌握单片机的汇编语言或 C 语言，同时，按自己的思路进行程序设计也是非常重要的，参考别人编写的程序是学习程序设计的一条捷径，但别人编写的程序可能不适用于你所设计的电路，你必须根据自己设计的电路和需要实现的功能进行编程。

动手去做实验是学习单片机原理的最好方法。千万不要将单片机原理当成理论来学习，它其实是一种技术，学习单片机原理的目的是为了应用开发，不实践是永远学不好的。

本教材实验使用的芯片是 Atmel 公司的 AT89S51 或 AT89S52，该芯片内部



集成了 Flash 存储器, 其可反复擦写的特点使单片机可多次重复使用; 由于可以采用在系统编程, 学生只需要一根下载线就可将程序写入单片机内部的 Flash 存储器中, 不需要价格较高的仿真器和编程器, 能有效地降低学习和开发费用。

本教材的编写得到了许雄、张天钟、陈刚、吴建川、谢虎、刘鉴旭、何晓丰、曾贤文、庄亚明以及其他许多同学的帮助; 李西竹老师仔细阅读了教材的大部分内容, 指出了教材中的许多笔误。编者对他们表示衷心的感谢。

本书可作为本科、专科相应专业课程的教材, 也可作为自学者的读本。作为教材使用, 许多实验可由教师在课堂上进行演示, 但电子时钟、A/D 转换等实验一定要让学生亲自动手完成, 学生可使用教材提供的程序完成这些实验, 但最好的方法仍然是按照自己的思路编程进行实验。自学者最好准备一块实验板, 在学习过程中完成全部实验内容。

本书作为 48 学时的专业课教材, 建议讲授 24 学时, 实验 24 学时, 可略去打 * 号的内容不讲授, 由学生自学。

由于我们的知识水平有限, 教材中一定存在各种错误和不足, 希望读者赐教。读者在学习过程中有什么问题, 我们也乐于与读者一起讨论。E-mail: dengxc@uestc.edu.cn。

邓兴成

2009 年 4 月 19 日于电子科技大学

目 录

前言	
第1章 MCS-51 系列单片机的	
内部结构与时序	1
1.1 MCS-51 系列单片机引脚功能说明	2
1.1.1 MCS-51 系列单片机的引脚	
功能及最小应用系统	2
1.1.2 MCS-51 系列单片机的三总线	6
1.1.3 AT89S51 单片机的最小	
应用系统	7
1.2 MCS-51 系列单片机内核结构	7
1.2.1 中央处理器	7
1.2.2 存储器结构	14
1.2.3 定时/计数器	19
1.2.4 看门狗定时器	19
1.2.5 中断系统	20
1.2.6 I/O 端口	21
1.3 MCS-51 系列单片机的工作方式	21
1.3.1 复位	21
1.3.2 节电工作方式*	22
1.4 MCS-51 系列单片机时序	23
1.4.1 机器周期与指令周期	24
1.4.2 MCS-51 系列单片机指令的	
取指/执行时序	24
1.4.3 MCS-51 系列单片机访问片外存	
储器的指令时序	25
1.5 “流水灯”设计实验	28
1.5.1 实验前的准备工作	29
1.5.2 电路设计	29
1.5.3 程序设计	33
1.5.4 程序下载	38
1.6 看门狗定时器实验	39
本章小结	41
习题1	42
参考文献	43
第2章 单片机的指令系统	44
2.1 指令系统概述	44
2.1.1 指令分类	44
2.1.2 指令格式	45
2.1.3 指令字长和指令周期	46
2.1.4 符号约定	46
2.2 寻址方式	47
2.2.1 直接寻址	47
2.2.2 立即寻址	48
2.2.3 寄存器寻址	48
2.2.4 寄存器间接寻址	49
2.2.5 变址寻址	50
2.2.6 相对寻址	51
2.2.7 位寻址	51
2.3 数据传送类指令	52
2.3.1 内部数据传送指令	52
2.3.2 堆栈操作指令	54
2.3.3 数据交换指令	55
2.3.4 外部数据传送指令	56
2.3.5 查表操作指令	58
2.4 算术运算和逻辑指令	59
2.4.1 算术运算指令	59
2.4.2 逻辑运算指令	62
2.5 控制转移和位操作指令	65
2.5.1 控制转移指令	65
2.5.2 位操作指令	69
2.6 实验	71
本章小结	74
习题2	74
参考文献	76
第3章 汇编语言程序设计*	77
3.1 汇编语言的构成	77
3.1.1 程序设计语言	77
3.1.2 汇编语言格式	78
3.1.3 MCS-51 系列单片机汇编语言	
常用伪指令	80
3.2 汇编语言源程序设计步骤	84
3.3 简单程序设计	85



3.4 分支程序设计	87	5.1.1 内部 I/O 口用于输入或输出	142
3.5 循环程序设计	90	5.1.2 MCS-51 系列单片机与外部 设备的连接	145
3.6 查表程序设计	96	5.2 并行 I/O 接口扩展芯片	145
3.7 子程序与运算程序设计	99	5.2.1 概述	145
3.7.1 子程序设计	99	5.2.2 单片机常用 I/O 口扩展 芯片介绍	146
3.7.2 运算程序设计	103	5.3 显示输出和键盘输入	160
本章小结	110	5.3.1 数码管(LED)显示	160
习题3	111	5.3.2 液晶显示器(LCD)显示*	163
参考文献	112	5.3.3 键盘	167
第4章 MCS-51 系列单片机的 中断系统	113	5.4 实验	170
4.1 概述	113	5.4.1 8 段数码管的动态显示实验	170
4.1.1 中断的定义和作用	114	5.4.2 8155 驱动 8 段数码管的 动态显示实验	172
4.1.2 中断源	114	5.4.3 液晶显示实验	174
4.1.3 中断系统的功能	115	5.4.4 非编码键盘实验	179
4.2 MCS-51 系列单片机的中断系统	116	5.4.5 编码键盘实验	181
4.2.1 MCS-51 系列单片机的中断 源和中断标志	116	本章小结	184
4.2.2 MCS-51 系列单片机对中断 请求的控制	120	习题5	184
4.3 MCS-51 系列单片机对中断的响 应及中断嵌套	123	参考文献	184
4.3.1 单片机对中断的响应	123	第6章 MCS-51 系列单片机 定时/计数器	186
4.3.2 中断嵌套	124	6.1 定时/计数器 T0 和 T1 的控制	187
4.4 MCS-51 系列单片机对中断的 响应时间	125	6.1.1 定时/计数器 T0 和 T1 的 控制寄存器	187
4.5 MCS-51 系列单片机对中断 系统的初始化	126	6.1.2 定时/计数器 T0 和 T1 的 工作方式	189
4.6 中断时对现场的保护和恢复	128	6.2 定时/计数器 T2 的控制*	197
4.7 外部中断源的扩展	129	6.2.1 定时/计数器 T2 的控制 寄存器	197
4.7.1 借用定时器溢出中断扩展 外部中断源	129	6.2.2 定时/计数器 T2 的工作方式	198
4.7.2 采用查询法扩展外部中断源	130	6.3 MCS-51 系列单片机内部定时/计数器 初始化	208
4.8 外部中断实验	132	6.4 定时/计数器的简单应用实例	209
4.8.1 外部中断实验	132	6.5 定时/计数器实验	214
4.8.2 查询法扩展外部中断源实验	135	6.5.1 简单交通灯实验	214
本章小结	139	6.5.2 定时/计数器作外部 中断源实验	217
习题4	139	6.5.3 电子时钟实验	219
参考文献	140	本章小结	223
第5章 并行 I/O 口及其应用	141	习题6	223
5.1 MCS-51 系列单片机并行 I/O 口及 其应用	141		



参考文献	223	9.3 A/D 转换器	284
第 7 章 MCS-51 系列单片机的		9.3.1 概述	284
串行通信	225	9.3.2 A/D 芯片介绍	285
7.1 串行通信	225	9.3.3 串行 A/D 转换器 ADS1211	
7.1.1 同步通信	225	简介	291
7.1.2 异步通信	226	9.4 A/D 转换实验	299
7.1.3 串行通信的制式	227	9.4.1 采用 ADC0809 的 A/D 转换	
7.2 MCS-51 系列单片机的串行接口	228	实验	299
7.2.1 串行口控制寄存器	228	9.4.2 采用 AD574A 的 A/D 转换	
7.2.2 串行口工作方式的应用	231	实验	301
7.3 单片机的多机通信*	237	9.4.3 采用 ADS1211 的 A/D 转换	
7.4 RS-232 接口电路	243	实验	306
7.5 串行通信实验	246	本章小结	309
7.5.1 8 段数码管的静态显示	246	习题 9	310
7.5.2 单片机与计算机间的通信	248	参考文献	310
7.5.3 单片机与单片机间的通信	249	第 10 章 其他接口电路*	311
本章小结	252	10.1 光隔离器	311
习题 7	252	10.1.1 概述	311
参考文献	252	10.1.2 芯片介绍	312
第 8 章 存储器扩展*	254	10.1.3 TLP521 与单片机接口	312
8.1 程序存储器	254	10.2 固态继电器	313
8.1.1 EPROM 2764 介绍	255	10.2.1 工作原理	313
8.1.2 2764 的扩展电路设计	257	10.2.2 特性分析	313
8.1.3 EEPROM AT28C17	258	10.2.3 典型应用电路	314
8.1.4 AT28C17 的扩展电路设计	259	10.2.4 使用注意事项	314
8.2 常用 RAM 芯片及应用	261	10.3 步进电动机控制接口	315
8.2.1 6264 简介	263	10.3.1 LMD18245 电动机驱动芯片	316
8.2.2 6264 的扩展电路设计	265	10.3.2 电路连接	318
8.3 MCS-51 系列单片机片外		10.3.3 时序控制	321
ROM/RAM 的扩展	267	10.4 单总线温度传感器	321
本章小结	269	10.4.1 工作原理	322
习题 8	269	10.4.2 操作命令说明	324
参考文献	269	10.4.3 电路连接	326
第 9 章 数/模(D/A)与模/数(A/D)		10.4.4 工作时序	327
转换器	270	10.4.5 设计实验	329
9.1 D/A 转换器	270	本章小结	335
9.1.1 概述	270	习题 10	335
9.1.2 D/A 芯片介绍	271	参考文献	335
9.2 D/A 转换设计实验	280	附录 MCS-51 系列单片机指令表	336

第 1 章

MCS-51 系列单片机的 内部结构与时序

MCS-51 系列单片机是 Intel 公司的 8 位单片机，是在 MCS-48 系列单片机的基础上发展而来的。MCS-51 系列单片机是目前应用最为广泛的 8 位单片机，本书以下所讨论的内容，均针对 DIP 封装的 AT89S51 和 AT89S52 单片机。

AT89S51 和 AT89S52 是美国 Atmel 公司生产的低电压、高性能 CMOS 8 位单片机，AT89S51 片内包含有 4KB(AT89S52 为 8KB)可在系统编程的 Flash 闪速存储器，芯片采用 Atmel 公司的高密度、非易失性存储技术生产，与标准的 MCS-51 系列单片机的指令系统及引脚兼容，功能强大，适合于许多较为复杂的控制应用场合。

AT89S51 的主要性能参数：

- 与标准 MCS-51 系列产品兼容；
- 4KB(AT89S52 为 8KB)可在系统编程的 Flash 存储器(ROM)；
- 工作电压范围：4.0 ~ 5.5V；
- 全静态工作：0 ~ 33MHz；
- 三级加密程序存储器；
- 128B(AT89S52 为 256B)片内数据存储器(RAM)；
- 32 根可编程输入/输出(I/O)口线；
- 2 个(AT89S52 为 3 个)16 位定时/计数器；
- 5 个(AT89S52 为 6 个)中断源；
- 可编程串行 UART 通道；
- 低功耗空闲和掉电模式；



- 看门狗定时器(WDT)。

1.1 MCS-51 系列单片机引脚功能说明

MCS-51 系列单片机中各种型号是相互兼容的,但引脚的个数和功能是有差异的,现以常见的 AT89S51 来加以介绍。AT89S51 有 3 种封装:40 脚的双列直插 DIP、44 脚的方形 PLCC 及 TQFP。方形封装有 4 个引脚是空引脚。DIP 和 PLCC 封装如图 1-1 所示。

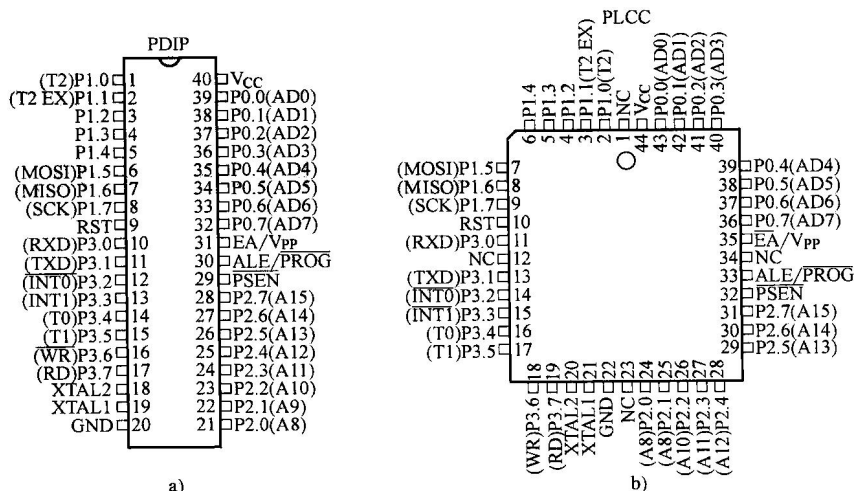


图 1-1 AT89S51 单片机的引脚与封装(注:NC 为空引脚)

a) 双列直插 DIP b) 方形 PLCC

1.1.1 MCS-51 系列单片机的引脚功能及最小应用系统

AT89S51 单片机与标准 MCS-51 系列各种型号单片机功能及引脚相互兼容,AT89S51 常见的是 40 引脚双列直插封装,分为电源引脚、控制引脚、输入/输出(I/O)引脚 3 类。学习 MCS-51 系列单片机原理时,首先需要掌握其引脚功能,这是应用开发中进行电路设计的基础。下面我们以双列直插 40 引脚封装来详细说明引脚功能。

1. 电源引脚

电源引脚两条,分别是 +5V 电源引脚 VCC(Volt Current Condenser)(第 40 引脚)和接地引脚 GND(Ground)(第 20 引脚)。

2. 输入/输出(I/O)口

AT89S51 有 4 个 8 位并行(8 位并行就是 8 个具有相同或相似功能的引脚)输入/输出(I/O)口,分别是 P0 口、P1 口、P2 口和 P3 口。AT89S51 所有 I/O 口既可以作为通用输入/输出口,也具有特定的功能。需要注意的是,各公司生产的以 MCS-51 系列单片机为内核的芯片,其输入/输出电流的最大值可能不同;AT89S51 单片机 I/O 口输入电流不超过 20mA,输出电流一般不超过 1.2mA。现介绍它们的引脚及其功能。

(1) P0 口(32~39 脚) P0 口是漏极开路的 8 位并行双向 I/O 口。在系统没有扩展



外部存储器时，则可作为通用 I/O 口使用；作为输出口使用时，P0 口每个引脚能驱动 8 个 TTL 门电路。对 P0 端口写“1”时，引脚用作高阻抗输入。当 P0 口作为输出口使用时，必须外接上拉电阻。

在访问外部程序存储器(ROM)和数据存储器(RAM)时，P0 口作为地址总线(低 8 位地址)/数据总线复用，在这种工作模式下，P0 口不需要外接上拉电阻。P0 口作为地址/数据复用总线时，需要外接地址锁存器。

注：总线是许多具有相同功能的一组线。例如，一根线在某一时刻只能有高电平或低电平，即一根线在某时刻只能传输一位二进制数 0 或 1，如果需要同时传输 8 位二进制数，就需要 8 根线来完成，这 8 根线就称为总线。地址总线是同时输出一组二进制地址信号的线，MCS-51 系列单片机的地址总线由 P0 口和 P2 口这 16 根线构成。数据总线是同时传输一组二进制数据的信号线，MCS-51 系列单片机的数据总线是 P0 口，因此，同一时刻数据总线只能传输 8 位二进制数。

在对 AT89S51 片内的 Flash 程序存储器进行并行编程时，P0 口被用来接收指令字节；程序校验时，P0 口输出指令字节，此时，需要外接上拉电阻。

(2) P1 口(1~8 脚) P1 口是具有内部上拉电阻的 8 位双向并行 I/O 口，作为输出口使用时，P1 口每个引脚可驱动 4 个 TTL 门电路。P1 口作为输出口使用时，不需要外接上拉电阻。标准 MCS-51 系列单片机的 P1 口是通用 I/O 口，在所有的 I/O 口中，P1 口的功能完全由用户程序进行定义。对 P1 端口写“1”时，内部上拉电阻将端口拉高，此时，P1 口可以作为输入口使用。

在对 AT89S51 片内的 Flash 程序存储器进行并行编程和校验时，P1 口接收地址的低 8 位。

对于 AT89S52，P1.0 和 P1.1 分别作为定时/计数器 T2 的外部计数脉冲输入和外部触发脉冲输入引脚。

在对 AT89S51(AT89S52)内部的 Flash 程序存储器进行在系统编程时，需要使用 P1.5、P1.6 和 P1.7 三个引脚。P1.5 是在系统编程串行数据输入端；P1.6 是在系统编程串行数据输出端；P1.7 是在系统编程串行时钟输入端。在系统编程的引脚如图 1-2 所示。P1 口的第二功能如表 1-1 所示。

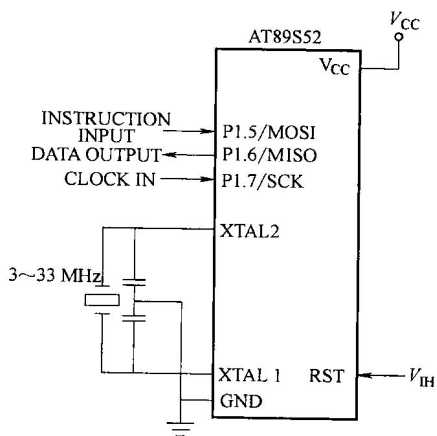


图 1-2 在系统编程引脚

表 1-1 P1 口的第二功能

符号	引脚	第二功能
T2	P1.0	定时/计数器 T2 的外部计数脉冲输入，时钟输出
T2EX	P1.1	外部触发输入，定时/计数器 2 的捕捉/重载触发信号和方向控制
MOSI	P1.5	在系统编程串行数据输入
MISO	P1.6	在系统编程串行数据输出
SCK	P1.7	在系统编程串行时钟输入



(3) P2 口(21~28 脚) P2 口是具有内部上拉电阻的 8 位双向并行 I/O 口。作为输出口使用, P2 口每个引脚可驱动 4 个 TTL 门电路。对 P2 端口写“1”时, 内部上拉电阻将端口拉高, 此时, P2 口可以作为输入口使用。

当读外部程序存储器(ROM)或读/写外部数据存储器(RAM)时, P2 口送出高 8 位地址; 在使用 8 位地址访问外部数据存储器时, P2 口输出其锁存器的内容; 因此, P2 口是地址总线的高 8 位。

在对 AT89S51 片内的 Flash 程序存储器进行并行编程和校验时, P2 口接收高 8 位地址信号和一些控制信号。在系统没有扩展外部存储器时, P2 口可作为通用 I/O 口使用。

(4) P3 口(10~17 脚) 具有内部上拉电阻的 8 位双向并行 I/O 口。对 P3 端口写“1”时, 内部上拉电阻将端口拉高, 此时, P3 口可以作为输入口使用。P3 口作为输出口使用时, 每个引脚可驱动 4 个 TTL 门电路。

对 AT89S51 片内的 Flash 程序存储器进行并行编程和校验时, P3 口接收一些控制信号。P3 口除了可以作为通用 I/O 口使用外, 还具有第二功能。在多数应用系统中, 通常会使用 P3 口的第二功能。P3 口的第二功能如表 1-2 所示。

表 1-2 P3 口的第二功能

符 号	引 脚	第 二 功 能
RXD/P3.0	10	串行通信数据接收引脚
TXD/P3.1	11	串行通信数据发送引脚
$\overline{\text{INT0}}/\text{P3.2}$	12	外部中断 0 请求信号输入引脚, 低电平有效
$\overline{\text{INT1}}/\text{P3.3}$	13	外部中断 1 请求信号输入引脚, 低电平有效
T0/P3.4	14	定时/计数器 0 外部计数脉冲输入引脚
T1/P3.5	15	定时/计数器 1 外部计数脉冲输入引脚
$\overline{\text{WR}}/\text{P3.6}$	16	外部数据存储器(RAM)写选通信号, 低电平有效
$\overline{\text{RD}}/\text{P3.7}$	17	外部数据存储器读选通, 低电平有效

在单片机与单片机间或单片机与计算机间进行异步串行通信时, 通常将接收与发送两端的 RXD 与 TXD 交叉相连, 即发送端的 TXD 与接收端的 RXD 相连。在单片机与计算机进行串行通信时, 还需要将单片机串行口的 TTL 电平转换成 RS-232 电平, 有关内容见 7.4 节。

$\overline{\text{INT0}}$ 和 $\overline{\text{INT1}}$ 通常与外部设备的状态引脚相连, 在外部设备的工作状态发生变化时, 单片机可进行相应的处理。详细内容见第 4 章。

在利用单片机的定时/计数器 T0 或 T1 对外部脉冲进行计数时, 外部脉冲可通过 T0 或 T1 引脚输入到单片机中。当单片机应用系统需要的外部中断源多于 2 个时, 可将 T0 和 T1 引脚扩展为外部中断源。详细内容见第 6 章。

当单片机应用系统扩展了片外数据存储器(RAM)时, 需要将 $\overline{\text{WR}}$ 与片外 RAM 的写数据有效引脚相连, 将 $\overline{\text{RD}}$ 与片外 RAM 的读数据有效引脚相连。有关内容见第 8 章。

在单片机应用系统中, P3 口通常使用其第二功能, 因此, 读者有必要掌握好 P3 口各引脚的第二功能。



3. 控制线

(1) RESET(第9脚) 复位信号输入引脚。晶振工作时, 如果在 RESET 引脚上持续出现至少 2 个机器周期(晶振的 12 个振荡周期为一个机器周期)的高电平就会使单片机复位(使 CPU 从程序存储器的 0000H 单元开始执行程序), 即 MCS-51 系列单片机复位是高电平有效。在看门狗定时器计数溢出后, RESET 引脚上将出现 96 个晶体振荡周期的高电平, 使单片机复位。对于 AT89S51 和 AT89S52, 特殊功能寄存器 AUXR(地址 8EH)中的 DISRTO 位可以使 RESET 的功能无效。常用的上电复位和按钮复位电路原理如图 1-3a 所示。

由图 1-3a 可以看出, 当给单片机电路通电后, 电源给复位电路的电容器 C_3 充电, 有电流通过电阻 R_1 , 电源电压加在 R_1 两端, 此时, RESET 引脚上出现高电平; 当对 C_3 的充电完成后, 无电流通过 R_1 , R_1 两端无电压, 此时, RESET 引脚上是低电平, 复位完成。所谓的复位是使时序数字系统处于确定的初始状态的过程。

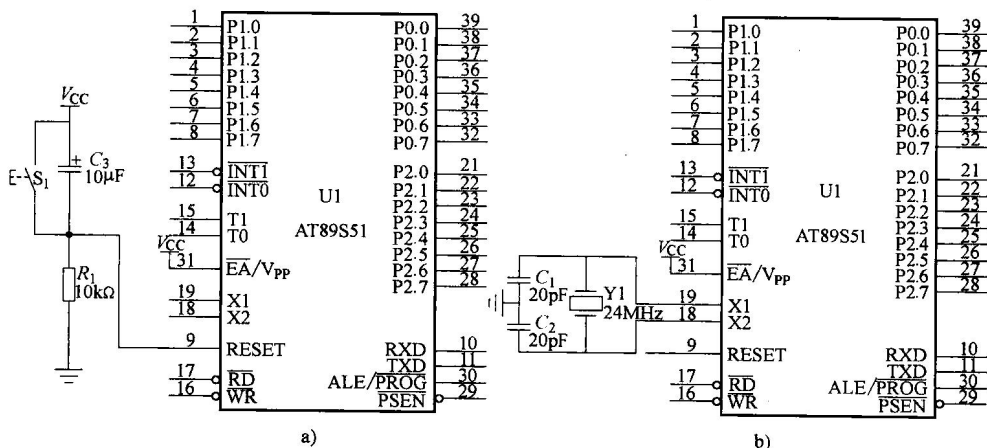


图 1-3 复位与振荡电路原理图

a) 上电复位与按钮复位 b) 外部晶体振荡器的连接

(2) XTAL1(18脚)和 XTAL2(19脚) 片内振荡器输入/输出引脚, AT89S51 单片机片内有一个用于构成内部振荡器的反相放大器, XTAL1 和 XTAL2 分别是放大器的输入、输出端。这两个引脚外接一个石英晶体或陶瓷谐振器, 就可以与片内振荡器一起构成一个自激振荡器。电路原理图如图 1-3b 所示。

对电容 C_1 和 C_2 的要求为:

石英晶体: $30\text{pF} \pm 10\text{pF}$;

陶瓷谐振器: $40\text{pF} \pm 10\text{pF}$ 。

其中, C_1 和 C_2 这两个电容器可有可无, 这两个电容可微调振荡电路的频率, 其电容量绝对不要超过给定的值。

(3) PSEN(29脚) 片外程序存储器(ROM)读选通信号输出引脚。在访问片外 ROM 时, MCS-51 系列单片机的 CPU 自动在 PSEN 上产生一个负脉冲, 用于选通片外 ROM; PSEN 在一个机器周期被激活两次。在访问外部数据存储器时, PSEN 不被激活。



(4) $\overline{\text{ALE/PROG}}$ (30 脚) 地址锁存允许/编程引脚。在访问外部程序存储器和数据存储器时, 地址锁存允许 (ALE) 引脚输出用于锁存低 8 位地址信号的脉冲。在对 AT89S51 片内的 Flash 程序存储器进行并行编程时, 此引脚 (PROG) 也被用作编程脉冲输入引脚。

一般情况下, ALE 输出脉冲的频率是晶振频率的 $1/6$, 可作为外部定时器或时钟使用。例如, 如果石英晶体的振荡频率 $f_{\text{osc}} = 24\text{MHz}$, 则 ALE 引脚输出的脉冲频率是 4MHz 。需要注意的是, 在访问外部数据存储器时, 将跳过一个 ALE 脉冲。

在需要判定单片机最小系统是否工作时, 如果手边示波器的最大可测试频率小于单片机系统的晶振频率, 可使用示波器观测 ALE 引脚上的脉冲, 如果该引脚上有脉冲输出, 则表示单片机最小系统工作正常。

(5) $\overline{\text{EA/V}_{\text{PP}}}$ (31 脚) 片外程序存储器访问允许/编程器电源引脚, 该引脚上电平的高低将决定 MCS-51 系列单片机 CPU 是执行片外 ROM 还是片内 ROM 中的程序。当 $\overline{\text{EA}} = 1$ (接 V_{CC}) 时, CPU 从片内 ROM 的 0000H 单元开始执行程序; 当 $\overline{\text{EA}} = 0$ (接地) 时, CPU 从片外 ROM 的 0000H 单元开始执行程序。

在对 AT89S51 或 52 系列单片机片内的 Flash 程序存储器进行并行编程时, $\overline{\text{EA}}$ 引脚接 $+12\text{V}$ 编程电压。

1.1.2 MCS-51 系列单片机的三总线

在 MCS-51 系列单片机系统中, 依靠三总线来完成单片机与外部设备间的信号传输。三总线分别是数据总线 (Data Bus, DB)、地址总线 (Address Bus, AB) 和控制总线 (Control Bus, CB)。

MCS-51 系列单片机的三总线结构如图 1-4 所示。

1. 数据总线 (DB)

数据总线由 P0 (32 ~ 39 脚) 口的 8 根引脚构成, 是单片机内部与外部进行 8 位二进制数据并行传输的传输线。

2. 地址总线 (AB)

地址总线由 P0 口和 P2 口构成。在访问外部存储器时, P0 口与锁存器的输入端相连接, 锁存器的输出端锁存输出地址的低 8 位; P2 口构成地址总线的高 8 位, 锁存输出地址的高 8 位。因此, MCS-51 系列单片机的地址总线有 16 根线, 可访问的外部存储器为 64KB。

3. 控制总线 (CB)

控制总线包括复位/备用电源线 (RST/V_{PP} , 9 脚)、片外 ROM 选通线 ($\overline{\text{PSEN}}$, 29 脚)、地址锁存允许/编程线 ($\overline{\text{ALE/PROG}}$, 30 脚)、片外存储器访问允许/编程器电源引脚 ($\overline{\text{EA}}/V_{\text{PP}}$, 31 脚) 及 P3 口。

具体应用系统是否按照三总线方式进行电路设计, 要根据外部设备与单片机间的数

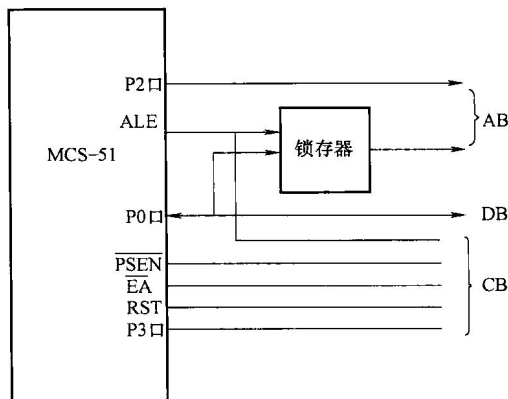


图 1-4 MCS-51 系列单片机的三总线结构



据传输方式而定。如果外部设备与单片机间采用并行方式进行数据传输,则通常按照三总线方式设计单片机应用系统;如果外部设备与单片机间采用串行方式进行数据传输,则不需要按三总线方式设计单片机应用系统。

1.1.3 AT89S51 单片机的最小应用系统

AT89S51 片内有 4KB 的 Flash 程序存储器,其最小系统只需要在外部接上复位电路和石英晶体,电路原理如图 1-5 所示。最小系统的特点是外部无扩展,可为用户提供最大 I/O 口。

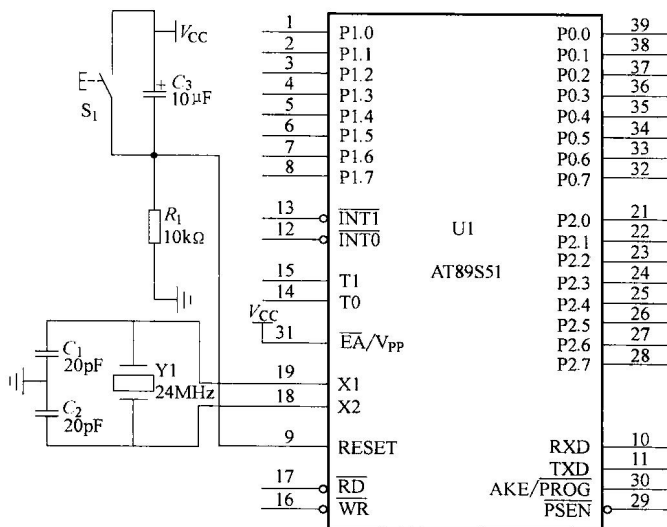


图 1-5 AT89S51 单片机的最小应用系统

需要注意的是,如果上电复位后 CPU 从单片机的片内 ROM 开始执行程序,需要将单片机的 EA 接高电平;由于振荡电路的振荡频率通常不是晶振的标称频率, C_1 和 C_2 可微调振荡电路的振荡频率,但 C_1 和 C_2 的有无不影响振荡电路的工作,这两个电容器的容量通常选用 20~30pF,电容量太大将使振荡电路停止工作。另外,在印制电路板设计时,晶体与 18 和 19 两个引脚间的距离通常不大于振荡电路振荡信号波长的一半。

1.2 MCS-51 系列单片机内核结构

MCS-51 系列单片机内部有 CPU、内部存储器、输入/输出 (Input/Output, I/O) 端口、定时/计数器、中断系统、串行通信口等,内部结构如图 1-6 所示。本节的主要内容将介绍单片机内部各部分的功能及其使用。

1.2.1 中央处理器

中央处理器 (Central Processing Unit, CPU) 是单片机的指挥、执行机构,所有数据都由它处理;它由算术逻辑单元 (Arithmetic Logical Unit, ALU)、定时/计数器、8 位专用寄存

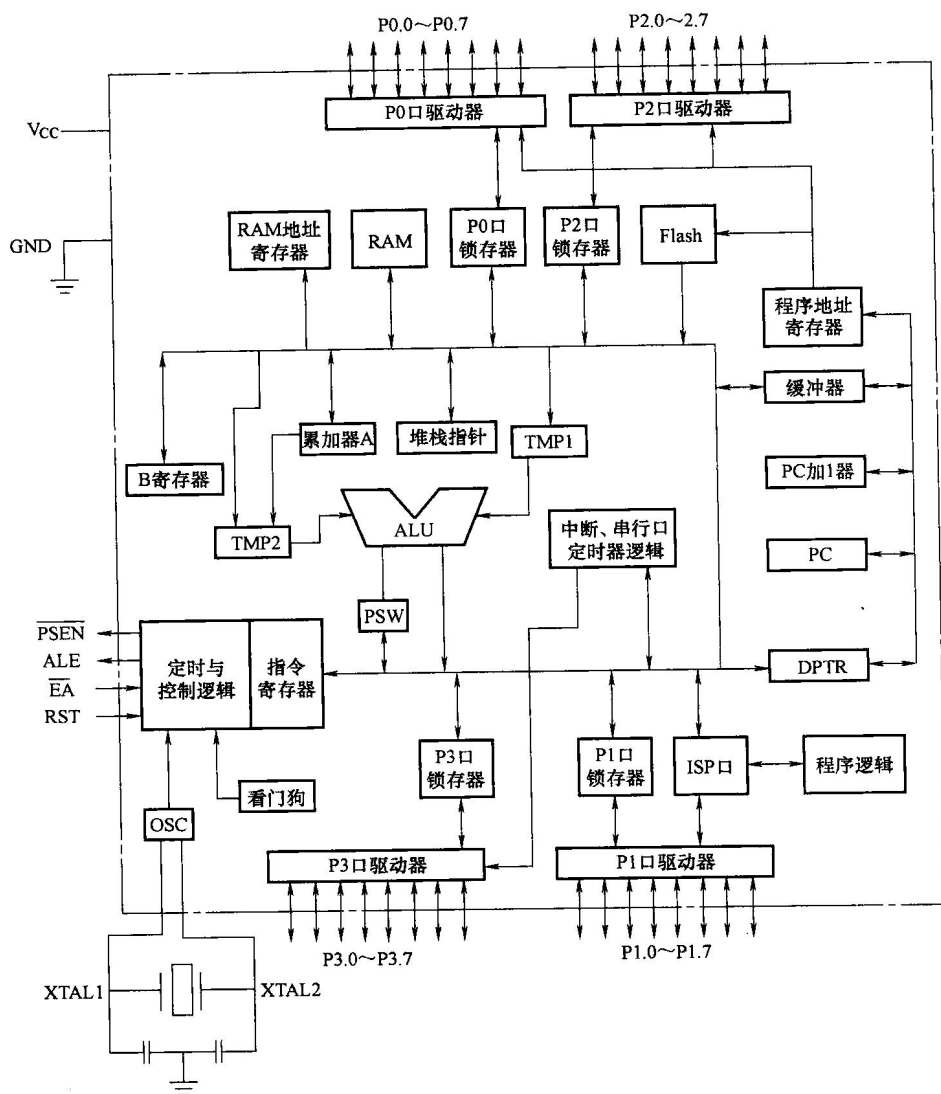


图 1-6 AT89S52 的内部结构

器(A、B、PSW、SP)、16 位程序计数器(PC)和 16 位数据指针(DPTR)等组成。

1. 算术逻辑单元

算术逻辑单元(Arithmetic and Logical Unit, ALU)由加法器、两个 8 位暂存器(TMP1、TMP2)和一个布尔处理器组成。算术逻辑单元 ALU 具有对 8 位数据进行加、减、乘、除等运算功能,还可以进行与、或、非、异或、数据传送、移位、判断和程序转移等操作。运算是进行算术/逻辑运算的部件,包括存放操作数和运算结果的累加器和寄存器等。MCS-51 系列单片机的算术逻辑单元 ALU 为使用者提供了丰富的指令和快速的指令运行能力,指令的二进制代码最长为 3 个字节,当系统的时钟频率为 12MHz 时,其指令执行时间分别为 1 μ s(指令 64 条)、2 μ s(指令 45 条)和 4 μ s(乘、除法运算指令)。MCS-51 系列单片机的时钟频率一般在 1.2 ~ 36MHz,市场上常见的 AT89S52 的最大系统时钟频率



为 36MHz。

2. 专用寄存器

专用寄存器又称为特殊功能寄存器，通常是用来存储当前要执行的指令的存储地址、操作数和指令执行后的状态等信息的寄存器。其特点是存取速度快、方便。CPU 中的专用寄存器包括：程序计数器(Program Counter, PC)、累加器 A (Accumulator)、程序状态字寄存器(Program Status Word, PSW)、堆栈指针(Stack Pointor, SP)、数据指针 DPTR (Data Pointor) 和 B 寄存器等。

要进行单片机应用系统的开发，特殊功能寄存器是需要重点掌握的知识之一。

(1) 累加器 A 累加器 A 是专门用于存放操作数或运算结果的 8 位二进制特殊功能寄存器，其物理地址为 E0H，可使用符号 ACC 代表物理地址 E0H。

累加器 A 是专门用于算术运算、数据传送、逻辑运算、移位等操作，它是使用最为频繁的特殊功能寄存器。在结构上，累加器直接与内部总线相连，所以，大多数的数据传送和数据交换都要通过累加器 A。在执行算术运算前，两个操作数中的一个需要放在 A 中。例如，在对两个操作数进行求和运算时，首先需要将被加数传送到 A 中，这一操作使用内部数据传送指令“MOV”来完成；求和运算使用不带进位位的加法指令“ADD”。下面的指令求操作数 50 与 100 之和。

MOV A, #50 ;指令 MOV 将 50 传送到累加器 A 中, #表示立即数, 即常数
ADD A, #100 ;指令 ADD 求 A 中的操作数 50 与 100 之和, 结果存放在 A 中
通常将操作数表示为十六进制的形式, 上面的指令可写成下面的形式:

MOV A, #32H ;指令 MOV 将 50 传送到累加器 A 中, H 表示十六进制
ADD A, #64H ;指令 ADD 求 A 中的操作数 50 与 100 之和, 结果存放在 A 中

累加器 A 是可位寻址的特殊功能寄存器，即可以通过指令将 A 中的某一个位进行清“0”或置“1”（通常称为置位）；此时，通常使用 ACC.n (n=0~7) 表示累加器的各位。清“0”使用指令“CLR”，置“1”使用指令“SETB”。例如：

SETB ACC.0 ;将累加器 A 的最低位 ACC.0 设置为“1”
SETB ACC.3 ;将累加器 A 的 ACC.3 设置为“1”
CLR ACC.7 ;将累加器 A 的最高位 ACC.7 清“0”

(2) B 寄存器 B 寄存器是一个可位寻址的 8 位二进制特殊功能寄存器，其物理地址为 F0H，一般用于乘、除法运算。B 寄存器与累加器 A 配合用作两个 8 位二进制数据的乘、除法运算；进行乘、除运算前，A 中存放被乘数或被除数，B 中存放乘数或除数。

乘法运算完成后，乘积的高 8 位存放在 B 中，低 8 位存放在 A 中；除法运算完成后，商存放在 A 中，余数存放在 B 中。B 寄存器也可以作为通用寄存器，用来存放临时数据。

两个 8 位二进制数据的乘法运算指令为“MUL”，除法运算指令为“DIV”。

例如：求两个操作数 50 与 100 之积。

MOV A, #50 ;指令 MOV 将立即数 50 传送到 A 中
MOV B, #100 ;指令 MOV 将立即数 100 传送到 B 中
MUL AB ;指令 MUL 完成 50 与 100 之积, 注意 AB 之间无空格

乘积的二进制结果为：1001110001000B。其中，累加器 A 中的结果值为 10001000B，B 寄