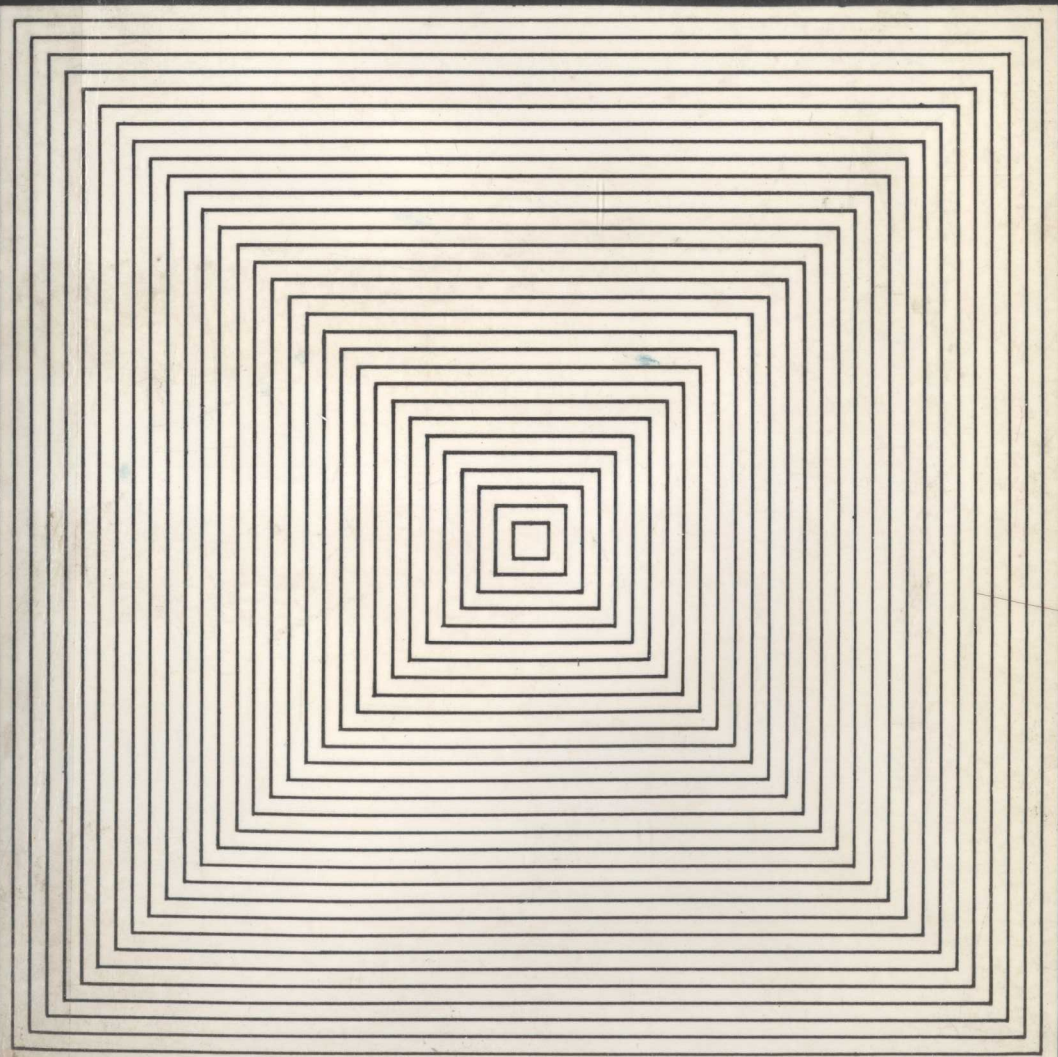


國家科學叢書

微處理系統設計

EDWIN E. KLINGMAN 著 趙元山 譯



Microprocessor Systems Design

微處理系統設計

原著者：Edwin E. Klingman

譯者：趙元山

國家書店有限公司

有著作權
不准翻印

微處理系統設計

定價：新台幣貳佰元整

原著者：EDWIN E. KLINGMAN

譯者：趙元山

發行人：林大坤

出版者：國家出版社

發行所：國家書店有限公司

公司：台北市新生南路一段126之8號三樓

電話：391-2425 · 391-4261

392-6748 · 392-6749

印刷所：中大打字排版有限公司

中華民國六十八年二月初版

行政院新聞局局版台業字第零陸叁貳號

譯 序

在這個固定資源和固定衰減能力的世界裏，所面臨的基本問題是浪費的問題；無論在任何程序上，效率的增加，就表示了浪費的減少；處理機就是為增加效率而被加以用的。它的應用非常廣泛，大體上可分為物理上和社會上兩大類。在物理應用上，則如在交通、製造業、物理、化學、生物實驗和醫藥的應用即是；而在社會應用上，則包括了教育、政治、管理和娛樂，以及普通生活上。至於微處理機的興起，則更是對我們有很大的貢獻，因為它不像大型處理機之需由多人或多項工作所共用，相反地，它可專由一個人或一項工作使用；且在價格方面，便宜的價格足以使它們被採用來作千種的應用；此外，更值得一提的通性是：它的價格一直在下跌著，而它的能力卻一直在增加當中！

誠如在原序中提及的，這本書為了使讀者具有設計微處理機之能力，所以把文章分成三個段落。第一段包括第一章到第四章，是為入門介紹；第二段包括第五章到第八章，是專注於 Intel 8008 的介紹；第三段包括第九章到最末了的第十四章，是強調設計上的特殊問題。因此，讀者若是沒有邏輯電路知識者，應從第二章開始讀起；若是具有基本的邏輯電路知識，則可從第五章詳細讀起，至於已有微處理機知識，則可從第九章開始。

本章之得以譯成，實在於國家書局的鼎力支持、許，周兩氏的鼓勵以及邱小姐的騰稿，謹在此處誠致謝意。至於文中所採專有名詞的中文譯名，則為譯者參考各書而決定者，不當與疏忽之處，尚祈不吝指正。

趙元山 謹識於中和 67.5.20.

原 序

這一本書並不是講述設計一些玩具或只是教導一些模式，而是指著深具潛力之計算機系統的設計，此種系統較十幾年前大多數大學所能提供的計算機還大了好幾倍。現今，一些學生可以了解此種系統的設計及應用，並建造屬於他自己的系統，這在數年之前，可能只是科學假設而已。

這本書想作為雙重方面的導論：在一般性上，作為計算機系統的導論，在特殊性上，作為微處理機系統設計的導論。所有有關的技術都說明，且其範圍亦加以闡述。本書亦強調觀念及狀態元件之間的分別。一般用途計算機的設計可用來作為發展了解今日適用之微處理機景觀所需之基本觀念的工具。處理機的選擇乃是基於下列標準：(1)簡單性指令組合，(2)可應用於大部份處理機的控制系統。第二個標準乃是針對可一致定時而設計之高度積體的第二代及第三代元件族而論。雖然朝向元件的積體組合的趨勢會繼續，但是，數位系統設計者之能夠處理數千個適用的元件中的任何一個的介面問題是絕對需要的，而這須要對定時及控制結構有所了解。

這一型式的處理機包括：因得爾 (Intel) 8008, RCA COSMAC, 通用儀器 CP-1600, 因得錫爾 (Intersil) IM 6100, 莫斯達克 (Mos-tek) MK 5065P, 國際公司 (National) PACE, 及其他系統等等。這些當中, Intel 8008 擁有一非常簡單的 48 個指令的指令集合, 這是 8080/8085 微處理機的 78 個指令及 Zilog Z-80 的 158 個指令的子集合。編碼狀態信號及多工標示排 (Multiplexed bus) 結構允許了為大多數處理機設計所需之必需定時/控制觀念的發展。在歷史上, 如最先的八位元中央處理單位, 這個影響了後來數個處理機的設計。

這本書如下面組成三段：第一段，包括第一章到第四章，在於介紹處理數位建造單元的基本觀念，並提供一些典型的例子。第二段，第五章到第八章，設計一類似於 8008 的計算機，並如所需的發展計算機觀念。最後一段，第九章到第十四章，處理微處理機景觀上的特殊論題；此即發展其觀念並展示其在各種微處理機上的實現法。這些論題包括軟體（Software）結構，定址結構（Addressing Structure），輸入/輸出（Input/Output）結構，插入結構（Interrupt Structure），直接記憶出入（Direct Memory Access）結構，及結構設計（Architectural）結構，除了所有有關的觀念以外，本書在這一部份，對於細節及為使用這些微處理機所需的設計資料講述得很豐富。

這個設計的哲學將包括設計一個目標，然後專注在實現這個目標的最簡單方法。在這哲學之下的經濟性前題是假設此典型的讀者是有興趣於了解、獲得及應用一般計算機於一特定的問題區域。因而，每一個應用被認為是一個種類。如此一來，就可縮短設計時間，與商業上縮減單位成本而花費了設計時間正好相反，如此，擴大了對許多系統的助益。

這個哲學在評估典型讀者的需要是相當真切的，同時，也是對一十分複雜題目的最合理的解決方式。欲達成這個目標，可選擇最方便及最簡單的建造單元予以達成。基於此一意向，舉例而言，在隨意出入記憶單元間的選擇，將較喜歡選那簡單的靜態RAM，而不是那稍便宜但却複雜得多的動態RAM；如果這兩個RAM都滿足設計的要求的話。

對於軟體的處理是與讀者的“應用定向”傾向一致的。對於大多數環境中的應用計算機，最有效力的工具乃是翻譯程式（Interpreter），而一簡單的，可擴展性的翻譯程式的發展乃是具有多數應用作用的能力的。此外，這個觀念牽涉到組合程式（Assemblers），微組合程式（Micro-Assemblers）及條件組合（Conditional Assembly）等，將在第九章及附錄中加以研究。

雖然這本書主要是針對計算機學家、電子工程師、物理學家而寫的，

但是這本書對許多教材上仍是有用的。資訊處理機是多元性的，一旦數位建造單元的原則抓住之後，就可證明它對一實驗物理學家有用般地對一實驗心理學家也有用。

數位設計明顯地對工程師是有用的，他須應用基於計算機系統來處理特殊問題，特別是運輸上的探音器／控制問題、工廠自動化，或溝通系統以及對物理學家、化學家和生物學家，他們須使其實驗自動化，以精密控制實驗參數及程式的數據獲得及分析。其他可能想運用數位建造單元的包括人數漸增的藝術家，他們欣賞由計算機所提供的動態介質，特別是在與見像（Video）展現銜接，而非限制方面。如上面所提的，實驗心理學家將歡迎計算機之加入其實驗室，且今日大多數的非實驗心理學家感覺到，對計算機的了解，對於研究思想的人是有價值的，想設計一適應於居住生活環境之建築家將發現此處描述的這個必需工具。

本書的特性乃在於完全地處理真實、不瑣碎的數位系統，因此儘可能以大規模積體微處理機來說明。本書是以系統來處理微處理機，並以組成元件來處理子系統，在本書中涵蓋全部系統，並將特殊系統，以一有限範圍之觀念加以說明，以應用到目前及未來系統，乃是可能的。

爲了知道處理機的一些特性及發生在今日之技術性改良的速率，我們可用第一個大處理機來說明典型的微處理機特性：IBM 650, 在1960年，此系統以每月約美金10,000元出租。假使我們只考慮區域價格，做爲基礎系統之處理機，在今日則價格自美金50元到1,000元。雖然這些處理機在建造及實現方面大大地不同（有真空管的，也有LSI的）但是它們之間，作一個大略比較是可能的。

IBM 有60個指令；大多數微處理機擁有70到100個指令。650的指令執行時間爲20ms；今日的微處理機的指令執行時間則爲2 μ s快一萬倍！雖然650所需的功率（Power）不知，但它確是須要負擔甚重的空氣調節設備；反之，微處理機只用少量瓦特，且在體積上約僅有其百分之一。650使用2,000辭元的磁鼓記憶；而大多數微處理機則可用半導體記

憶做 6,500 辭元之定址。

雖然這本書包括藝術狀態設計，且預測在未來幾年可能的發展；但是，它並不能預測非常遠的事情。一適用於今日之硬體之整個範圍及在硬體方面的趨勢本書有所探討，一些不可能改變的觀念也在此說明。我們不希望列出計算機系統的無數應用，其他教材對此已有詳盡的說明，這裏所強調的是這些系統的能力。

第一章提出資訊處理以及數位設計，以便探討計算科學範圍中的轉換的意義。

第二章介紹二進位算術，布耳代數及維恩圖解，TTL 族特性亦提出討論。組合邏輯亦加以說明，並提出一些例子。將在全書中應用的建造單元也在第二章做一概略性的介紹。

第三章介紹正反器儲存元素，計時的正反器；且 R-S, T, D, J-K 主副正反器亦加以詳細說明，此外也包括記憶胞元的發展及其組合，以及移位記錄器等。

第四章探討編碼及 MSI 和 LSI 建造單元。編碼的空間/時間觀念都加以詳細的說明，自每一建造單元的代表性數位建造單元都詳細探討。這一章對任何在計算機設計方面的課程都是很重要的，因為由這些單元，可建立各種系統，最後章節則描述單元族之間的介面。

第五章處理 CPU 的指令集合，CPU 的內部結構設計亦加以詳細的分析，以備於這些指令有意義的處理，機器語言及組合語言，都以簡短的程序方式探討其例子。

第六章處理中央處理單位的狀態轉換和定時。此物質在應用到大多數處理機的一般觀念以及設計工程作所需之特殊細節之間是平衡的，所強調的是在於時間/空間多工器及在於狀態資訊及詮釋上的需要。本章也包括狀態定時及狀態轉換圖解。

第七章開始研究計算機系統的硬體設計，以及資訊在 CPU 及記憶器之間轉換的電路之設計，並特別強調定時的分析。在達成最後設計之前，

常常考量數種變異情況。

第八章分析 I/O 指令，並發展 I/O 出入口選擇電路。

第九章追蹤自元素的硬體階層經 MACRO 組合程式及翻譯程式的符號之使用。

第十章研究與微處理機有關的定址結構。此章的前半段在於探討目前所使用的各種定址提供機轉，而後半段則研究微處理機的定址組成機轉。程式/資料結構的對偶性亦加以討論，然後利用網狀構架以介紹計算的定址技術。

第十一章為輸入/輸出結構及技術的深度報導，使用電傳打字機及類比到數位轉換器的例子，以便在硬體、軟體及定時觀念間取得平衡。由狀態查對技術十分自然地導致插入結構之探討，其將在下一章中加以研究。

第十二章以事件推動符號代換技術方式提出插入結構。適用於微處理機的插入結構及技術的廣大範圍亦加以詳細的處理。單一階層插入系統被推廣成一般性多階層插入系統，且所需的軟體也詳細地加以介紹。

第十三章處理直接記憶出入結構及技術，且報導可積的及可加的微處理機 DMA 子系統的設計。

第十四章，處理結構設計的論題，成束的及垂直的結構的觀念都詳加定義，且將目前結構設計以透視方式加以研討，且用來預測未來趨勢。這一章以應用在微處理機結構設計之多重處理觀念的簡短介紹作結束。

在出版這本教科書之前的三年中間，我教導測量課程及微處理機的研習班，討論微處理機的發展及設計商用系統，這些活動，使我得有機會與 1,000 位以上；在每一可想像得到的應用範疇中工作的工程師及程式設計者接觸。雖然列出所有這些人的名字是不可行的，但是他們對這本書的貢獻遠大於任何一個人。然而，仍有一些較特別的人物值得提出：Dr. Robert Naumann，它在 NASA 支持我的微計算機及微處理機工作。Dr. Ron McNutt 及 Bill Short，他們安排我在 1972 年晚期於 Atheno 學院講授微處理機課程。在 Georgia Tech 的 Dr. John Reatman，它在一轉捩點

時期鼓勵我如此從事。Jerry L. Ogdin, Dr. Roger Camp, John Harris 及 Scott McPhillips, 與他們一起行使一些最初的研習會, 影響我在微處理機方面的思考, 在因得錫爾 (Intersil) 的 Tampy Thomas 及在國際 (National) 的 Hash Patel 也惠予我很有助益的談話。因得爾公司 (Intel Corporatron) 給我的幫助和支持是非常大的, 我很感激因得爾的許多工程師, 特別是 Juris Brempeles, Dane Elliot, Ken McKenzie, Hat Feeney, Jim Lally 及 Dr. Bill Davidow, 我也很激賞 MOS 技術公司的 Chuck Peddle 及 Will Mathys 開導性及愉悅的交談。在北加利福尼亞州的 Dr. John Gault 在審閱手稿上助益最多, 並且建議了一些在組織方面的改變。我感覺這些改變改進了本書的提出方式, 因此感激他的幫助。最後, 我想感謝我的出版編輯, Margaret McAbee, 她可貴地幫助了這本書的出版。

EDWIN E. KLINGMAN

目 錄

譯序	
原序	
第一章 微處理機系統設計：概論	1
1-1 微處理機的優點.....	1
1-2 處理機的主要功能.....	2
1-3 新二元論.....	5
1-4 愛因斯坦的相對論.....	5
1-5 特性.....	8
1-6 從類比建造單元到數位建造單元的轉換.....	9
1-7 結論.....	11
第二章 資訊元件	18
2-1 導論.....	18
2-2 從類比分子來的二進位元件.....	18
2-3 純數位建造單元.....	42
2-4 族間的介面單元.....	43
2-5 半數位建造單元.....	43
2-6 線性建造單元.....	45
2-7 結論.....	45
第三章 資訊儲存元件	47

II 微處理系統設計

3-1	導論	47
3-2	記憶線路	56
3-3	計數器	60
3-4	移位記錄器	62
3-4-1	移位記錄器的MOS實現法	65
3-4-2	迴饋移位記錄器	70
3-5	結論	75
第四章 編碼和中規模積體建造單元		77
4-1	導論	77
4-2	中規模積體電路	82
4-2-1	解碼器	82
4-2-2	栓	83
4-2-3	加法器	85
4-2-4	比較器	85
4-2-5	多元調節器	86
4-2-6	計數器	87
4-3	超時	88
4-3-1	同位檢查器/產生器	90
4-3-2	優先編碼器	91
4-3-3	可定址的栓	91
4-3-4	多出入口記憶器	92
4-3-5	二進位乘法器	93
4-3-6	雙向標示排推動器/接受器	94
4-3-7	單穩多頻振盪器(一次射擊)	95
4-3-8	許密特觸發器	96
4-3-9	高電壓集極斷路緩衝器/推動器	96

4-3-10	光絕緣器	97
4-3-11	類比多元調節器	99
4-4	儲存元件	99
4-4-1	移位記錄器	99
4-4-2	隨意出入記憶器	100
4-4-3	只讀記憶器	103
4-4-4	先進先出緩衝器	105
4-4-5	含值可指定地址的記憶器	106
4-5	算術邏輯單位	108
4-5-1	收集器	108
4-5-2	微控制器	109
4-5-3	類比/數位/類比元件	109
4-5-4	通用的不同步接受器/傳送器	110
4-6	TTL和MOS線路之間的介面	110
4-6-1	TTL到MOS的介面	110
4-6-2	MOS到TTL的介面	112
4-6-3	N型通道MOS	113
4-7	三狀態元件	114
4-8	互補式的MOS元件	116
4-9	結論	120
第五章	中央處理機單位指令集合	122
5-1	軟體的起源	122
5-2	程式儲存的機器	123
5-3	基本處理機循環	123
5-4	直接資料指令	132
5-5	程式計數器	133

IV 微處理系統設計

5-6	收集器指令	134
5-6-1	加法運算	138
5-6-2	減法運算	139
5-6-3	邏輯運算	139
5-6-4	轉動收集器指令	141
5-7	控制指令的傳送	142
5-8	可召喚的副程式	149
5-8-1	網狀的副程式	152
5-8-2	成堆的建築式樣	154
5-8-3	召喚和返回指令	156
5-8-4	停止指令	157
5-8-5	參數傳送	158
5-9	結論	160
	問題	162
第六章	LSI中央處理機單位	164
6-1	單晶CPU	164
6-2	結論	174
第七章	記憶器子系統	179
7-1	分割系統	181
7-2	基本類型	181
7-3	結論	219
第八章	I/O子系統	221
8-1	概論	221
8-2	輸入口設計	225

8-3	輸入定時	226
8-4	I/O 選擇線路	230
8-5	到CPU 強制性的 I/O 傳送	234
8-6	重新開始的指令	243
8-7	CPU/ $\overline{\text{CPU}}$ 系統	244
8-8	結論	246
	問題	246
第九章 語言和語言翻譯		247
9-1	導論：“符號的起源”	247
9-2	物理上的量：元件	247
9-3	根據抽象理論的量：符號	248
9-4	組合語言和組程式	251
9-5	“機器”和“抽象機器”——有約束力的時間	253
9-5-1	機器組織	253
9-5-2	特殊的抽象指令：“有約束力的指令”	254
9-5-3	約束名字到數目上：Equate 抽象指令	254
9-6	條件組合	255
9-7	MACRO 指令	263
9-8	參數通過	265
9-9	組程式和翻譯程式	266
9-9-1	簡單翻譯程式	267
9-9-2	樣式開關	269
9-9-3	循序過程和參數通過	271
9-9-4	過程的產生	272
9-10	結論	286
	問題	288

第十章 定址結構	290
10-1 地址提出子系統.....	290
10-1-1 多工機器實例.....	291
10-2 “標頁的”定址結構.....	294
10-3 直接定址.....	298
10-4 子系統選擇.....	301
10-4-1 因得爾8080 定址結構.....	301
10-4-2 記憶體支配的 I/O	304
10-5 標示排計劃草案.....	306
10-5-1 Toshiba TLCS-12 標示排計劃草案.....	308
10-5-2 Rockwell. PPS-8的哈佛組織.....	310
10-5-3 Fairchild F-8 定址組織.....	311
10-6 定址的方式.....	312
10-6-1 立即定址.....	313
10-6-2 直接定址以及與PC 有關的定址.....	314
10-6-3 基礎頁定址.....	315
10-6-4 計算的定址.....	316
10-7 多欄的指示標.....	316
10-8 自動指示標.....	318
10-9 計算定址案例.....	319
10-10 資料結構/步驟相等.....	322
10-11 資料結構：間接定址和修改的間接定址.....	323
10-11-1 間接編索引的定址.....	325
10-11-2 編索引的間接定址.....	326
10-12 結論.....	327

第十一章 I/O 結構和技術	328
11-1 I/O 實例：電傳打字介面.....	329
11-2 不同步的系列通信.....	329
11-2-1 定時和組織.....	329
11-3 軟體設計.....	331
11-3-1 軟體遲延循環.....	333
11-4 硬體設計：UART.....	337
11-5 狀態“過濾器”：面罩.....	338
11-6 垂直的輸出：映像.....	340
11-7 Intel 8080 I/O 組織.....	341
11-7-1 第三代的8080：Zilog Z-80 和 Intel 8085.....	345
11-8 系列的 I/O 設備：Signetics 2650.....	347
11-8-1 非擴展的 I/O	348
11-8-2 擴展的 I/O	349
11-8-3 2650 的定時.....	351
11-9 Intersil IM 6100 I/O 結構.....	352
11-9-1 定時和子系統選擇.....	352
11-9-2 I/O 移動指令.....	355
11-9-3 IM 6100 I/O實例.....	355
11-10 Mostek MK 5065P I/O 結構.....	359
11-10-1 跳躍模式之 I/O	361
11-11 國際公司的 PACE I/O 組織.....	364
11-12 Motorola 6800 和 MOS Technology 650XI/O 結構... ..	370
11-12-1 650 X 系列的 I/O	371
11-13 COSMAC I/O 結構.....	371
11-14 通用儀器公司的 CP-1600 I/O 結構.....	374