

 微处理器 icroprocessor 与
 微计算机 icrocomputer

第三辑

第五机械工业部第二〇七研究所

目 录

8253/8253-5可编程序接口定时器	(1)
8255A/8255A—5可编程序外围接口	(17)
8257/8257—5可编程序直接存贮器存取(DMA)控制器....	(47)
8259/8259-5可编程序中断控制器	(66)
8271可编程序软盘控制器.....	(85)
8273可编程序HDLC/SDLC规程控制器	(118)
8275可编程序阴极射线管(CRT)控制器.....	(151)
8278可编程序键盘接口.....	(183)
8279/8279-5可编程序键盘显示接口	(199)
8294数据编码部件.....	(217)
新资料报导.....	(222)

8253/8253-5可编程序接口定时器

Intel[®] 8253是一个可编程序的计数器/计时器芯片, 设计将其用作 Intel微计算机 的一个外围器件。它采用nMOS工艺, 单5伏电源, 并且被封装于一个24线双列直插式塑料外壳中。

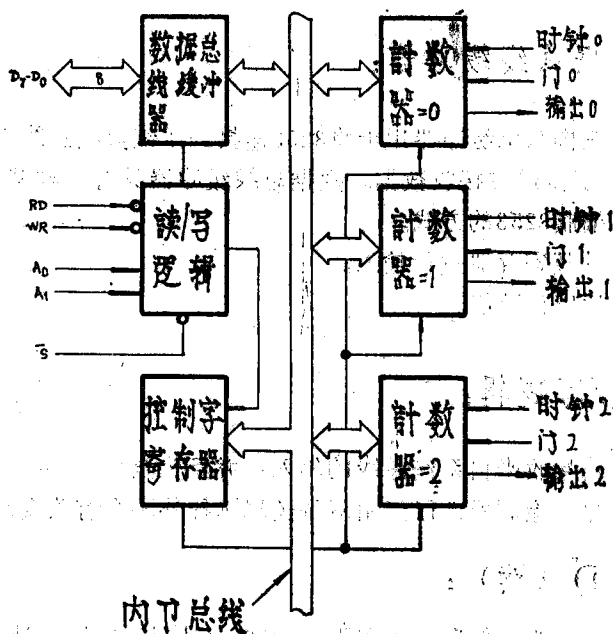
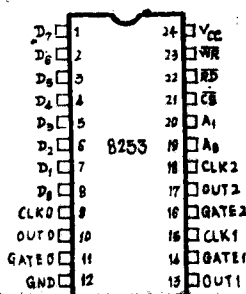
它的构造是三个独立的16位计数器, 每个计数器的计数速率达 2 MHz。所有的操作方式可用软件编程序。

- MCS—85[™]兼容8253—5
- 三个独立的16位计数器
- 数字计数 2 MHz
- 可编程序计数方式
- 二进制计数或二—十进制计数
- 单一+5伏电源
- 24线双列直插式封装

引线端名称

D_7-D_0	数据总线 (8 位)
CLKN	计数器时钟输入
GATEN	计数器门输入
OUTN	计数器输出
$\overline{RD}$	读计数器
$\overline{WR}$	写命令或数据
$\overline{CS}$	片选
A_0, A_1	计数器选择
V_{CC}	+ 5 V
GND	地

引线端结构



方框图

功能说明

概要:

8253是一个可程序的区间计时器/计数器,它的设计主要用于Intel™8080微型计算机系统。它的功能是通用的,可以在系统软件中作为一系列输入/输出口来处理的多重定时元件。

8253解决在软件控制下精确的时间延迟的产生问题,这是在任何微型机系统中所存在的最普遍的问题之一。程序员为8253计数器之一预置所期望的量以取代系统软件中形成的时间循环;使8253成为与他的要求相适应的形式。然后当任务完成时,按照命令8253不计算延迟并且中断CPU。这样便明显地看出软件的整理操作是很少的,以及多重延迟可以容易地由各优先级分派保持下来。

计数器/计时器的其它一些在性质并非延迟但对大多数微计算机是通用的功能也可以由8253来执行。这些功能是:

- 可程序的速率产生器。
- 事件计数器。
- 二进制速率乘法器。
- 实时计时器。
- 数字式单拍脉冲。
- 复合电机控制器。

数据总线缓冲器:

三态双向八位缓冲器用于将8253连接到系统数据总线上。该缓冲器根据执行输入或输出CPU指令来传送并接收数据。数据总线缓冲器具有三种基本功能:

- 1、编制8253的方式。
- 2、计数寄存器进行输入。
- 3、读出计数值。

读/写逻辑:

该逻辑接收来自系统总线的输入,并且为全部器件操作产生控制信号。它由CS允许或禁止,因此,除非器件已经由系统逻辑选择外不会有改变功能的操作发生。

RD (读):

此输入端为“低”电平则告知8253; CPU正在按照计数器数值输入数据。

WR(写):

此输入端为“低”电平则告知8253: CPU正在按方式信息输出数据或者在对计数器输入。

A0, A1:

这些输入一般是连接到地址总线上。它们的功能是在三个计数器中选出将要在其上进行操作的那一个, 并为方式选择寻找控制字寄存器。

CS(芯片选择):

在此输入端上的一个“低”电位, 使8253恢复正常操作。在此器件被选择以后才会有读或写发生。CS对计数器的实际操作没有影响。

CS	RD	WR	A ₁	A ₀	
0	1	0	0	0	输入计数器 No. 0
0	1	0	0	1	输入计数器 No. 1
0	1	0	1	0	输入计数器 No. 2
0	1	0	1	1	写方式字
0	0	1	0	0	读计数器 No. 0
0	0	1	0	1	读计数器 No. 1
0	0	1	1	0	读计数器 No. 2
0	0	1	1	1	不操作 3 态
1	×	×	×	×	禁止 3 态
0	1	1	×	×	不操作 3 态

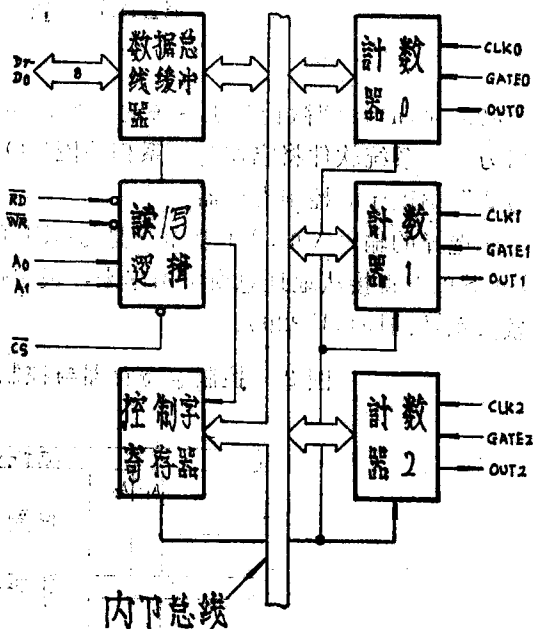


图1 数据总线缓冲器和读/写逻辑功能

控制字寄存器:

当A0、A1为11时, 控制字寄存器被选择。然后它接收来自数据总线缓冲器的信息, 并将它存储在一个寄存器中。存储在这个寄存器中的信息控制每一计数器的操作方式和二进制

或BCD计数的选择以及每一计数寄存器的输入。

这个控制字寄存器只能被写入，不能对它的内容进行读出操作。

计数器# 0，计数器# 1，计数器# 2：

因为这三个功能块在其操作上是相同的，所以只对一个给予介绍。每一个计数器是由一个单16位可预先置位的递减计数器构成。这个计数器可以用二进制或者BCD进行操作，它的输入选通以及输出是由存储在控制字寄存器中的“方式”选择构成的。

这三个计数器是完全独立的，每一个都可以具有独立的“方式”结构以及二进制或BCD的计数操作。同样，在控制字中还具有对计数值的输入进行处理的专门特征，因而，实现这些功能的软件整理操作可以降到最小。

每一计数器内容的读出可使程序员以简单的READ操作方式进行事件计数操作。8253中具有专用指令和逻辑，因此，在计数过程中不用中断时钟输入便可以读出每一计数器的内容。

8253 系统 接 口

8253是Intel™微计算机系统的一个元件，它与该系列的所有其它外围设备有着同样的接口方式。系统软件将它作为一系列外围I/O口来处理，三个是计数器，第四个是一个用于“方式”编程的控制寄存器。

所选择的输入A₀，A₁基本上是与CPU的A₀，A₁地址总线信号连接。采用一种线选法，CS可以直接从地址总线中引出来，或者可以将它连接到译码器的输出上，例如一个用于较大系统的Intel®8205。

图 2 控制字寄存器与控制功能方框图 (原图略，同图 1)

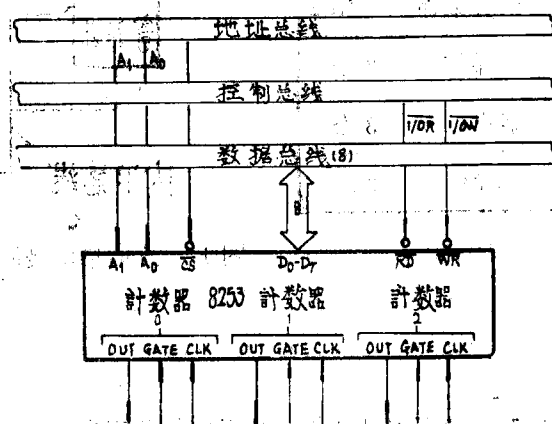


图 3 8253系统接口

操作说明

概要:

8253的全部功能定义是由系统软件来拟定的。一组控制字必须由CPU送出以使用所希望的“方式”及数量信息为8253的每一计数器预置初始值, 这些控制字用于拟定“方式”和输入序列以及对二进制或BCD计数的选择。

一旦拟定了功能定义, 8253便能够执行所分配的要完成的任何定时任务。

每个计数器的实际计数操作是完全独立的而且在芯片上具有附加逻辑, 因此便将那些通常伴随着有效监测、外部管理、异步事件或微计算机系统速度而产生的问题消除了。

编制8253程序:

每一个计数器的所有“方式”都是由系统软件用简单的输入/输出操作进行编制的。

将一个控制字写入控制寄存器的方法(A0, A1 = 11), 对8253的每个计数器分别编制程序。

控制字格式:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
SC1	SC0	RL1	RL0	M2	M1	M0	BCD

控制定义:

SC—选择计数器:

SC1	SC0	
0	0	选择计数器0
0	1	选择计数器1
1	0	选择计数器2
1	1	非法

RL—读/输入:

RL 1 RL 0

0	0	计数器门锁操作 (见读/写过程部分)
1	0	只读/输入最高有效字节
0	1	只读/输入最低有效字节
1	1	首先读/输入最低有效字节, 然后读/输入最高有效字节

M—“方式”:

M 2 M 1 M 0

0	0	0	方式 0
0	0	1	方式 1
×	1	0	方式 2
×	1	1	方式 3
1	0	0	方式 4
1	0	1	方式 5

BCD:

0	二进制计数器16位
1	二进制编码的十进制计数器 (四个十进制位)

“方式”定义:

“方式” 0: 计完最后一个数时中断。

当方式置位操作之后, 输出最初为“低”电平。将计数值输入到所选的计数寄存器之后, 输出仍维持原状, 计数器进行计数。当计数值最终一个数进入, 输出便成为“高”电平并一直延续到对所选的计数寄存器用该方式进行重新输入或者输入一个新的计数值时为止。

在计数过程中重新对一个计数寄存器进行输入, 产生如下情况:

< 1 > 输入第一个字节中止现在的计数。

< 2 > 输入第三个字节开始新的计数。

“方式” 1: 可编程序的单拍脉冲。

在门输入的上升沿之后计数时, 输出处于“低”电平。

在计完最终一个数时输出处于“高”电平。如果当输出处于“低”电平时输入一个新的计数值，在随后的触发脉冲到来之前不会影响单拍脉冲的持续时间。在任何时候都可读出现在的计数而且对单拍脉冲没有影响。

单拍脉冲可以重新触发，因此在门输入的任何上升沿之后在整个计数期间输出保持“低”电平。

“方式” 2：速率产生器。

由N计数器分频。输出在输入时钟的一个周期内处于“低”电平。从一个输出脉冲至下一个输出脉冲的周期等于在计数寄存器中的输入计数值的数量。如果在输出脉冲之间对计数寄存器进行重新输入，当时的周期不会受到影响，但是随后的周期会反映新的数值。

当门输入为“低”电平时迫使输出为“高”电平。当门输入为“高”电平时，计数器便从最初计数开始工作。这样，门输入可以用于同步该计数器，当该方式置位时，输出要将它的“高”电平一直维持到计数寄存器被输入之后为止。这时输出仍可以由软件同步。

方式3：方波速率产生器。

在该方式中，输出要将它的“高”电平一直保持到一半计数已完成为止（对于偶数），而对于另一半计数，输出处于“低”电平。除了上述这一点以外，其余都与方式2相同。如果计数值是奇数，对 $(N+1)/2$ 计数输出处于“高”电平，对 $(N-1)/2$ 计数输出处于“低”电平。

如果在计数期间，对计数寄存器输入一个新的数值，该数值在当时的计数经过之后立即被反映。

方式4：软件触发选通。

当该方式置位后输出处于“高”电平。当输入计数时，计数器开始计数。在计完最后一个数时，输出将低一个输入时钟周期，然后再次处于“高”电平。

如果在输出脉冲之间对计数寄存器重新输入，当时的周期不会受影响，但随后的周期将反映新的数值。当门输入处于“低”电平时，禁止计数。重新对计数寄存器进行输入将开始用新数值重新计数。

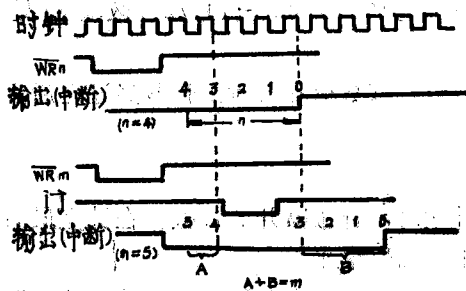
方式5：硬件触发选通。

计数器在触发脉冲输入的上升沿之后开始计数。当计完最后一个数便低一个时钟周期。计数器可重新触发。在任何一个触发脉冲上升沿之后和全部计数完成之前输出不会成为“低”电平。

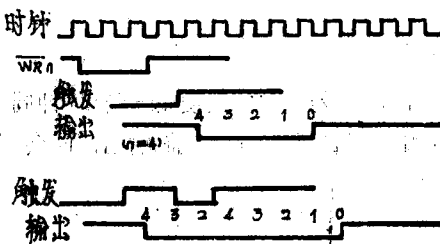
信号状态 方式	低或者正走向低	上升	高
0	禁止计数	——	允许计数
1	——	1 > 启动计数 2 > 在下一个时钟之后复位输出	
2	1 > 禁止计数, 2 > 立即将输出置高	启动计数	允许计数
3	1 > 禁止计数, 2 > 立即将输出置高	启动计数	允许计数
4	禁止计数	——	允许计数
5	——	启动计数	——

图 4 门引线操作归纳

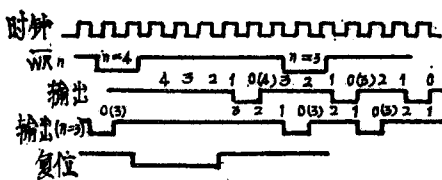
方式 0:



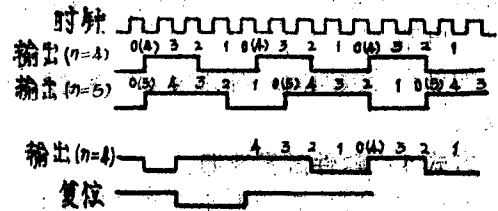
方式 1:



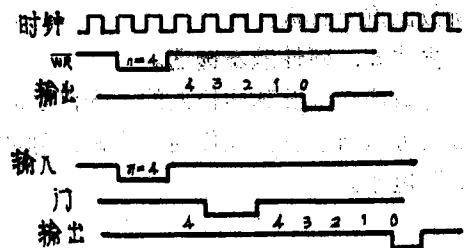
方式 2:



方式 3:



方式 4:



方式 5:

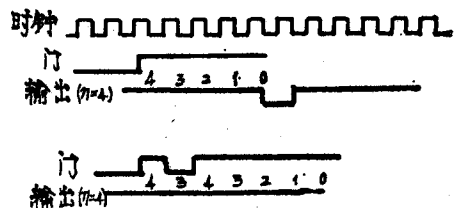


图 5 8253 定时图

8253 读/写 过程

写操作:

系统软件必须以所希望的方式及数量为8253的每一计数器编程序。程序员必须在实际使用所选计数器之前全部写出对8253的某一个方式控制字和所编制的计数寄存器字节的编号(1或2)。

程序设计的实际次序很灵活。可以按计数器选择的任何顺序写出方式控制字,例如:计数器*0不见得必须处于最先,计数器*2也未必处于最后。每个计数器的方式控制字寄存器具有各自的地址,所以它的输入在顺序上是完全独立的(SC0,CS1)。

但是,对计数寄存器输入实际计数值必须按照在方式控制字(RL0,RL1)中所编制的准确的顺序进行。对计数器的计数寄存器所进行的输入仍然像方式控制字输入一样在顺序上是独立的。但是对一个所选的计数寄存器进行输入时,必须以方式控制字(RL0,RL1)编制的字节号进行输入。要输入到计数寄存器中的一个或者两个字节并非一定要在与它相连的方式控制字之后。在方式控制字输入之后,只要按次序输入正确的字节编号,在任何时候都可以对它们进行编程序。

所有的计数器都是递减计数器。这样,输入到计数寄存器中的数值实际上是减量的。将所有的0输入到一个计数寄存器中,将导致最大的计数(二进制为 2^{16} 或BCD为 10^4)。在方式0中,输入完成之前不重新开始新计数。它根据方式控制字(RL0,RL1)是如何编制的来接收两个字节中的一个。然后开始重新操作。

方 式 控 制 字	
计 数 器 n	
最低有效字节	计 数 寄 存 器 字 节 计 数 器 n
最高有效字节	计 数 寄 存 器 字 节 计 数 器 n

注意: 所示格式是对8253进行输入的一个简单例子,它并不意味着是可使用的唯一格式。

图6 程序编制格式

		A 1	A 0
№ 1	方式控制字 计数器 0	1	1
№ 2	方式控制字 计数器 1	1	1
№ 3	方式控制字 计数器 2	1	1
№ 4	最低有效字节 计数寄存器字节 计数器 1	0	1
№ 5	最高有效字节 计数寄存器字节 计数器 1	0	1
№ 6	最低有效字节 计数寄存器字节 计数器 2	1	0
№ 7	最高有效字节 计数寄存器字节 计数器 2	1	0
№ 8	最低有效字节 计数寄存器字节 计数器 0	0	0
№ 9	最高有效字节 计数寄存器字节 计数器 0	0	0

注意：因每个计数器的计数寄存器具有专用地址，这就很容易完成为8253编制程序的任务，而且如果充分利用该特征，便能最有效地使用此器件。

图 7 交替编程格式

读出操作:

在大部分计数器的应用中, 将进行中的计数值读出以及根据这一数量做出计算判断是很必要的。事件计数器可能是采用这种操作方式的最普遍的应用。8253具有一种逻辑, 它使程序员很容易将三个计数器中的任何一个内容读出而不妨碍进行中的实际计数。

程序员可以采用两种方法读出计数器的数值。第一种方法包括运用所选计数器的简单的 I/O 读出操作。控制对 8253 的 A0, A1 输入, 程序员可以选择将要被读的计数器(记住, 不允许方式寄存器的读出操作 A0, A1 为 11), 为了确保一个稳定的计数读出, 采用该方法的唯一要求是对所选择的计数器的实际操作必须由控制门的输入或者由禁止时钟输入的外部逻辑来禁止。所选计数器的内容如下。

第一个 I/O 读出包括最低有效字节 (LSB)。

第二个 I/O 读出包括最高有效字节 (MSB)。

由于 8253 的内部逻辑, 因而完成全部的读出过程是绝对必要的。如果编制两个字节读出, 那么在任何输入的 WR 命令可以被送到同一个计数器之前两个字节必须读出。

读出操作图:

A 1	A 0	R D	
0	0	0	读出计数器 0
0	1	0	读出计数器 1
1	0	0	读出计数器 2
1	1	0	非 法

在计数过程中读数:

为了使程序员在读出任何计数器的内容时不影响即不妨碍计数操作, 8253 具有一种特殊的能用方式寄存器的简单的 WR 命令进行存取的内部逻辑。基本上来说, 当程序员想要读出正在计数的所选计数器的内容时, 他给方式寄存器输入一个把当时的计数值锁存到存储寄存器中的专用码, 因此存储寄存器的内容便能保持一个精确稳定的数量。然后程序员对所选的计数器发出一个正常的读命令, 锁存在寄存器的内容便可使用。

开锁计数的方式寄存器：

A 0, A 1 = 11

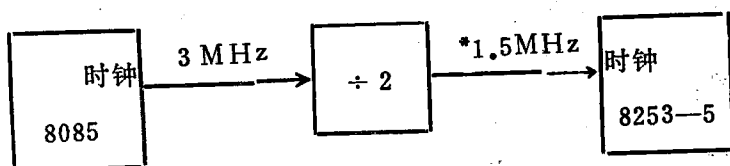
D 7	D 6	D 5	D 4	D 3	D 2	D 1	D 0
SC 1	SC 0	0	0	×	×	×	×

SC 1, SC 0 —— 确定要开锁的计数器

D₅, D₄ —— 0 0 指定计数器开锁操作

× —— 无关

采用这种方式读出计数器具有同先前的方法一样的限制。也就是说必须按编程完成全部读出操作。



*如果8085时钟输出要驱动一个8253—5时钟输入，它必须降到 2 MHz或更小一些。

图 8 MCS—85™时钟接口*

最大极限值*

在偏置条件下的环境温度..... 0 °C至 7.0 °C
 存贮温度..... - 65 °C至 + 150 °C
 任一引线端相对于地电压..... + 0.5伏至 + 7伏
 功耗..... 1 瓦特

*注解：超过“最大极限值”会对器件造成永久性的损坏。这只是一个极限值，器件在这些或任何其它超过本说明所规定的那些条件下工作，它的操作功能不予保证。长期在最大极限条件下工作会影响器件的可靠性。

直流特性

($T_A = 0^\circ\text{C}$ 至 70°C ; $V_{CC} = 5\text{V} \pm 5\%$)

符 号	参 数	最 小	最 大	单 位	试 验 条 件
V_{IL}	输入低电平	-0.5	0.8	V	
V_{IH}	输入高电平	2.2	$V_{CC} + .5\text{V}$	V	
V_{OL}	输出低电平		0.45	V	注解 1
V_{OH}	输出高电平	2.4		V	注解 2
I_{IL}	输入负载电流		± 10	μA	$V_{IN} = V_{CC}$ 至 0V
I_{OFL}	输出浮动漏电流		± 10	μA	$V_{OUT} = V_{CC}$ 至 0V
I_{CC}	V_{CC} 电源电流		140	mA	

注解 1: 8253, $I_{OL} = 1.6\text{mA}$; 8253-5, $I_{OL} = 2.2\text{mA}$

注解 2: 8253, $I_{OH} = -150\mu\text{A}$; 8253-5, $I_{OH} = -400\mu\text{A}$

电 容

($T_A = 25^\circ\text{C}$, $V_{CC} = \text{GND} = 0\text{V}$)

符号	参数	最小	典型	最 大	单 位	试 验 条 件
C_{IN}	输入电容			10	pF	$f_c = 1\text{MHz}$
$C_{I/O}$	输入/输出电容			20	pF	未测引线接到 V_{SS}

交 流 特 性

($T_A = 0^\circ\text{C}$ 至 70°C ; $V_{CC} = 5.0\text{V} \pm 5\%$; $\text{GND} = 0\text{V}$)

总线参数: (注 1)

读周期:

符号	参 数	8253		8253-5		单位
		最小	最大	最小	最大	
t_{AR}	READ之前的地址稳定时间	50		50		ns
t_{RA}	READ的地址保持时间	5		5		ns
t_{RR}	READ脉冲宽度	400		300		ns
t_{RD}	从READ ⁽²⁾ 的数据延迟		300		200	ns
t_{DF}	READ至数据浮动	25	125	25	100	ns

写周期:

符号	参 数	8253		8253-5		单位
		最小	最大	最小	最大	
t_{AW}	写前地址稳定时间	50		50		ns
t_{WA}	写的地址保持时间	30		30		ns
t_{WW}	写脉冲宽度	400		300		ns
t_{DW}	写的数据建立时间	300		250		ns
t_{WD}	写的数据保持时间	40		30		ns
t_{RV}	写与其它任一控制信号之间的恢复时间	1		1		ns

注: 1、交流测量用 $V_{OH}=2.2$, $V_{OL}=0.8$

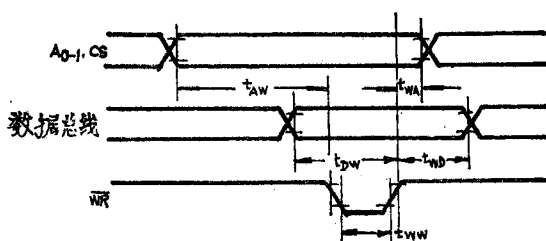
2、测试条件: 8253: $C_L=100pF$; 8253-5: $C_L=150pF$

时钟与门定时:

符号	参 数	8253		8253-5		单位
		最 小	最 大	最 小	最 大	
t_{CLK}	时钟周期	380	直流	380	直流	ns
t_{PWH}	高脉冲宽度	230		230		ns
t_{PWL}	低脉冲宽度	150		150		ns
t_{GW}	门宽高	150		150		ns
t_{GL}	门宽低	100		100		ns
t_{GS}	到CLK↑的门建立时间	100		100		ns
t_{GH}	CLK↑之后的门保持时间	50		50		ns
t_{OD}	从CLK↓ ⁽¹⁾ 的输出延迟		400		400	ns
t_{ODG}	从门↓ ⁽¹⁾ 的输出延迟		300		300	ns

注1: 测试条件: 8253: $C_L = 100\text{pF}$, 8253-5: $C_L = 150\text{pF}$

写 定 时:



读 定 时:

