



EDA工程与应用丛书

Electronic Design Automation

# Cadence

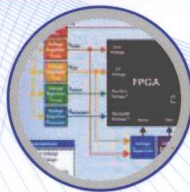
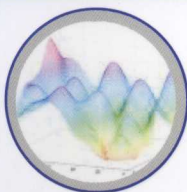
## 电路设计案例精解

本书编写组 编著

- ① 学习、巩固**Cadence** 软件操作的**经典之作**
- ② 实例丰富、**操作步骤详细**、便于自学
- ③ **重点提示**、**知识点睛**部分利于读者实践操作
- ④ 附赠学习光盘，含有**实例操作视频**以及**实例素材**



附光盘



机械工业出版社  
CHINA MACHINE PRESS

EDA 工程与应用丛书

# Cadence 电路设计案例精解

本书编写组 编著

图书在版编目(CIP)数据

Cadence 电路设计案例精解 / 本书编写组编著. — 北京: 机械工业出版社, 2009.12

ISBN 978-7-111-32829-2

I. C...

II. 本...

III. 电...

IV. 电...

V. 电...

VI. 电...

VII. 电...

VIII. 电...

IX. 电...

2009年12月第1版

1847 X 24 (1847 X 24) 1/32

001-1200

0-48829-111-2

1847 X 24 (1847 X 24) 1/32

001-1200



机械工业出版社

http://www.cmpbook.com

http://www.cmpedu.com

地址: 北京市西城区百万庄大街24号

010-68352594

010-68352594

010-68352594

本书以 Cadence 公司的 Cadence SPB 16.0 版本为基础, 通过大量的典型实例, 详尽介绍了 Cadence 公司 Allegro 平台的操作和使用方法, 具体内容包 括 Cadence 16.0 基础入门、平面元件的创建、绘制原理图、原理图后续处理、Allegro PCB 工作环境的配置、焊盘与 PCB 封装的建立、布局、覆铜、布线、PCB 后续处理以及电路板加工前的准备工作。

本书语言简洁, 层次清晰, 并配有一张视频教学光盘。

本书适合于大专院校的计算机、自动化、电子信息等相关专业师生选用, 同时也可供从事高速 PCB 设计和开发的科研设计人员参考。

著者 赵国梁等

### 图书在版编目 (CIP) 数据

Cadence 电路设计案例精解 / 本书编写组编

著. —北京: 机械工业出版社, 2009.9

(EDA 工程与应用丛书)

ISBN 978-7-111-28563-2

I. C… II. C… III. 印刷电路—计算机辅助设计 IV. TN410.2

中国版本图书馆 CIP 数据核字 (2009) 第 190378 号

机械工业出版社 (北京市百万庄大街 22 号 邮政编码 100037)

责任编辑: 郝建伟

责任印制: 杨 曦

唐山丰电印务有限公司印刷

2010 年 1 月第 1 版·第 1 次印刷

184mm×260mm·16.75 印张·413 千字

0001—3500 册

标准书号: ISBN 978-7-111-28563-2

ISBN 978-7-89451-276-5(光盘)

定价: 34.00 元 (含 1CD)

凡购本书, 如有缺页、倒页、脱页, 由本社发行部调换

电话服务

网络服务

社服务中心: (010) 88361066

门户网: <http://www.cmpbook.com>

销售一部: (010) 68326294

教材网: <http://www.cmpedu.com>

销售二部: (010) 88379649

读者服务部: (010) 68993821

封面无防伪标均为盗版

# 前言

Cadence 公司 Allegro 平台的优势是可应用于高速、高密度 PCB 设计,其分析功能强大,大多数计算机的主板都是利用该平台设计与制作的。

随着电子产品高速化的发展,低速 PCB 已很难满足高速电子产品的规范和要求。如果硬件研发人员仅依靠经验去布线,会造成研发周期过长,浪费财力物力,生产出来的产品不稳定等问题。通常,高速 PCB 的信号线必须按照传输线理论设计,否则会严重影响信号的完整性。

Cadence 公司的 Allegro 平台是一个非常实用的、用于高速电路设计及信号完整性分析的工具软件。利用这个仿真软件能够根据叠层的排序、PCB 的介电常数、介质的厚度、信号层所处的位置以及线宽等,来判断某一 PCB 线条是否属于微带线、带状线或宽带耦合带状线,并且根据不同的计算公式自动计算出信号线的阻抗以及信号的反射、串扰、电磁干扰等,从而可以对布线进行约束,以保证 PCB 的信号完整性。

## 本书内容

本书共分 11 章,包括 72 个典型实例,基本覆盖了 Cadence 16.0 软件应用的各个领域。

第 1 章 Cadence 16.0 基础入门。本章重点介绍 Cadence 软件包所包括的平台,通过对这些平台特点及功能的介绍,读者可以更好地针对这些软件进行 PCB 设计。

第 2 章 平面元件的创建。本章通过讲解具体的实例,用户可以很好地掌握创建平面元件的操作方法和步骤。

第 3 章 绘制原理图。通常绘制一个完整的原理图,需要经过 5 个过程,分别为创建原理图项目、放置元件、连接电路图、设置标题栏以及编辑修改原理图。本章介绍在两种不同的原理图绘制工具中如何绘制原理图。

第 4 章 原理图后续处理。在 Capture CIS 中完成原理图设计后,多需要对原理图进行后续处理,如进行 DRC 检查(确定绘制时是否有错误出现)、元件的自动标号、回注、Allegro 的属性设置、网络表的创建等。

第 5 章 Allegro PCB 工作环境的配置。本章通过实例对 Allegro PCB 的环境配置进行了说明,包括对常用参数进行配置、显示信息配置、建立电路板、建立 Demo 文件以及导入网络表等。

第 6 章 焊盘与 PCB 封装的建立。本章通过 8 个实例来介绍建立焊盘和元件封装,通过这些实例的具体操作,读者可以很轻松地掌握焊盘和封装的建立方法。

第 7 章 布局。本章将介绍布局相关的操作,既包括规划电路板、手工摆放元件、快速摆放元件等基本操作,也包括高级布局的操作。通过本章实例的学习,读者可以很轻松地掌握布局的操作步骤。

第 8 章 覆铜。本章通过 4 个具体实例,重点介绍这些覆铜操作方法,读者可以更好地学习如何建立覆铜区域。

第 9 章 布线。在 PCB 的整个设计过程中,布线是非常重要的一环,可以说无论是原理图的绘制工作,还是后期网络表的导入以及布局工作,都是为实现布线作准备的。本章通过具体实例重点介绍布线的操作方法,

第 10 章 PCB 后续处理。后续处理工作是指当 PCB 的布局、布线工作结束后,对电路板进



行的一系列的操作，包括测试点的添加与修改、元件序号重命名、文字面调整等工作，本章将介绍这些操作的具体实现方法。

第 11 章 电路板加工前的准备工作。在本章中将通过 7 个实例具体地介绍电路板加工前的准备工作，包括建立丝印层、生成报告、建立 Artwork 文件、浏览加工文件、建立钻孔图，以及建立结构图和装配图等。

## 本书特色

本书结合了作者长期的电路板设计工作经历以及丰富的实践经验，具有以下特点：

1) 本书提供了多达 72 个典型实例，首先是实例说明，然后是详细的操作步骤演练。本书的实例都来源于实际的应用，覆盖领域广、代表性强，适合于电子工程师快速掌握 Cadence 软件的基本操作技能。

2) 为帮助读者理解和掌握，本书采用以下标识：



### 本章知识点：

对本章知识点进行整体概括，由浅入深对知识点进行介绍。



### 实例说明：

阐述实例中的操作在 Cadence 整体操作中的作用，对实例进行整体的介绍。



### 操作演练：

详细说明实现实例的具体操作步骤，对其中的一些命令属性进行详细的介绍。



### 重点提示：

对实例的操作过程中需要注意的问题点进行说明，并提出解决方法。



### 点睛之笔：

阐述整个实例中的关键步骤和具体参数设置，是整个实例操作的灵魂。

同时本书还设有星级“学习难度”：★★难度，操作步骤简单，操作过程容易理解；★★★难度，与前者相比，操作过程相对复杂，但是属于必须掌握的部分；★★★★难度，操作步骤比较复杂，并且操作过程相对较难理解。

3) 本书配有视频教学光盘，读者在对文字理解有异义时可以直接参考视频操作。光盘中还包含了实例的素材文件。

本书由北京三恒星科技公司编写，参加编写的人员有刘文涛、王波波、赵辉、邹晓琳、赵光、兰婵丽等。

由于作者水平有限，书中错误和不妥之处在所难免，敬请广大读者批评指正。

编者

# 目 录

|                                     |    |
|-------------------------------------|----|
| 前言                                  |    |
| 第 1 章 Cadence 16.0 基础入门             | 1  |
| 1.1 Allegro 软件平台介绍                  | 1  |
| 1.1.1 Allegro 软件平台的功能模块             | 1  |
| 1.1.2 PCB 设计工具模块                    | 3  |
| 1.1.3 Allegro 软件平台的特点               | 3  |
| 1.2 Design Entry HDL 工作平台介绍         | 4  |
| 1.2.1 Design Entry HDL 的特点          | 4  |
| 1.2.2 Design Entry HDL 的用户界面        | 5  |
| 1.3 Design Entry CIS 工作平台介绍         | 6  |
| 1.3.1 Design Entry CIS 软件功能介绍       | 6  |
| 1.3.2 Design Entry CIS 的工作界面        | 7  |
| 1.4 Allegro PCB 图设计平台介绍             | 8  |
| 1.4.1 PCB 设计基础知识                    | 8  |
| 1.4.2 PCB 设计界面                      | 10 |
| 1.5 PCB 设计流程                        | 11 |
| 第 2 章 平面元件的创建                       | 12 |
| 实例 1 在 CIS 平台下创建模拟开关元件 DG419AK      | 12 |
| 实例 2 通过电子表格创建可编程逻辑元件 EPF8282A_LCC   | 14 |
| 实例 3 创建复合封装元件与非门 7400               | 16 |
| 实例 4 大型单片机元件 8255 的分割               | 18 |
| 实例 5 进入 Allegro 原理图库                | 20 |
| 实例 6 创建一个新的 Allegro 原理图库            | 21 |
| 实例 7 在 Allegro 原理图库中创建一个新元件         | 23 |
| 第 3 章 绘制原理图                         | 25 |
| 实例 8 在 Capture CIS 软件平台下创建原理图项目     | 25 |
| 实例 9 在 Capture CIS 软件平台下放置元件        | 27 |
| 实例 10 在 Capture CIS 软件平台下连接电路图      | 29 |
| 实例 11 在 Capture CIS 软件平台下设置标题栏      | 31 |
| 实例 12 在 Capture CIS 软件平台下编辑修改原理图    | 32 |
| 实例 13 在 Concept HDL 软件平台下打开项目管理器界面  | 34 |
| 实例 14 在 Concept HDL 软件平台下创建新项目      | 35 |
| 实例 15 在 Concept HDL 软件平台下打开新设计项目    | 36 |
| 实例 16 在 Concept HDL 软件平台下设置新项目      | 38 |
| 实例 17 在 Concept HDL 软件平台下设置原理图格点、图框 | 40 |
| 实例 18 在 Concept HDL 软件平台下放置元件       | 43 |

|              |                            |            |
|--------------|----------------------------|------------|
| 实例 19        | 在 Concept HDL 软件平台下连接导线    | 44         |
| 实例 20        | 在 Concept HDL 软件平台下标注元件位号  | 46         |
| 实例 21        | 在 Concept HDL 软件平台下检查原理图   | 46         |
| <b>第 4 章</b> | <b>原理图后续处理</b>             | <b>49</b>  |
| 实例 22        | 设计规则检查                     | 49         |
| 实例 23        | 元件自动标号                     | 52         |
| 实例 24        | 回注                         | 53         |
| 实例 25        | 属性更新                       | 55         |
| 实例 26        | 网络表的创建                     | 57         |
| 实例 27        | 生成元件报表                     | 61         |
| 实例 28        | 属性参数的输出与输入                 | 63         |
| <b>第 5 章</b> | <b>Allegro PCB 工作环境的配置</b> | <b>65</b>  |
| 实例 29        | 常用参数设置                     | 65         |
| 实例 30        | 显示信息设置                     | 73         |
| 实例 31        | 使用电路板向导建立电路板               | 75         |
| 实例 32        | 手动建立电路板                    | 77         |
| 实例 33        | 建立电路板机械符号                  | 82         |
| 实例 34        | 建立 Demo 文件                 | 87         |
| 实例 35        | 导入网络表                      | 94         |
| <b>第 6 章</b> | <b>焊盘与 PCB 封装的建立</b>       | <b>97</b>  |
| 实例 36        | 建立热风焊盘                     | 97         |
| 实例 37        | 建立通孔焊盘                     | 99         |
| 实例 38        | 建立盲孔焊盘                     | 103        |
| 实例 39        | 建立埋孔焊盘                     | 105        |
| 实例 40        | PCB 封装的建立                  | 106        |
| 实例 41        | 创建 Format 符号               | 121        |
| 实例 42        | 创建 Shape 符号                | 122        |
| 实例 43        | 创建 PCB 外形框                 | 124        |
| <b>第 7 章</b> | <b>布局</b>                  | <b>130</b> |
| 实例 44        | 规划电路板                      | 130        |
| 实例 45        | 手工摆放元件                     | 132        |
| 实例 46        | 快速摆放元件                     | 136        |
| 实例 47        | 高级布局                       | 141        |
| <b>第 8 章</b> | <b>覆铜</b>                  | <b>149</b> |
| 实例 48        | 为平面层建立 Shape               | 149        |
| 实例 49        | 简单平面层的分割                   | 153        |
| 实例 50        | 复杂平面层的分割                   | 157        |
| 实例 51        | 覆铜的编辑操作                    | 162        |
| <b>第 9 章</b> | <b>布线</b>                  | <b>166</b> |
| 实例 52        | 手动布线                       | 166        |

|               |                    |            |
|---------------|--------------------|------------|
| 实例 53         | 扇出布线               | 170        |
| 实例 54         | 群组布线               | 172        |
| 实例 55         | 自动布线规则的设置          | 175        |
| 实例 56         | 自动布线               | 179        |
| 实例 57         | 高速网络布线             | 183        |
| 实例 58         | 建立差分布线             | 185        |
| 实例 59         | 建立蛇形走线             | 197        |
| 实例 60         | 布线优化               | 203        |
| <b>第 10 章</b> | <b>PCB 后续处理</b>    | <b>210</b> |
| 实例 61         | 自动测试点的添加           | 210        |
| 实例 62         | 测试点的修改             | 214        |
| 实例 63         | 重命名元件序号            | 221        |
| 实例 64         | 调整文字面              | 225        |
| 实例 65         | 固定关键网络和设置 Gloss 参数 | 229        |
| <b>第 11 章</b> | <b>电路板加工前的准备工作</b> | <b>233</b> |
| 实例 66         | 建立丝印层              | 233        |
| 实例 67         | 生成报告文件             | 236        |
| 实例 68         | 建立 Artwork 文件      | 239        |
| 实例 69         | 运行 DRC 检查          | 246        |
| 实例 70         | 建立、浏览加工文件          | 247        |
| 实例 71         | 建立钻孔图              | 252        |
| 实例 72         | 建立结构图和装配图          | 256        |
| <b>参考文献</b>   |                    | <b>260</b> |



# 第 1 章 Cadence 16.0 基础入门

Cadence 16.0 是电子设计自动化产品公司 Cadence 设计的大型 EDA 软件的 Allegro 软件平台。其提供了从原理图设计输入、分析、PCB 设计、PCB 制造文件输出 4 大功能，能够胜任从芯片设计到封装设计再到板级设计的一体化工作。

Cadence 16.0 软件主要包括原理图输入、数字/模拟混合电路仿真、PCB 专家系统、PCB 设计工具、FPGA 设计系统、自动布线专家系统、Allegro 浏览器、高速电路板系统设计和分析、布线前后的信号完整性分析、电磁兼容性设计工具、高密度 IC 封装设计和分析以及模拟信号仿真系统等一整套的工具，为广大工程设计人员提高设计准确性和效率提供了帮助。

本章将重点介绍 Cadence 软件包所包括的平台，通过对这些平台特点及功能的介绍，读者可以更好地有针对性地选用软件进行 PCB 设计。



## 本章知识点:

- Allegro 软件平台。
- Design Entry HDL 工作平台。
- Design Entry CIS 工作平台。
- Allegro PCB 设计工作平台。
- PCB 设计流程。

## 1.1 Allegro 软件平台介绍

Allegro 软件平台是 Cadence 特有的软件平台，包括 ASIC 设计、FPGA 设计和 PCB 设计，几乎可以完成电子设计的各种工作。为了扩展的考虑，Cadence 公司同时开发了自己的编程语言 Skill，在 Allegro 软件平台上提供了编程接口，同时提供了与 C 语言的接口。根据这一特点，用户可以对平台进行扩展，同时也可以开发自己的基于 Allegro 软件平台的工具。下面介绍 Allegro 软件平台的功能模块和特点。

### 1.1.1 Allegro 软件平台的功能模块

如图 1-1 所示为 Allegro 软件平台的功能模块结构图。

下面根据图中所示布局进行部分功能模块的介绍。

1) AMS Simulator: 包括 Simulation Accessories、AMS Advance Analysis、AMS Simulator 共 3 部分。

2) PCB Editor Utilities: PCB 设计工具，包括的部分如图 1-2 所示。

3) Tutorials: 软件导读，包括的部分如图 1-3 所示。

4) What's New in Release 16.0: 16.0 新版本包括的部分如图 1-4 所示。

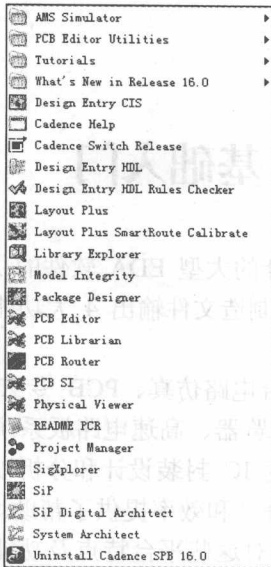


图 1-1 Allegro 软件平台功能模拟结构图

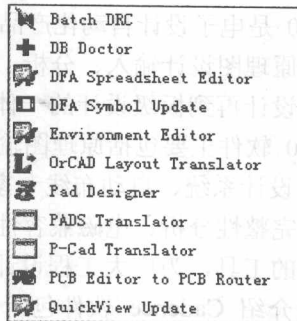


图 1-2 PCB 设计工具

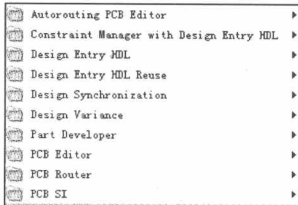


图 1-3 软件导读

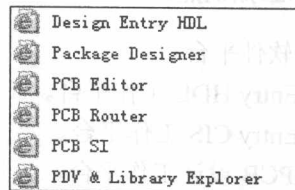


图 1-4 16.0 新版本

5) Design Entry CIS: 国际通用的、标准的原理图输入工具，是原 OrCAD 公司的产品，对应 Capture 和 Capture CIS 工具。

6) Cadence Help: Cadence 软件帮助文档。

7) Cadence Switch Release: 切换两个版本的 License (许可使用)。

8) Design Entry HDL: 对应 Capture HDL 工具，可以使用表格、原理图和 Verilog HDL 进行设计。

9) Design Entry HDL Rules Checker: 检查 Design Entry HDL 的规则。

10) Layout Plus: PCB 设计工具，原 OrCAD 公司的产品。

11) Layout Plus SmartRoute Calibrate: Layout Plus 的布线工具。

12) Library Explorer: 进行数字设计库的管理，包括 Part Developer 功能和 Library Explorer 功能，可以调用建立元件符号和模型的工具。

13) Model Integrity: 查看和验证模型的工具。

14) PCB Editor: 完整的 PCB 设计工具。

15) PCB Router: CCT 布线器。

16) PCB SI: 建立数字 PCB 系统和集成电路封装设计的集成高速设计和分析环境，并能解决电气性能相关问题。

17) Physical Viewer: Allegro 浏览器模块。

- 18) Project Manager: Design Entry HDL 的项目管理器。
- 19) SigXplorer: 网络拓扑的仿真和提取。

### 1.1.2 PCB 设计工具模块

PCB 设计工具模块的主要功能及特点包括以下几点。

- 1) 原理图设计: 具有丰富的库元件、方便快捷的原理图输入工具和原理图元件符号编辑工具, 与 PCB 设计工具的接口友好, 图形美观, 能兼容导入由其他 PCB 工具设计的原理图资料, 也能导出多种其他 PCB 工具格式的文件。
- 2) 原理图仿真: 具有种类齐全、数量丰富的库元件模型及强大的分析功能。
- 3) PCB 库元件编辑工具: 具有简便、直观、快速、准确地编辑各种标准与非标准封装库元件的功能。
- 4) PCB 设计布局: 具有原理图与 PCB 交互参考布局功能。在设计电路结构比较复杂的 PCB 时, 不是把所有的元件一起放置于 PCB 板框的四周, 使得元件摆放过于密布难以区分, 而是能依据电路的功能划分出各种区域 (Room), 将元件自动或手动摆放到相应的区域; 还能分类提取元件, 如按 IC、IO、R、C 分类等, 可以显著地缩短元件布局时间, 大幅度提高设计效率。
- 5) PCB 设计布线: 手工布线与自动布线具有推挤布线, 支线、总线布线, 差分对、等长、均匀间隔布线等功能。自动布线具有很高的布线速度、布通率和布线质量, 可以保证信号完整性和电磁兼容性。
- 6) 分析工具: 具有准确的信号完整性、电源完整性及电磁兼容性分析工具。
- 7) 报表生成: 可以生成完善齐全的报表, 输出加工 PCB 所需的文档。

### 1.1.3 Allegro 软件平台的特点

#### 1. PCB 设计解决方案比较完整

Allegro PCB Design CIS 将完整的设计方案所需的工具统一为整体, 包含了从概念到输出图的所有工具, 例如原理图、元件库管理、电路板设计、自动/手动布线工具以及其他的接口。

#### 2. 环境架构可以升级

Allegro 软件平台不像其他的电路板设计软件。Allegro PCB Design CIS 系列依照设计需求及技术提供了可升级的方案, 利用加挂的方式可增强软件的功能, 例如高速电路板的设计宣告、自动加测试点及其他的布线检查、信号分析需求等, 而所有的功能都是建构在经过业界认证的 Allegro PCB Design CIS-XL 系列上, 并且使用相同的数据平台。

#### 3. 元件摆放快速有效

用户可以快速地摆放重要的元件, 可选取的对象有元件名称、元件外型、料号、信号名, 它可以自动地将元件放置到板框外, 用户可以快速地将重要元件区块先行整理规划, 也可以宣告一些“Room”并利用其限制特定的元件需摆放至此区中, 而元件宣告可以在原理图和电路板中定义, 另外也能够定义限高区, 它能够对摆入的元件作实时的高度检查。

#### 4. 手动布线方便

良好的手动布线功能使用户很容易进行高密度电路板设计。利用 Allegro 以外型辨识、任意角度的布线引擎, 以及“实时推线”及“贴线布线”的走线/修线功能进行设计, 而选项的设定值可以控制实时的自动整线设定, 使布线更能符合生产需求, 强大的手动布线功能也会依照设

定值自动调整以达到最大的布线效益。

### 5. 覆铜功能强大

Allegro 强大的覆铜功能很容易实现规划内层切割及外层覆铜，方便的铜箔编辑及检查功能使设计在处理过程中达到电气上及生产上的各种检查和需求。动/静态覆铜及各级设定可定义出不同接续效果或间距值等，来配合特殊的电气特性要求。

### 6. 与原理图同步提高生产率

Allegro PCB 能够在原理图与电路板之间同步化，设计者能够自动地以同步方式更新对应的修改，例如元件重命名、逻辑闸及接点互换等的更改，并且方便对新的电路进行修改并传达至原电路板设计上。

### 7. 自动文字面功能

在出图前的动作中，文字面的整理是一个非常繁复的动作，Allegro PCB 能够依照使用者的设定自动地截线、移动、旋转、刮除文字面，使用者也能够手动地加以调整，以既符合生产的需求，也使新产生的文字面数据也能连动于原始的元件。

### 8. 精灵导引接口使用方便

虽然有多样且强大的功能，Allegro PCB Design CIS 仍然是非常容易使用。首先 Allegro PCB Design CIS 拥有一个交互式的多功能教学软件，让使用者能很快地在几个小时内了解它的操作流程，再者 Allegro PCB Design CIS 着重于交互式的使用接口，每个输入的字段都有方便的接口可以使用，各项设计者的需求也都有一个精灵来导引，使得指令更容易被了解、更能够发挥作用，以提高生产力。

### 9. SPECCTRA 自动布线

如果要设计的是有多重复杂设计需求的高密度电路板，可使用 SPECCTRA 强大的外型辨识的软件架构，充分地运用有限的可布线范围，达到最好的布线效果。拥有超过 16,000 注册使用者的 SPECCTRA 是业界最被认可的自动及手动布线软件及技术之一。

### 10. 整合式的生产流程

现今的生产及组装测试公司都希望能够收到更聪明的“非 Gerber”式数据，Allegro PCB 能够提供 Valor 所完全验证过的 ODB++数据，除此之外，还可下载 Valor 的 Valor Universal Viewer，使其他使用者能够将转出的 ODB++加载到程序中加以查看。

## 1.2 Design Entry HDL 工作平台介绍

Design Entry HDL 与 Design Entry CIS 都是 Allegro 原理图设计平台。与 CIS 系统不同的是，Design Entry HDL 提供了一个高度集成的规则驱动设计流程，该流程与约束管理体整合提供了在整个设计流程中管理约束的统一环境，能够支持团队设计、并发设计和设计重用等功能。

### 1.2.1 Design Entry HDL 的特点

Design Entry HDL 的特点如下：

- 1) 先进的设计方法。Design Entry HDL 提供了传统的平面设计方法和先进的分层次设计方法，设计者可以根据自己的需要选择合适的设计流程和方法。
- 2) 分层次的设计。Design Entry HDL 支持自顶向下和自底向上的设计方法。自顶向下的设计方法就是先创建系统的框图并分成若干子模块，然后再设计子模块，子模块又可以再往下细

分成子模块或者绘制平面原理图。反过来就是自底向上的方法，先创建最底层的原理图，然后将原理图生成各个模块，各个模块又可以组合形成最高层的模块，最后完成一个系统设计。

3) 模块化设计。Design Entry HDL 可以使与 Allegro 板图有关的原理图完整地作为一个元件保存到库中并调用，省去了重新创建和复制的麻烦。

4) 并行设计。PCB 设计提供了真正的并行设计过程。

5) 导入安捷伦 ADS (Advanced Design System) 物理布局和原理图。Design Entry HDL 可以通过 IFF 接口自动地导入安捷伦 ADS 物理布局和原理图。导入后，安捷伦 ADS 的设计就如同一个模块，它的组件映射到 Allegro 库中。可以选择锁定以避免编辑，也可以解锁进行编辑。即使处于锁定状态，模块仍然允许将其连接到设计的其他部分。

6) 功能强大的原理图输入方法。

7) 高性能的图形界面。可以动态移动定制的用户界面，可以命令行输入，菜单、热键输入和执行 Stroke (手绘) 命令。

8) 自动生成 Bom (料单)。Design Entry HDL 的这个功能方便设计者自动生成料单。

9) 料单的格式按照需要也可以定制，并且可以对非电气元件另外生成一个料单与电气元件的料单连接起来。

10) 可以进行电气规则检查和生成网表报告。

11) 归档。一般原理图中并没有将原理图库信息全部调入，如果将原理图转移到其他计算机上进行编辑，就会出现找不到库的问题，归档功能提供了可以将原理图所用的组件归档到本地的功能，不用的库就不会复制过来。

12) 与 Allegro 整合。Design Entry HDL 不仅仅是一个原理图编辑器，它的作用类似于完整设计环境中的 HUB，无缝地与 Allegro PCB 设计系统和其他仿真工具整合。比如在布局时，设计者可以通过在 Design Entry HDL 中选中组件而在 Allegro 中放置，也可以一次就放置所有的组件。

13) 项目管理器。在项目管理器中，设计者可以启动所有的工具，改变启动工具的设置。

14) 与约束管理器整合。Design Entry HDL 是设计流程中管理电气约束的统一环境的一部分，所以在 Design Entry HDL 中可以利用约束驱动过程传递正确的设计给 Allegro，或者反过来传递给 Design Entry HDL。

## 1.2.2 Design Entry HDL 的用户界面

### 1. 在 Cadence 16.0 中打开 Design Entry HDL 原理图界面

在程序中选择 Cadence 16.0 软件，单击项目管理器“Project Manager”，打开“Cadence Product Choices”对话框，选择第 3 项“Allegro Design Entry HDL XL (Concept HDL Expert)”，如图 1-5 所示。单击  按钮，进入“Allegro Project Manager”界面，如图 1-6 所示。该界面包括 Design Entry HDL 的设置、界面操作、显示信息和基本编辑操作等内容。

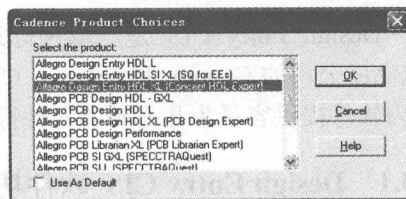



图 1-5 选择“Allegro Design Entry HDL XL”

### 2. 绘制原理图的主页面

在图 1-6 所示的界面中新建一个工程或者打开一个已经存在的工程文件，此时界面会发生刷新，如图 1-7 所示。单击其中的  按钮，会打开如图 1-8 所示原理图的绘制界面。在该界面中，可以进行添加元件、设置属性等绘制原理图的相关操作。



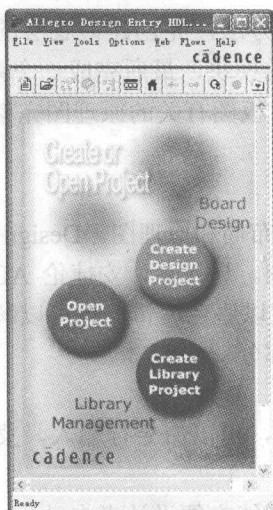


图 1-6 Allegro Project Manager 界面

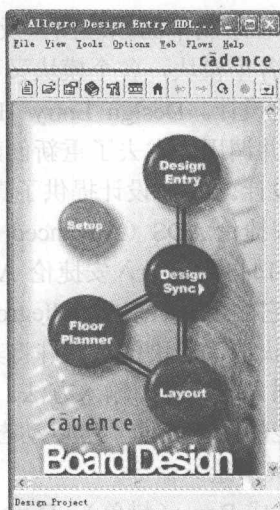


图 1-7 刷新后的界面

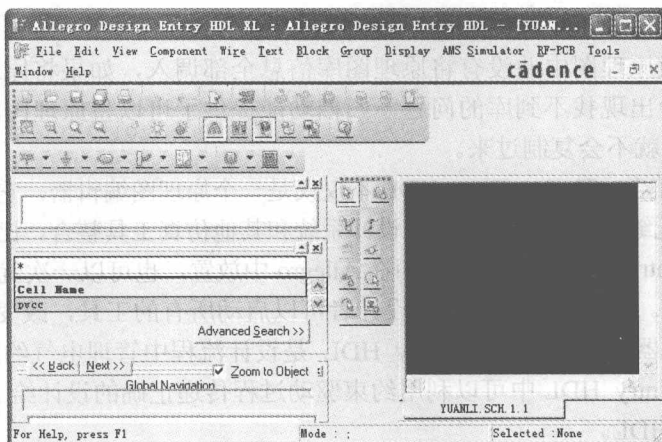


图 1-8 原理图绘制界面

## 1.3 Design Entry CIS 工作平台介绍

Design Entry CIS 是一款国际通用的、比较标准的原理图输入工具。该软件是对应原来 OrCAD 公司的 Capture 和 Capture CIS 工具而产生的，可以对电路设计进行项目管理，同时也能够为软件提供容量为几万种的元件符号，在绘制原理图时可以进行调用，使用起来较为方便。

### 1.3.1 Design Entry CIS 软件功能介绍

按照在 PCB 设计中发挥的不同作用，可以将 Design Entry CIS 软件划分为 5 个不同的功能模块，分别是：项目管理模块（Project Manager）、元件编辑模块（Part Editor）、电路图绘制模块（Page Editor）、元件信息系统（Component Information System）和电路设计中的后处理工具（Processing Tools）。各功能模块的具体关系如图 1-9 所示。

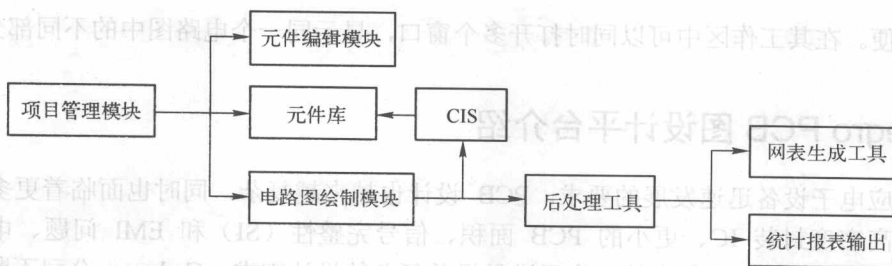


图 1-9 Design Entry CIS 功能模块结构图

各个模块分别介绍如下：

### (1) 项目管理模块

项目管理模块是整个软件的导航模块，既可以对电路设计进行项目管理，又可以协调处理电路图与其他软件的接口和数据交换，负责管理各种资源和文件。

### (2) 元件编辑模块

元件编辑模块中的元件是由 Design Entry CIS 软件包提供的，容量高达数万种，可以通过调用的方式供给绘制电路图的需要。

### (3) 电路图绘制模块

该模块是一种专门的电路图绘制工具，可以进行各种电路图的绘制工作。

### (4) 元件信息系统

该模块能够对元件和库进行高效的管理，在模块上配备了互联网元件助理 (Internet Component Assistant)，用户可以通过它从网络上定制的元素数据库中查阅近百万种的元件，并根据需要，用户可以将元件数据库中的元件添加到电路设计和软件包的数据库里。

### (5) 电路设计的后处理工具

该模块是针对已经设计好的电路图进行设计的，包括网表生成工具和统计报表输出工具，可以进行元件编号、设计规则检查、各种统计报告输出和网表生成等操作。

## 1.3.2 Design Entry CIS 的工作界面

在程序文件夹中选择“Cadence SPB 16.0”，并选择“Design Entry CIS”文件夹。双击文件夹“Design Entry CIS”后，出现“Cadence Product Choices”对话框，如图 1-10 所示。

在图 1-10 所示的对话框中选择“OrCAD Capture”选项，单击  按钮进入 Design Entry CIS 工作界面，如图 1-11 所示。

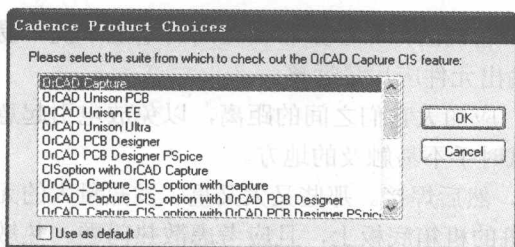


图 1-10 “Cadence Product Choices”对话框

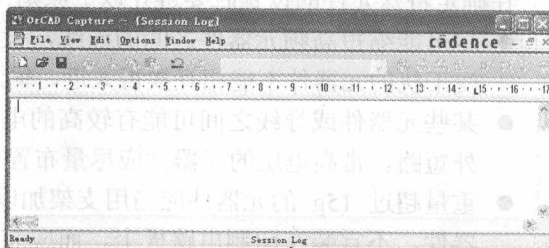


图 1-11 Design Entry CIS 软件平台的初始工作界面

在图 1-11 中可以看到，Design Entry CIS 软件的运行环境是典型的 Windows 界面，形象直

观，使用方便。在其工作区中可以同时打开多个窗口，显示同一个电路图中的不同部分。

## 1.4 Allegro PCB 图设计平台介绍

为了适应电子设备迅速发展的要求，PCB 设计也越来越复杂，同时也面临着更多挑战，如大引脚数的高密度封装 IC、更小的 PCB 面积、信号完整性 (SI) 和 EMI 问题、电源完整性 (PI) 问题、更复杂的设计约束等。为了满足日益复杂的设计需求，Cadence 公司不断地改进和增强 Cadence Allegro 系统互联设计平台。Allegro SPB 16.0 采用的全局布线环境技术，为 PCB 设计提供自动化的、智能的规划和布线环境。本章将对 Allegro PCB 设计平台进行初步介绍。

### 1.4.1 PCB 设计基础知识

PCB (Printed Circuit Board) 是印制电路板的简称，它几乎存在于每一种电子设备当中。通常把按照预定设计制成的印制电路或元件以及二者组合而成的导电图形称为印制电路，将提供元器件之间电气连接的导电图形称为印制线路，并把印制电路或印制线路的成品板称为印制电路板。PCB 的质量由选用的基材、组成电路各要素的物理特性决定。随着电子设备越来越复杂，需要的元器件越来越多，PCB 上的线路与元器件也越来越密集了。

组成 PCB 的物理特性包括导线、过孔、焊接、槽和表面涂层，在通常情况下按照层数，PCB 板层可以分为单层板、双面板、四层板、六层板和雕刻板等。主要的功能包括：提供集成电路等各种电子元器件固定装配的机械支撑；实现集成电路等各种电子元器件之间的布线和电气连接或电绝缘；提供所要求的电气特性，如阻抗特性等；为自动锡焊提供阻焊图形；为元器件插装、贴装、检查、维修提供识别字符标记图形。

#### 1. PCB 设计原则

PCB 是电子产品中电路元件和器件的支撑件，它为电路元件和器件之间提供电气连接。由于 PCB 设计的好坏对抗干扰能力影响很大，因此，在进行 PCB 设计时，为了使电子电路获得最佳性能，必须遵守 PCB 设计的一般原则，并应符合抗干扰设计的要求。

PCB 设计的一般原则如下：

##### (1) 布局

首先，要考虑 PCB 的尺寸大小。PCB 尺寸过大，印制线条长，阻抗增加，抗噪声能力下降，成本也增加；过小，则散热不好，且邻近线条易受干扰。在确定 PCB 尺寸后，再确定特殊元件的位置。最后，根据电路的功能单元，对电路的全部元器件进行布局。

在确定特殊元件的位置时要遵守以下原则：

- 尽可能缩短高频元器件之间的连线，设法减少它们的分布参数和相互间的电磁干扰。易受干扰的元器件不能相互挨得太近，输入和输出元件应尽量远离。
- 某些元器件或导线之间可能有较高的电位差，应加大它们之间的距离，以免放电引起意外短路。带高电压的元器件应尽量布置在调试时手不易触及的地方。
- 重量超过 15g 的元器件应当用支架加以固定，然后焊接。那些又大又重、发热量大的元器件，不宜装在印制电路板上，而应装在整机的机箱底板上，且应考虑散热问题。热敏元件应远离发热元件。
- 对于电位器、可调电感线圈、可变电容器、微动开关等可调元件的布局应考虑整机的结构要求。若是机内调节，应放在印制电路板上方便于调节的地方；若是机外调节，其位

置要与调节旋钮在机箱面板上的位置相适应。

应留出印制电路板定位孔及固定支架所占用的位置。

根据电路的功能单元，对电路的全部元器件进行布局时，要符合以下原则：

- 按照电路的流程安排各个电路功能单元的位置，使布局便于信号流通，并使信号尽可能保持一致的方向。
- 以每个功能电路的核心元件为中心，围绕它来进行布局。元器件应均匀、整齐、紧凑地排列在 PCB 上。尽量减少和缩短各元器件之间的引线和连接。
- 在高频下工作的电路，要考虑元器件之间的分布参数。一般电路应尽可能使元器件平行排列。这样，不但美观，而且装焊容易，易于批量生产。
- 位于印制电路板边缘的元器件，离印制电路板边缘一般不小于 2mm。印制电路板的最佳形状为矩形，长宽比为 3:2 或 4:3。印制电路板尺寸大于 200mm×150mm 时，应考虑印制电路板所受的机械强度。

## (2) 布线

布线的原则如下：

- 输入输出端用的导线应尽量避免相邻平行。最好加线间地线，以免发生反馈耦合。
- 印制导线的最小宽度主要由导线与绝缘基板间的粘附强度和流经它们的电流值决定。
- 印制导线拐弯处一般取圆弧形，直角或夹角在高频电路中会影响电气性能。此外，尽量避免使用大面积铜箔，否则长时间受热时，易发生铜箔膨胀和脱落现象；必须用大面积铜箔时，最好用栅格状，这样有利于排除铜箔与基板间粘合剂受热产生的挥发性气体。

## (3) 焊盘

焊盘中心孔要比器件引线直径稍大一些。焊盘太大易形成虚焊。

## 2. PCB 设计注意事项

### (1) 焊盘重叠

焊盘（除表面贴装焊盘外）的重叠，也就是孔的重叠放置，在钻孔时会因一处多钻孔导致断钻头、导线损伤。

### (2) 图形层的滥用

- 违反常规设计，如元件面设计在 Bottom 层，焊接面设计在 Top 层，造成文件编辑时会出现正反面错误。
- PCB 内若有需铣的槽，要在 Keepout Layer 或 Board Layer 层画出，不应用其他层面，避免误铣或没铣。

### (3) 异型孔

若板内有异型孔，在 Keepout 层画出一个与孔大小一样的填充区即可。异型孔的长/宽比例应大于等于 2:1，宽度应大于 1.0mm，否则，钻床在加工异型孔时极易断钻，造成加工困难。

### (4) 字符的放置

- 字符遮盖焊盘 SMD 焊片，给印制电路板的通断测试及元件的焊接带来不便。
- 字符设计的太小，造成丝网印刷的困难，使字符不够清晰。

### (5) 单面焊盘孔径的设置

- 单面焊盘一般不钻孔，若钻孔需标注，其孔径应设计为零。如果设计了数值，这样在生产钻孔数据时，其位就会钻出孔，轻则会影响板面美观，重则板子报废。
- 单面焊盘若要钻孔就要做出特殊标注。