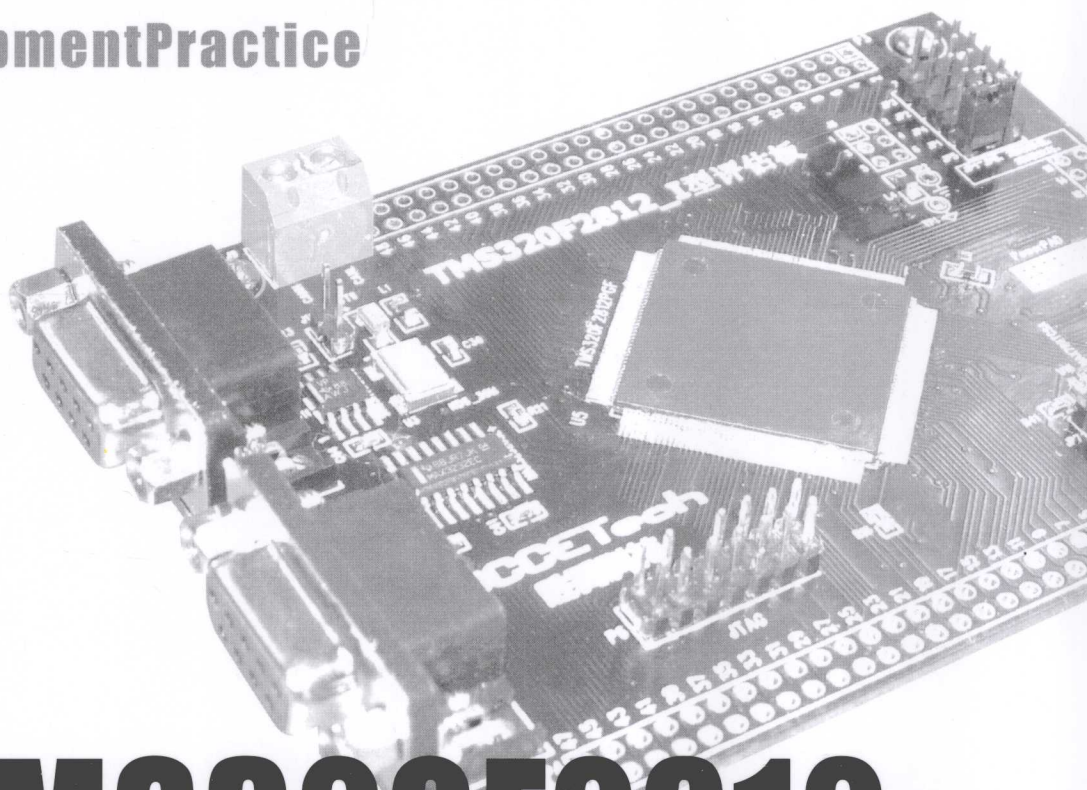


TMS320F2812
Principle
and
Development Practice



TMS320F2812

原理与开发实践

—— 陈是知 姜蕊辉 编著 ——



中国电力出版社

www.cepp.com.cn

TMS320F2812

原理与开发实践

—— 陈是知 姜蕊辉 编著 ——



中国电力出版社

www.cepp.com.cn

内容提要

本书以 TMS320F2812 为例介绍了 TMS320C28x 系列 DSP 的基本特点、硬件结构、内部功能和 C 语言程序等内容。全书共分 13 章,第 1 章简要介绍了 TMS320C28x 系列处理器的特性,第 2 章~第 12 章分别介绍了 CPU 与指令系统、系统控制与中断、片外存储器及外部接口 XINTF、通用输入输出多路复用器、CPU 定时器、事件管理器、模数转换器、多通道缓冲串行接口、串行外围接口和串行通信接口 SCI 和增强型区域网络控制器,第 13 章介绍了 TMS320F281x 软件编程。

本书可作为计算机、通信、电子自动化等专业的本科生和研究生学习数字信号处理器时的教材,同时也可作为工程技术人员的工作参考书。

图书在版编目 (CIP) 数据

TMS320F2812原理与开发实践 / 陈是知, 姜蕊辉编著.
北京: 中国电力出版社, 2009
ISBN 978-7-5083-9029-1

I. T… II. ①陈…②姜… III. 数字信号 - 信息处理系统
IV. TN911.72

中国版本图书馆CIP数据核字 (2009) 第105052号

中国电力出版社出版、发行

(北京三里河路6号 100044 <http://www.cepp.com.cn>)

航远印刷有限公司印刷

各地新华书店经售

*

2010年1月第一版 2010年1月北京第一次印刷

787毫米×1092毫米 16开本 29.5印张 754千字

印数 0001—3000册 定价 58.00元

敬告读者

本书封面贴有防伪标签,加热后中心图案消失
本书如有印装质量问题,我社发行部负责退换

版权专有 翻印必究



TMS320C28x 系列 DSP^①是目前控制领域中性能最强的处理器之一，具有精度高、速度快和集成度高等特点，为不同的控制领域提供了高性能的解决方案。TMS320F2810 和 TMS320F2812 是工业界首批 32 位的控制专用、内含闪存以及高达 150MIPS 的数字信号处理器，专门为工业自动化、光学网络及自动化控制等应用而设计。在工业领域应用非常广泛。

TMS320C28x 系列 DSP 可提供不同容量的存储器以及不同的外设模块，以适应不同的应用需求，基于同一内核编写的程序只需要进行极少的改动便可快速的应用于不同配置的 DSP，加快了产品开发周期，降低了开发难度。TMS320F2812 为 TMS320C28x 系列 DSP 中最为典型的一款 DSP，几乎覆盖了该系列 DSP 的所有特点。本书以该芯片为例，介绍 TMS320C28x 系列 DSP。

TMS320C28x 系列 DSP 的强劲性能与丰富的外设带来便利的同时，也给开发带来了一定的难度，完全有别于单片机的架构、全新的开发方法、庞大的寄存器数量等等。这些对于习惯了单片机的用户来说无疑是挑战。同时，伴随而来的还有篇幅庞大的用户手册、使用指南等文档，虽然有中译本可供参考，但一来所参考的文档版本不够新，二来面对如此巨大的篇幅，错误也在所难免。基于以上考虑，编者于 2008 年初开始编写本书，并尽最大努力校正中译本和 TI 英文手册中出现的错误，向读者提供一本错误相对较少的工具书，尤其是相关的表格、寄存器定义等常用内容。

鉴于 TI 针对 TMS320C28x 系列 DSP 提供的手册实在太多，本书篇幅有限，编者选取了其中一些较为常用的手册作为本书的编写参考。同时考虑到 TMS320C28x 系列 DSP 在软件编程方面与传统单片机的不同，用一章的篇幅就 TMS320C28x 系列 DSP 软件编程中的一些关键点进行了介绍。

在本书的策划和编写的过程中，编者参阅了大量的参考书籍和文献资料，并在本书中引用了其中的文字和插图。在此表示衷心的感谢！

本书在编写过程中，陈玉蓉、胡永峰、刘明伟、梁小雪、肖小峰、邓伟成、颜沙、周博翔、廖正磊、郑小飞、何文华、陈宏星、刘琳、莫飞、田文静、邓欣、姜元明、孟凡领等为本书做了大量的工作，在此一并表示感谢。

由于时间仓促，加之编者水平有限，书中难免出现错误和缺陷，敬请读者批评指正。编者的电子邮箱 TMS320F2812@gmail.com。

编者

2009 年 9 月

^① 目前 TI 公司已将 TMS320C2000 系列处理器定义为 MCU，但考虑到习惯因素，本书中仍将其称为 DSP。

目 录

前言

第 1 章 引论	1
1.1 数字信号处理器简介	1
1.2 DSP 的发展	2
1.3 TI TMS320C2000 平台	2
1.3.1 TMS320C2000 平台介绍	2
1.3.2 TMS320C2000DSP 结构	3
1.3.3 TMS320C2000 功能及其特点	3
1.4 TMS320C28x 系列处理器概述	5
1.4.1 处理器特性	5
1.4.2 处理器结构	7
1.4.3 引脚分布及介绍	8
1.4.4 存储器	19
第 2 章 CPU 与指令系统	25
2.1 概述	25
2.1.1 与其他 TMS320 系列 CPU 的兼容	25
2.1.2 CPU 的组成	26
2.2 中央处理单元 CPU	27
2.2.1 CPU 结构	27
2.2.2 CPU 寄存器阵列	29
2.2.3 程序流	47
2.2.4 乘法操作	48
2.2.5 移位操作	49
2.3 CPU 的中断系统和复位	53
2.3.1 CPU 中断概述	53
2.3.2 CPU 中断向量和优先级	53
2.3.3 可屏蔽中断	54
2.3.4 非屏蔽中断	60
2.3.5 非法指令陷阱	63
2.3.6 硬件复位 (\overline{RS})	63
2.4 流水线	64
2.4.1 指令流水线	64
2.4.2 可视流水线操作	66
2.4.3 流水线活动的冻结	68

2.4.4	流水线的保护	69
2.4.5	非保护流水线冲突的避免	71
2.5	C28x 的寻址方式	73
2.5.1	寻址方式	73
2.5.2	寻址方式选择位 (AMODE)	74
2.5.3	汇编器/编译器对 AMODE 位的跟踪	75
2.5.4	直接寻址方式 (DP)	76
2.5.5	堆栈寻址方式 (SP)	77
2.5.6	间接寻址方式	77
2.5.7	寄存器寻址方式	81
2.5.8	数据/程序/IO 空间立即寻址方式	82
2.5.9	程序空间间接寻址方式	83
2.5.10	字节寻址方式	84
2.5.11	32 位操作的定位	85
第 3 章	系统控制与中断	86
3.1	片内 Flash 和 OTP 存储器	86
3.1.1	Flash 存储器和 OTP 存储器	86
3.1.2	Flash 和 OTP 存储器的电源模式	87
3.1.3	Flash 和 OTP 的寄存器	88
3.2	代码安全模块 (CSM)	91
3.2.1	功能说明	91
3.2.2	CSM 对其他片内资源的影响	92
3.2.3	用户应用程序中的合并代码安全性	92
3.2.4	保护安全逻辑要做的和不要做的 (DOs and DON'Ts)	95
3.2.5	CSM 特点总结	95
3.3	时钟	96
3.3.1	时钟和系统控制	96
3.3.2	振荡器 OSC 和锁相环 PLL 时钟模块	99
3.3.3	低功耗方式模块	100
3.3.4	看门狗模块	102
3.4	外设帧	105
3.5	片内外设中断扩展 (PIE)	107
3.5.1	PIE 控制器概述	107
3.5.2	向量表映像	109
3.5.3	中断源	110
3.5.4	PIE 向量表	114
3.5.5	PIE 配置寄存器	119
3.5.6	PIE 中断寄存器	120
3.5.7	外部中断控制寄存器	127

第 4 章	片外存储器及外部接口 XINTF	130
4.1	功能说明.....	130
4.2	XINTF 配置综述.....	131
4.3	建立、激活及跟踪状态的配置.....	133
4.4	XINT 寄存器.....	136
4.4.1	XINTF 定时寄存器.....	137
4.4.2	XINTF 配置寄存器.....	140
4.4.3	XBANK 寄存器.....	141
4.4.4	XREVISION 寄存器.....	142
4.5	信号说明.....	142
4.6	波形.....	143
4.7	外部 DMA 支持 ($\overline{\text{XHOLD}}$ 、 $\overline{\text{XHOLDA}}$)	146
第 5 章	通用输入输出多路复用器	148
5.1	GPIO 多路复用器.....	148
5.2	GPIO 多路复用器的寄存器.....	150
第 6 章	CPU 定时器	156
6.1	CPU 定时器的结构与工作原理.....	156
6.2	CPU 定时器的寄存器.....	157
6.2.1	定时器计数器寄存器.....	157
6.2.2	定时器计数器寄存器高位.....	158
6.2.3	定时器周期寄存器.....	158
6.2.4	定时器控制寄存器.....	158
6.2.5	定时器预定标计数器低位.....	159
6.2.6	定时器预定标计数器高位.....	159
第 7 章	事件管理器	160
7.1	事件管理器功能概述.....	160
7.1.1	事件管理器功能.....	160
7.1.2	EV 的增强特性.....	165
7.1.3	事件管理器的寄存器地址.....	165
7.1.4	通用目的寄存器.....	167
7.1.5	使用 GP 定时器产生 PWM 输出.....	177
7.1.6	全比较单元.....	177
7.2	PWM 电路.....	179
7.2.1	与比较单元相关的 PWM 电路.....	179
7.2.2	PWM 信号的产生.....	183
7.2.3	空间向量 PWM.....	185
7.3	捕捉单元.....	188
7.3.1	捕捉单元概述.....	188
7.3.2	捕捉单元的操作.....	189

7.3.3	捕捉单元的 FIFO 堆栈	190
7.3.4	正交编码脉冲电路 (QEP)	190
7.4	事件管理器的中断	192
7.4.1	事件管理器中断概述	192
7.4.2	EV 中断请求和服务	193
7.5	事件管理器的寄存器	194
7.5.1	寄存器概述	194
7.5.2	定时器寄存器	194
7.5.3	比较控制寄存器	198
7.5.4	比较行为控制寄存器	201
7.5.5	捕捉单元寄存器	202
7.5.6	事件管理器中断标志寄存器	207
7.5.7	事件管理器控制寄存器	213
7.5.8	寄存器位设置的区别	214
第 8 章	模数转换器	218
8.1	ADC 模块的特点	218
8.2	自动转换序列发生器的工作原理	220
8.2.1	序列采样模式	221
8.2.2	并发采样模式	221
8.2.3	并发采样双序列发生器模式举例	223
8.2.4	并发采样级联序列发生器模式举例	224
8.3	连续自动序列化模式	224
8.3.1	序列发生器启动停止模式	226
8.3.2	并发采样模式	227
8.3.3	输入触发描述	227
8.3.4	序列转换过程中的中断操作	228
8.4	ADC 时钟预定标器	229
8.5	低功耗方式	230
8.6	加点顺序	230
8.7	序列发生器的替换特性	230
8.8	ADC 寄存器	231
8.8.1	ADC 控制寄存器	231
8.8.2	最大转换通道寄存器	234
8.8.3	自动序列状态寄存器	235
8.8.4	ADC 状态和标志寄存器	236
8.8.5	ADC 输入通道选择序列控制寄存器	237
8.8.6	ADC 转换结果缓冲寄存器	238
第 9 章	多通道缓冲串行口 (McBSP)	239
9.1	概述	239
9.1.1	McBSP 介绍	239

9.1.2	McBSP 操作	241
9.1.3	McBSP 的采样率生成器	250
9.1.4	McBSP 可能出错的情况	256
9.2	多通道选择模式	262
9.2.1	通道、模块、分区	262
9.2.2	A-bis 模式	267
9.2.3	SPI 协议	269
9.3	配置接收器和发送器	274
9.3.1	接收器配置	274
9.3.2	发送器配置	287
9.4	仿真和复位事项	300
9.4.1	McBSP 仿真模式	300
9.4.2	数据打包实例	302
9.5	McBSP FIFO 和中断	304
9.5.1	McBSP FIFO 概述	304
9.5.2	FIFO 模式下 McBSP 的功能和限制	305
9.5.3	McBSP FIFO 的操作	306
9.5.4	McBSP 接收中断的产生	307
9.5.5	McBSP 发送中断的产生	307
9.5.6	McBSP FIFO 寄存器描述	309
9.6	McBSP 寄存器	313
9.6.1	数据接收和发送寄存器	313
9.6.2	串行口控制寄存器 (SPCR1 和 SPCR2)	314
9.6.3	接收控制寄存器 (RCR1 和 RCR2)	316
9.6.4	发送控制寄存器 (XCR1 和 XCR2)	318
9.6.5	采样率生成器寄存器 (SRGR1 和 SRGR2)	319
9.6.6	多通道控制寄存器 (MCR1 和 MCR2)	321
9.6.7	引脚控制寄存器 (PCR)	323
9.6.8	接收通道使能寄存器 (RCERA—RCERH)	324
9.6.9	发送通道使能寄存器 (XCERA—XCERH)	327
9.6.10	寄存器位总结	329
第 10 章	串行外围接口	334
10.1	增强型 SPI 模块概述	334
10.2	SPI 模块结构和操作过程	335
10.2.1	SPI 模块框图	335
10.2.2	SPI 操作过程	336
10.2.3	SPI 模块寄存器概述	338
10.3	SPI 中断	339
10.4	数据格式	339
10.5	波特率和时钟方案	340

10.5.1	波特率的确定	340
10.5.2	SPI 时钟模式	340
10.5.3	复位的初始化	341
10.5.4	数据传输实例	342
10.6	SPI FIFO 描述	343
10.7	SPI 的寄存器组	344
10.7.1	SPI 配置控制寄存器 (SPICCR)	344
10.7.2	SPI 工作控制寄存器 (SPICTL)	346
10.7.3	SPI 状态寄存器 (SPISTS)	346
10.7.4	SPI 波特率寄存器	347
10.7.5	SPI 仿真缓冲寄存器	347
10.7.6	SPI 串行接收缓冲寄存器	347
10.7.7	SPI 串行发送缓冲寄存器	348
10.7.8	SPI 串行数据寄存器	348
10.7.9	SPI FIFO 发送、接收及控制寄存器	348
10.7.10	SPI 优先级控制寄存器	350
第 11 章	串行通信接口 SCI	352
11.1	SCI 模块概述	352
11.2	SCI 模块结构	353
11.2.1	SCI 模块方框图	353
11.2.2	SCI 寄存器表	354
11.3	SCI 模块工作原理	355
11.3.1	SCI 的数据帧	355
11.3.2	SCI 多处理器通信	356
11.3.3	SCI 通信格式	358
11.3.4	SCI 中断	360
11.3.5	SCI 波特率的计算	361
11.3.6	SCI 增强型特点	361
11.4	SCI 寄存器组	364
11.4.1	SCI 通信控制寄存器	364
11.4.2	SCI 控制寄存器 1	365
11.4.3	SCI 波特率选择寄存器 (SCIHBAUD, SCILBAUD)	366
11.4.4	SCI 控制寄存器 2 (SCICTL2)	367
11.4.5	SCI 接收状态寄存器 (SCIRXST)	367
11.4.6	SCI 接收数据缓冲寄存器 (SCIRXEMU, SCIRXBUF)	368
11.4.7	SCI 发送数据缓冲寄存器	369
11.4.8	SCI FIFO 寄存器组	369
11.4.9	优先级控制寄存器	371
第 12 章	增强型区域网络控制器	373
12.1	eCAN 的结构	373

12.1.1	eCAN 概述.....	373
12.1.2	CAN 网络和模块.....	374
12.1.3	eCAN 控制器概述.....	376
12.1.4	消息对象.....	378
12.1.5	消息邮箱.....	378
12.2	eCAN 的寄存器.....	381
12.2.1	邮箱使能寄存器 (CANME).....	381
12.2.2	邮箱方向寄存器 (CANMD).....	382
12.2.3	发送请求置位寄存器 (CANTRS).....	382
12.2.4	发送请求复位寄存器 (CANTRR).....	383
12.2.5	发送应答寄存器 (CANTA).....	383
12.2.6	发送终止应答寄存器 (CANAA).....	383
12.2.7	接收消息挂起寄存器 (CANRMP).....	384
12.2.8	接收消息丢失寄存器 (CANRML).....	384
12.2.9	远程帧挂起寄存器 (CANRFP).....	385
12.2.10	全局接收屏蔽寄存器 (CANGAM).....	386
12.2.11	主控制寄存器 (CANMC).....	387
12.2.12	位定时配置寄存器 (CANBTC).....	389
12.2.13	错误和状态寄存器 (CANES).....	390
12.2.14	错误计数器寄存器 (CANTEC/CANREC).....	392
12.2.15	中断寄存器.....	393
12.2.16	覆盖保护控制寄存器 (CANOPC).....	397
12.2.17	eCAN I/O 控制寄存器 (CANTIOC, CANRIOC).....	398
12.2.18	定时器管理单元.....	398
12.2.19	邮箱设置.....	402
12.2.20	接收滤波器.....	404
12.3	eCAN 配置.....	405
12.3.1	CAN 模块初始化.....	405
12.3.2	分步配置 eCAN.....	408
12.3.3	远程帧邮箱的处理.....	411
12.3.4	中断.....	411
12.3.5	CAN 掉电模式.....	416
第 13 章	TMS320F281x 软件编程	417
13.1	C28xC 语言编程.....	417
13.1.1	数据类型.....	417
13.1.2	结构.....	418
13.1.3	联合.....	419
13.1.4	变量的存储类型及其作用域.....	420
13.1.5	指向结构的指针.....	421
13.1.6	指向中断函数的指针.....	421

13.1.7	在 C 语言中嵌入汇编语言	422
13.1.8	关键字	422
13.1.9	pragma 对象	424
13.1.10	存储器模型	424
13.2	SPRC097 工具包基础应用	425
13.2.1	外设头文件	426
13.2.2	连接命令文件 (CMD)	429
13.2.3	boot to FLASH	432
13.2.4	程序搬移及 FLASH 优化设置	434
13.3	SPRC097 工具包外设使用例程	435
13.4	仿真器	439
13.4.1	仿真器的选择	439
13.4.2	仿真器的安装及配置	441
13.5	SCI 操作例程	445
13.5.1	SCI 驱动模型	445
13.5.2	SCI 环形缓冲区结构体	446
13.5.3	SCI 初始化	447
13.5.4	SCI 发送字节	449
13.5.5	SCI 字节读取	450
13.5.6	取待发送字节	450
13.5.7	保存收到的字节	451
13.5.8	SCI 发送中断	452
13.5.9	SCI 接收中断	453
13.6	SCI 烧写 TMS320F2812 片内 Flash	454
	参考文献	459

引 论

1.1 数字信号处理器简介

数字信号处理是利用计算机或专用的处理设备,以数值计算的方式对信号进行采集、变换、综合、估计与识别等加工处理,从而达到提取信息和方便应用的目的。数字信号处理的实现是以数字信号处理理论和计算机技术为基础的。

在实际应用中,所有的信号都是模拟信号,为实现数字信号处理,用户必须将模拟信号转换成数字信号。模拟信号是连续的变量,它包括声音强度、压力、光强度等。例如,我们可以感知不同的模拟信号,耳朵对声音敏感,眼睛对光敏感。当传感器接收到一个信号时,将会把这个外界的模拟信号进行处理并转化为电的信号,并且把它传送到我们的模拟计算机(大脑)中进行进一步处理。如果需要使用计算机或其他的处理器的实现数字信号处理,则必须对其进行数字化。

传统的信号处理或控制系统采用模拟技术进行设计和分析,处理设备和控制器采用模拟器件(电阻、电容和运算放大器等)实现。自 20 世纪 60 年代以来数字信号处理(Digital Signal Processing, DSP)逐渐成为一项成熟的技术,并在多项应用领域逐渐替代了传统的模拟信号处理系统。

数字信号处理器简称 DSP,是进行数字信号处理的专用芯片,是伴随着微电子学、数字信号处理技术、计算机技术的发展而产生的新器件,是对信号和图像实现实时处理的一类高性能的 CPU。所谓“实时实现”,是指一个实际的系统能在人们听觉、视觉或按要求所允许的时间范围内对输入信号进行处理,并输出处理结果。

数字信号处理器具有灵活、精确、抗干扰能力强、设备尺寸小、速度快、性能稳定、易于升级、扩展性强、外设丰富性和性价比高等特点,更具备同类电子产品所不具备的数模转换性能,使数字信号处理器广泛应用于通信、家用电器、航空航天、工业测量、工业控制、生物医学工程及军事等领域。数字信号处理器优异的特性和极高的性能价格比,使它的应用价值日益显现,引起国内外电子信息界和企业界的高度重视。目前,国内对数字信号处理器的研究及应用正在从科研转入产品和市场运作。

因为 DSP 具有快速计算的特点,所以具有广泛的应用潜力。例如,可以采用 DSP 来实现复杂的数字信号处理或数字控制系统,以满足高性能数字信号处理或控制的需求。

采用 DSP 实现数字化处理和控制已经成为未来的发展趋势,因此具有众多半导体制造商投入到高性能 DSP 开发中。由当今世界上最大的 DSP 供应商美国 Texas Instruments Incorporated (TI 公司)推出的 TMS320C28x 系列是当今世界上最先进的 32 位定点 DSP 芯片。

它不但运行速度快、处理功能强大，而且具有丰富的片内外围设备，便于接口和模块化设计，其性价比极高，尤其适用于大批量和多品种的家电产品、数码相机、电话、测试仪器仪表等，还可广泛应用于数字马达控制、工业自动化、电力转换系统及通信设备等。TMS320 系列是目前世界上最有影响的主流 DSP 产品。

1.2 DSP 的发展

信息化的基础是数字化，而数字化的核心技术之一是数字信号处理，数字信号处理的任务在很大程度上需要由 DSP 器件来完成。DSP 技术已成为人们日益关注的并得到迅速发展的前沿技术。DSP 可以代表数字信号处理器 (Digital Signal Processor)，也可以代表数字信号处理技术 (Digital Signal Processing)，后者是理论上的技术，要通过前者变成实际产品。两者结合起来就成为解决某一实际问题和实现某一方案的手段即数字信号处理解决方案 (DSPS)。此处侧重对 DSP 的第一种解释——数字信号处理器进行阐述。DSP 是在模拟信号转换成数字信号以后进行高速实时处理的专用处理器，其处理速度比目前最快的 CPU 还快 10~50 倍。在当今的数字化时代背景下，DSP 已成为通信、计算机、消费类电子产品等领域的基础器件，而且将是未来集成电路中发展最快的电子产品，并成为电子产品更新换代的决定因素。

在 DSP 出现之前数字信号处理只能依靠 MPU (微处理器) 来完成，但 MPU 较低的处理速度无法满足高速实时的要求。因此，20 世纪 70 年代有人提出了 DSP 的理论和算法基础。而此时 DSP 仅仅停留在教科书上，即便是研制出来的 DSP 系统也是由分立组件组成的，其应用领域仅局限于军事、航空航天部门。

随着大规模集成电路技术的发展，1982 年世界上诞生了首枚 DSP 芯片。这种 DSP 器件采用微米工艺 NMOS 技术制作，虽然功耗和尺寸稍大，但是运算速度却比 MPU 快了几十倍，尤其在语音合成和编码解码器中得到了广泛应用。DSP 芯片的问世标志着 DSP 应用系统由大型系统向小型化迈进了一大步。随着 CMOS 技术的进步与发展，第二代基于 CMOS 工艺的 DSP 芯片应运而生，其存储容量和运算速度成倍提高，成为语音处理、图像硬件处理技术的基础。20 世纪 80 年代后期，第三代 DSP 芯片问世，运算速度进一步提高，其应用于范围逐步扩大到通信、计算机领域。在 DSP 技术的发展历程中，有两个事件加速其发展，其一是 Cooley 和 Tuckey 对离散傅里叶变换的有效算法的解密；另一个就是可编程数字信号处理器在 20 世纪 60 年代的引入。这种采用哈佛结构的处理器能够在—个周期内完成加法累加运算，与采用冯·诺依曼结构的处理相比有了本质的改进，为复杂数字信号处理算法和控制算法的实现提供了良好的实现平台。

20 世纪 90 年代 DSP 发展最快，相继出现了第四代和第五代 DSP 器件。现在的 DSP 属于第五代产品，它与第四代相比，系统集成度更高，将 DSP 内核及外围组件综合集成在单一芯片上。这种集成度极高的 DSP 芯片不仅在通信、计算机领域大显身手，而且逐渐渗透到人们日常消费领域，前景十分可观。

1.3 TI TMS320C2000 平台

1.3.1 TMS320C2000 平台介绍

TMS320C2000 系列 DSP 集微控制器和高性能 DSP 的特点于一身，具有强大的控制能力和信号处理能力，能够实现复杂的控制算法。TMS320C2000 系列 DSP 片上整合了 Flash 存储器、快速的 A/D 转换器、增强的 CAN 模块、事件管理器、正交编码电路接口、多通道缓冲、

串口等外设, 此种整合使用户可以以更低的价格开发高性能的数字控制系统。

在 TMS320C2000 系列 DSP 中, 尤其是最新推出的 C28x 系列高精度数字信号处理器 (DSP), 其性能是目前任何现有的可编程数字信号处理器 (DSP) 无可比拟的。TMS320F2810 及 TMS320F2812 是工业领域首批 32 位的控制专用、内含闪存以及高达 150MIPS 的数字信号处理器, 是专门为了工业自动化、光学网络及自动化控制等应用而设计的。C28x 的内核是当今世界上在数字控制应用方面性能最高的 DSP 内核, 其内核提供高达 150MIPS 的计算带宽, 因此能够实时地处理许多复杂的控制算法, 例如, 无速度传感器控制、随机 PWM 生成、功率因数校正等算法。C28x 同时也是世界上程序代码效率最高的 DSP, 它的程序代码与目前所有的 C2000DSP 的程序代码兼容, 简化了产品升级工作。

TMS320C2000 系列 DSP 主要包括 C24x 和 C28x 两种类型, 表 1-1 给出了两种处理器的主要功能对比。

表 1-1 C24x 与 C28x 数字信号处理器主要特征

DSP 系列	DSP 类型	特 征
C24x	16 位定点	SCI、SPI、CAN、A/D、事件管理器 (Event Manger)、看门狗定时器 (Watchdog Timer)、内部 Flash 存储器、20~40MIPS
C28x	32 位定点	SCI、SPI、CAN、12 位 A/D、McBSP、看门狗定时器 (Watchdog Timer)、内部 flash 存储器、高达 150MIPS

1.3.2 TMS320C2000DSP 结构

1. TMS320C28x 结构

32 位的 C28xDSP 整合了 DSP 和微控制器的最佳特性, 能够在—个周期内完成 32×32 位的乘法累加运算, 或两个 16×16 位乘法累加运算。此外, 由于器件集成了快速的中断管理单元, 使得中断延迟时间大幅减少, 满足了实时控制的需要。

(1) C28x 拥有许多独一无二的特点。例如, 可以在一个周期内对任何内存地址完成读取、修改、写入操作, 使得效率及程序代码达到最佳。此外, 还提供多种自动指令提高了程序的执行效率, 简化了程序的开发。

(2) 针对嵌入式控制领域应用的特殊要求, 已推出一款针对 C28x 内核的 C 编辑器, 能够提供非常杰出的 C 汇编语言转换比例。C28xDSP 的内核还支持 IQ 变换函数库, 使研发人员能够方便地使用价格较低的定点 DSP 实现浮点运算。

(3) C28x 系列的 DSP 目前已达到 150MIPS。

(4) C28xDSP 与 C24xDSP 的程序代码兼容。

2. C24xDSP 结构

C24x 是低成本、低功耗、高性能的处理器, 最高速度达 40MIPS, 能够实现多种控制算法, 特别适合于电动机控制等领域的应用。内核采用哈佛总线结构, 可以实现对程序和数据空间的同时操作, 具有高效率的内存管理功能。

(1) C24x 采用四级流水线结构, 能够在—个周期内完成 C24x 的大部分指令。

(2) 内嵌一个周期内完成两次存取操作的 DARAM, 再加上 C24x 结构的并行处理特性, C24x 能够在—个机器周期内同时完成 3 个内存的存取。

(3) 不同编号的 C24x 具有不同的内存组合, 包含 DARAM、SRAM、ROM 或 Flash 存储器。

1.3.3 TMS320C2000 功能及其特点

TMS320C2000DSP 平台整合了高性能的 DSP 内核、内部 Flash 存储器、高精度度模拟外设、数字控制及通信外设等, 为用户提供了单芯片实现高性能控制的解决方案, 其主要功能

模块如下。

(1) Flash 内存。

C2000 产品的内部 Flash 存储器大小为 8~128KB。用户可以用内部 Flash 存储器来固化应用软件及更新升级产品。C2000DSP 提供分区 (Sector) 的 Flash 内存, 允许改写每个分区, 而不清除整个 Flash 内存, 此外 C2000DSP 采用密码保护程序代码, 以保护用户的程序。

(2) 事件管理 (Event Manager)。

- 定时器 (Timer) / 比较器 (Compare) 模块减少了 CPU 完成事件定时 (Event Timing)、采样循环 (Sampling Loop) 及 PWM 生成等任务的开销。
- 可编程死区设置。
- 捕捉单元和正交编码电路能够与检测元件直接接口。
- PDP 中断为系统提供无条件保护。

(3) 模拟/数字转换器 (A/D Converter)。

- 10 位模拟/数字转换器 (C24x) 和 12 位模拟数字转换器 (C28x)。
- LF240xA 最快转换时间为 500ns, F2810 及 F2812 最快转换时间为 60ns。
- 外部模拟/数字转换及事件 (EV) 触发的模数转换不占用额外 CPU 时间。具有双缓冲的结果寄存器, 减少中断至取得转换结果所需要的时间。

(4) CAN 模块。

- 完整的 CAN 控制器, 符合 CAN2.0B 规划。
- 发送、接收标准帧 (11 位标志位) 及扩展帧 (29 位标志符)。
- C24x 有 16 个信箱, F2810、F2812 有 32 个信箱。
- 0~8 位可编程数据长度。
- 提供接收信箱、发送信箱及可配置的发送/接收信箱 (信箱 0 及 1)。
- C28x 系列提供低功耗模式, 定时邮递 (Time Stamping) 功能。
- 数字回路自测试模式。
- 可编程通信速率。
- 可编程中断控制。

(5) 串行通信接口 (Serical Communication Interface, SCI-UART)。

- 异步通信格式 (NRZ)。
- 可编程波特率。
- 数据长度 1~8 位可编程。
- 可编程停止位长度 1 或 2 位。
- 错误检测: 极性错误、过载错误、帧错误和中止错误等。
- 两种唤醒模式: 总线空闲唤醒及地址位唤醒。
- 半双工或全双工操作。
- C24x 具有双缓冲器的接收及发送功能, 而 C28x 有 16 级的接收及发送缓冲器。
- 独立的接收/发送中断。
- 独立的接收/发送中断使能位。

(6) 串行外围接口 (Serial Peripheral Interface, SPI)。

- 1~16 位可编程数据长度 (F/C240 为 1~8 位)。
- 同步的发送/接收帧。
- 主/从操作模式。
- 支持多处理器通信。

- SPI 时钟极性控制。
- (7) C28x 的多信道缓冲串行端口 (McBSP)。
- 全双工通信。
- 双缓冲发送, 三缓冲接收, 允许连续的数据流。
- 支持 128 个通道的发送及接收。
- 独立的发送时钟。
- 多通道选择模式使能每个通道的块传输。

1.4 TMS320C28x 系列处理器概述

TMS320C28x 系列是 TI 公司最新推出的数字信号处理器, 是目前市场上最先进、功能最强大的 32 位定点数字信号处理器之一。它既具有数字信号处理能力, 又具有强大的事件管理能力和嵌入式控制功能, 特别适用于有大批量数据处理的测控场合, 如工业自动化控制、电力电子技术应用、智能化仪器仪表及电动机、电动机伺服控制系统等。本节将介绍 TMS320C28x 系列处理器的内核结构以及相关功能。

1.4.1 处理器特性

C28x 系列包括有以下几个子类: TMS320F283x、TMS320F282x、TMS320F281x 和 TMS320F280x。其中 TMS320F283x 带有 FPU 单元, 为浮点处理器, 这些处理器子类在外设的数量、种类、片内 FLASH 以及片内 SRAM 等方面有些区别, 但都采用 C28x 内核, 也就是说, 在任一子类上编写的程序可以很容易的移植到其他子类。因为上市时间的关系, TMS320F2812 是 C28x 系列中的主力片种, 以下以 TMS320F2812 为例介绍 C28x 系列芯片的主要性能。

- (1) 高性能静态 CMOS (Static CMOS) 技术。
 - 150MHz (时钟周期 6.67ns)。
 - 低功耗 (核心电压 1.8V, I/O 口电压 3.3V)。
 - Flash 编程电压 3.3V。
- (2) JTAG 边界扫描 (Boundary Scan) 支持。
- (3) 高性能的 32 位中央处理器 (TMS320C28x)。
 - 16 位×16 位和 32 位×32 位乘且累加操作。
 - 16 位×16 位的两个乘且累加。
 - 哈佛总线结构 (Harvard Bus Architecture)。
 - 强大的操作能力。
 - 快速的中断响应和处理。
 - 统一的寄存器编程模式。
 - 可达 4 兆字的线性程序地址。
 - 可达 4 兆字的数据地址。
 - 代码高效 (用 C/C++ 或汇编语言)。
 - 与 TMS320F24/LF240x 处理器的源代码兼容。
- (4) 片内存储器。
 - 128K×16 位的 Flash 存储器。
 - 1K×16 位的 OTP 型只读存储器。
 - L0 和 L1: 两块 4K×16 位的单口随机存储器 (SARAM)。
 - H0: 一块 8K×16 位的单口随机存储器。