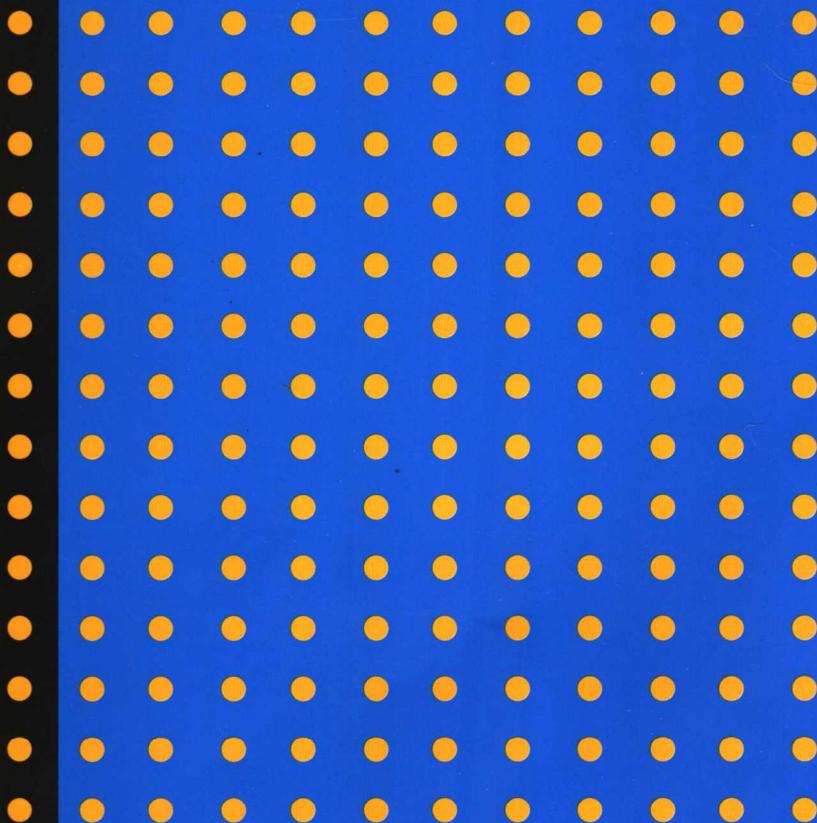


重点大学计算机专业系列教材

微型计算机技术

田艾平 王力生 卜艳萍 编著

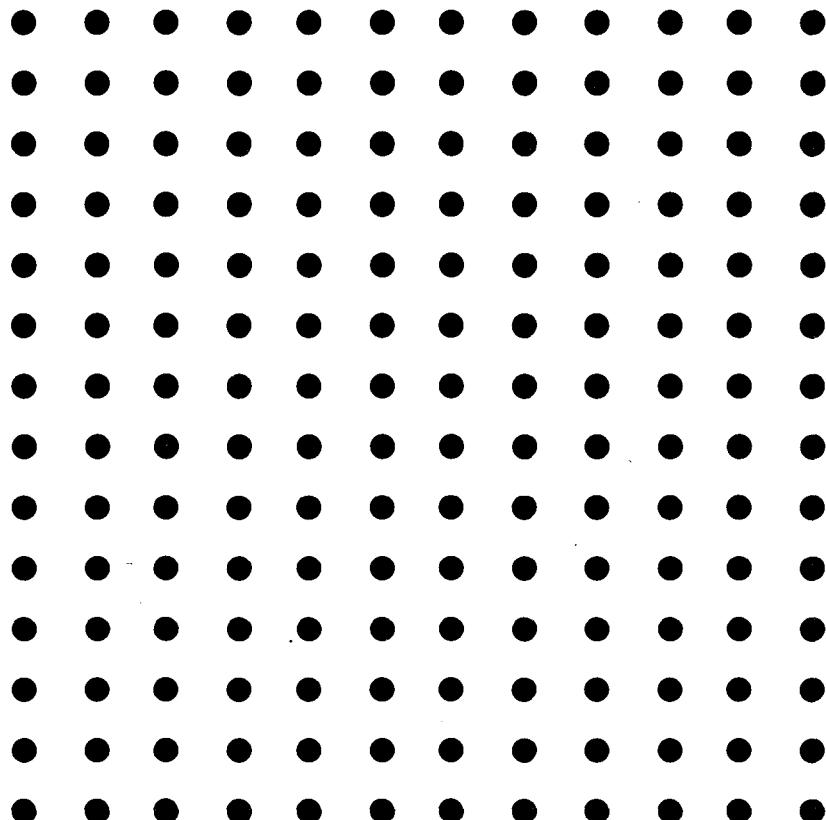


清华大学出版社

重点大学计算机专业系列教材

微型计算机技术

田艾平 王力生 卜艳萍 编著



清华大学出版社
北京

内 容 简 介

本教材内容充足翔实,叙述详略得当,兼具先进性与基础性;适合计算机科学与技术专业学生深入学习微型计算机应用系统有关硬件和软件技术,培养实践和开发微型计算机应用系统的能力。

本教材结构合理,取舍灵活,适当选用所需章节,可适应计算机相关专业本科教学需求。本教材配套有习题手册,可方便教师授课。

本教材可供有关技术人员学习和参考。

版权所有,翻印必究。举报电话: 010-62782989 13501256678 13801310933

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

本书防伪标签采用特殊防伪技术,用户可通过在图案表面涂抹清水,图案消失,水干后图案复现;或将表面膜揭下,放在白纸上用彩笔涂抹,图案在白纸上再现的方法识别真伪。

图书在版编目(CIP)数据

微型计算机技术/田艾平,王力生,卜艳萍编著. —北京: 清华大学出版社,2005. 6
(重点大学计算机专业系列教材)

ISBN 7-302-10548-0

I . 微… II . ①田… ②王… ③卜… III . 微型计算机—高等学校—教材 IV . TP36

中国版本图书馆 CIP 数据核字(2005)第 013232 号

出 版 者: 清华大学出版社

<http://www.tup.com.cn>

社 总 机: 010-62770175

责任编辑: 同红梅

封面设计: 傅瑞学

印 装 者: 清华大学印刷厂

发 行 者: 新华书店总店北京发行所

开 本: 185×260 印张: 33.5 字数: 792 千字

版 次: 2005 年 6 月第 1 版 2005 年 6 月第 1 次印刷

书 号: ISBN 7-302-10548-0/TP · 7158

印 数: 1~5000

定 价: 39.00 元

地 址: 北京清华大学学研大厦

邮 编: 100084

客户服务: 010-62776969

FOREWORD

前言

21世纪的时代是信息时代，21世纪的社会是信息社会。在21世纪，信息化成为社会的主要特征，成为经济发展的推动力之一；计算机科学与技术的教育水平、运用水平和发展水平成为衡量信息社会发展的标志之一。

在这样的背景下，为贯彻面向21世纪教学内容改革精神，本教材从满足教学需要出发，在作者已出版的教材基础上，结合二十多年的教学经验，同时参考其他教师已出版的优秀教材，整理和搜集了大量最新资料编写而成。

“微型计算机技术”是计算机科学与技术专业的主要课程之一，也是电子信息类各专业的重要课程。课程的目的是培养学生学习和掌握微型计算机硬件知识和应用技术的能力；课程的任务是使学生能从理论上和实践上掌握微型计算机的基本组成、原理、接口（硬件、软件接口）技术，建立微型计算机应用系统的概念，使学生初步具有微型计算机应用系统（硬件、软件）开发的能力。为此，本教材力求内容充足翔实，注重实践，特别适于计算机科学与技术专业学生使用。

计算机技术是发展最为迅速的科学技术之一。相应教材内容的取舍历来争论颇多：重基础者有之，重发展者有之……作者以为，微型计算机技术的迅猛发展及其稳定的基础技术完美地统一在微处理器的发展之中。以Intel微处理器（8位、16位、32位、64位）为主线组织教学内容，既可避免这一争论，又可使本教材具有以下特点：

①先进性。本教材循序渐进地讲解了更新的微处理器所采用的新技术。如介绍80286存储管理中的实地址和保护地址方式；80386的任务保护与转移；80486的高速缓存；Pentium的并行流水线和分支预测等。

②基础性。计算机科学与技术日新月异，但新技术都是在一定的基础上形成和发展的。要学习、掌握这些新技术，也只有深刻理解了这些基础才能进行。因此，本教材对基础知识仍给以充分的重视。如8086/8088的指令、时序、中断等是80x86系列的基础，均在一章中进行介绍。

③ 实用性。本书各章都配有实例，可以独立运行。它一方面帮助学生理解教材内容；一方面可应用于实际系统的开发，具有实用性。

④ 灵活性。本书结构合理、取舍灵活、适用面广。根据不同专业本、专科的教学大纲要求，可以选用不同章节，适当取舍后仍能形成连贯、相对完整的教材。如电子信息类专业可适当减少专用接口等内容；非电子或非计算机专业根据教学要求，建议适当减少 32 位微处理器内部结构及时序等有关章节，还可适当减少接口技术的内容。

本书由同济大学田艾平教授主编。王力生副教授编写了第 4、6、8、9、12 章；上海交通大学的卜艳萍副教授编写了第 13、14 章；田艾平教授编写了第 1、2、3、5、7、10、11 章，并负责全书的统稿。

限于作者的经验和水平，书中错误与不当之处敬请读者批评指教。

田艾平

2004 年 11 月于上海同济北苑

INTRODUCTION

出版说明

随着国家信息化步伐的加快和高等教育规模的扩大，社会对计算机专业人才的需求不仅体现在数量的增加上，而且体现在质量要求的提高上，培养具有研究和实践能力的高层次的计算机专业人才已成为许多重点大学计算机专业教育的主要目标。目前，我国共有 16 个国家重点学科、20 个博士点一级学科、28 个博士点二级学科集中在教育部部属重点大学，这些高校在计算机教学和科研方面具有一定优势，并且大多以国际著名大学计算机教育为参照系，具有系统完善的教学课程体系、教学实验体系、教学质量保证体系和人才培养评估体系等综合体系，形成了培养一流人才的教学和科研环境。

重点大学计算机学科的教学与科研氛围是培养一流计算机人才的基础，其中专业教材的使用和建设则是这种氛围的重要组成部分，一批具有学科方向特色优势的计算机专业教材作为各重点大学的重点建设项目成果得到肯定。为了展示和发扬各重点大学在计算机专业教育上的优势，特别是专业教材建设上的优势，同时配合各重点大学的计算机学科建设和专业课程教学需要，在教育部相关教学指导委员会专家的建议和各重点大学的大力支持下，清华大学出版社规划并出版本系列教材。本系列教材的建设旨在“汇聚学科精英、引领学科建设、培育专业英才”，同时以教材示范各重点大学的优秀教学理念、教学方法、教学手段和教学内容等。

本系列教材在规划过程中体现了如下一些基本组织原则和特点。

1. 面向学科发展的前沿，适应当前社会对计算机专业高级人才的培养需求。教材内容以基本理论为基础，反映基本理论和原理的综合应用，重视实践和应用环节。
2. 反映教学需要，促进教学发展。教材要能适应多样化的教学需要，正确把握教学内容和课程体系的改革方向。在选择教材内容和编写体系时注意体现素质教育、创新能力与实践能力的培养，为学生知识、能力、素质协调发展创造条件。

3. 实施精品战略，突出重点，保证质量。 规划教材建设的重点依然是专业基础课和专业主干课；特别注意选择并安排了一部分原来基础比较好的优秀教材或讲义修订再版，逐步形成精品教材；提倡并鼓励编写体现重点大学计算机专业教学内容和课程体系改革成果的教材。

4. 主张一纲多本，合理配套。 专业基础课和专业主干课教材要配套，同一门课程可以有多本具有不同内容特点的教材。 处理好教材统一性与多样化的关系；基本教材与辅助教材以及教学参考书的关系；文字教材与软件教材的关系，实现教材系列资源配套。

5. 依靠专家，择优落实。 在制订教材规划时要依靠各课程专家在调查研究本课程教材建设现状的基础上提出规划选题。 在落实主编人选时，要引入竞争机制，通过申报、评审确定主编。 书稿完成后要认真实行审稿程序，确保出书质量。

繁荣教材出版事业，提高教材质量的关键是教师。 建立一支高水平的以老带新的教材编写队伍才能保证教材的编写质量，希望有志于教材建设的教师能够加入到我们的编写队伍中来。

教材编委会

CONTENTS

目录

第1章 绪论	1
1.1 微处理器技术的发展推动微型计算机更新换代	1
1.1.1 16位微处理器的发展	2
1.1.2 80386~80486时期	2
1.1.3 Pentium时期	3
1.1.4 新一代64位微处理器	4
1.2 微型计算机组织结构的发展	5
1.3 微型计算机发展的有关新技术	8
1.3.1 80x86指令集的发展	8
1.3.2 MMX指令集	8
1.3.3 SSE/SSE ₂ /SSE ₃ 扩展指令集	9
1.3.4 3DNOW! 技术	9
1.3.5 高速缓存(Cache)技术的发展 ——Cache分级设计	9
1.3.6 CPU的线宽技术	10
1.3.7 流水线及动态执行技术	10
1.3.8 精确并行指令计算技术	12
1.3.9 超线程技术和对称多处理器技术	12
第2章 Intel 80x86系列微处理器	14
2.1 Intel 8086/8088 CPU及其系统	14
2.1.1 8086/8088的寄存器	15
2.1.2 8086/8088存储器组织	18
2.1.3 8086/8088内部的功能结构	22
2.1.4 8086/8088芯片的外特性 ——微处理器的引脚信号	23

2.1.5 最小模式和最大模式	29
2.1.6 实例——IBM PC/XT	36
2.2 Intel 80286 CPU	37
2.2.1 80286 的内部结构	37
2.2.2 80286 的寄存器组	39
2.2.3 80286 的存储器管理系统	41
2.3 Intel 80386/80486 CPU	53
2.3.1 80386/80486 CPU 功能结构	53
2.3.2 80386/80486 寄存器组	55
2.3.3 80386/80486 地址类型和存储器管理	68
2.3.4 程序转移与任务切换	74
2.3.5 80486 片内高速缓冲器(Cache)	82
2.3.6 Intel 80386、80486 CPU 的外特性	85
2.4 Pentium CPU 系列	91
2.4.1 Pentium CPU 的体系结构及其特点	92
2.4.2 Pentium Pro、Pentium II、Pentium III 的体系结构	102
第3章 时序.....	115
3.1 8088/8086 总线操作时序	116
3.1.1 一般系统时序分析.....	116
3.1.2 存储器读总线周期的定时.....	118
3.1.3 存储器写总线周期的定时.....	121
3.1.4 I/O 读总线周期的定时	122
3.1.5 I/O 写总线周期的定时	123
3.2 80486 总线操作时序	124
3.2.1 非突发、非高速缓存的单总线周期	125
3.2.2 非突发非缓存的多周期.....	125
3.2.3 不可高速缓存的突发周期.....	126
3.2.4 可高速缓存的非突发周期.....	127
3.2.5 可高速缓存的突发周期.....	127
3.2.6 可高速缓存的慢突发周期.....	128
3.2.7 被中断的可高速缓存的突发周期.....	129
3.2.8 8位和16位周期	129
3.2.9 锁定周期	129
3.2.10 伪锁定周期	129
3.2.11 总线保持周期	131
3.2.12 行无效周期	132
3.2.13 中断周期	132

3.3 Pentium 的总线操作时序	133
3.3.1 Pentium 总线周期类型	133
3.3.2 Pentium 的总线周期	134
第 4 章 半导体存储器及其接口	138
4.1 半导体存储器的分类及组成	138
4.1.1 随机存储器 RAM	139
4.1.2 只读存储器 ROM	146
4.1.3 内存条及其接口	148
4.2 存储器与 CPU 的连接	149
4.2.1 存储器构成应考虑的几个问题	149
4.2.2 举例	154
4.3 80x86 系列的存储器接口	156
4.3.1 静态存储器(SRAM)及 ROM 接口	157
4.3.2 动态存储器(DRAM)接口	167
4.3.3 Flash 存储器的连接	169
4.3.4 存储器奇偶校验	170
4.4 微型计算机系统的内存管理	171
4.4.1 80x86 PC 机的内存分类	171
4.4.2 微型计算机常用操作系统的内存管理	174
第 5 章 微型计算机总线	176
5.1 总线的基本概念	176
5.1.1 微型计算机总线的组成	176
5.1.2 微型计算机总线的分类	177
5.1.3 标准总线规范和标准总线性能指标	178
5.1.4 常见总线接口标准分类	179
5.2 常用微型计算机总线	180
5.2.1 PC/XT 总线	180
5.2.2 ISA 工业标准总线	182
5.2.3 PCI 总线	186
5.2.4 USB 总线	195
第 6 章 输入输出	205
6.1 输入输出概述	205
6.1.1 接口、端口及端口的编址方式	205
6.1.2 系统 I/O 端口地址分配	207
6.2 I/O 端口地址译码	208

6.2.1 用简单门电路进行口地址译码.....	208
6.2.2 用译码器进行口地址译码.....	209
6.2.3 用比较器进行口地址译码.....	210
6.2.4 用异或门进行口地址译码.....	211
6.2.5 PROM 译码法和 GAL 译码法	212
6.3 CPU 与外设传送数据的方法	214
6.3.1 程序控制传送.....	215
6.3.2 中断式传送.....	219
6.3.3 DMA 传送	220
6.3.4 输入输出数据传送方式比较.....	223
第 7 章 中断系统.....	224
7.1 中断概述	224
7.2 中断请求	225
7.2.1 中断优先级排队.....	226
7.2.2 CPU 响应	228
7.2.3 中断处理.....	229
7.2.4 中断返回.....	229
7.3 Intel 80x86 中断系统	229
7.3.1 8086/8088 中断系统	230
7.3.2 80286~Pentium 中断系统	236
7.4 中断控制器 8259A	239
7.4.1 中断控制器 8259A 的结构和引脚信号	240
7.4.2 8259A 编程控制	243
7.4.3 8259A 在 IBM PC 中的应用	252
7.4.4 中断编程举例.....	256
第 8 章 DMA 技术	260
8.1 DMA 控制器 8237A	260
8.1.1 8237A 功能和结构	260
8.2 8237A 的应用举例	273
8.2.1 IBM PC/XT 中的 DMA 控制逻辑	273
8.2.2 用户使用 DMA 通道的接口电路	279
8.2.3 DMA 初始化的编程	279
第 9 章 可编程定时/计数器 8254	283
9.1 8254 定时/计数器的性能和工作方式	283
9.1.1 8254 的内部结构	283

9.1.2 8254 的命令字和读写操作	285
9.1.3 8254 的工作方式	287
9.1.4 8254 工作方式小结	291
9.2 定时/计数器 8253/8254 应用举例	292
9.2.1 8253-5 在 PC 机系统板上的应用	292
9.2.2 8254 的初始化程序	295
9.2.3 编写 8254 用做定时器的程序	296
第 10 章 并行接口与串行接口	298
10.1 可编程并行接口芯片 8255A	298
10.1.1 可编程并行接口 8255A 的结构和引脚	298
10.1.2 8255A 工作方式选择	301
10.1.3 8255A 的编程举例	312
10.2 串行通信及串行通信接口	320
10.2.1 串行通信的基本概念	320
10.2.2 可编程串行通信接口芯片 16550/16550A 系列	332
10.2.3 8251A 可编程通信接口	346
第 11 章 人机交互接口技术	356
11.1 键盘及鼠标接口技术	356
11.1.1 键盘概述	356
11.1.2 非编码键盘	358
11.1.3 编码键盘——Intel 8279 应用	359
11.1.4 PC 机的键盘接口	368
11.1.5 鼠标接口技术	371
11.2 显示器及其接口	372
11.2.1 CRT 显示器接口	373
11.2.2 液晶显示器	385
11.2.3 显卡总线类型——AGP 总线	386
11.3 打印机接口技术	388
11.3.1 打印机并行标准接口	388
11.3.2 增强型的打印机并行接口	393
11.4 磁盘驱动器、光盘驱动器及其接口	395
11.4.1 磁盘驱动器原理	395
11.4.2 软盘存储系统	397
11.4.3 硬盘存储系统	399
11.4.4 光盘驱动器	408

第 12 章 模拟输入输出技术	412
12.1 概述	412
12.1.1 计算机控制系统的模拟输入输出通道	412
12.1.2 模拟信号的采样、量化和编码	413
12.1.3 多路开关及采样保持器	415
12.2 数模(D/A)转换器	420
12.2.1 D/A 转换的原理	420
12.2.2 D/A 转换器的主要参数	422
12.2.3 D/A 转换器的输出	422
12.2.4 常用 D/A 转换芯片	424
12.2.5 D/A 转换器与 PC 机接口及应用举例	426
12.3 模数(A/D) 转换器	434
12.3.1 A/D 转换器的主要参数	435
12.3.2 常用 A/D 转换芯片	436
12.3.3 A/D 转换器与 CPU 的接口	442
12.3.4 A/D 转换器实例分析	442
第 13 章 微型计算机应用系统设计及系统可靠性分析	445
13.1 概述	445
13.1.1 微型计算机应用系统设计的一般原则	445
13.1.2 微型计算机接口设计与分析的基本方法	447
13.1.3 系统测试	448
13.2 微型计算机控制系统的设计	449
13.2.1 微型计算机控制系统的组成	449
13.2.2 微型计算机控制系统的设计方法和步骤	450
13.2.3 微型计算机控制系统的分类	451
13.2.4 微型计算机控制系统的故障诊断及排除	452
13.3 微型计算机应用系统的可靠性分析	453
13.3.1 微型计算机应用系统的抗干扰性分析	453
13.3.2 微型计算机应用系统的地线系统分析	454
13.4 微型计算机应用系统实例分析	457
第 14 章 软件接口	463
14.1 软件接口概述	463
14.1.1 软件接口的分类	463
14.1.2 软件接口功能	464
14.1.3 软件接口的调用方法	465

14.2 API 系统功能接口	465
14.2.1 API 与 Windows 程序设计	465
14.2.2 动态链接库 DLL	477
14.2.3 MCI 多媒体编程接口	484
14.3 网络编程接口	487
14.3.1 概述	487
14.3.2 Socket API	489
14.3.3 WinSock 及其应用	496
14.4 数据库编程接口	501
14.4.1 ODBC 简介	502
14.4.2 ODBC SDK 及 MFC ODBC 编程	507
附录 A 指令集	509
附录 B 系统功能调用	514
参考文献	522

CHAPTER 1

第1章

绪论

本章将从三个方面来阐述微型计算机的发展。首先叙述微型计算机的核心——微处理器的技术进步如何推动微型计算机的更新换代；接着讲述微型计算机的灵魂——微型计算机组织结构的发展；最后讨论与微型计算机发展有关的其他技术。通过这一章的学习，使读者对微型计算机的发展有一个较新、较全面的了解。

1.1 微处理器技术的发展推动微型计算机更新换代

20世纪70年代，随着大规模集成电路和超大规模集成电路(LSI和VLSI)的出现，计算机的发展进入了一个新时代——大规模集成电路计算机时代，通常称为第四代计算机(第一代为电子管计算机，第二代为晶体管计算机，第三代为中小规模集成电路计算机)。这一时期，计算机发展出现了一个显著的趋势：一方面为研制高速度、强功能、大容量、多外设、价格昂贵的大型机、巨型机；另一方面为研制体积小、功耗低、运行环境简单、价格低廉的微型计算机。微型计算机的显著特点是将运算器、控制器、存储器和I/O接口集成在一块或几块大规模集成电路芯片上。由于微型计算机具有高的性能/价格比，因此，很快占领了市场，迅速地把计算机应用推向了各行各业。推动微型计算机发展有两个因素，一是计算机技术及大规模集成电路的迅速发展为微型计算机发展提供了技术条件；二是微型计算机应用取得了令人信服的经济及社会效益，从而为微型计算机发展提供了广阔的市场。特别是1981年世界上最大的计算机制造商IBM公司，以Intel公司的16位微处理器8088为核心，推出了个人计算机IBM PC(Personal Computer)，这是计算机发展史上的一个大事。它不仅大大推动了微型计算机产业的发展，而且标志着微型计算机时代的真正到来。

微型计算机的发展通常以微处理器芯片 CPU(也称 MPU, Micro-Processing Unit)的发展为基点。当一种新型 CPU 研制成功,一年之内,相应的软、硬件配套产品就会推出,进而使微型计算机系统的性能得到进一步完善,这样只需两三年的时间就会形成一代新的微型计算机产品。微处理器作为微型计算机的核心,其技术的快速发展推动着整个微型计算机技术的进步和更新换代。

美国 Intel 公司在微处理器的生产上一直处于主导地位。事实上,到目前为止,微型计算机的历史也就是 Intel 微处理器的发展史。1971 年 Intel 公司首先研制成功用于微型计算机的 4 位 CPU——Intel 4004,标志了微型计算机历史的开始。至今 30 余年,经历了 6 代,现进入了第七代微型计算机时代。各代的划分通常以 CPU 的字长、速度和集成度为主要依据。为方便起见,这里从 16 位微型计算机(第三代)到 64 位微型计算机(第七代)划分为 3 个时期来叙述。第一代 4 位机、第二代 8 位机的介绍略去。

1.1.1 16 位微处理器的发展

1978 年,Intel 公司推出 16 位微处理器 Intel 8086,其所使用的指令集称为 8086 指令集。之后陆续生产出的新型 CPU 都向下兼容 8086 指令集,因此,指令集称为 80x86 指令集,CPU 称为 80x86 系列 CPU。1978—1982 年,Intel 公司先后推出了 Intel 8086/8088/80186/80286 等微处理器芯片,微型计算机的发展进入了第三代——16 位微型计算机时代。8086 是真正的 16 位 CPU,其内部集成了 2.9 万个晶体管,主频为 5MHz/8MHz/10MHz,内存寻址空间为 1MB。8088 为 8086 的简化版本,主频为 4.77MHz,外部数据线为 8 位。IBM PC/XT 机即是以 8088 为 CPU 的典型 16 位微型计算机。16 位微型计算机的典型产品还有 MC68000、Z8000 等。由于 20 世纪 70 年代中期超大规模集成电路突破了一片硅片上集成 1 万个晶体管的限制,16 位微型计算机系统的功能已达到或超过原来中、低档小型机的水平,具有丰富的指令系统、多级中断系统、多处理机系统及存储器的段式管理,同时还配备了功能强大的系统软件。

1.1.2 80386~80486 时期

1985 年以后,32 位微处理器问世,开始了第四代微型计算机时代。Intel 公司首先生产出 80386 微处理器,它是 16 位微处理器体系结构向 32 位体系结构转变的里程碑。其时钟频率为 12.5~50MHz;集成度达 27.5 万个晶体管/片;其内部体系结构、组装工艺及性能均有飞跃性的提高;32 位字长和 32 位的地址码、新的内存管理技术、指令流水线等使 80386 具有了真正的多任务处理能力,从而能有效地综合处理各种信息:数字、图形、文字和声音。它所组成的 32 位微型计算机在数据处理、事务管理、工程计算和实时控制等方面得到了广泛的应用。

1989 年,Intel 公司推出了第二代 32 位微处理器 80486(即全 32 位 80486DX),集成度达 120 万个晶体管/片,把 80386 和浮点运算器 80387 及 8KB 的高速缓存器(Cache)集成到一块芯片中,而且支持二级高速缓存(L2 Cache)和采用突发总线传输技术,大大缩短了指令执行时间。特别是片内 Cache 的设置,对后来 Pentium 处理器体系结构设计产生了重要的影响。20 世纪 90 年代相继研制出 486SX、带倍频技术的 486DX2、用于笔记本

电脑的节能型 486SL、3 倍频的 486DX4。其中 486DX4 速度最快, 系统时钟可达 100MHz; 80486SX 与 80486DX 相比, 片内未集成浮点运算器。80486DX 后期采用倍频技术, 使微处理器内部工作频率为系统总线频率(外频)的 2~3 倍。同期还有 Motorola 公司推出的 MC68030/MC68040 等 32 位微处理器产品。20 世纪 90 年代是 32 位微处理器迅速发展、走向成熟的时代。

1.1.3 Pentium 时期

1993 年 3 月, 著名的 Intel Pentium 微处理器(奔腾, 编码 80586, 符号 P5)投入使用。微型计算机进入 Pentium 时期。这一时期是微处理器从 32 位向 64 位过渡的新时期。在 10 年的时间里, Intel 公司推出了 4 代 Pentium CPU: Pentium (1993 年 3 月)、Pentium II (1997 年 6 月)、Pentium III (1999 年 2 月)、Pentium 4 (2000 年 12 月)。微型计算机的发展跨过了第五代、第六代, 微处理器技术发展之快前所未有。

Pentium 处理器不仅保留了与 80486 的兼容性, 而且在内部集成了浮点运算器和两个 8KB 的 Cache, 分别用于保存指令和数据; 还提供了两条并行的流水线, 即 U 流水线和 V 流水线, 形成了超标量的体系结构, 大大提高了指令的并行运算速度。CPU 的内部工作频率为 60~100MHz, 使 Pentium 处理器可在 1 个机器周期内执行完两条指令。Pentium 与后来推出的具有 57 条多媒体扩展指令的 Pentium-MMX 属于第一代奔腾微处理器产品, 多媒体计算机自 20 世纪 90 年代起开始占有主流市场。

Pentium Pro(高能奔腾 1995 年 11 月)与 Pentium II(1997 年 6 月)属于第二代奔腾处理器, 同时也标志着微型计算机进入第六代。Pentium Pro 为了解决与 80x86 兼容的问题及提高内部执行的并行性能而采用了一系列的新技术, 例如分支预测技术、乱序技术及超标量结构, 可实现指令的动态执行, 使 Intel 微处理器技术又进入了一个新的发展阶段。Pentium II 从体系结构上看是具有 MMX 技术的 Pentium Pro, 同时 Pentium Pro 200 与 Pentium II 将 256~512KB 的 L2 Cache 集成到 CPU 中, 优化了 L2 Cache 到系统总线的输入输出队列和数据缓存器。其集成度已达 750 万个晶体管/片, 半导体工艺从 0.8μm 降到 0.25μm。

1999 年 2 月 Pentium III(PIII)问世, PIII 最主要的特点是增加了 70 余条三维图像处理指令——SSE(Streaming SIMD Extensions)指令集。它不仅增强了 PIII 在三维图像处理与浮点运算方面的性能, 而且 SSE 指令集也可以使原来支持 MMX 多媒体指令集的软件和 Web 开发程序运行得更快。PIII 主频为 450~700MHz。1999 年 10 月推出的代号为 Coppermine 的 Pentium III 微处理器, 成为第六代微处理器的主推产品, 其总线频率为 133MHz, 主频可达 800~1000MHz; 半导体工艺由 0.25μm 转为 0.18μm。它将传统 PIII 的外置 L2 Cache(256KB)直接集成到 CPU 核心内, 即 On die L2 Cache。并且对 L2 Cache 进行了两点优化: 一是高速缓存机制 ATC(Advanced Transfer Cache), 提供一条 L2 Cache 到 CPU 直接的 256 位通道, 使得 L2 Cache 拥有和 L1 Cache 几乎相同的并与 CPU 直接匹配的速度; 二是采用高级系统缓存机制(Advanced System Buffering), 优化了 L2 Cache 到系统总线的传送结构, 将数据缓存区增加到 6 个, 总线队列增加到 8 个, 回写式缓存区增加到 4 个, 使缓存区的阻塞降低, CPU 运行速度大大提高。