



普通高等教育“十五”国家级规划教材

Microcomputer

Principle and Interfacing

微型计算机原理 与接口技术

姚燕南 薛钧义 主编

姚燕南 薛钧义
姚向华 欧 文 编著



高等教育出版社

Higher Education Press

普通高等教育“十五”国家级规划教材

微型计算机原理与接口技术

姚燕南 薛钧义 主编

姚燕南 薛钧义
姚向华 欧 文 编著

高等教育出版社

内 容 提 要

本书是普通高等教育“十五”国家级规划教材。

本书以 80X86 系列微机为样板机,以 80386/80486 为主线,主要介绍微型计算机的基础知识(包括数制及编码系统、数据类型及整机工作原理等),微处理器结构及组成,微处理器的引脚及工作时序,寻址方式、指令系统与汇编语言程序设计,半导体存储器及存储器管理技术,中断、异常及输入/输出接口技术。最后对微机系统及其操作系统和网络做了介绍。本书特点是由浅入深、循序渐进,并从应用角度出发,讲述了微型计算机的基本原理及应用技术。

本书可作为高等学校非计算机专业相关课程的教材,也可作为工程技术人员的自学用书。

图书在版编目(CIP)数据

微型计算机原理与接口技术/姚燕南,薛钧义主编.
北京:高等教育出版社,2004.11
ISBN 7-04-015777-2

I. 微… II. ①姚…②薛… III. ①微型计算机 - 理论 - 高等学校 - 教材②微型计算机 - 接口 - 高等学校 - 教材 IV. TP36

中国版本图书馆 CIP 数据核字(2004)第 112934 号

策划编辑 陈红英 责任编辑 陈红英 特约编辑 雷洪勤
市场策划 刘 茜 封面设计 于文燕 责任印制 宋克学

出版发行 高等教育出版社
社 址 北京市西城区德外大街 4 号
邮政编码 100011
总 机 010-58581000

购书热线 010-64054588
免费咨询 800-810-0598
网 址 <http://www.hep.edu.cn>
<http://www.hep.com.cn>

经 销 新华书店北京发行所
印 刷 北京印刷集团有限责任公司印刷二厂

开 本 787×1092 1/16
印 张 36.25
字 数 770 000

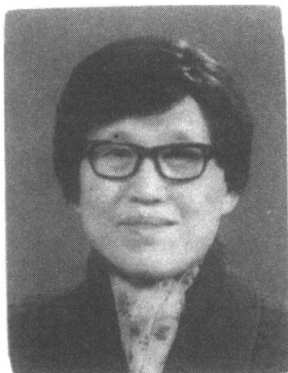
版 次 2004 年 11 月第 1 版
印 次 2004 年 11 月第 1 次印刷
定 价 36.00 元

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换。

版权所有 侵权必究

物料号:15777-00

作者介绍



姚燕南 1941年3月生,1964年毕业于西安交通大学自动控制专业,现为西安交通大学自动化科学与技术系教授。长期从事微机控制系统方面的教学和科研工作,获得多项科研及教学成果,公开发表论文50多篇,主要著作有《微型计算机原理》、《微机控制系统及其应用》、《微机控制新技术》等。



薛钧义 1937年12月生,1960年毕业于西安交通大学工业自动化专业,1964年工业电子学研究生毕业,现为西安交通大学电气工程学院教授,博士生导师。曾任电气工程学院院长、教育部西安交通大学电工电子教学基地总负责人,全国工业控制计算机专业委员会,全国自学考试委员会,电子、电工信息类专业委员会委员等职。主编了《微型计算机原理及应用(Intel 80x86系列)》、《凌阳十六位单片机原理及应用》、《微机控制系统及其应用》等教材。多次获得省、部级优秀教材奖及优秀教学成果奖。

教育部高等学校非计算机专业计算机基础课程教学

指导分委员会推荐教材出版说明

进入 21 世纪之后,我国明显地加快了建设世界教育大国的步伐,现在正向世界教育强国的目标迈进。实现这个历史性任务的最为关键指标是要有国际公认的高等教育质量,而高水平的教材是一流教育质量的重要保证。

在“九五”和“十五”期间,两届计算机基础课程教学指导委员会都把教材建设列为重点工作。非计算机专业计算机基础课程的教育部“面向 21 世纪课程教材”和“普通高等教育‘十五’国家级规划教材”均取得了可喜成果,教材被选用率高,不少还被评为国家、省部级的优秀教材。

本届教学指导分委员会一直着力于研究在新形势下,如何进一步加强高校的计算机基础教学。提出了许多重大的改革举措、新的课程体系框架,计算机基础教学的内容组织和课程设置已反复与各高校教务部门、有关教师研讨,取得许多共识;更令人兴奋的是广大高校表现出极大的热情,一批有创新、改革精神,且有丰富教学经验的教师积极投身到新一轮的计算机基础课程教材编写中。我们对这些教师表示深深的敬意,感谢他们用自己创造性的思维、辛勤的汗水诠释本届教指委的改革思想,把教指委新设计的课程体系 and 教学内容生动地传达给师生,进行有意义的教学实践。

为了把计算机基础教育的优秀教材及时地推荐给广大从事计算机基础教育的教师 and 同学,便于他们选用和研究,我们新设计开发了本届教指委组织推荐的“计算机基础课程系列教材”,并将已经出版和即将新出的部分“面向 21 世纪课程教材”、“普通高等教育‘十五’国家级规划教材”与这些新编教材进行了整体规划,系统组织,对内容严格把关,形成符合新的教学基本要求的教材体系,希望这些教材的出版能起到推动计算机基础教育改革的作用,使我们高校的计算机基础教育质量更上一个台阶。

计算机基础教育改革一直在不断地深化,课程体系和教学内容趋于更加合理和科学。本系列教材与以前出版的教材比较会有较大的变化,这也是我们期待的。

每一本教材都有它的适用范围,面向不同办学层次、学科、地域和人才培养模式的教材必然有差异。本系列教材将会考虑这种差异,以满足各种层次和类型的教学所需。

列入本系列的教材,当在国内同类教材的优秀之列,我们希望作者把它打造成国家级的精品教材,要求做到“三新”,即体系新、内容新、方法新;每一本教材都做成既有文字教材、又有电子教材,既有教科书、又有辅助教材,成为真正意义上的“立体化”。教材的

出版仅是“万里长征的第一步”,要成为精品教材,作者还必须根据读者的反映和需求不断修订原作,真正做到“与时俱进”。

“一切为了教学,一切为了读者”是我们的心愿,书中不足之处,恳望教师 and 同学们指正。

教育部高等学校非计算机专业计算机基础课程教学指导分委员会

2004 年 6 月

前 言

本书为普通高等教育“十五”国家级规划教材。

本书的参考学时数为 90 学时,主要内容是:以 80X86 系列微型计算机为样板机,80386/80486 为主线,主要介绍微型计算机的基础知识(包括数制及编码系统、数据类型及整机工作原理等),微处理器结构及组成,微处理器的引脚及工作时序,寻址方式、指令系统与汇编语言程序设计,半导体存储器及存储器管理技术,中断、异常及输入/输出接口技术,最后对微型计算机系统及其操作系统和网络做了介绍。微型计算机基础知识一章中突出介绍了微型计算机的整机工作原理,为后面章节的学习起到了提纲挈领的作用。微处理器组成与结构一章除对 80X86 系列 CPU 做重点介绍外,还对 Pentium 系列 CPU(Pentium I、Pentium II、Pentium III、Pentium 4)做了简介。半导体存储器一章除增加闪速存储器及 Cache 等较新内容外,还对当前市场上 PC 机常用内存种类做了简要介绍。汇编语言程序设计一章中,除了重点突出实方式下的编程外,还介绍了 DOS 系统功能调用、BIOS 调用及汇编语言与高级语言的混合编程。在输入/输出方法及常用接口电路一章中,以介绍常用接口电路为主,并对新的多功能 I/O 接口电路也做了简介。微型计算机统章中除了介绍系统组成外,还介绍了许多 PC 机实用技术,如系统设置、各种外部设备的工作原理及其应用程序等。

本教材在编写过程中注意了由浅入深、循序渐进,对基本概念讲述清楚,并有大量实例,具有软硬结合、图文并茂、内容丰富及取材较新等特点,不仅适合用做教材,而且可作为工程技术人员自学用书。

使用本教材时应注意先学习数字电子技术课程,其教学方法应注重理论与实践相结合,要多上机、多实践,这样才能有好的效果。

本教材由姚燕南编写第一、六、七章,薛钧义编写第三、九章,姚向华编写第二、八、十一章,姚向华与欧文共同编写第四、五章,姚向华与薛钧义共同编写第十章。冯博琴教授为本教材的编写提出了许多宝贵意见,在此表示诚挚的感谢。

由于编者水平有限,书中难免还存在一些缺点和错误,殷切希望广大读者批评指正。

编者

2004 年 5 月

目 录

第一章 微型计算机基础知识	(1)	3.1 指令的格式	(73)
1.1 计算机中的数制和编码系统	(1)	3.1.1 机器指令格式	(73)
1.1.1 计算机中的数制	(1)	3.1.2 符号指令格式	(77)
1.1.2 计算机中信息的编码表示	(3)	3.2 寻址方式	(78)
1.2 微型计算机中的数据类型	(6)	3.2.1 立即寻址(Immediate Addressing)	(78)
1.2.1 常用数据类型	(6)	3.2.2 寄存器寻址(Register Addressing)	(79)
1.2.2 数学协处理器的数据格式	(21)	3.2.3 存储器操作数的寻址方式	(79)
1.3 计算机的基本结构及其整机工作 原理	(24)	3.3 指令系统	(88)
1.3.1 简化计算机的基本结构	(24)	3.3.1 数据传送类指令	(90)
1.3.2 计算机的整机工作原理	(29)	3.3.2 算术运算指令	(99)
1.4 微处理器的发展史	(33)	3.3.3 逻辑运算与移位指令	(110)
1.4.1 微处理器及微型计算机	(33)	3.3.4 串操作指令	(115)
1.4.2 微处理器发展史	(33)	3.3.5 位操作指令	(120)
习题与思考题	(36)	3.3.6 控制转移类指令	(122)
第二章 微型计算机的组成及微处理器的功 能结构	(38)	3.3.7 标志位操作指令	(135)
2.1 微型计算机的组成	(38)	3.3.8 按条件设置字节指令 SET	(136)
2.1.1 微处理器	(38)	3.3.9 处理器控制指令	(137)
2.1.2 存储器	(38)	3.3.10 操作系统型指令	(138)
2.1.3 输入/输出设备及其接口电路	(39)	习题与思考题	(142)
2.1.4 总线	(39)	第四章 汇编语言程序设计	(147)
2.2 80X86 系列微处理器的功能结构	(40)	4.1 计算机程序设计语言的演变	(147)
2.2.1 8086/8088 及 80286 微处理器的 功能结构	(40)	4.1.1 机器语言	(147)
2.2.2 8086/8088 的存储器组织及 其寻址	(48)	4.1.2 汇编语言	(147)
2.2.3 8086/8088 的 I/O 地址空间	(53)	4.1.3 高级语言	(148)
2.2.4 80386/80486 CPU 的功能结构	(53)	4.1.4 混合语言	(149)
2.2.5 Pentium 级 CPU 的功能结构	(67)	4.2 汇编语言语法	(149)
习题与思考题	(71)	4.2.1 指令语句格式	(151)
第三章 80X86 的寻址方式和指令 系统	(73)	4.2.2 汇编语句的操作数	(151)
		4.2.3 变量的定义方法	(155)
		4.2.4 伪指令	(156)
		4.2.5 宏指令及其使用	(171)

4.3 实地址方式下的汇编语言程序	习题与思考题	(269)
设计	第六章 半导体存储器	(270)
4.3.1 顺序程序设计	6.1 存储器的分类和主要性能指标	(270)
4.3.2 分支程序设计	6.1.1 存储器的分类	(270)
4.3.3 循环程序设计	6.1.2 内存储器的性能指标	(272)
4.3.4 子程序设计	6.2 只读存储器 ROM	(273)
4.3.5 多模块程序设计	6.2.1 只读存储器的结构、特点和分类	(273)
4.4 汇编程序及上机过程	6.2.2 紫外线擦除可编程只读存储器 UVEPROM	(276)
4.4.1 汇编语言源程序的汇编、连接和装入运行	6.2.3 电擦除可编程只读存储器 E ² PROM	(278)
4.4.2 汇编程序对源程序的汇编过程	6.2.4 Flash 闪速存储器	(280)
4.4.3 汇编语言和 PC DOS 的接口	6.3 静态随机存取存储器 SRAM	(281)
4.4.4 MASM 版本介绍	6.3.1 SRAM 的基本结构	(281)
4.5 DOS 及 BIOS 功能调用	6.3.2 SRAM 基本存储电路及典型芯片举例	(282)
4.5.1 DOS 中断及功能调用	6.3.3 非挥发静态随机存取存储器 NUSRAM	(284)
4.5.2 BIOS 中断及功能调用	6.3.4 SRAM、ROM 与 CPU 的连接	(285)
4.6 汇编语言与高级语言的混合编程	6.4 动态随机存取存储器 DRAM	(290)
习题与思考题	6.4.1 DRAM 基本存储单元及其工作原理	(290)
第五章 微处理器外部结构和总线操作	6.4.2 简单 DRAM 芯片举例	(291)
时序	6.4.3 简单动态 RAM 的连接与再生	(293)
5.1 8086/8088 CPU 的引脚功能	6.5 高速缓冲存储器 Cache	(294)
5.1.1 8086/8088 CPU 共用引脚功能	6.5.1 概述	(294)
5.1.2 最小方式下引脚信号的功能	6.5.2 高速缓冲存储器的组成和结构	(295)
5.1.3 最大方式下引脚信号的功能	6.5.3 高速缓存 Cache 的地址映像功能	(297)
5.1.4 8086/8088 最小方式和最大方式系统的基本配置	6.5.4 Cache 内容的替换	(302)
5.2 8086/8088 系统总线时序	习题及思考题	(302)
5.2.1 系统的复位时序及典型的总线周期时序	第七章 80386/80486 CPU 的存储器管理	(304)
5.2.2 最小方式系统总线周期时序	7.1 实方式存储器管理	(304)
5.2.3 最大方式系统总线周期时序	7.1.1 存储器的分段结构	(304)
5.3 80386/80486 CPU 的引脚信号功能及其系统总线时序	7.1.2 物理地址的形成	(305)
5.3.1 80386 引脚信号及其系统总线时序		
5.3.2 80486 引脚信号及其系统总线时序		

7.2 保护虚地址方式存储器管理	(306)	第九章 输入/输出方法及常用的接口	
7.2.1 存储器的分段管理	(307)	电路	(373)
7.2.2 存储器的分页管理	(315)	9.1 I/O 接口的概念与功能	(373)
7.2.3 小结	(319)	9.1.1 概述	(373)
7.3 保护及任务切换	(319)	9.1.2 I/O 接口电路的基本功能	(374)
7.3.1 不同任务间的保护	(320)	9.1.3 I/O 接口电路的基本结构与	
7.3.2 段级别保护	(320)	分类	(375)
7.3.3 数据访问	(325)	9.2 基本的输入/输出方法	(377)
7.3.4 控制转移	(325)	9.2.1 程序控制的输入/输出	(377)
7.3.5 页级别保护	(330)	9.2.2 程序中断输入/输出方式	(378)
7.3.6 任务切换	(332)	9.2.3 直接存储器存取方式(DMA)	(378)
7.3.7 对特权级敏感的指令	(336)	9.2.4 专用 I/O 处理器方式	(380)
7.4 虚拟的 8086 方式	(338)	9.3 8255A 并行接口电路	(380)
习题与思考题	(339)	9.3.1 8255A 的内部结构及功能	(380)
第八章 中断及异常	(341)	9.3.2 8255A 的工作方式及控制字	(383)
8.1 概述	(341)	9.3.3 82C55A 应用于 32 位 CPU 的 I/O	
8.2 中断	(343)	接口	(399)
8.2.1 可屏蔽中断	(343)	9.4 可编程的定时/计数器 8253/8254	(401)
8.2.2 非屏蔽中断	(344)	9.4.1 8253 的组成与功能	(402)
8.3 异常	(344)	9.4.2 8253 的控制字、写/读操作及初	
8.3.1 异常分类	(344)	始化编程	(404)
8.3.2 异常错误码	(345)	9.4.3 8253 的工作方式和时序	(407)
8.3.3 处理器定义的异常	(345)	9.4.4 8254 与 8253 的区别	(412)
8.4 中断及异常的暂时屏蔽	(350)	9.4.5 8253 的编程与应用举例	(414)
8.5 中断及异常的优先级	(350)	9.5 DMA 控制器 8237A-5	(416)
8.6 实地址方式下的中断	(351)	9.5.1 DMA 8237A-5 的结构和主要	
8.7 虚地址保护方式下的中断和异常	(355)	功能	(417)
8.7.1 通过中断门及陷阱门的转移	(356)	9.5.2 8237A 的工作方式	(422)
8.7.2 NT=0 时的中断(或异常)		9.5.3 8237A 寄存器组与初始化	
返回	(358)	编程	(426)
8.7.3 通过任务门的转移	(358)	9.5.4 8237A 在 PC/XT 系统中的	
8.7.4 小结	(358)	应用	(432)
8.8 中断优先级管理器 8259A PIC	(359)	9.6 串行通信及串行通信接口 8251A	(436)
8.8.1 8259A 的内部结构及引脚		9.6.1 串行通信的基本概念	(436)
信号	(359)	9.6.2 串行接口标准	(445)
8.8.2 8259A 的编程	(361)	9.6.3 串行通信接口芯片 8251A	(454)
8.8.3 8259A 在 IBM-PC XT、PC AT 及 80386		9.7 多功能外围接口电路 82380、	
微机系统中的应用	(369)	82350	(466)
习题与思考题	(372)	9.7.1 多功能外围集成芯片 82380	(466)

9.7.2 多功能接口电路 82350	(473)	10.5.3 系统设置	(516)
第十章 微型计算机系统	(476)	10.6 微型计算机系统的外围设备	(517)
10.1 微型计算机系统组成	(476)	10.6.1 概述	(517)
10.1.1 硬件和软件	(476)	10.6.2 LED 显示器接口及其编程	(519)
10.1.2 主要软件及其功能简介	(476)	10.6.3 CRT 显示系统及其编程	(523)
10.2 微型计算机系统中微处理机与内 存储器及 I/O 接口电路的连接	(477)	10.6.4 并行打印机接口及其编程	(529)
10.2.1 存储器与 I/O 接口电路的编 址方式	(478)	10.6.5 键盘接口及其编程	(530)
10.2.2 微型计算机系统地址译 码技术	(481)	10.6.6 点式输入设备	(532)
10.2.3 80X86 系统中静态 RAM 接口及 I/O 地址译码	(487)	10.6.7 扫描式输入设备简介	(535)
10.3 微型计算机的总线标准	(491)	10.6.8 智能驱动电路 IDE 接口	(536)
10.3.1 总线规范	(491)	10.6.9 PS-II 串行接口	(539)
10.3.2 总线的性能指标及总线接口 电路	(492)	10.7 多媒体的基本概念	(540)
10.3.3 计算机总线的分类	(493)	10.7.1 概述	(540)
10.4 微型计算机系统结构	(508)	10.7.2 多媒体计算机的关键技术及 标准	(541)
10.4.1 PC/XT 微型计算机系统 结构	(509)	第十一章 微型机操作系统和微型机网络 简介	(544)
10.4.2 PC/AT/ISA 微型计算机系统 结构	(509)	11.1 微型计算机操作系统	(544)
10.4.3 Pentium 级微型计算机系统 结构	(511)	11.1.1 DOS 操作系统	(545)
10.5 CMOS 和 ROM - BIOS	(514)	11.1.2 Windows 操作系统	(545)
10.5.1 CMOS	(514)	11.1.3 Windows NT 操作系统	(548)
10.5.2 ROM - BIOS	(514)	11.1.4 UNIX 操作系统	(548)
		11.2 微型计算机网络	(549)
		11.2.1 概述	(549)
		11.2.2 计算机网络的体系结构与 协议	(554)
		参考文献	(567)

第一章 微型计算机基础知识

本章从介绍计算机中采用的数制、编码系统及数据类型开始,重点介绍计算机的基本结构及其整机工作原理。

1.1 计算机中的数制和编码系统

1.1.1 计算机中的数制

用一组数(或符号)表示数时,如果每个数字表示的量不但决定于数字本身,而且决定于它所在的位置,就称为数的位置表示法。在位置表示法中,对每一个数位赋予一定的位值,称为权。每个数位上的数字所表示的量是这个数字和权的乘积。相邻两位中高位的权与低位的权之比如果是个常数,则此常数称为基数,用 X 表示,则数 $a_{n-1} \cdots a_0 . a_{-1} \cdots a_{-m}$ 所表示的量 N 为

$$N = a_{n-1}X^{n-1} + a_{n-2}X^{n-2} + \cdots + a_0X^0 + a_{-1}X^{-1} + \cdots + a_{-(m-1)}X^{-(m-1)} + a_{-m}X^{-m}$$

式中从 a_0X^0 起向左是数的整数部分,向右是数的小数部分。 $a_i (n-1 \geq i \geq -m)$ 表示各数位上的数字,称为系数。它可以在 $0, 1, \cdots, X-1$ 共 X 种数中任意取值。 m 和 n 为幂指数,均为正整数。正由于相邻高位的权与低位的权相比是个常数,因而在这种位置记数法中,基数(或称底数) X 的取值不同,便得到不同进位制数的表达式。

当 $X = 10$ 时,得十进制数的表达式为

$$(N)_{10} = \sum_{i=-m}^{n-1} a_i \times 10^i$$

其特点是:系数 a_i 只能在 $0 \sim 9$ 这 10 个数字中取值;每个数位上的权是 10 的某次幂;在加、减运算中,采用“逢十进一”、“借一当十”的规则。例如

$$(1392.67) = 1 \times 10^3 + 3 \times 10^2 + 9 \times 10^1 + 2 \times 10^0 + 6 \times 10^{-1} + 7 \times 10^{-2}$$

十进制计数制是人们日常生活中最常用的一种计数制。

当 $X = 2$ 时,得二进制数的表达式为

$$(N)_2 = \sum_{i=-m}^{n-1} a_i \times 2^i$$

其特点是:系数 a_i 只能在 0 和 1 这 2 个数字中取值;每个数位上的权是 2 的某次幂;在加、减

运算中,采用“逢二进一”、“借一当二”的规则。例如

$$(10111.011)_2 = 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} + 1 \times 2^{-3}$$

在二进制计数制中,各数位上的系数只有 0 和 1 两种取值,用电路实现时最为方便,而它是电子计算机内部采用的计数制。以后还可以看到,二进制计数制除了物理实现方便以外,其运算也特别简单。

当 $X = 8$ 时,得八进制数的表达式为

$$(N)_8 = \sum_{i=-m}^{n-1} a_i \times 8^i$$

其特点是:系数 a_i 只能在 0~7 这 8 个数字中取值;每个数位上的权是 8 的某次幂;在加、减运算中,采用“逢八进一”、“借一当八”的规则。例如

$$(137.56)_8 = 1 \times 8^2 + 3 \times 8^1 + 7 \times 8^0 + 5 \times 8^{-1} + 6 \times 8^{-2}$$

同理,当 $X = 16$ 时,得十六进制数的表达式为

$$(N)_{16} = \sum_{i=-m}^{n-1} a_i \times 16^i$$

其特点是:系数 a_i 只能在 0~15 这 16 个数字中取值(其中 0~9 这十个数字借用十进制中的数码,10~15 这 6 个数可用两种方法表示,即 $\bar{0}, \bar{1}, \bar{2}, \bar{3}, \bar{4}, \bar{5}$ 或 A、B、C、D、E、F);每个数位上的权是 16 的某次幂;在加、减法运算中,采用“逢十六进一”、“借一当十六”的规则。例如

$$(32AF.EB)_{16} = 3 \times 16^3 + 2 \times 16^2 + 10 \times 16^1 + 15 \times 16^0 + 14 \times 16^{-1} + 11 \times 16^{-2}$$

八进制计数制和十六进制计数制常常在人们书写计算机程序时被采用。

表 1.1 列出了 4 种进制中数的表示法,其中 B 是 Binary 的缩写,表示该数为二进制数;Q 表示该数为八进制数(Octal 的缩写为字母“O”,为区别于数字“0”写为“Q”);H 是 Hexadecimal 的缩写,表示该数是十六进制数;十进制数后面可采用符号 D(Decimal),也可不写符号。

表 1.1 十进制、二进制、八进制、十六进制数码对照表

十进制	二进制	八进制	十六进制
0	0000B	0Q	0H
1	0001B	1Q	1H
2	0010B	2Q	2H
3	0011B	3Q	3H
4	0100B	4Q	4H
5	0101B	5Q	5H
6	0110B	6Q	6H
7	0111B	7Q	7H
8	1000B	10Q	8H
9	1001B	11Q	9H

(续表)

十进制	二进制	八进制	十六进制
10	1010B	12Q	AH 或 0̄H
11	1011B	13Q	BH 或 1̄H
12	1100B	14Q	CH 或 2̄H
13	1101B	15Q	DH 或 3̄H
14	1110B	16Q	EH 或 4̄H
15	1111B	17Q	FH 或 5̄H

1.1.2 计算机中信息的编码表示

在计算机内部采用二进制计数制,但在实际应用中,需要计算机处理的信息是多种多样的,如各种进位制的数据,不同语种的文字符号和各种图像信息等。为此,计算机中必须有一套遵从某种公共约定的编码系统,以使用相应的二进制编码来表示各种进位制数、各种不同语种的文字符号、各种图形信息等。下面介绍最常用的三种编码表示:十进制的二进制编码表示,字母与字符的二进制编码表示及汉字的二进制编码表示。当然,除了这三种最常用的编码表示外,计算机中还有其他的编码表示,如指令系统中每条指令的操作码及操作数的编码表示等。

1. 十进制数的二进制编码表示

实际应用中一般计算问题的原始数据大多数是十进制数。十进制数不能直接送入计算机中参与运算,必须用二进制数为它编码,使其成为二—十进制码或称 BCD 码(Binary Coded Decimal)后方能送入计算机。送入计算机的 BCD 码或经十一二转换程序变为二进制数后参与运算,或直接由计算机进行二—十进制运算(即 BCD 码运算)。计算机进行 BCD 码运算时仍要用二进制逻辑来实现,不过要设法使它符合十进制运算规则。用二进制数为十进制编码,每一位十进制数需要四位二进制数表示。四位二进制数能编出 16 个码,其中 6 个码是多余的,应该放弃不用。而这种多余性便产生了多种不同的 BCD 码。在选择 BCD 码时,应使该 BCD 码便于十进制运算,便于校正错误,便于求补并便于与二进制数相互转换。

最常用的 BCD 码是四位二进制数的权分别为 8、4、2、1 的 BCD 码,称为 8421BCD 码,如表 1.2 所示。它所表示的数值规律与二进制计数制相同,最容易理解和使用,也最直观。例如,若 BCD 码为 1001 0001 0101 0011.0010 0100B(或 9153.24H),则很容易写出相应的十进制数为 9153.24。

表 1.2 BCD 编码表

十进制	8421 BCD 码	十进制	8421 BCD 码
0	0000B	8	1000B
1	0001B	9	1001B
2	0010B	10	0001 0000B
3	0011B	11	0001 0001B
4	0100B	12	0001 0010B
5	0101B	13	0001 0011B
6	0110B	14	0001 0100B
7	0111B	15	0001 0101B

2. 字母与字符的二进制编码表示

由于计算机硬件只能识别二进制数,字母和字符也必须用二进制编码来表示。目前,用来表示字母和字符的二进制编码方式有多种,最常用的是 ASCII 码。它是美国信息交换标准码(American Standard Code for Information Interchange),多用于输入/输出设备(如电传打字机)上。它能用 6 位、7 位二进制数对字母和字符编码。7 位 ASCII 码可表示 128 种字符,如表 1.3 所示。其中包括字母、数字和控制符号。例如字母 A 的 ASCII 码为 100 0001B 或 41H;字母 T 的 ASCII 码为 101 0100B 或 54H;数字 9 的 ASCII 码为 011 1001B 或 39H 等。8 位 ASCII 码是在 7 位 ASCII 码的基础上加一个奇偶校验位而构成的。计算机中为防止数码在传送过程中出错,可采用具有检错能力的校验码,常用的校验码有奇偶校验码和“五中取二”码等。限于篇幅,这里只介绍奇偶校验码。

表 1.3 7 位 ASCII 码

高位 $b_6b_5b_4$ 低位 $b_3b_2b_1b_0$		0H	1H	2H	3H	4H	5H	6H	7H
		000B	001B	010B	011B	100B	101B	110B	111B
0H	0000B	NUL	DLE	SP	0	@	P	,	p
1H	0001B	SOH	DC1	!	1	A	Q	a	q
2H	0010B	STX	DC2	"	2	B	R	b	r
3H	0011B	ETX	DC3	#	3	C	S	c	s
4H	0100B	EOT	DC4	\$	4	D	T	d	t
5H	0101B	ENQ	NAK	%	5	E	U	e	u
6H	0110B	NCK	SYN	&	6	F	V	f	v
7H	0111B	BEL	ETB	?	7	G	W	g	w
8H	1000B	BS	CAN	(	8	H	X	h	x
9H	1001B	HT	EM	)	9	I	Y	i	y
AH	1010B	LF	SUB	*	:	J	Z	j	z
BH	1011B	VT	ESC	+	;	K	[	k	{

(续表)

高位 $b_6b_5b_4$ 低位 $b_3b_2b_1b_0$		0H 000B	1H 001B	2H 010B	3H 011B	4H 100B	5H 101B	6H 110B	7H 111B
CH	1100B	FF	FS	,	<	L	\	l	
DH	1101B	CR	GS		=	M	}	m	!
EH	1110B	SO	RS	.	>	N	↑	n	~
FH	1111B	SI	US	/	?	O	←	o	DEL

所谓奇偶校验码,即对每一组二进制编码配置一个二进制位(称为奇偶校验位),通过将该位置“0”或置“1”,而使每组二进制编码中“1”的个数为奇数(即形成奇校验码)或偶数(即形成偶校验码)。例如,若在7位ASCII码前加一位校验位所形成的8位ASCII码,即是具有奇偶校验功能的码。作为例子,表1.4列出了0~9其十个具有奇校验功能的ASCII码或称8位奇校验ASCII码。同样,可很容易得出8位偶校验ASCII码。

表 1.4 0~9 的 7 位 ASCII 码和 8 位奇校验 ASCII 码

7 位 ASCII 码	8 位奇校验 ASCII 码	7 位 ASCII 码	8 位奇校验 ASCII 码
011 0000B	1011 0000B	011 0101B	1011 0101B
011 0001B	0011 0000B	011 0110B	1011 0110B
011 0010B	0011 0010B	011 0111B	0011 0111B
011 0011B	1011 0011B	011 1000B	0011 1000B
011 0100B	0011 0100B	011 1001B	1011 1001B

在奇偶校验码中,校验位只用来使每组二进制编码中“1”的个数具有奇偶性,并无其他信息内容,故在信息处理中常应将该位屏蔽掉。

奇偶校验码常用于数据传送中,用来检测被传送的一组代码是否出错。例如对奇校验码来说,由于校验位的补奇作用,已使每组二进制编码“1”的个数为奇数。若传送过程中少一个“1”或多一个“1”,都会使“1”的个数为偶数,据此即可发现数据传送出错。偶校验码与奇校验码一样,也具有同样的检错能力。但是,奇(偶)校验码只能发现有无出错,却不能判断出错位置。并且,奇(偶)校验码对传送中出现多个“1”或两个“0”的双重差错是无能为力的。

3. 汉字的二进制编码表示

计算机用于事务处理时,需要输入、处理和输出汉字。汉字也必须用若干位二进制编码来表示,才能被计算机识别和处理。然而,到底需要多少位二进制编码来表示汉字呢?显然,这主要取决于一个计算机所能输入、存储和处理的汉字个数。

1981年我国制定了中华人民共和国标准信息交换用汉字编码,即GB2312—80国标码。该标准编码定义了一级和二级汉字字符集及其编码,共收录了7445个汉字和图形符号,分以下三部分。

(1) 字母、数字和符号共 682 个,它们是:

- 包括间隔符、标点、运算符、单位符号和制表符在内的一般符号 202 个;
- 序号 60 个,包括 1. ~ 20.、(1) ~ (20)、① ~ ⑩、(一) ~ (十);
- 数字 22 个,包括 0 ~ 9 和 I ~ XII;
- 英文字母大小写各 26 个,共 52 个;
- 日文平假名 83 个;
- 日文片假名 86 个;
- 希腊字母大小写各 24 个,共 48 个;
- 俄文字母大小写各 33 个,共 66 个;
- 汉语拼音符号 26 个;
- 汉语注音字母 37 个。

(2) 一级常用汉字 3755 个,按汉语拼音排列。

(3) 二级常用汉字 3008 个,按偏旁部首排列。

GB2312 国标字符集是排列成 94 行 × 94 列的二维码表。每个汉字或符号在码表中都有各自固定的位置,对应着一个惟一的位置编码,即该汉字或符号所在的行号(也称区号)和列号(也称位号)的二进制编码(区号及位号均为 7 位二进制编码,且区号在左,位号在右,共 14 位二进制编码),称为区位码。这就是说,字符集中的每个汉字、符号或标准图形都可用惟一的区位码表示。在实际应用中,将区位码的区号和位号分别加 100000B(32),便形成相应的国标码,例如汉字“常”的区位码为 0010011B 0000011B(13H 03H),则对应的国标码为 0110011B 010011B(33H 23H)。

为区别汉字编码与 ASCII 码,通常汉字编码的存储和传送以内码方式进行。对于一台计算机来说,可以有多种汉字输入方式,即对应着多种汉字输入码,但汉字的内码却是统一的。所谓汉字的内码,是将国标码的区号及位号均扩展为 8 位,且将各自的最高位置“1”而成。例如,汉字“常”的国标码为 011 0011B 010 0011B(33H 23H),机器内码为 1011 0011B 1010 0011B(B3H A3H)。

1.2 微型计算机中的数据类型

1.2.1 常用数据类型

为了解决一个实际问题而在微型机上编程,首先要熟悉微型机中的数据类型。80X86 系列微机中,常用的数据类型包括:带符号整数、无符号整数、BCD 数(包括压缩的和非压缩的二一十进制码)、字符串、位、浮点数。

1. 数据在内存存储器中的存储方式

微型机中的内存存储器(简称内存)用来存储参加运算的操作数、运算的中间结果和最后