

THOMSON

Digital Signal Processing

数字信号处理

(美国) Avtar Singh 著
(印度) S. Srinivasan 译
蒋晓颖



清华大学出版社

国外电子信息经典教材

数字信号处理

(美国) Avtar Singh

著

(印度) S.Srinivasan

蒋晓颖

译

清华大学出版社

北京

Avtar Singh S. Srinivasan

Digital Signal Processing

EISBN: 0-534-39123-0

Copyright © 2004 by Brooks/Cole, a division of Thomson Learning.

Original language published by Thomson Learning (a division of Thomson Learning Asia Pte Ltd).

All Rights reserved.

本书原版由汤姆森学习出版集团出版。版权所有，盗印必究。

Tsinghua University Press is authorized by Thomson Learning to publish and distribute exclusively this Simplified Chinese edition. This edition is authorized for sale in the People's Republic of China only (excluding Hong Kong, Macao SAR and Taiwan). Unauthorized export of this edition is a violation of the Copyright Act. No part of this publication may be reproduced or distributed by any means, or stored in a database or retrieval system, without the prior written permission of the publisher.

本中文简体字翻译版由汤姆森学习出版集团授权清华大学出版社独家出版发行。此版本仅限在中华人民共和国境内(不包括中国香港、澳门特别行政区及中国台湾地区)销售。未经授权的本书出口将被视为违反版权法的行为。未经出版者预先书面许可，不得以任何方式复制或发行本书的任何部分。

981-265-587-5

北京市版权局著作权合同登记号 图字：01-2004-1530

版权所有，翻印必究。举报电话：010-62782989 13501256678 13801310933

本书封面贴有清华大学出版社防伪标签，无标签者不得销售。

本书防伪标签采用特殊防伪技术，用户可通过在图案表面涂抹清水，图案消失，水干后图案复现；或将表面膜揭下，放在白纸上用彩笔涂抹，图案在白纸上再现的方法识别真伪。

图书在版编目(CIP)数据

数字信号处理/(美)星(Singh, A.),(印)斯瑞尼娃山(Srinivasan, S.)著;蒋晓颖译. —北京:清华大学出版社, 2005.6
书名原文: Digital Signal Processing

(国外电子信息经典教材)

ISBN 7-302-09384-9

I.数… II.①星…②斯…③蒋… III.数字信号—信号处理—教材 IV.TN911.72

中国版本图书馆 CIP 数据核字(2004)第 089270 号

出 版 者: 清华大学出版社 地 址: 北京清华大学学研大厦

http://www.tup.com.cn 邮 编: 100084

社 总 机: 010-62770175 客户服务: 010-62776969

组稿编辑: 曹 康

文稿编辑: 崔 伟

封面设计: 康 博

版式设计: 康 博

印 刷 者: 北京市世界知识印刷厂

装 订 者: 三河市化甲屯小学装订二厂

发 行 者: 新华书店总店北京发行所

开 本: 185×260 印张: 15.75 字数: 403 千字

版 次: 2005 年 6 月第 1 版 2005 年 6 月第 1 次印刷

书 号: ISBN 7-302-09384-9/TN·210

印 数: 1~5000

定 价: 29.00 元

出 版 说 明

电子信息产业是一项新兴的高科技产业，有“朝阳产业”之称，有着巨大的潜力和广阔的发展前景。近年来，我国电子信息产业的飞速发展，大大推动了对电子信息类人才的需求，迫切需要我国的高等院校能够培养出大批符合企业要求的电子信息类人才。

教育与教材的关系始终是密不可分的，教材的合适与否会直接影响到培养人才的质量好坏。虽然目前我国高校中现行的电子信息类教材曾经对我国电子信息类人才的培养做出了非常重要的贡献，但是确实普遍存着一些问题，如“课程系统老化”、“内容落伍”、“惯性大，更新速度慢”、“针对性差”、“缺乏原创精品”等等，教学内容和课程体系的改革已经成为目前教学改革过程中的当务之急。

基于这种背景，我们决定在国内引进并推出一套“国外电子信息经典教材”，通过系统地研究和借鉴国外一流大学的相关教材，为我国高校的课程改革和国际化教学进程提供参考和推动作用。

为了组织该套教材的出版，我们在国内聘请了一批资深的专家和教授，共同成立了教材编审委员会。由编委会结合目前国内高校电子信息类专业的课程体系和教学内容，从 McGraw-Hill Education、Thomson Learning、John Wiley & Sons 和 Springer 等一批国际著名的教育出版集团，精选出一套“国外电子信息经典教材”。列选的每本教材都经过了国内相应领域的资深专家推荐和审读，对于一些基础类的专业课程，我们列选了多种不同体系、不同风格和不同层次的教材，以供不同要求和不同学时的同类课程使用。为了确保该套教材的质量，我们聘请了高校相应专业的资深教师和相应领域的专家担纲译者，加强了该套教材各个出版环节的编审力量和质量控制。另外，为了丰富国内的教学资源，我们在引进教材的同时也积极引进了教材配套的教学资源。

该套教材的读者对象为电子信息与电气工程类专业的本科生，同时兼顾相关工程学科各专业的本科生或研究生。该套教材既可作为相应课程的教材或教学参考书，也适于相应技术领域的工程师和技术人员参考或自学。

尽管我们作了种种努力，但该套教材书目选择的恰当性，内容的合理性，都还有待于通过教学实践来检验。首先感谢选用该套教材的广大教生对我们的支持，同时期待广大读者积极为该套教材提出意见或建议。

前　　言

VLSI 技术的进步使可编程数字信号处理(DSP)器件越来越易于获取，其价格也逐渐可以承受。因此这些器件被广泛应用于工业产品的设计。很多大学也开设了相关的本科课程和研究生课程。很多学生将这些课程作为学习数字信号处理的首选课。然而从实现的角度来讲，许多课程所用的教材却没能覆盖这一主题。在学生对于 DSP 算法的理解以及如何使用可编程 DSP 来实现这些算法之间，出现了一条巨大的鸿沟。

本书是一本面向 DSP 实现的教材，融汇了作者多年积累的丰富经验。其目的就是帮助读者理解商品化可编程 DSP 器件的体系结构、编程及接口，以及如何在系统实现中有效地使用它们。本书面向的是电子工程及计算机科学与应用专业的高年级本科生和研究生。此外，本书对于那些需要设计 DSP 系统的工程师来讲也很有指导意义。阅读本书之前，建议您先学习数字信号处理以及微处理器方面的课程(本科水平)。

本书共分 11 章，内容涉及可编程 DSP 器件的体系结构、与算法需求的关系、商品化可编程器件的体系结构，以及这些器件在软件开发及系统设计方面的使用。本书在探讨这些问题时，使用的器件选自目前很流行的 DSP 器件系列——Texas Instruments 的 TMS320C54xx。

第 1 章确定了可编程器件在基于 DSP 系统实现中的角色。第 2 章回顾了 DSP 的基本内容，使读者能够将本书后面的内容同 DSP 系统的理论需求联系起来。其目的并不是讲授 DSP 理论(因为可以在很多书籍中找到这方面的资料)，而是强调那些与系统实现相关的内容。在探讨和理解这些 DSP 基本概念时，使用了 MATLAB 工具。第 3 章讨论了使用可编程 DSP 器件时确定所用算法计算精度的问题。尽管在硬件电路中实现 DSP 算法时，我们希望尽可能地提高精度，但在具体实现中，精度应该相对于操作速度以及硬件复杂度来进行衡量。我们介绍了不同的数字表示方法，并讨论了它们对精度以及动态范围的影响。本章还描述了 DSP 系统中不同的误差源，并对它们做了定量分析。

写作本书的目的之一就是帮助读者充分了解可编程 DSP 器件的体系结构，使他们在设计系统时能够有效地、最优地使用这些器件。第 4 章基于这些器件所需要执行的操作解释了可编程 DSP 器件的体系结构特性。从实现的角度讨论了构成可编程数字信号处理器的各个组成部分。此外，还讨论了各个组成部分在硬件实现方面可用的特性。第 5 章介绍了 Texas Instruments TMS320C54xx 系列的定点式 DSP 处理器，并讨论了它们的体系结构、软件特性及硬件特性。本书中所有的编程和设计示例都将使用这些器件。第 6 章介绍了在可编程器件上开发 DSP 软件时可以使用的各种工具，特别是 DSK5416 的用法，这是一个用于 TMS320C54xx 程序开发的系统设计工具包。此外，还介绍了 Code Composer Studio 开发软件。后续章节中实现的所有设计都将围绕 DSK5416 这块开发板来进行。

第 7 章和第 8 章中解释了 TMS320C54xx 器件用于几个基本 DSP 算法时的编程方法，并设计了一些示例来说明如何实现 FIR 滤波器、IIR 滤波器、抽取滤波器、插值滤波器、自适应滤波器、PID 控制器、二维信号处理以及 FFT 算法。

第 9 和第 10 章讨论了可编程 DSP 器件所需的与真实世界交互的信号。通过一些示例讨论了 DSP 器件的存储器和 I/O 接口问题，并对系统整合问题(如 DMA 以及中断)也有所涉及。此外，还介绍了 DSK5416 上 CODEC 器件到 DSP 接口的编程问题。

第 11 章给出了可编程 DSP 器件的一些应用。本章的目的是强调可编程 DSP 器件对于不同应用领域的适用性，并激发读者用这些器件进行系统设计的兴趣。

各章最后都有许多练习题和实验题。实验题要求将 MATLAB 作为分析/设计工具，将具有 Code Composer Studio 的 DSK5416 作为硬件/软件开发工具。本书中的所有程序都可以从指定网站 <http://engineering.brookscole.com> 上下载。该网站还包含了一些附加的示例和内容，以及获取其他相关信息的链接。书中的程序经过适当改进可用于很多应用程序。学完本书后，学生能够自如地应用可编程 DSP 器件进行硬件和软件的设计工作。

总的来讲，绝大部分大学开设的基于算法的 DSP 课程和使用商品化器件以及工具实现这些算法之间存在着鸿沟。而实现领域正变得越来越重要，因为它为市场带来了创新应用。认识到这一重要性，很多大学已经尝试着开设这一领域的相关课程，但通常都缺少合适的教材。而本书的出版正好填补了 DSP 原理与 DSP 设计之间的鸿沟。

只有获得学术界和工业界的双重帮助后才能够创作这种类型的教材。我们两个学校的很多学生已经成为这一项目的动力源泉，并为本书的完成做出了贡献。特别要感谢我们的学生 Ramandeep Kaur Sahi, Ulhas Kotha, Uldarico Muico, 圣荷西州立大学的 H. Larios, Abhishek Tandon, Vineet Jain, Kaushik Raghunath, Gaurav Verma, 以及印度理工学院的 Surender Reddy。同时我们也非常感激 S. Sreekala 秘书的支持以及 Narendra S. Sihra 的技术支持。此外还要特别感谢得州仪器公司的 Chris Petersen 和 Keith Ogboenyiya，由于他们的安排，我们得到了开发板以及软件的慷慨捐赠，没有这些我们将无法完成这个项目。

Avtar Singh
S.Srinivasan

目 录

第 1 章 绪言	1
1.1 数字信号处理系统	1
1.2 可编程数字信号处理器	2
1.3 可编程数字信号处理器的主要特性	2
1.4 本书范围	3
第 2 章 数字信号处理简介	4
2.1 引言	4
2.2 数字信号处理系统	4
2.3 采样过程	5
2.4 离散时间序列	6
2.5 离散傅里叶变换和快速傅里叶变换	7
2.5.1 DFT 对	7
2.5.2 DFT 与频率响应之间的关系	7
2.5.3 快速傅里叶变换	7
2.6 线性时不变系统	8
2.6.1 卷积	8
2.6.2 Z 变换	9
2.6.3 系统函数	9
2.7 数字滤波器	9
2.7.1 有限冲激响应滤波器	10
2.7.2 无限冲激响应滤波器	12
2.7.3 FIR 滤波器设计	13
2.7.4 IIR 滤波器设计	14
2.8 抽取和插值	14
2.9 DSP 系统的分析与设计工具: MATLAB	16
2.10 使用 MATLAB 进行数字信号处理	16
2.11 小结	24
第 3 章 DSP 实现中的计算精度	27
3.1 引言	27
3.2 DSP 系统中信号与系数的数据格式	27
3.2.1 定点格式	27
3.2.2 双精度定点格式	28
3.2.3 浮点格式	28
3.2.4 块浮点格式	30

3.3 动态范围和精度	30
3.4 DSP 实现中的误差源	31
3.5 A/D 转换误差	32
3.6 DSP 计算误差	33
3.7 D/A 转换误差	34
3.8 小结	37
第 4 章 可编程数字信号处理器件的体系结构	40
4.1 引言	40
4.2 基本体系结构特性	40
4.3 DSP 计算构件块	41
4.3.1 乘法器	41
4.3.2 移位器	44
4.3.3 乘累加(MAC)单元	46
4.3.4 算术逻辑单元	48
4.4 总线体系结构和存储器	49
4.4.1 片上存储器	50
4.4.2 片上存储器的组织结构	51
4.5 数据寻址能力	52
4.5.1 立即寻址方式	52
4.5.2 寄存器寻址方式	52
4.5.3 直接寻址方式	53
4.5.4 间接寻址方式	53
4.5.5 特殊寻址方式	55
4.6 地址生成单元	58
4.7 可编程能力和程序执行	58
4.7.1 程序控制	59
4.7.2 程序定序器	59
4.8 速度问题	60
4.8.1 硬件体系结构	60
4.8.2 并行机制	61
4.8.3 流水线操作	61
4.8.4 系统级的并行机制和流水线操作	62
4.9 外部接口特性	65
4.10 小结	65
第 5 章 可编程数字信号处理器	68
5.1 引言	68
5.2 商业数字信号处理器件	68
5.3 TMS320C54xx 数字信号处理器的数据寻址方式	71
5.3.1 总线结构	71

5.3.2 中央处理单元(CPU).....	72
5.3.3 内部存储器和内存映射寄存器	74
5.4 TMS320C54xx 处理器的数据寻址模式	77
5.4.1 立即寻址	77
5.4.2 绝对寻址	77
5.4.3 累加器寻址	78
5.4.4 直接寻址	78
5.4.5 间接寻址	79
5.4.6 内存映射寄存器寻址	83
5.4.7 堆栈寻址	83
5.5 TMS320C54xx 处理器的内存空间	84
5.6 程序控制	85
5.7 TMS320C54xx 指令和编程	86
5.7.1 TMS320C54xx 处理器指令集小结	86
5.7.2 编程示例	89
5.8 片上外设	92
5.8.1 硬件计时器	93
5.8.2 主机端口接口(HPI)	94
5.8.3 时钟发生器	94
5.8.4 串行 I/O 端口	95
5.9 TMS320C54xx 处理器的中断	95
5.10 TMS320C54xx 处理器的流水线操作	96
5.11 小结	98
第 6 章 数字信号处理实现的开发工具	101
6.1 引言	101
6.2 DSP 开发工具	101
6.3 DSP System Design Kit(DSK)	101
6.4 开发软件	103
6.5 汇编器和汇编源文件	105
6.6 链接器及内存分配	106
6.7 C/C++编译器	106
6.8 Code Composer Studio(CCS)	106
6.8.1 创建项目	107
6.8.2 Debug 选项	107
6.9 DSP 软件开发示例	108
6.10 小结	113
第 7 章 基本 DSP 算法的实现	115
7.1 引言	115
7.2 Q 符号表示法	115

7.3 FIR 滤波器.....	117
7.4 IIR 滤波器.....	120
7.5 内插滤波器.....	123
7.6 抽取滤波器.....	127
7.7 PID 控制器.....	130
7.8 自适应滤波器.....	132
7.9 二维信号处理.....	136
7.10 小结.....	141
第 8 章 FFT 算法的实现.....	145
8.1 引言.....	145
8.2 DFT 运算的 FFT 算法.....	145
8.2.1 2 点的 DFT 运算.....	146
8.2.2 4 点的 DFT 运算.....	146
8.2.3 8 点的 DFT 运算.....	147
8.2.4 $N=2^M$ 点的 FFT 运算.....	147
8.3 蝶形运算.....	148
8.4 溢出和缩放.....	149
8.5 位倒序索引的生成.....	150
8.6 TMS320C54xx 上的 8 点 FFT 实现.....	151
8.7 信号频谱的计算.....	158
8.8 小结.....	158
第 9 章 可编程 DSP 器件与存储器和并行 I/O 外围设备的连接.....	160
9.1 引言.....	160
9.2 存储器空间的结构.....	160
9.3 外部总线接口信号.....	162
9.4 存储器接口.....	162
9.4.1 外部存储器访问的时序.....	163
9.4.2 等待状态.....	163
9.4.3 存储器设计示例.....	165
9.5 并行 I/O 端口.....	166
9.6 可编程 I/O.....	167
9.7 中断与 I/O.....	169
9.8 直接存储器访问(DMA).....	174
9.8.1 DMA 操作的配置.....	174
9.8.2 寄存器子寻址.....	175
9.9 小结.....	176
第 10 章 串行转换器与可编程 DSP 器件的接口.....	178
10.1 引言.....	178

10.2	同步串行接口	178
10.3	多通道缓冲串行接口(McBSP)	179
10.4	McBSP 编程	180
10.5	CODEC 接口电路	183
10.6	CODEC 编程	187
10.7	CODEC-DSP 接口示例	189
10.8	小结	202
第 11 章 可编程 DSP 器件的应用		204
11.1	引言	204
11.2	DSP 系统	204
11.3	基于 DSP 的生物遥测接收器	205
11.3.1	脉冲位置调制(PPM)	205
11.3.2	PPM 接收器的译码机制	206
11.3.3	生物遥测接收器实现	206
11.3.4	用于心率检测的 ECG 信号处理	207
11.4	语音处理系统	208
11.4.1	语音信号产生的数字模式	208
11.4.2	自相关	209
11.4.3	TMS320C54xx 处理器的实现	211
11.5	图像处理系统	211
11.5.1	JPEG 算法回顾	212
11.5.2	JPEG 编码	212
11.5.3	JPEG 译码	213
11.5.4	使用 TMS320C54xx 的 JPEG 编码和译码	213
11.6	硬盘驱动的位置控制系统	214
11.7	基于 DSP 的功率表	216
11.7.1	功率测量系统	216
11.7.2	功率表的软件	219
11.8	小结	220
附录 TMS320VC5416 数字信号处理器的体系结构		221

第 1 章 绪 言

1.1 数字信号处理系统

数字信号处理(Digital signal processing, DSP)是对以采样序列表示的信号进行数学操作的技术。这些序列是将真实世界中的模拟信号通过模数转换器转换得到的。处理完毕后，这些数字采样将通过数模转换器转换回模拟信号。尽管从功能上来讲，数字信号处理是 DSP 系统的核心，但模拟前端和模拟后端也同等重要，因为系统必须与真实世界的信号对接，而这些信号绝大部分都是模拟的。对信号进行数字化的处理比模拟化的处理更具优越性。其中包括对于环境噪声的免疫能力、预测和复制行为、编程能力、尺寸以及开销。在语音和音频系统、电信应用(如 modem)、电子和生物医学仪器、图像处理、机器人技术、控制应用等领域都可以找到数字信号处理系统的例子。

图 1-1 中给出了一个典型的 DSP 系统流程图。它由模拟前端、模拟后端以及二者中间的 DSP 处理器组成。模拟前端由一个抗混叠滤波器(antialiasing filter)、一个采样保持电路，以及和 DSP 连接的模数(A/D)转换器构成。模拟后端由一个将输出数字信号转换为模拟值的数模(D/A)转换器，及其后的一个重建滤波器构成。抗混叠滤波器是一个模拟低通滤波器，它用于将输入模拟信号的带宽限制在所需频率范围内，从而防止超过这个范围的频率成分作为外来信号出现在输入信号采样频谱中。采样保持电路按照系统设计所需要的速率将输入信号样本提供给模数转换器的输入端。它还使这些样本保持恒定不变，而不管在采样间隔中输入信号是否发生了变化。模数转换器将输入样本的模拟值映射为等价的数字化表示，并将它提供给 DSP。

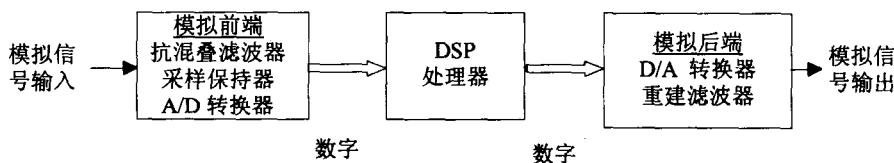


图 1-1 一个 DSP 系统的流程图

处理完毕后，DSP 的数字化输出被数字-模拟转换器转换为等价的模拟值。通过重建滤波器，这些离散的模拟值在输出端被转换为光滑、连续的波形，从而应用于现实中。和抗混叠滤波器一样，重建滤波器也是一个模拟低通滤波器。

在设计和实现 DSP 系统时，下面这些问题是非常重要的。

算法复杂度 要执行的算术运算以及要求的精度由具体的应用决定。

采样率 输入信号被接收及处理的速率根据不同的应用而变化，这一速率和算法复杂度决定了某个 DSP 系统是否适用于给定的应用。

速率 这一项根据工艺而定。为了符合具有给定采样率的吞吐量需求，必须能在特定的时钟频率(或说速率)下进行操作。如果这一速率不能在给定的工艺下达到，就需要提供一种更快

的工艺，或者采用其他必要的操作。

数据表示 数据表示的格式以及位数取决于给定应用所需要的算术精度和动态范围。

1.2 可编程数字信号处理器

数字信号处理器可以是具有特定应用的，也可以是针对普通用途的。和普通芯片相比，有特定应用的芯片被用于实现更加精确、快速或者更有成本效益的功能。典型的例子就是数字滤波器和快速傅里叶变换(Fast Fourier Transform, FFT)芯片。一些有特定应用的芯片是可编程的，但仅限于该芯片的功能范围内。例如，一个滤波器的系数是可以通过编程设定的。

另一方面，可编程数字信号处理器是具有成本效益的。它可以针对不同的应用进行编程，并具有很短的设计周期。从本质上讲，它就是一个微处理器，其体系结构被优化，以处理高频采样数据^[1]。它执行累加多个乘积和的速度要远远超过普通的微处理器。通过以流水线方式传输数据流，同时将并行方案加入到它的操作中，可编程数字信号处理器的体系结构能够很好地适用于信号处理的重复性本质。这些特性被加入到可编程 DSP 的设计中以获取更高的速率和吞吐量。

对于给定的应用，根据一些因素，如速率、吞吐量、算术运算能力、精度、尺寸、开销，能源消耗等，有大量的可编程 DSP 供用户选择。随着工艺的不断进步，会出现越来越多具有更好性能的器件，它们很容易合并到 DSP 系统中。

1.3 可编程数字信号处理器的主要特性

可编程 DSP 器件中实现了很多独有的体系结构特性^[3]，而下面这些是比较常见的：

乘积-累加硬件 乘积-累加是数字信号处理中使用最频繁的操作。为了有效地实现它，DSP 提供了一个硬件乘法器，一个具有足够多位数来保留乘积和的加法器，以及一个显式的乘法-累加指令。

Harvard 体系结构 在 Harvard 内存体系结构中，有两个内存空间，通常被分为程序内存和数据内存(尽管还有其他一些划分标准允许二者之间可以有些交叉)。处理器核通过两个单独的总线设置同这些内存空间连接，并允许同时访问这两个内存。这种安排使处理器的内存带宽增加了一倍，在保持处理器核接收数据和指令中也异常关键。有时 Harvard 体系结构还被进一步扩展而具有附加的内存空间和/或总线设置，从而获取更高的内存带宽。

零开销(zero-overhead)循环 DSP 算法的一个共同特征就是绝大部分处理时间都花费在执行那些相对较小循环所包含的指令上。这也正是为什么绝大部分 DSP 处理器都含有特定硬件来实现零开销循环的原因。零开销循环的意思是处理器不需要周期性地检测循环计数器的值就可以执行循环，而且可以执行到达循环顶部的条件分支，并递减循环计数器中的值。

特殊寻址 DSP 处理器经常支持特殊寻址模式，这对于普通的信号处理操作和算法是很常用的。例如模(循环)寻址对于实现数字滤波器延迟很有用；位倒序寻址对于实现一个被称为快速傅里叶变换(或简称 FFT)的常用 DSP 算法很有用。

1.4 本书范围

VLSI 技术的发展使 DSP 器件更易于获取，其价格也逐渐变得可以接受。因此，这些器件在业界被广泛应用于产品设计。很多大学也开设了相关的本科课程和研究生课程^[2]。本书的目标就是在 DSP 原理与使用 DSP 器件来实现真正的系统之间架起一座桥梁。

本书所涉及的范围如下：

- (1) 可编程 DSP 器件的体系结构以及它们与算法需求的关系。
- (2) 对于商业流行体系结构的探讨。
- (3) 在软件开发和系统设计中对可编程器件的使用。

在探讨这些问题时我们使用了 Texas Instruments(得州仪器公司, TI)中一个比较流行的 DSP 器件系列, TMS320C54xx, 其外观与图 1-2 中所示的器件类似。这一系列的处理器已被应用于很多数字信号处理实现中。其他公司的处理器, 例如 Analog Devices 和 Motorola, 也同样能够用来实现这些系统。然而本书中只限于探讨 TI 的处理器。

本书共分为 11 章。第 2 章回顾了 DSP 的一些基本概念。第 3 章是关于 DSP 实现中精度的问题, 其中讨论了 DSP 计算中的误差源。第 4 章列出了在有效实现算法时数字信号处理器体系结构上的需求。第 5 章介绍了可编程 DSP 器件, 并给出了 TMS320C54xx 器件系列的体系结构和编程细节。第 6 章介绍了可编程 DSP 器件所需的软件开发工具。第 7 章和第 8 章探讨了在 TMS320C54xx DSP 处理器上实现 DSP 算法的问题。第 9 章和第 10 章探讨了 DSP 器件与串行及并行外设的接口问题。第 11 章精选了一些应用可编程 DSP 器件的示例。

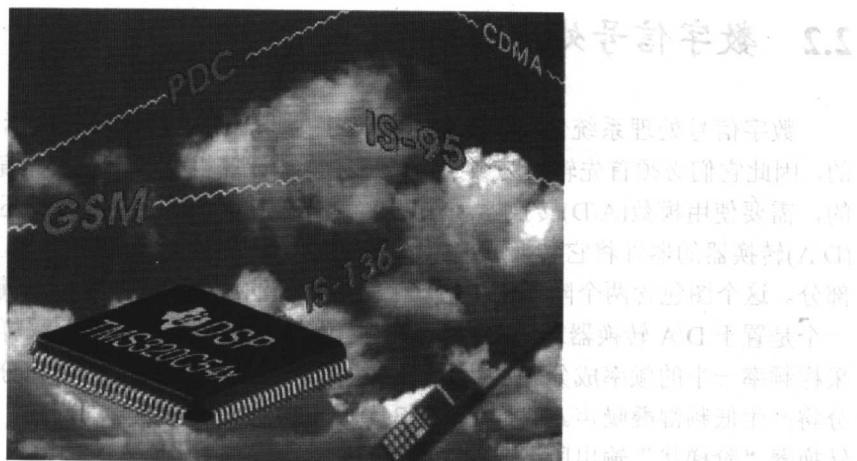


图 1-2 TMS320C54xx DSP 微处理器得州仪器公司

参考文献

1. Allen, J., "Computer Architecture for Digital Signal Processing," IEEE Proceedings, Vol. 73, pp. 852 - 873, May 1985.
2. Special Issue on Digital Signal Processing in Undergraduate Education, IEEE Transactions on Education, vol. 39, no. 12, May 1996.
3. Lapsley, P., Bier, J., Shoham, A., and Lee, E. A., *DSP Processor Fundamentals: Architectures and Features*, IEEE Press, Piscataway, NJ, 1997.

第 2 章 数字信号处理简介

2.1 引言

本章将回顾数字信号处理(DSP)中一些重要的基本概念。我们只从 DSP 算法实现的角度做简要介绍。还利用 MATLAB 分析和设计算法的能力给出了一些示例对这些概念进行解释。如果您想全面、深入地了解 DSP 算法，可以参阅本章最后列出的参考文献^[1,2]。具体来讲，本章将涉及下面这些主题：

- 数字信号处理系统
- 采样过程
- 离散时间序列
- 离散傅里叶变换(DFT)和快速傅里叶变换(FFT)
- 线性时不变系统
- 数字滤波器
- 抽取和插值
- DSP 系统的分析和设计工具：MATLAB

2.2 数字信号处理系统

数字信号处理系统使用计算机或者数字处理器来处理信号。实际生活中的信号都是模拟的，因此它们必须首先转换为数字信号后才能被计算机处理。为了将信号从模拟的转换为数字的，需要使用模数(A/D)转换器。在以数字方式处理完信号后，通常还需要利用一个称为数模(D/A)转换器的器件将它转换成模拟信号。图 2-1 中所示的流程图给出了 DSP 机制的各个组成部分。这个图包含两个附加模块，一个是抗混叠滤波器，它在采样之前先对信号进行滤波。另一个是置于 D/A 转换器之后的重建滤波器。抗混叠滤波器确保即将采样的信号不包含任何高于采样频率一半的频率成分。如果不使用这个滤波器，那么用一个不充分的采样率得到的高频成分将产生低频混叠噪声。我们将在 2.3 节中探讨选择采样频率的问题。重建滤波器将消除 D/A 转换器“阶梯状”输出所造成的高频噪声。

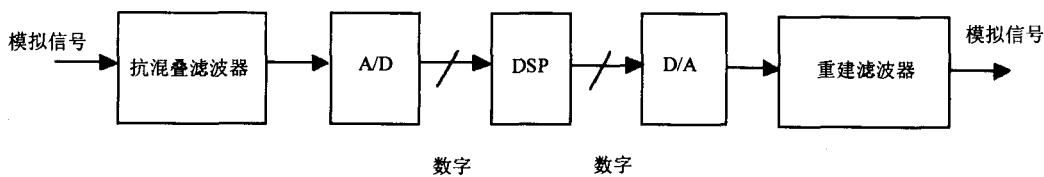


图 2-1 数字信号处理系统

典型数字信号处理系统中产生的信号如图 2-2 所示：连续时间或模拟信号，采

样后数据信号，量化或数字信号，以及 D/A 转换器输出信号。

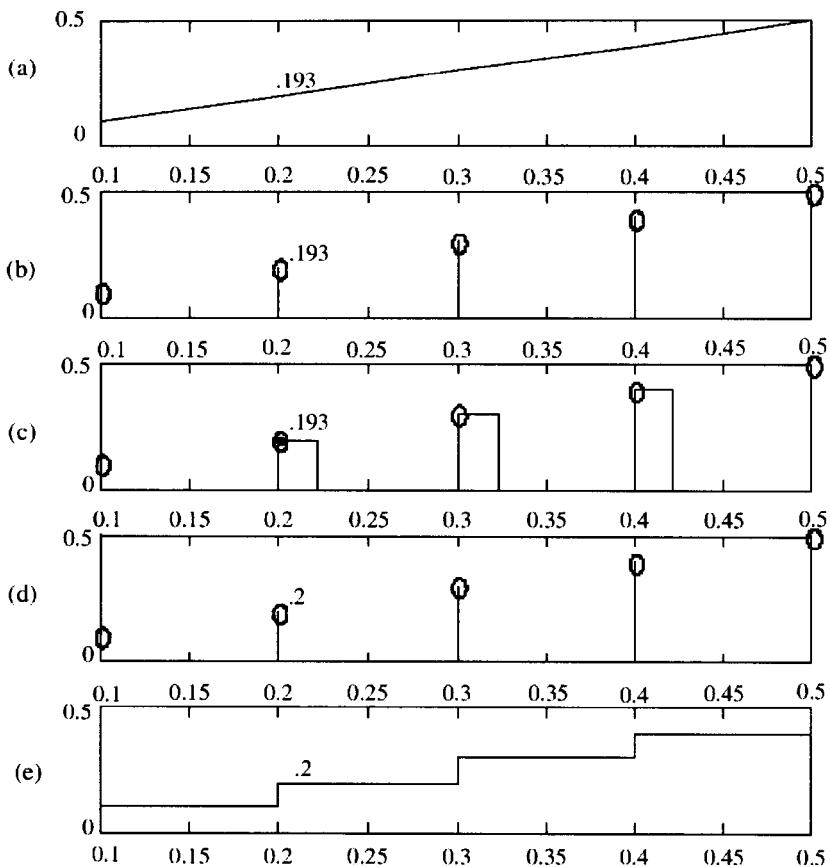


图 2-2 DSP 系统中常见的信号: (a)连续时间信号; (b)采样信号;
(c)采样后数据信号; (d)量化(数字)信号; (e)D/A 转换器输出信号

模拟信号是一种产生于实际系统中的连续时间、连续幅值信号。这种信号在任何时刻都有定义，并且可以取给定范围内的任意值。采样过程将产生一个采样后的信号，它的值将由一个保持电路保持，从而允许 A/D 转换器将它转换为对应的数字或量化信号。A/D 转换器输入端的信号被称为采样后数据(sampled-data)信号，其输出端是数字信号。处理完毕的数字信号，即从数字信号处理器得到的信号将作为 D/A 转换器的输入。D/A 转换器的模拟输出具有“阶梯状”的幅值，这是由该转换器内部所使用的转换过程引起的。从 D/A 得到的信号通过重建低通滤波器传递以消除其高频部分，从而对信号起到平滑作用。

2.3 采样过程

将模拟信号转换为数字信号的过程包括对信号进行采样，保留采样值以便于转换，以及将它转换为对应的数字值。采样频率必须足够高，以避免出现混叠。一旦出现混叠现象，用低(不充分)采样率采样得到的高频信号将成为低频信号；并有可能干扰我们感兴趣的信号。为了避免出现混叠现象，采样定理要求必须满足下面这个条件：

$$f_s = 1/T > 2f_{\max} \quad (2.1)$$

其中，

f_s 为采样频率，单位是 Hz；

T 为采样间隔，单位是 s；

f_{\max} 是模拟信号所包含成分的最高频率。

例如，如果采样一个最高频率成分为 10KHz 的信号，那么采样频率必须超过 20KHz。为了满足这个需求，就需要使用抗混叠滤波器。这个滤波器通过限制信号成分的频率来满足采样定理。我们必须牺牲频率成分(并希望它不重要)来避免违背采样定理，否则就必须提高采样频率。实际使用的采样频率必须比这个理论限制更高，从而避免给抗混叠滤波器的实现加上过于苛刻的限制。

2.4 离散时间序列

对模拟信号采样的结果是一个表示该信号样本的序列。该序列取决于被采样的信号。例如，当

$$x(t) = A \cos 2\pi f t$$

用 T 作为采样间隔进行采样时，产生的样本为

$$x(nT) = A \cos 2\pi f n T$$

其中 $n=0,1,2,\dots$

将 $x(nT)$ 简记为 $x(n)$ 。则

$$x(n) = A \cos 2\pi f n T$$

由于采样频率 $f_s = 1/T$ ，并用 θ 取代 $2\pi f T$ ，得

$$x(n) = A \cos 2\pi f n T = A \cos 2\pi f n / f_s = A \cos \theta n$$

θ 所表示的量称为数字频率。注意该数字频率的单位是弧度。联系数字频率与模拟频率的等式为

$$\theta = 2\pi f T = 2\pi f / f_s \quad (2.2)$$

注意，对于正确采样的信号 ($f_s > 2f_{\max}$)，根据等式 2-2 可得出其数字频率的范围是 $0 \sim \pi$ 。

上面这个称为正弦序列的 $x(n)$ 序列，经常出现在 DSP 系统中。DSP 方案中另一个重要的序列是复数指数序列，

$$p(n) = e^{j2\pi n/N}, \quad n = \dots, -1, 0, 1, 2, \dots$$

其中 N 是一个整数。

重复的序列称为周期序列。周期序列是通过采样周期信号得到的，并满足下面的关系：

$$x(n) = x(n+N), \quad n = \dots, -1, 0, 1, 2, \dots \quad (2.3)$$

其中 N 称为序列周期。很容易证明，前面给出的正弦序列 $x(n)$ 的周期是 f_s / f ，指数序列 $p(n)$ 的周期等于 N 。

包含 N 个点的时间域序列 $x(n)$ 的频率响应可由下式确定