



普通高等教育“十五”国家级规划教材

*Digital Circuit and
Logic Design*



数字电路 与逻辑设计 (第四版)

曹汉房 主编

3

华中科技大学出版社
<http://press.hust.edu.cn>



普通高等教育“十五”国家级规划教材

Digital Circuit and
Logic Design

TN79
59

数字电路 与逻辑设计 (第四版)

曹汉房 主编

华中科技大学出版社
<http://press.hust.edu.cn>

内 容 提 要

本书是教育部普通高等教育“十五”国家级规划教材。

本书系统地阐述了逻辑电路的基础理论——逻辑函数及其数学工具；重点讨论了逻辑电路的设计方法和分析方法；详细介绍了通用性强的几类中、大规模集成器件，并结合实例介绍了它们在各领域中的应用；对可编程逻辑器件及其硬件描述语言也进行了系统介绍。

全书共 10 章，主要内容有：逻辑函数、集成逻辑门、组合逻辑电路、集成触发器、时序逻辑电路、硬件描述语言、半导体存储器、可编程逻辑器件、脉冲单元电路、模数及数模转换技术等。各章均附有内容提要、小结、思考题和习题。

本书可作为高等教育理工院校电子信息类、通信类、自动控制类、计算技术类等专业的教科书，也可供相关专业工程技术人员参考。

第四版前言

本书（第四版）是普通高等教育“十五”国家级规划教材。它是在第三版的基础上，依据教育部颁发的“数字电路与逻辑设计”课程基本要求，鉴于数字技术飞速发展、应用领域不断扩大这一现实，同时也兼顾到广大读者反馈意见而进行修订的。

在修订过程中，我们的指导思想是精选内容、推陈出新；着重基本概念、基本方法以及集成器件的外部特性的讨论；减少繁琐的数学推导和器件内部结构的分析；增加可编程逻辑器件及其应用和硬件描述语言（HDL）。旨在有利于学生掌握本课程的基本内容，打好基础；同时适应数字技术日新月异发展的要求，培养不断吸收与应用新技术的能力。为此，在修订本书时，有如下考虑：

1. 逻辑函数、组合电路和时序电路仍然是分析和设计逻辑电路与数字系统的基础，也是设计中、大规模集成芯片和可编程逻辑器件的基础。因此，这部分内容仍然是此次修订工作的重点。

2. 考虑到可编程逻辑器件的应用领域和市场占有率逐年扩大的发展趋势，以及它们已经成为电子工程师设计数字系统的首选器件这一现实。因此，将 GAL、FPLA、CPLD 和 FPGA 合并为第 8 章 可编程逻辑器件。为了逐步训练应用和开发它们的能力，新增加了第 6 章 硬件描述语言。读者在学习这两章之后就可以采用 EDA 设计方法，用 GAL、CPLD 和 FPGA 来设计一些逻辑电路，并在计算机上予以实现和仿真。

3. 对于近年来出现的一些新器件和新技术进行了适当补充，如 BiCMOS 集成门、快闪存储器、双端口存储器、可变长度移存器（1~64 位）、高精度（24 位） $\Sigma\Delta$ 型模数转换器等。

4. 在脉冲单元电路这一章中，删除了二极管限幅器和钳位器，以及由集成门构成的脉冲单元电路等内容；扩充了单片集成的脉冲单元电路和增加了模数混合集成芯片 555 定时器及其应用实例。

本教材的参考学时为 84~90，使用院校可依据自己的教学要求和实际情况灵活

安排教学内容。我们提供两种方案供参考：方案之一是开设了“可编程逻辑器件及其应用”选修课程的院校，可以按照第1~5章，第7、9和10章顺序讲授（以上“是数字电路与逻辑设计课程基本要求”内容，参考学时为64）；方案之二是未开设上述选修课的院校，则可依据本书章节次序讲授（参考学时为84~90）。其中加“*”号部分为选学内容。为便于教学，章首有内容提要，章末有小结、思考题和习题。

本书（第四版）由华中科技大学电信系曹汉房教授主编，负责全书的策划与统审定稿工作。其中，第1、3、5、7章由曹汉房执笔；第6章由黄瑞光执笔；第2章由王颖倩执笔；第4章由王新民执笔；第8章由曹汉房和鲁放执笔；第9章由王新民和王颖倩执笔；第10章由曹汉房和姚晓东执笔。

为了方便教学，由华中科技大学出版社出版了与本书配套的教学参考书《数字电路与逻辑设计学习辅导与题解》（曹汉房主编），旨在帮助读者更好地掌握本课程的重点与难点内容，提高逻辑设计和解题技巧的能力。可供学习本课程的本、专科学生，研究生考生及高等教育自学考试的考生参考。

本书自（第一版至第三版）出版发行以来，收到了一些使用本教材的兄弟院校，湖北、广东和江西省自学考试中心以及广大读者提出的宝贵意见，我们表示衷心感谢。这些有益的意见将反映在第四版之中。同时，借此次修订机会，向华中科技大学出版社在长达20年的时间中，始终关心、支持和帮助本书的编审、对历任责任编辑：黄志良、李凤英、黄以铭和沈旭日等同志，以及参加过本书编辑、校对、绘图、排印和出版发行工作的同志表示诚挚的敬意和感谢。

修订后的教材中一定还有一些错误和不完善之处，殷切期望读者给予批评指正。

作 者

2004年1月于武昌华工园

第三版前言

本书第二版出版至今已有6年了,在这6年中,数字技术已有飞速发展,其突出的特点是新的中、大规模集成器件层出不穷,并且在工作速度和功耗等技术指标上获得大幅度的提高,因此,中、大规模集成器件的应用领域迅速扩展;另一方面,可编程逻辑器件和FPGA技术正在异军突起,其应用领域和市场占有率逐年激增。本书此次修订就是考虑到数字技术飞速发展的现实,同时兼顾到原国家教委颁发的“脉冲与数字电路课程基本要求”和广大读者反馈意见而进行编写的。

第三版与第二版比较,在内容方面有较大调整,具体表现在以下3方面:

第一,提高课程起点。以中、大规模集成电路为起点,以逻辑电路的模块化设计为主线来组织教材的基本内容。为此,扩充了中、大规模集成电路内容;补充了一些近年来出现的功能更完善和性能更优越的新器件;增加CMOS器件的比例;增加中、大规模集成电路在数字技术中的应用实例。

第二,从发展趋势看,新型功能部件PLD和超大规模系统级芯片FPGA将是逻辑电路与数字系统设计的发展方向,它们的开发应用必将有力地推动数字设备向小型化、低功耗、高可靠性和开发周期短的趋势发展。所以,第三版增加了可编程逻辑器件(第6章)和FPGA技术(第7章)等新内容。

第三,对一些源于20世纪60年代旨在减少逻辑门使用数量的繁琐的设计步骤进行删除或简化,如状态分配、触发器选型、文字填表法(统一卡诺图法)、符号置换分析法等;对一些已过时的器件或实用性不大的逻辑电路和陈旧技术予以删除,如删除了采用熔丝技术的PROM、面向工厂的掩模PLA技术、PMOS器件、异步时序电路的设计方法以及分立元件构成的脉冲单元电路等;简化器件内部结构和内部特性分析,注重器件外部特性分析、正确的使用方法以及功能扩展的技巧。

在课程体系上也作了局部调整,将大规模集成器件存储器和PLD合并为第6章;新增加的超大规模集成电路(FPGA技术)列为第7章;在第3章和第5章中,结合介绍逻辑电路的设计方法,介绍各类中规模集成器件。

此外,第三版中还编入了作者在教学与科研中的部分研究成果。如乘积卡诺图法及其应用;逻辑电路设计中“灵活设计法”的应用;数字调相信号波形存储法及

其应用：数字技术在石油井测试、数字通信和图像处理等领域中的应用实例以及使用 GAL 和 FPGA 等新型器件必须注意的技术问题等。

本教材的参考学时为 80 学时，使用院校可依据自己的教学要求灵活安排教学内容。我们提供两种方案可供参考。方案之一是依据章节次序从 1.1→6.2 顺序讲授，然后讲授第 8、9 两章(以上是“脉冲与数字电路课程基本要求”内容，参考学时为 60 学时)，其余内容可作为选修课或新技术讲座内容；方案之二是按本书章节顺序讲授。其中加“*”号部分为选学内容。为便于教学，章首有内容提要，章末有小结和习题。

由于本教材内，脉冲电路的内容很少，且该内容可安排在其他课程内介绍，所以第三版书名改为《数字电路与逻辑设计》，这样能更确切地反映教材的主要内容。

本书由华中理工大学电信系曹汉房主编。其中第 9 章由屈万里、曹汉房合编；第 1 章由曹汉房、刘寿文合编；第 8 章由曹汉房、李凤英合编。其余各章由曹汉房执笔。

本书(第一版和第二版)出版发行以来，我们收到一些使用本教材的兄弟院校及广大读者的宝贵意见，这些有益的意见将涉猎于第三版之中。同时，借此次修订机会，我们对华南理工大学、武汉水利电力大学、华中师范大学、上海大学、南昌大学、汕头大学、武汉交通科技大学、合肥工业大学、东北工学院、华东交通大学、合肥联合大学、暨南大学、江门大学、山东农业大学、西安第二炮兵工程学院、郑州信息工程学院、江汉石油学院、武汉空军雷达学院、江西渝州电子工业学院、武汉江汉大学和广大读者的支持和帮助致以衷心感谢。我们恳请使用第三版的兄弟院校和广大读者予以批评指正。

作 者

1998 年 10 月于武昌

再 版 前 言

本书是作者 1984 年编写的《脉冲与数字电路》的修订版本,新版本保留初版书的基本内容,同时也努力保持深入浅出、理论联系实际、着重阐述物理概念和分析逻辑关系、便于自学等特色。本书根据教委课程指导委员会 1987 年颁发的“脉冲与数字电路”课程基本要求和广大读者意见,对全书编写体系和内容作了较大调整。在体系方面,以数字电路内容为线索,在系统地介绍数字电路之后,再介绍脉冲单元电路,最后再介绍数模及模数转换技术;在内容方面,大幅度地减少脉冲电路的篇幅,并且删除分立元件构成的脉冲电路内容,重点介绍集成脉冲电路;扩充了 MSI 组件和 LSI 集成片的内容;增加了用中、大规模集成电路设计实用数字系统等内容;重新精选组合电路和时序电路分析的实例以及各章例题。此外,作者将近年来在教学与科研方面的部分研究心得也编入新版本,如多输出函数简化方法(乘积卡诺图法)、逻辑电路设计中“灵活设计法”的应用、数字通信帧同步系统的设计、码位交织系统的设计、高速高精度 ADC 以及 E^2 PROM、可变长度移位寄存器等。

本书由华中理工大学信息工程系曹汉房主编。其中第一章由刘寿文执笔,第二章由屈万里执笔,绪论、第三、四、五、六章和 §1.6 由曹汉房执笔,第七章由李凤英执笔,第八章由刘寿文、屈万里执笔。最后由曹汉房统审定稿。

加*部分为选学内容。为了便于自学,章首增加了内容提要,章末增加了小结,各章均附有思考题和习题。书末列出了参考文献及部分习题参考答案。

本书初版自 1985 年问世以来,承蒙华中理工大学、华南理工大学、西安第二炮兵技术学院、郑州信息学院、武汉水利电力学院、江西大学、暨南大学、江汉石油学院、江门大学、武汉华中师范大学、东北工学院、武汉水运工程学院、合肥科技大学等院校作为教材使用,提出了许多宝贵意见,这些有益的意见将反映在新版本之中,借此次再版机会,对兄弟院校及广大读者的支持和帮助致以衷心感谢。

由于作者水平有限,加之时间仓促,书中一定有不少错误,恳请读者批评指正。

作 者

1988 年 4 月

前 言

本书是作者近年来在我院无线电系教学讲义的基础上,根据教育部颁发的《脉冲与数字电路》教学大纲,并参考1984年12月全国工科电工编委会电子线路组厦门会议对本课程大纲讨论的修改意见,作了修改和补充而写成的。

本书在内容上是这样安排的:第一篇脉冲电路,首先介绍双极型和单极型晶体管开关特性,然后讨论典型的脉冲波形变换与产生电路(如钳位器、限幅器、锯齿波扫描电路和张弛振荡电路等)的工作原理和分析方法,同时也介绍一些简单的工程设计方法。对于种类繁多的变形电路和系统的设计方法,只选编有代表性的一部分。第二篇数字电路,首先介绍逻辑函数,其中对设计数字电路的重要工具——卡诺图的构成和应用作了详细讨论;然后介绍集成逻辑门,紧接着介绍组合电路,并结合我国生产的中、小规模集成电路讨论组合电路的分析与设计方法,例如二进制运算电路、译码电路、数字显示电路、MSI多路选择器、MSI多路分配器和分析MSI全加器、MSI比较器、MSI算术逻辑单元等的设计方法。然后介绍集成触发器,紧接着介绍时序电路,先讨论时序电路的系统设计方法,然后结合国产MSI时序部件(如MSI异步计数器、MSI同步计数器、MSI寄存器和MSI移位寄存器等)讨论功能扩展方法。在中、小规模集成电路之后介绍大规模集成电路,主要介绍RAM、ROM、PLA可编程序逻辑阵列等,并重点讨论它们在数字系统设计中的应用及其功能扩展方法,对新型大规模集成电路,如 I^2L 电路(基极注入逻辑)和CCD(电荷耦合器件)也作了一般介绍。这样,可使读者对小、中 and 大规模集成电路构成的数字电路(系统)有比较完整的了解。最后一章讨论接口电路A/D与D/A转换,主要介绍几种常用的、典型的A/D与D/A转换方法。

本书由无线电工程系曹汉房主编。第一、二、三章由李凤英编写,第四、十章由刘寿文编写,第五、七章由张文凤编写,第六、八、九章和绪论由曹汉房编写。石秀芳参加了各章习题选编。

加*部分为选学内容,为了便于读者自学,章末附有思考题和习题,书末列出参考文献和部分习题参考答案。

本教材讲义经西安第二炮兵技术学院、武汉雷达学院、武汉江汉大学等兄弟院校试用,提出了许多宝贵意见,在此一并致谢。张肃文教授对本书编写给予了全面指导,编者在此表示衷心感谢。

由于编者水平有限,书中一定有不少缺点与错误,恳请读者批评指正。

作 者

1984年5月

目 录

第 0 章 绪论	(1)
0.1 数字技术发展史	(1)
0.2 脉冲信号与数字信号	(2)
0.3 数制与数制转换	(3)
0.4 算术运算与逻辑运算	(7)
第 1 章 逻辑函数	(8)
1.1 逻辑函数	(8)
1.1.1 基本逻辑运算	(8)
1.1.2 逻辑函数的基本定理	(10)
1.1.3 逻辑函数的基本运算规则	(11)
1.2 逻辑函数的标准型	(12)
1.2.1 逻辑函数的两种标准形式	(12)
1.2.2 将逻辑函数变换为标准型	(14)
1.3 几种常用的复合逻辑及其逻辑门	(16)
1.3.1 3 种基本逻辑门	(16)
1.3.2 常用的复合逻辑及其逻辑门	(17)
*1.3.3 正逻辑与负逻辑	(18)
1.4 逻辑函数的简化	(19)
1.4.1 逻辑代数简化法	(19)
1.4.2 卡诺图简化法	(21)
*1.5 卡诺图的其他应用	(28)
*1.6 多输出函数的简化	(30)
小结	(33)
思考题和习题	(34)
第 2 章 集成逻辑门	(37)
2.1 数字集成电路概述	(37)
2.2 晶体二极管和三极管的开关特性	(38)
2.2.1 晶体二极管的开关特性	(38)

2.2.2	晶体三极管的开关特性	(40)
2.3	TTL 逻辑门	(43)
2.3.1	浅饱和型 TTL 与非门	(43)
2.3.2	TTL 与非门的性能指标	(46)
2.3.3	其他系列 TTL 与非门	(49)
2.3.4	集电极开路与非门(OC 门)	(51)
2.3.5	三态 TTL 与非门(TSL)	(54)
2.4	射极耦合逻辑门(ECL)	(55)
2.4.1	ECL 反相器	(56)
2.4.2	ECL 或/或非门	(56)
2.5	MOS 逻辑门	(57)
2.5.1	MOS 管	(58)
2.5.2	MOS 管的静态特性	(59)
2.5.3	NMOS 逻辑门	(62)
2.6	CMOS 逻辑门	(64)
2.6.1	CMOS 反相器	(64)
2.6.2	CMOS 逻辑门	(65)
*2.6.3	其他系列 CMOS 门	(67)
2.6.4	CMOS 逻辑门的性能指标	(69)
2.6.5	CMOS 门使用中的几个问题	(71)
*2.7	集成逻辑门使用中的几个问题	(72)
	小结	(74)
	思考题和习题	(75)

第 3 章 组合逻辑电路 (78)

3.1	组合逻辑电路的设计	(78)
3.1.1	提供原、反变量输入条件的组合电路设计	(79)
3.1.2	提供原变量输入条件的组合电路设计	(84)
*3.1.3	多端输出组合电路的设计	(84)
3.2	组合逻辑电路的分析	(87)
3.3	编码与编码器	(88)
3.3.1	编码	(88)
3.3.2	编码器	(91)
3.4	译码与译码器	(95)
3.4.1	译码器的设计	(95)

3.4.2	中规模集成通用译码器	(97)
3.4.3	码制转换译码器	(103)
3.4.4	中规模集成数字显示译码器	(107)
3.5	二进制运算电路	(111)
3.5.1	半加器	(111)
3.5.2	全加器	(112)
3.5.3	中规模集成 4 位加法器	(113)
3.5.4	数值比较器	(115)
3.6	数据选择器	(119)
3.6.1	数据选择器的类型及主要性能	(119)
3.6.2	用数据选择器设计组合逻辑电路	(123)
*3.7	数据分配器	(126)
*3.8	奇偶产生器/检验器	(128)
3.8.1	奇偶产生器/检验器的设计	(128)
3.8.2	中规模集成奇偶产生器/检验器	(129)
3.9	组合逻辑电路中的冒险现象	(130)
3.9.1	组合电路中的竞争与冒险	(130)
3.9.2	逻辑冒险的检查和消除	(132)
3.9.3	功能冒险的消除	(135)
小结		(135)
思考题和习题		(136)
第 4 章	集成触发器	(140)
4.1	RS 触发器	(140)
4.1.1	基本 RS 触发器	(140)
4.1.2	时钟 RS 触发器	(142)
4.1.3	主从 RS 触发器	(145)
4.2	主从 JK 触发器	(146)
4.3	维持阻塞型 D 触发器	(149)
4.4	T 和 T' 触发器	(151)
4.4.1	T 触发器	(151)
4.4.2	T' 触发器	(152)
4.5	边沿型触发器	(152)
4.5.1	TTL 边沿型 JK 触发器	(153)
*4.5.2	CMOS 边沿型 D 触发器	(154)

*4.5.3	CMOS 边沿型 JK 触发器	(155)
4.6	集成触发器使用中的几个问题	(156)
4.6.1	集成触发器的选用	(156)
4.6.2	激励表的应用	(157)
4.6.3	触发器类型转换	(157)
4.6.4	如何画工作波形	(158)
小结		(160)
思考题和习题		(160)
第 5 章	时序逻辑电路	(164)
5.1	时序逻辑电路概述	(164)
5.2	同步时序电路的设计	(166)
5.2.1	同步时序电路的设计方法	(166)
5.2.2	拟定原始状态表或状态图	(166)
5.2.3	状态简化	(169)
5.2.4	状态分配	(173)
5.2.5	确定激励函数和输出函数	(173)
5.2.6	设计举例	(175)
5.3	同步时序电路的分析	(177)
5.4	寄存器和锁存器	(181)
5.4.1	寄存器	(181)
5.4.2	锁存器	(184)
5.5	移位寄存器	(185)
5.5.1	移位寄存器的设计	(185)
5.5.2	中规模集成移位寄存器	(187)
*5.5.3	移位寄存器的应用	(191)
5.6	计数器	(193)
5.6.1	计数器的功能和分类	(193)
5.6.2	同步计数器	(193)
5.6.3	异步计数器	(204)
5.6.4	中规模集成计数器	(208)
5.6.5	采用中规模集成计数器设计任意进制计数器	(215)
5.7	序列信号发生器	(218)
小结		(222)
思考题和习题		(222)

第 6 章 硬件描述语言	(228)
6.1 硬件描述语言概述	(228)
6.1.1 现代 EDA 技术简介	(228)
6.1.2 硬件描述语言及其开发软件简介	(230)
6.2 ABEL-HDL 的基本语法	(232)
6.2.1 ABEL-HDL 的特点	(232)
6.2.2 ABEL-HDL 的语法规则	(233)
6.2.3 ABEL-HDL 中对基本逻辑器件的描述	(242)
6.3 ABEL-HDL 模块源文件结构	(244)
6.3.1 ABEL-HDL 模块基本结构框架	(244)
6.3.2 ABEL-HDL 模块结构	(245)
*6.3.3 ABEL-HDL 中的层次设计方法	(254)
6.4 ISP Synario 软件及其使用方法	(257)
6.4.1 ISP Synario 软件的特点及安装	(257)
6.4.2 ISP Synario 设计起点	(259)
6.4.3 ISP Synario 原理图设计	(260)
6.4.4 ISP Synario ABEL-HDL 设计	(263)
6.4.5 设计结果的测试与仿真	(264)
6.5 利用 ABEL-HDL 源文件描述真值表和逻辑函数	(266)
*6.6 利用 ABEL-HDL 源文件描述组合逻辑电路	(269)
6.7 利用 ABEL-HDL 源文件描述时序逻辑电路	(272)
小结	(276)
思考题和习题	(276)
第 7 章 半导体存储器	(279)
7.1 随机存储器(RAM)	(279)
7.1.1 RAM 的基本结构	(280)
7.1.2 RAM 的典型产品介绍	(284)
7.1.3 RAM 的容量扩展	(286)
7.2 只读存储器(ROM)	(287)
7.2.1 只读存储器(ROM)	(288)
7.2.2 可擦可编程只读存储器(EPROM)	(290)
7.2.3 电可擦可编程只读存储器(E ² PROM)	(292)
*7.2.4 快闪只读存储器 (U 盘)	(294)
*7.2.5 ROM 的应用	(295)

7.3 双端口随机存储器 (DPRAM)	(297)
7.3.1 电路结构	(297)
7.3.2 工作原理	(298)
小结	(299)
思考题和习题	(299)
第 8 章 可编程逻辑器件	(301)
8.1 可编程逻辑器件的结构和分类	(301)
8.1.1 PLD 器件表示方法	(301)
8.1.2 PLD 的基本结构	(303)
8.1.3 PLD 的分类	(304)
8.1.4 可编程逻辑器件的优点	(305)
8.2 可编程通用阵列逻辑(GAL)	(306)
8.2.1 GAL 器件的电路结构	(307)
8.2.2 输出逻辑宏单元(OLMC)的组态结构	(312)
*8.2.3 编程应用中的几个技术问题	(314)
*8.2.4 用 GAL 设计逻辑电路	(316)
8.3 可编程逻辑阵列(PLA)	(318)
8.3.1 PLA 的工作原理	(318)
8.3.2 用 PLA 设计逻辑电路	(319)
8.4 复杂可编程逻辑器件 (CPLD)	(321)
8.4.1 MAX 7000S 系列 CPLD 器件	(321)
8.4.2 ispLSI 1032EA 器件	(328)
8.5 现场可编程门阵列(FPGA)	(332)
8.5.1 FPGA 的电路结构	(332)
8.5.2 FPGA 的连接方法	(340)
8.5.3 FPGA 的编程和加载方法	(343)
*8.6 用 CPLD、FPGA 设计数字系统	(347)
8.6.1 大规模可编程逻辑器件的设计流程	(347)
8.6.2 用 CPLD、FPGA 设计数字跑表	(348)
小结	(356)
思考题和习题	(358)
第 9 章 脉冲单元电路	(359)
9.1 概述	(359)

9.1.1	脉冲信号与脉冲电路	(359)
9.1.2	脉冲信号的主要参数	(359)
*9.1.3	集成运算放大器的传输特性	(360)
9.2	施密特触发器	(361)
9.2.1	集成门构成的施密特触发器	(361)
9.2.2	集成运放构成的施密特触发器	(364)
9.3	单稳态触发器	(366)
9.3.1	集成运放构成的单稳态触发器	(366)
9.3.2	单片集成单稳态触发器	(367)
9.3.3	单稳态触发器的应用	(371)
9.4	多谐振荡器	(372)
9.4.1	集成运放构成的多谐振荡器	(373)
9.4.2	施密特触发器构成的多谐振荡器	(374)
9.4.3	单稳态触发器构成的多谐振荡器	(375)
*9.4.4	石英晶体振荡器	(376)
*9.5	555 定时器及其应用	(376)
9.5.1	555 定时器的电路结构与功能	(376)
9.5.2	用 555 定时器构成施密特触发器	(378)
9.5.3	用 555 定时器构成单稳态触发器	(379)
9.5.4	用 555 定时器构成自激多谐振荡器	(380)
小结		(382)
思考题和习题		(383)
第 10 章	模数及数模转换技术	(386)
10.1	模数及数模转换技术概述	(386)
10.2	数模转换器	(387)
10.2.1	数模转换器的基本原理	(387)
10.2.2	电压型数模转换器	(388)
*10.2.3	电流型数模转换器	(391)
10.2.4	中规模集成数模转换器	(393)
10.2.5	数模转换器的性能指标	(398)
10.3	模数转换器	(400)
10.3.1	模数转换的基本原理	(400)
10.3.2	直接转换型模数转换器	(402)
*10.3.3	间接转换型模数转换器	(407)

10.3.4 模数转换器的性能指标	(408)
*10.4 集成模数转换器	(409)
小结	(414)
思考题和习题	(415)
附录一 常用逻辑单元图形符号对照表	(416)
附录二 本书中的文字符号和图形符号及其说明	(418)
附录三 汉英名词、缩写词对照表	(420)
参考文献	(424)