

普通高等院校计算机专业（本科）实用教程系列

微型计算机技术

实用教程（Pentium 版）

艾德才 贾玉莲 等编著



清华大学出版社

普通高等院校计算机专业(本科)实用教程系列

微型计算机技术实用教程 (Pentium 版)

艾德才 贾玉莲 等 编著

清华大学出版社

北 京

内 容 简 介

本教材是以 32 位的 Pentium 为平台而编写的微机技术教材,其内容丰富、系统、新颖、完整,反映了当今微处理机领域的新技术、新潮流,是作者多年教学经验和智慧的体现。

本书以崭新的 CPU 概念来展示当今微机系统理念,突出了总线的概念,以适应对现代微机系统的认识。把全新的教学理念、教学内容、微机芯片知识等与目前微机先进技术结合起来,反映了微处理机领域技术发展的最新水平与趋势,其内容充分体现了微型计算机技术的知识性与先进性的统一。每章之后都配有习题,供自学自测之用。

本教材备有配套的、用 FrontPage 和 Flash 等软件制作的动画教学课件,为主讲教师授课和学生课后复习提供方便。

本书是普通高等院校计算机专业(本科)实用教程系列中的一本,可作为高等院校计算机类、电气信息类、机电类各专业的微型计算机技术、计算机硬件技术教材、教学参考书及 IT 行业的培训教材。

版权所有,翻印必究。举报电话:010-62782989 13501256678 13801310933

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

本书防伪标签采用特殊防伪技术,用户可通过在图案表面涂抹清水,图案消失,水干后图案复现;或将表面膜揭下,放在白纸上用彩笔涂抹,图案在白纸上再现的方法识别真伪。

图书在版编目(CIP)数据

微型计算机技术实用教程(Pentium 版)/艾德才,贾玉莲等编著. —北京:清华大学出版社,2005.9
(普通高等院校计算机专业(本科)实用教程系列)

ISBN 7-302-11299-1

I. 微… II. ①艾… ②贾… III. 微型计算机—高等学校—教材 IV. TP36

中国版本图书馆 CIP 数据核字(2005)第 071277 号

出 版 者:清华大学出版社

<http://www.tup.com.cn>

社 总 机:010-62770175

地 址:北京清华大学学研大厦

邮 编:100084

客户服务:010-62776969

组稿编辑:徐培忠 郑寅堃

文稿编辑:陶萃渊

印 刷 者:北京市清华园胶印厂

装 订 者:三河市新茂装订有限公司

发 行 者:新华书店总店北京发行所

开 本:185×260 印张:23 字数:567 千字

版 次:2005 年 9 月第 1 版 2005 年 9 月第 1 次印刷

书 号:ISBN 7-302-11299-1/TP·7442

印 数:1~5000

定 价:32.00 元

序 言

时光更迭、历史嬗递。中国经济以她足以令世人惊叹的持续高速发展驶入了一个新的世纪,一个新的千年。世纪之初,以微电子、计算机、软件和通信技术为主导的信息技术革命给我们生存的社会所带来的变化令人目不暇接。软件是优化我国产业结构、加速传统产业改造和用信息化带动工业化的基础产业,是体现国家竞争力的战略性产业,是从事知识的提炼、总结、深化和应用的高智型产业;软件关系到国家的安全,是保证我国政治独立、文化不受侵蚀的重要因素;软件也是促进其他学科发展和提升的基础学科;软件作为 20 世纪人类文明进步的最伟大成果之一,代表了先进文化的前进方向。美国政府早在 1992 年“国家关键技术”一文中提出“美国在软件开发和应用上所处的传统领先地位是信息技术及其他重要领域竞争能力的一个关键因素”,“一个成熟的软件制造工业的发展是满足商业与国防对复杂程序日益增长的要求所必需的”,“在很多国家关键技术中,软件是关键的、起推动作用(或阻碍作用)的因素”。在 1999 年 1 月美国总统信息技术顾问委员会的报告“21 世纪的信息技术”中指出“从台式计算机、电话系统到股市,我们的经济与社会越来越依赖于软件”,“软件研究为基础研究方面最优先发展的领域。”而软件人才的缺乏和激烈竞争是当前国际的共性问题。各国、各企业都对培养、引进软件人才采取了特殊政策与措施。

为了满足社会对软件人才的需要,为了让更多的人可以更快地学到实用的软件理论、技术与方法,我们编著了《普通高等院校计算机专业(本科)实用教程系列丛书》(第二版)。本套丛书面向普通高等院校学生,以培养面向 21 世纪计算机专业应用人才(以软件工程师为主)为目标,以简明实用、便于自学、反映计算机技术最新发展和应用为特色,具体归纳为以下几点:

1. 讲透基本理论、基本原理、方法和技术,在写法上力求叙述详细,算法具体,通俗易懂,便于自学。
2. 理论结合实际。计算机是一门实践性很强的科学,丛书贯彻从实践中来到实践中去的原则,许多技术理论结合实例讲解,以便于学习理解。
3. 本丛书形成完整的体系,每本教材既有相对独立性,又有相互衔接和呼应,为总的培养目标服务。
4. 每本教材都配以习题和实验,在各教学阶段安排课程设计或大作业,培养学生的实战能力与创新精神。习题和实验可以制作成光盘。

为了适应计算机科学技术的发展,本系列教材将本着与时俱进的精神不断修订更新,及时推出第二版、第三版……

新世纪曙光激人向上,催人奋进。江泽民总书记在十五届五中全会上的讲话:“大力推进国民经济和社会信息化,是覆盖现代化建设全局的战略举措。以信息化带动工业化,发挥优势,实现社会生产力的跨越式发展”,指明了我国信息界前进的方向。21 世纪日趋开放的国策与更加迅速发展的科技会托起祖国更加辉煌灿烂的明天。

孙家广

2004 年 1 月

普通高等院校计算机专业(本科)实用教程系列丛书

编 委 会

主 任 孙家广(清华大学教授,中国工程院院士)

成 员 (按姓氏笔画为序)

王玉龙(北方工业大学教授)

艾德才(天津大学教授)

刘 云(北方交通大学教授)

任爱华(北京航空航天大学教授)

辛云辉(北京邮电大学教授)

张海藩(北京信息工程学院教授)

徐孝凯(中央广播电视大学教授)

徐培忠(清华大学出版社编审)

樊孝忠(北京理工大学教授)

丛书策划 徐培忠 徐孝凯

前 言

本教科书是以当今微机领域内最先进的、技术领先的 Pentium 为基础,对微机领域内的技术展开讨论,展示了当今 32 位微处理机领域内的新设计、新技术、新思想、新潮流,为读者提供微机领域内的最新知识。

学习和掌握微机知识是 IT 时代本科生必须具备的基本知识,是当今本科生的计算机素质的综合体现。16 位微机已经成为历史,32 位微机已经成为微机领域的杰出代表。全世界几千万微机用户使用以 Pentium 为核心,以 Windows 操作系统为主流的微机系统。

全书不仅包括有计算机的基本概念、基本知识,更重要的是反映了当今 32 位微处理机的新技术、新思想、新潮流。

本书以崭新的 CPU 概念来展示当今微机系统理念,突出了总线的概念,以适应对现代微机系统的认识。把全新的教学理念、全新的教学内容、全新的微机芯片、全新的接口等知识与目前微机先进技术结合起来,使我国微机教学内容紧跟微机技术的发展方向,以适应微机的发展潮流。

本书以目前世界上最优秀的 32 位微处理器 Pentium 系统内的 CPU、存储管理、Cache、浮点部件、总线等微机的核心知识与目前世界上最流行的总线技术综合在一起,将 32 位微机技术的发展、演变过程尽收书内,形成一个体系完整、内容先进的微处理机技术教程。它是集基础性、知识性、系统性、先进性于一体的全新知识内容的、与其他讲述陈旧内容的教材完全不一样的教科书。读者能把微处理机领域内的最先进思想和技术一览无余。

本书是遵照教育部对计算机教材内容要紧跟时代,要把微机领域内的最新技术反映到课堂上来的要求,在作者多年教学实践的基础上编写而成的,时时处处注意到教材内容的知识性、先进性和系统性的特点。

知识性: 本书涵盖了目前世界上微机领域内最先进的技术及知识,包括表现微机卓越性能的几大技术,如分支转移预测技术,超标量执行技术,微机的流水线操作技术,高速缓冲存储器技术,分段存储管理技术,分页存储管理技术,高速总线传输技术等。是这些技术构成了各种高性能软件的载体。

先进性: 计算机技术飞速发展,新技术层出不穷。本教材的教学内容描述的是世界上新的微型计算机理念、技术和知识,展示了目前微机领域里的顶尖技术及其实现过程,以启迪学生的想象力、创造力。

系统性: 计算机本身就是一个由硬件和软件组成的庞大的复杂的系统,包含丰富的知识和先进的技术,目前流行的系统软件和各种应用软件中的绝大多数是以 Pentium 为平台开发出来的,了解计算机软件的载体——硬件及其组成、工作原理,以及软件是怎样依附于硬件的,从而达到对计算机系统(软件、硬件)基本知识的融会贯通。

本教材的组成

第 1 章 微型计算机系统概论: 描述了微处理机的发展,以总线为核心的微型计算机基本结构、计算机的操作过程、数值信息在计算机内的表示形式等。

第2章 微型计算机的 CPU: 本章描述的是 Pentium 所采用的微机领域内的新技术、新知识, 诸如 Pentium 各寄存器、Pentium CPU、流水线操作、流水线操作步骤、分支预测技术、新型体系结构等知识, 以及当今微机领域各项新技术在 Pentium 上的具体实现。

第3章 存储管理技术: 把虚拟存储器技术的核心——分段存储器管理技术、分页存储器管理技术以及对存储器各级保护技术等存储器管理技术尽收其中。

第4章 高速缓冲存储器 Cache: 本章对什么是 Cache, 为什么要用 Cache, 使用 Cache 的理论基础以及 Pentium 的 Cache 配置技术和二级 Cache 进行了分析说明。

第5章 指令格式与寻址方式: 本章对 Pentium 的指令格式进行了详尽的描述, 对 Pentium 微处理器上使用的各种寻址方式, 以及各类数据在存储器内的存放和表示方式都进行了详细的说明。

第6章 浮点技术: Pentium 微处理器的非凡计算功能的强大支柱是它的浮点部件, 浮点部件体系结构以及所采用的各项技术是 Pentium 高性能的技术保障。

第7章 中断技术: 中断是反映现代计算机领域里的一项非常重要的技术。本章详尽描述了在 Pentium 上利用计算机领域内的新技术实现的各类中断操作。

第8章 总线技术: 总线技术已经成为计算机特别是微机系统内的一项核心技术, 本章讲述了总线的概念、总线周期、数据传送机制等基本知识, 以及目前在微机领域内常用的 PCI 总线操作以及各项总线技术等。

第9章 保护技术: 对 Pentium 微处理器为实现在保护模式下的各项操作而采用的一切保护措施进行了描述, 本章对保护技术进行了全面介绍, 使读者一览无余。

第10章 输入输出技术: 输入/输出是人-机信息交互的重要手段。本章把 I/O 编址、I/O 指令、I/O 与保护等有关输入/输出技术, 进行了针对性的描述。

第11章 初始化处理技术: 讲述 Pentium 在加电后是怎样进行初始化处理的, 以及采用的初始化处理技术。

第12章 多任务处理技术: 对 Pentium 微处理器的多任务处理功能采用的技术, Pentium 进行多任务处理所用的任务状态段、任务状态段描述符, 任务寄存器、任务门描述符等各项技术进行了介绍, 并对任务转换过程进行了详细的描述。

第13章 调试技术: 本章把 Pentium 调试的必要性、可操作性以及调试过程中所需的设备、技术等进行了描述。

第14章 指令系统: 本章将 Intel 指令系统分成 13 个大类, 分门别类地对 Intel 指令系统进行了较为详细的介绍, 以使读者对 Pentium 微处理器的每条指令的操作有一个清晰的了解。

本教材的特色

专为本教材提供了配套的、用 FrontPage 和 Flash 等软件制作的教学课件, 利用动画制作技术把微型计算机的各种操作表现得淋漓尽致、生动活泼, 以期达到寓教于乐之目的, 为主讲教师授课和学生课后复习提供方便。

每章之后都配有习题, 供自学自测之用, 是本章内容的扩充和延伸, 也是为读者提供一种学习以 Pentium 为平台的微机技术的方法和途径。

使用本教材授课不必拘泥于章节顺序, 可根据需要和授课习惯灵活安排。只要把核心知识、核心内容学完, 学生在校期间就可基本上掌握目前微机领域内先进的知识和微机发展

趋势,有的内容可选讲选学,给教师和学生以比较大的自由空间。

本教材由艾德才教授主持编写,参加本书编写的还有贾玉莲、刘捐献、胡敏、边佳、刘文丽、胡琳、车明、于健、刘桂芬、王桂月、刘桂凤、秦鹏、郭青等。由艾德才审定了全部书稿。

出版本教材,是在计算机教育改革上进行的一次尝试,虽力图做好,但由于作者水平有限,难免有不足之处,殷切希望能得到广大同仁和读者的批评指正,尤其本书中出现的许多新技术新词汇,还有待读者、同仁不吝赐教,以便使本书的质量得到进一步提高。

编 者

2005 年 7 月于天津大学

目 录

第 1 章 微型计算机系统概论	1	第 3 章 存储管理技术	61
1.1 微型计算机技术发展	1	3.1 综述	61
1.2 微型计算机系统组成及层次结构	5	3.1.1 存储器及管理系统	61
1.2.1 微型计算机硬件组成	5	3.1.2 三种类型地址	63
1.2.2 计算机系统的多层次结构	17	3.2 虚拟存储技术	63
1.3 计算机的工作过程	19	3.2.1 虚拟存储	63
1.3.1 指令周期	19	3.2.2 虚拟存储技术	65
1.3.2 取指周期和执行周期	19	3.3 分段存储管理技术	65
1.3.3 中断指令周期	20	3.3.1 分段存储管理	65
1.4 数据单位表示	21	3.3.2 段的转换	68
1.4.1 常用的术语	21	3.3.3 段选择符	71
1.4.2 表示存储容量的计量单位	22	3.3.4 段描述符	72
1.4.3 编址与寻址	23	3.3.5 段描述符表	77
1.5 微型机主要性能指标	23	3.3.6 描述符表基址寄存器	78
习题 1	24	3.4 分页存储管理技术	78
第 2 章 微型计算机的 CPU	26	3.4.1 页的转换	79
2.1 概述	26	3.4.2 分页控制位	80
2.1.1 微处理器常用术语	26	3.4.3 线性地址	80
2.1.2 微处理器操作方式	28	3.4.4 页表	81
2.2 RISC 和 CISC	28	3.4.5 页表项	81
2.2.1 复杂指令系统计算机 CISC	28	3.4.6 转换旁视缓冲存储器 TLB	84
2.2.2 精简指令系统计算机 RISC	29	3.4.7 页级保护	84
2.3 Pentium 体系结构与原理	30	3.5 分段与分页组合技术	86
2.3.1 体系结构	31	3.5.1 平台存储管理方式	86
2.3.2 Pentium 寄存器	35	3.5.2 段覆盖页	87
2.3.3 堆栈操作	47	3.5.3 页覆盖段	87
2.4 Pentium 采用的新技术	49	3.5.4 页和段边界不必对准	88
2.4.1 新型体系结构	49	3.5.5 页和段边界对准	88
2.4.2 Pentium 采用的新技术	49	3.5.6 每段的页表	88
2.5 流水线技术	52	习题 3	88
2.5.1 Pentium 整数流水线	52	第 4 章 高速缓冲存储器 Cache	90
2.5.2 Pentium 浮点流水线	52	4.1 Cache 存储器	90
2.5.3 指令流水线	53	4.1.1 什么是 Cache	90
2.5.4 指令预取	58	4.1.2 局部性原理	90
2.5.5 指令配对规则	59	4.1.3 技术术语	92
习题 2	59	4.1.4 Pentium 片内 Cache	93

4.2 Cache 配置方案	94	第 6 章 浮点技术	137
4.2.1 Pentium 片内 Cache 的配置	94	6.1 综述	137
4.2.2 影响 Cache 性能的因素	98	6.2 浮点部件体系结构	139
4.2.3 Cache 大小规模和性能	98	6.2.1 数值寄存器	139
4.2.4 缩合方式和性能	100	6.2.2 状态字寄存器	141
4.2.5 实际 Cache	103	6.2.3 控制字寄存器	144
4.3 Cache 结构	103	6.2.4 标记字寄存器	146
4.4 Cache 操作方式	105	6.2.5 最后的指令操作码字段	146
4.4.1 数据 Cache	106	6.2.6 数值指令和数据指针	147
4.4.2 数据 Cache 更新方案	106	6.3 浮点部件流水线操作	149
4.4.3 指令 Cache	107	6.3.1 浮点流水线	149
4.4.4 Cache 读写操作	107	6.3.2 浮点指令的流动	150
4.4.5 Cache 替换算法与规则	108	6.3.3 安全指令的识别	151
4.4.6 Cache 写贯穿	109	6.3.4 旁路 BYPASSES	151
4.4.7 Cache 写回	110	6.4 计算基础	152
4.5 一致性协议	110	6.4.1 数字系统	152
4.5.1 MESI Cache 一致性协议 模型	110	6.4.2 数据类型和格式	154
4.5.2 指令 Cache 一致性协议	111	6.4.3 舍入控制	157
4.6 二级 Cache	111	6.4.4 精度控制	158
4.6.1 二级 Cache 与一级 Cache 的 关系	113	习题 6	158
4.6.2 统一的二级 Cache	115	第 7 章 中断	160
4.6.3 二级 Cache 监视	119	7.1 中断的概念	160
4.6.4 数据传送方式	120	7.1.1 概述	160
习题 4	122	7.1.2 中断系统	160
第 5 章 指令格式与寻址方式	124	7.2 异常与中断	162
5.1 指令格式	124	7.2.1 中断源分类	162
5.1.1 指令格式	124	7.2.2 中断控制器	163
5.1.2 指令中各字段意义	126	7.2.3 异常和中断向量	164
5.1.3 操作数大小规模和地址 大小规模	127	7.2.4 指令的重新启动	164
5.1.4 默认段的属性	127	7.3 允许及禁止中断	165
5.1.5 操作数大小和地址大小 指令前缀	127	7.3.1 不可屏蔽中断对未来的不可 屏蔽中断的屏蔽	165
5.1.6 堆栈地址大小属性	127	7.3.2 IF 屏蔽 INTR	165
5.2 寻址方式	128	7.3.3 对调试故障的屏蔽	166
5.2.1 立即操作数寻址	129	7.3.4 对堆栈段中某些异常和中断 的屏蔽	166
5.2.2 寄存器操作数寻址	129	7.4 中断描述符表	167
5.2.3 存储器操作数寻址	130	7.4.1 异常和中断同时存在时的 优先级	167
5.3 计算机数据类型	133	7.4.2 中断描述符表	168
习题 5	136	7.4.3 中断描述符表内描述符	169
		7.5 中断任务和中断过程	169

7.5.1 中断过程	170	8.4.1 PCI 局部总线的特征	207
7.5.2 中断任务	172	8.4.2 即插即用	209
7.6 错误代码	173	8.4.3 PCI 总线的结构	211
7.7 异常条件	173	8.4.4 PCI 性能	213
7.7.1 中断 0——除法错	174	8.4.5 基于 PCI 总线系统	213
7.7.2 中断 1——调试异常	174	8.4.6 PCI 总线接口	214
7.7.3 中断 3——断点	174	8.4.7 PCI 总线的 BIOS	215
7.7.4 中断 4——溢出	174	8.4.8 PCI 总线操作	218
7.7.5 中断 5——边界检查	175	8.4.9 PCI 总线命令	218
7.7.6 中断 6——无效操作码	175	8.4.10 DMA 和中断	220
7.7.7 中断 7——设备不可用	175	8.4.11 PCI 总线仲裁	221
7.7.8 中断 8——双故障	176	8.4.12 PCI 适配器	221
7.7.9 中断 9(由 Intel 保留, 未使用)	177	8.4.13 PCI 总线信号	221
7.7.10 中断 10——无效任务 状态段	177	习题 8	223
7.7.11 中断 11——段不存在	178	第 9 章 保护技术	225
7.7.12 中断 12——堆栈异常	179	9.1 段级保护技术	225
7.7.13 中断 13——一般保护	180	9.2 段描述符与保护之关系	226
7.7.14 中断 14——页故障	180	9.2.1 对类型的检查	227
7.7.15 中断 16——浮点错	182	9.2.2 对界限的检查	228
7.7.16 中断 17——对准检查	184	9.2.3 特权级	229
7.8 异常和错误小结	185	9.3 访问数据时的限制	230
习题 7	187	9.4 控制转移	232
第 8 章 总线技术	188	9.5 门描述符技术	233
8.1 总线的概念	188	9.5.1 堆栈转换技术	236
8.1.1 什么是总线	188	9.5.2 从过程返回	238
8.1.2 总线标准的四个特性	189	9.6 操作系统指令	239
8.1.3 总线分类	190	9.6.1 特权指令	239
8.1.4 总线操作	192	9.6.2 敏感指令	240
8.1.5 总线配置结构	194	9.7 指针指令	240
8.2 数据传送机制	197	9.7.1 描述符验证	241
8.2.1 实际存储器和 I/O 接口	197	9.7.2 指针完整性与请求特权级	242
8.2.2 数据传送机制	198	9.8 页级保护技术	243
8.2.3 与 8 位、16 位、32 位及 64 位 存储器接口	199	9.8.1 保存保护参数的页表项	243
8.3 总线周期	202	9.8.2 两级页表的组合保护	244
8.3.1 单传送周期	203	9.8.3 页保护越权	245
8.3.2 成组周期	204	9.8.4 段与页保护的组合	245
8.3.3 中断确认周期	205	习题 9	246
8.3.4 专用总线周期	206	第 10 章 输入输出技术	247
8.4 PCI 总线	207	10.1 输入输出编址	247
		10.1.1 独立编址的输入输出	248
		10.1.2 存储器映像输入输出	249

10.2 输入输出指令	250	12.7.2 任务逻辑地址空间	282
10.2.1 寄存器输入输出指令	252	习题 12	283
10.2.2 从端口输入输出字串 指令	252	第 13 章 调试技术	284
10.3 输入输出与保护	253	13.1 调试支持	284
10.3.1 输入输出特权级	253	13.2 调试寄存器	285
10.3.2 输入输出准许位映像	254	13.2.1 调试地址寄存器 (DR0~DR3)	285
习题 10	255	13.2.2 调试控制寄存器(DR7)...	285
第 11 章 初始化处理技术	257	13.2.3 调试状态寄存器(DR6)...	286
11.1 初始化处理	257	13.2.4 断点字段识别	287
11.1.1 复位后微处理器的状态...	257	13.3 调试异常	288
11.1.2 第一条指令地址	259	13.3.1 中断 1——调试异常	288
11.1.3 允许 Cathe 操作	260	13.3.2 中断 3——断点指令	291
11.2 实模式下的软件初始化处理技术...	260	习题 13	291
11.2.1 系统表	261	第 14 章 指令系统	292
11.2.2 非屏蔽中断	261	14.1 数据传送指令	292
11.3 保护模式下的软件初始化 处理技术	261	14.1.1 通用数据传送指令	292
11.3.1 系统表	261	14.1.2 堆栈处理指令	293
11.3.2 分页	262	14.1.3 类型转换指令	294
11.3.3 任务处理技术	263	14.2 二进制算术运算指令	296
11.3.4 中断处理途径	263	14.2.1 加法指令和减法指令	297
11.4 操作模式的转换	263	14.2.2 比较和符号改变指令	298
11.4.1 向保护模式的转换	264	14.2.3 乘法指令	298
11.4.2 转换回实地址模式	265	14.2.4 除法指令	299
11.5 浮点部件的初始化处理	266	14.3 十进制算术运算指令	300
11.5.1 数值平台的配置	267	14.3.1 压缩 BCD 调整指令	300
11.5.2 浮点部件的软件仿真	268	14.3.2 非压缩 BCD 调整指令	300
习题 11	269	14.4 逻辑指令	301
第 12 章 多任务处理技术	270	14.4.1 布尔操作指令	301
12.1 任务状态段	271	14.4.2 位测试与修改指令	302
12.2 任务状态段描述符	273	14.4.3 位扫描指令	302
12.3 任务寄存器	274	14.4.4 移位与环移指令	302
12.4 任务门描述符	275	14.4.5 根据条件设置字节指令...	310
12.5 任务转换	277	14.4.6 测试指令	310
12.6 任务连接技术	279	14.5 控制转移指令	311
12.6.1 用忙位阻止可能的封闭...	280	14.5.1 无条件转移指令	311
12.6.2 修改任务的连接	281	14.5.2 条件转移指令	312
12.7 任务地址空间	281	14.5.3 软件中断	314
12.7.1 任务线性空间到物理 空间的映像	281	14.6 串操作	315
		14.6.1 重复前缀	315
		14.6.2 变址和定向标志的控制...	316

14.6.3 字串指令	317	14.11 杂项指令	327
14.7 结构化语言指令	318	14.11.1 地址计算指令	327
14.8 标志控制指令	323	14.11.2 无操作指令	328
14.8.1 进位和定向标志控制 指令	323	14.11.3 转换指令	328
14.8.2 标志转换指令	323	14.11.4 字节交换指令	328
14.9 数字指令	324	14.11.5 交换与相加指令	330
14.10 段寄存器指令	325	14.11.6 比较与交换指令	330
14.10.1 段寄存器转移指令	325	14.11.7 CPUID 指令	331
14.10.2 远控制转移指令	326	习题 14	331
14.10.3 数据指针指令	326	附录 A Pentium 指令系统	333

第 1 章 微型计算机系统概论

1.1 微型计算机技术发展

微处理器出现于 20 世纪 70 年代初,是大规模集成电路发展的产物。在这以前,计算机的发展经历了电子管计算机时期、晶体管计算机时期、中小规模集成电路计算机时期。大规模集成电路于 1970 年研制成功,并开始以它作为计算机的主要功能部件。此时计算机进入了大规模集成电路时期,计算机的微型化成为可能。

微型计算机的发展是以微处理器的发展来表征的。将传统计算机的运算器和控制器集成在一块大规模集成电路芯片上作为中央处理部件(Central Processing Unit,CPU),称为微处理器。微型计算机是以微处理器为核心,再配上存储器、接口电路等芯片构成的。

微处理器一经问世,就以体积小、重量轻、价格低廉、可靠性高、结构灵活、适应性强和应用面广等一系列优点占领世界计算机市场,并得到广泛应用,成为现代社会不可缺少的主要工具。

1946 年,世界上第一台电子数字计算机 ENIAC 在美国宾州诞生;同年,贝尔实验室的 Schockley 博士发明了被誉为“20 世纪最伟大发明”的晶体管;今天,Internet 盛行、信息高速公路初见端倪,信息技术在近半个世纪内以令人炫目的速度繁衍、演化着。在这场改变人类生存方式的变革中,CPU 以其作为计算机“大脑”和“心脏”这一核心地位而始终处于变革风暴的前沿。

CPU 的发展,可以 Intel 产品为例加以说明。正是由于 IBM 选定了 Intel 的芯片作为其个人计算机 IBM PC 的 CPU,从此 Intel 的发展之路在很大程度上反映了 CPU 发展之路、PC 的发展历史。

1965 年,摩尔(G. Moore)经统计发现,集成电路内芯片的晶体管数目,几乎每隔 18 个月到 24 个月,其集成度就要翻一翻。这条未经严格证明但又千真万确的“金科玉律”,经过近 30 年的检验,始终表现出令人惊异的准确性。

Intel 于 1971 年顺利开发出全球第一块微处理器——4004 芯片。这项突破性的发明当时被用于一种计算器中。这一创举开始了人类将智能内嵌于计算机和无生命设备的历程。

1. 1971 年全球第一块微处理器 4004

4004 主要用来处理算术运算,它集成了 2300 多个晶体管,具有 4 位带宽,工作频率为 108kHz,寻址空间只有 640B。这些参数和当今流行的 Pentium II、Pentium III 相比,简直就是“小巫见大巫”了,但它对整个微处理器领域的影响,却远在后者之上。

2. 新一代 8 位微处理器 8080

随后,Intel 加大了在微处理器上的开发研制力度,在 1974 年又推出了新一代 8 位微处理器——8080。8080 集成了 6000 个晶体管,其时钟频率为 2MHz。8080 是一个划时代的产品,它的诞生使 Intel 有了自己真正意义上的微处理器,也诞生了以 8080 为 CPU 的全球

第一台微处理器——Altair。同时也催生了 IT 界另外一对耀眼的明星——Steve Jobs 和采用 Motorola 6502 微处理器的 Apple II 计算机。

3. 第一代微处理器——16 位的 8086 CPU

Intel 分别于 1978 年和 1979 年推出了 16 位 CPU——8086。它的出现成为 20 世纪 70 年代微处理器发展过程中的重要分水岭。

8086 是真正 16 位 CPU,其内集成进了 29000 个晶体管,主频速率达 5/8/10MHz,寻址空间达到了 1MB,第一次超过 640KB。8088 是 8086 的一个简化版本,时钟频率为 4.77MHz,它将 8 位数据总线独立出来,减少了管脚,因此成本也较低。1979 年,Intel 的这两款 CPU,得到 IBM 的青睐,由于 IBM 采用 Intel 的 8086 与 8088 作为个人计算机 IBM PC 的 CPU。个人计算机 PC 时代从此诞生。

IBM 以 Intel 的 8086 与 8088 为硬件平台,又配备了比较完美的操作系统和相对丰富的应用软件,使得以 Intel 16 位 8086 为平台的 PC 机成为第一代微处理器的典型代表。

4. 第二代微处理器——16 位的 80286 CPU

80286 芯片于 1982 年 2 月 1 日正式发布,总线带宽为 16 位,集成了 13 万多个晶体管,因此性能也有了很大的提高,主频达到了 20MHz。但它真正的闪光点在于:第一,它首次提出了实方式和保护方式这两种对 CPU 不同的操作方式。保护方式的提出使得 80286 突破了 8086/8088 受 16 位地址总线制约而不能遍访 1MB 以上的存储空间这一关键约束,而 80286 的 24 位地址总线使得它可以访问到 16MB 地址空间;另外,由于引进了段描述符表的概念,80286 可以访问 1GB 的虚拟地址空间,它可以将 1GB 虚拟空间中的任务映射到 16MB 空间中去,从而使多任务并行处理成为可能。这对后来的多任务操作系统的普及是至关重要的。第二,80286 是第一款“100%完全向下兼容”的 Intel 微处理器。

5. 第三代微处理器——32 位的 80386 CPU

1985 年 10 月,Intel 推出它的第三代微处理器——32 位的 80386 DX。80386DX 是一块集成进了 27.5 万个晶体管的全 32 位微处理器,其时钟频率达到 33 MHz,数据总线和地址总线均为 32 位,具有 4GB 的物理寻址能力。而由于在芯片内部集成了分段存储管理部件和分页存储管理部件,它能够管理高达 64TB 的虚拟存储空间;另外,它还提供了一种叫做“虚拟 8086”的工作方式,使得芯片能够同时模拟多个 8086 处理器,以同时运行多个 8086 应用程序,从而保证了多任务处理能够向下兼容。为了加快浮点操作速度,与此同时还成功地推出了数值协同处理器——80387(亦称浮点运算部件)。80386 的成功为日后 80486、Pentium 的研制奠定了技术基础。

6. 第四代微处理器——32 位的 80486 CPU

80486 微处理器于 1989 年 4 月正式发布。这是一款在一片芯片内集成进了 120 万个晶体管的 CPU,是 Intel 第一次将微处理器的晶体管数目突破 100 万只。它不仅把浮点运算部件集成进芯片之内,同时还把一个规模大小为 8KB 的一级高速缓冲存储器(Cache)也集成进了 CPU 芯片内。这种集成极大地加快了 CPU 处理指令的速度,使指令平均执行时间从 80386 的约 4.5 个周期降至 80486 的约 1.8 个周期。芯片的整数处理部件采用是 RISC 结构,以加速处理单一指令的速度,而芯片内部其他方面则保留 CISC 原样,用以处理复杂的指令,并保证其兼容性。此外,80486 引进了时钟倍频技术(即用一种特殊的电路使得大多数内部部件以输入时钟的倍频运行,因而能使装在 Cache 中程序的运行速度快一倍。

但其内部总线仍以外部时钟的频率工作,使得 80486 DX 可以和低速器件相连),从而使主频超过 100MHz 变成可能。倍频技术在 Intel 后辈 CPU 中一直被沿用。这些在当时非常先进的技术,使 80486 不仅比 80386 快了许多,并且在很多方面也丝毫不逊色于当时的 RISC 芯片。

7. 第五代微处理器——32 位的 Pentium

Intel 在 1993 年推出了全新一代的高性能处理器 Pentium。Pentium 是由拉丁文“五”(Pente)和元素周期表的公用后缀——IUM 组合而成。其寓意是指 Pentium 为该公司的第五代产品,人们为它起了一个相当好听的中文名字“奔腾”。Pentium 芯片内部集成进 310 万个晶体管,单是最初版本的 66MHz 的 Pentium 微处理器运算性能,就比 33MHz 的 80486 DX 高出 3 倍多,而 100MHz 的 Pentium 则比 33MHz 的 80486 DX 快 6~8 倍。较之后辈的 Pentium 微处理器,这种 Pentium 微处理器又叫经典奔腾(Classic Pentium)。

作为世界上第一个 586 级处理器,Pentium 也是第一个超频最多的处理器,由于 Pentium 微处理器的制造工艺优良,所以整个系列的 CPU 的浮点性能也是 CPU 中最强的,可超频性能最大。Pentium 家族里的频率有 60/66/75/90/100/120/133/150/166/200MHz,CPU 的内部频率则是从 60MHz 到 66MHz 不等。值得一提的是,从主频为 75MHz 开始,CPU 的插槽技术正式从以前的 Socket 4 转换到同时支持 Socket 5 和 Socket 7,其中 Socket 7 还一直沿用至今,而且在 Pentium CPU 内部配置了其大小为 16KB 的一级 Cache,这样能使 Pentium 微处理器的处理能力更加强大。

8. 高能奔腾(Pentium Pro)

Intel 于 1996 年推出了新 x86 系列 CPU——Pentium Pro。Pentium Pro 芯片内部集成进 550 万个晶体管,内部时钟频率为 133MHz。Pentium Pro 内的一级(片内)Cache 大小为 16KB,其中 8KB 为指令 Cache,8KB 为数据 Cache。另外,在 Pentium Pro 的一个封装中还包含有一个 256 KB 的二级 Cache 芯片,两个芯片之间用高频宽的内部通信总线互连,处理器与 Cache 的连接线路能更容易地运行在更高的频率上。主频 200MHz 的 Pentium Pro CPU 的二级 Cache 与处理器同频运行,这样的设计令 Pentium Pro 达到了最高的性能。而 Pentium Pro 最引人注目的地方是,它采用了一项被称之为“动态执行”的创新技术,这是继 Pentium 在超标量体系结构上实现突破之后的又一次飞跃。

9. 多能奔腾(Pentium MMX)

1996 年底 Intel 又推出了 Pentium 系列的改进版本,也就是平常所说的 Pentium MMX(多能奔腾)。MMX 技术是 Intel 最新发明的一项多媒体增强指令集技术,它的英文全称可以翻译成“多媒体扩展指令集”。MMX 是 Intel 公司在 1996 年为增强 Pentium CPU 在音像、图形和通信应用方面而采取的新技术,它为 CPU 增加了 57 条 MMX 指令,除了集中增加 MMX 指令外,还将 CPU 芯片内的一级 Cache 由原来的 16KB 增加到 32KB(16KB 指令 Cache + 16KB 数据 Cache),因此带有 MMX 功能的 CPU 比普通 CPU 在运行含有 MMX 指令的程序时,处理多媒体的能力上提高了 60% 左右。MMX 技术开创了 CPU 开发的新纪元。在 1999 年,Pentium MMX 是最受欢迎的微处理器,Pentium MMX 系列的频率主要有三种:166/200/233MHz,一级 Cache 都是 32KB,核心电压 2.8V,倍频分别为 2.5、3 及 3.5,插槽都是 Socket 7。