

电子设计自动化 (EDA) 手册

Handbuch der Electronic
Design Automation

[德] Dirk Jansen 著

王丹 童如松 译

吴志红 审校



电子工业出版社

Publishing House of Electronics Industry
<http://www.phei.com.cn>

电子设计自动化(EDA)手册

Handbuch der Electronic Design Automation

【德】 Dirk Jansen 等著

王 丹 童如松 译

吴志红 审校

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书全面介绍集成电路设计的主要步骤,用于设计规范、综合、仿真和验证的不同方法和工具,硬件描述语言和模型实现,以及不同抽象层的电路、模块和系统的设计技术。本书内容已经超出人们通常理解的 EDA 的范畴,其特色之处在于把 EDA 技术的全貌呈现给读者,使读者对其有一个全面的了解和认识。

本书内容丰富,实用性强,可作为高等院校电子工程类专业教学参考书,也可供集成电路设计、集成电路工艺等相关的专业技术人员学习参考。

Copyright © 2001 i. e. 2001

Carl Hanser Verlag, Munich/FRG

All Rights reserved.

Authorized translation from the original German language edition published by Carl Hanser, Munich/FRG.

本书中文简体版专有出版权由 Carl Hanser Verlag 授予电子工业出版社,未经许可,不得以任何方式复制或抄袭本书的任何部分。

版权贸易合同登记号 图字:01-2003-4006

图书在版编目(CIP)数据

电子设计自动化(EDA)手册/(德)扬森(Jansen,D.)等著;王丹,童如松译.—北京:电子工业出版社,2005.3

书名原文:Handbuch der Electronic Design Automation

ISBN 7-121-00925-0

I.电... II.①扬...②王...③童... III.电子电路-电路设计:计算机辅助设计-技术手册 IV.TN702-62

中国版本图书馆 CIP 数据核字(2005)第 009401 号

责任编辑:杨丽娟 特约编辑:王银彪

印 刷:北京市牛山世兴印刷厂

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

经 销:各地新华书店

开 本:787×1092 1/16 印张:46.25 字数:1184 千字

印 次:2005 年 3 月第 1 次印刷

印 数:4000 册 定价:88.00 元

凡购买电子工业出版社的图书,如有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系。联系电话:(010) 68279077。质量投诉请发邮件至 zts@phei.com.cn,盗版侵权举报请发邮件至 dbqq@phei.com.cn。

译 者 序

在德国西南角的巴登-符腾堡州,离著名的阿尔卑斯山不远有两条山脉,就是国际休闲地区黑森林山区和施瓦本山区。这个地区的高校里有一个非常活跃的协会——MPC,即多项目协作组。他们每年要组织两次活动,大家一起讨论 IC 设计的新进展,交流 IC 设计工具软件的使用心得,评阅 IC 设计专业的研究生论文,颁发优秀论文奖。

在 MPC 合作组的负责人 Jansen 教授的 ASIC 设计中心实验室里,展示了他成功设计的十多片集成电路产品。MPC 协作组的其他会员也同样硕果累累,甚至有的大学里还有集成电路实验室,可以自己制作晶圆片。教授们从集成电路设计到生产的各个环节都有各自的特长,积累了大量的经验。

为了把他们长期积累的经验介绍给大家,MPC 的十多位教授合作编写了这本《Handbuch der Electronic Design Automation》。在书中,教授们以精练的文字介绍了 IC 设计、生产、封装的各个环节,以及硬件描述语言和各种 EDA 工具的使用。每位教授用不太长的篇幅对自己的专长进行了描述,每章的内容都是他们多年经验的结晶。可以看出,这本书是一本内容丰富,讲解精练,很有价值的参考书。本书可以作为高年级大学生和研究生的教科书,也可以作为相关专业的工程技术人员的参考书。

本书的第 1~3 章、第 9~26 章及附录由王丹翻译,第 4~8 章由童如松翻译,全部译文由同济大学吴志红教授审校。在翻译过程中,得到了电子工业出版社的热心指导和支持,也得到了叶文霞、杨小雪等老师,以及王威等同学的大力协助,在此深表谢意!

本书的作者 Jansen 教授及其他各位教授涉足了 EDA 和 IC 设计、生产的多个方面,译者深感知识的深度和广度都远远不足。加上原著为德语,能够给译者帮忙的专家不多,所以书中难免出现翻译错误及不妥之处,望读者批评指正。

译 者
2004 年 12 月

序

我在大学一年级的時候学习了电真空管。那个时候,一个收音机有 5 个电真空管,好一点的会有 7 个。20 世纪 60 年代晶体管问世了。当时,一个好的收音机有 10 多个晶体管。再后来的收音机有 15 到 20 个的晶体管,再往后晶体管的数目就数不清了。现在,个人电脑的处理器的包含超过千万个晶体管,而且晶体管的数目还在以每年上百万个的速度增加。

20 和 20M 的区别在于复杂程度、操作方式和商业模式的不同。工程师可以不借助任何工具来完成 20 个晶体管的设计,但是如果是两千万个晶体管的设计就不是人力所能及的了,必须借助自动设计的帮助。复杂程度的加大导致对巧妙的方法与工具的需要,也导致设计自动化进入设计实践。

随着设计过程被划分成多个步骤以及分层设计,设计芯片或系统的方法也变得简单了。同样,商业模式也从纵向一体化模式,即公司独自完成从产品性能制定到产品制造,转变为全球分布的客户服务制造模式,也就是设计和制造的主要部分由外协完成。

通常,产品制造过程可以分为几个不同的步骤,包括资料收集、规格制定、元件选择、结构设计、部件整合、物理设计、校验、仿真、样机试制和产品制造。此外,每个产品可以表示为不同的抽象层次,这些层次是由设计中部件的复杂性决定的,例如晶体管、门电路、寄存器、处理器或其他智能部件。对每个步骤和每个层次我们采用不同的方法和工具,因而就产生了电子设计自动化(EDA)工业。

从产品描述到生产引用的一系列步骤和工具被称为方法学。每个系统公司运用不同方法学的微小差别生产不同的产品,这些产品取决于市场需求、产品要求、质量、成本和商业模式。

芯片生产的进步,特殊方法的应用,使得系统设计公司能够把一个完整的系统放在一片硅片上。它使得建立系统的思考模式有了许多变化。

在这个新的设计环境中,系统设计公司把产品定义在它们自己的领域内,半导体公司把系统放在硅片上。设计过程通常会采用第三方产品。设计过程主要集中在规范制定、结构设计、软件和校验上。大多数 SOC 的成本体现在软件上,而不是在硬件上。软件和硬件被设计为一个整体,我们在设计过程中必须照顾到整个产品而不是设计中的某一块。因此,设计师必须注意整个设计过程,而不是一个抽象层的某个步骤。

我们的大学教育已经意识到,为了培养具有系统知识而不仅仅是程序员或电路设计员的学生,必须把精力集中在系统工程上。

在这不断变化着的环境下,这本电子设计自动化手册为系统设计人员以及正在学习相关课程的学生提供了有益的帮助。本书全面介绍系统设计方法的主要步骤,描述用于设计规范、综合、仿真和验证的不同方法和工具,还介绍硬件描述语言、模型实现,以及不同抽象层的电路、模块和系统的设计技术。本书最大的长处在于把 EDA 技术的全貌呈现给读者,使读者对其有一个全面的了解和认识,而不是断章取义地了解其中一些方面的内容。

基于上面的原因,我真诚地把这本书介绍给所有从事电子系统设计的读者们。

Irvine, California, September 2000

Daniel D. Gajski

前 言

这本放在你面前的书是多所高校的同事们多年合作的结晶,他们都从事集成电路设计教学和研究工作,也都是巴登—弗腾堡州 MPC 协作组的成员。MPC 就是 Multi - Project - Chip,也就是在一个晶圆片上同时放置多个设计课题,使得整个工序的高成本由多个项目分担。这个设想的实现需要协同工作、各方的协商和熟知当前技术状况的信息。当 MPC 做了超过十年的像 Europractice 和 CMP 这样的专业经纪人以后,这个德国西南部 13 所高校的协作组成员的联系更紧密了。协作组作为工业的合作伙伴,通过不同行业的各种项目显示了其在现代电路设计方面的能力。同时通过教学的紧密合作——实验室每年接待大约 600 名学生,积累了丰富的经验,以保证学生设计、研究项目和工业规划项目的成功实施。平凡无奇但丰富多彩的项目又产生了更多的实践经验。我们在这里尝试着将这些经验写在书里。

本书的对象是 EDA 用户、实习生和学生。请本行业的专家和学者谅解我的某些简化和缩略。这里试图根据现今人们应当知道的知识,借助计算机程序的帮助设计现代电子电路。这些知识应当是多学科的,包括经典信息的范畴,像数字技术、半导体物理、电子电路技术,以及 IC 和电路板的生产工艺。“人们真的必须知道这全部吗?”学生总是不断地提出这样的问题。我给他们的答复是“至少这么多!”。反复提出这个问题就说明人们对这点总是表示怀疑,因此需要提供足够多的好书。在本书各章节后面也提供了这些参考资料。

应当说,在学习的不同阶段都有较好的书籍。本书并不能代替专门书籍,而这些书籍几乎全都是英文的。不过这些书中的最重要的部分已经概括在本书中了。本书包罗万象,适于教学,并且工业工程师也可以使用,正是人们所期待的一本手册。所以本书是每个电子工程师桌上必备的书。

如果有人期望找到本书的指导软件,甚至附送 CD 的演示版本,那他就错了。按照现在每年两次升级的改进速度,软件介绍在这些书出版的时候已经过时了。为了得到最新描述和演示软件下载版,在附录中有一个详尽的表,可以查阅厂商的最新网页地址,以及德国 EDA 行业的研究领域和德国活跃的协会与组织。

在这里我要再次感谢所有作者的撰稿,感谢 Carl Hanser 出版社的支持,感谢奥芬堡应用科技大学 ASIC 设计中心的员工们的支持,感谢他们以不同的方式方法为本书的成功出版做出的贡献。

编 者

工程博士 Dirk Jansen

目 录

EDA 概况

第 1 章 概论	3
参考文献	14
第 2 章 电子设计自动化的方案	15
2.1 设计系统分类	15
2.2 设计的步骤	16
2.2.1 技术规范的制定	17
2.2.2 算法模块	17
2.2.3 寄存器传输级	17
2.2.4 逻辑设计	18
2.2.5 晶体管电路设计	19
2.2.6 掩膜的几何图形设计(版图)	20
2.2.7 试验结构的补充	20
2.3 执行和验证	21
2.4 自顶向下设计流程还是自底向上设计流程	22
2.5 EDA 的简史	23
2.5.1 第一代 EDA	23
2.5.2 第二代 EDA	24
2.5.3 第三代 EDA	24
2.5.4 设计产出率的发展	27
2.5.5 展望第四代 EDA	28
参考文献	29

符号设计

第 3 章 符号的设计规范	33
3.1 符号的电路图输入作用	33
3.1.1 电子设计的第一步	33
3.1.2 结构和特性描述	34
3.1.3 标准化	34
3.2 电路图编辑器	35
3.2.1 电路图编辑器的图形元件	35
3.2.2 图形设计的结构和组织	39

3.2.3 分配—性能—属性	42
3.2.4 符号库	45
3.2.5 符号编辑器	46
3.2.6 编辑功能	47
3.2.7 电路图编辑器的特殊功能	51
3.3 网表的产生	53
3.4 电路图输入的例子	54
3.4.1 FPGA/CPLD 设计例子	54
3.4.2 电路板设计的例子	58
3.4.3 集成电路单元设计的例子	61
3.4.4 标准单元集成电路设计的例子	63
参考文献	69

高级语言设计

第 4 章 采用高级语言的设计规范	73
4.1 概述	73
4.1.1 VHDL 的起源	73
4.1.2 VHDL 设计流程	74
4.2 VHDL 设计的结构	77
4.2.1 信号	77
4.2.2 接口(端口)	80
4.2.3 实体	80
4.2.4 工作库 WORK	81
4.2.5 构造体	81
4.2.6 器件	83
4.2.7 配置	84
4.2.8 “7 段位十六进制”的两部分转换	85
4.3 并行语句	86
4.3.1 简单信号赋值	86
4.3.2 条件信号赋值	87
4.3.3 选择信号赋值	88
4.3.4 带有优先级判断的输入端编码器	88
4.4 VHDL 里的仿真模块	89
4.4.1 驱动	90
4.4.2 Δ 延时同步机制	90
4.4.3 延时建模	92
4.4.4 比较传输延时和惯性延时	95
4.5 进程	96

4.5.1 特性	96
4.5.2 信号和变量	98
4.5.3 顺序语句	100
4.6 顺序(同步)逻辑	110
4.6.1 组合体	110
4.6.2 寄存器和 D 触发器	111
4.6.3 时序进程	112
4.6.4 异步总线信号的处理	118
4.7 类型	120
4.7.1 标准类型	120
4.7.2 枚举类型	122
4.7.3 物理类型	122
4.7.4 记录类型	123
4.7.5 数组类型	123
4.7.6 存取类型	125
4.7.7 文件类型	125
4.7.8 存取类型堆栈形式的模块化	126
4.8 操作符	128
4.8.1 标准操作符	129
4.8.2 布尔操作符	129
4.8.3 比较操作符	130
4.8.4 操作符的重载	130
4.8.5 带重载的“+”操作符的枚举类型加法	131
4.9 子程序	133
4.9.1 函数	133
4.9.2 进程	135
4.9.3 决断函数 Wired_Or	136
4.10 测试平台	138
4.10.1 激活模型	138
4.10.2 响应模型	139
4.10.3 包集合 TEXTIO	140
4.10.4 一个测试平台的例子	141
4.11 程序包和库	144
4.11.1 程序包的构造	144
4.11.2 库文件	144
4.11.3 在程序包里的多个操作符	145
4.12 高级 VHDL	146
4.12.1 Generics 语句	146
4.12.2 Attribute(属性)描述与定义语句	147

参考文献	149
第 5 章 图解式特性说明	150
5.1 概述	150
5.1.1 简要说明	150
5.1.2 设计结构	151
5.1.3 使用图解式说明的设计周期	151
5.2 图形化描述的原则	152
5.2.1 方块图	152
5.2.2 真值表	152
5.2.3 流程图	154
5.2.4 状态图	155
参考文献	160
第 6 章 逻辑综合	161
6.1 概述	161
6.2 可逻辑综合的 VHDL 代码示例	162
6.3 分块化	164
6.4 分层修改	166
6.5 优化	167
6.5.1 优化要求的作用	167
6.5.2 优化策略	169
6.5.3 两级逻辑的优化	172
6.5.4 顺序逻辑的优化	174
6.6 重新定时	177
6.7 工艺映射	179
6.8 可逻辑综合化的结构、属性、类型和操作符	181
参考文献	182
第 7 章 硬件/软件协作设计	183
7.1 设计再应用	183
7.1.1 为什么要重复使用设计模块	183
7.1.2 硬件/软件宏,虚拟器件和“有版权设备”(IP)	185
7.1.3 参数可变化的器件	186
7.1.4 标准化——“虚拟插座接口联盟”(VSIA)	187
7.1.5 作为商业对象的虚拟器件	188
7.2 使用虚拟器件和处理器的设计	191
7.2.1 使用 FPGA 工艺的设计	191
7.2.2 ASIC 结构处理器的使用	191
7.2.3 嵌入式软件	194
7.2.4 硬件/软件协仿真	198
7.2.5 ASIC 里的元件的布局和布线	200

7.3 面向硬件/软件码设计的 EDA 系统	201
7.3.1 对于设计空间检测的程序系统(设计空间检测工具)	201
7.3.2 面向不规则目标结构的编译器(可重定位编译器)	202
7.3.3 集成程序系统	205
7.4 片上系统的设计	205
7.4.1 概念与规范	206
7.4.2 微机械系统:数字、模拟和机械世界的连接	206
7.4.3 在 SOC 仿真中的问题	206
7.4.4 一个挑战:片上系统的测试	206
7.4.5 SOC 设计实例	207
参考文献	208
第 8 章 表格化的设计形式	211
8.1 网络列表形式	211
8.2 SPICE 格式	212
8.2.1 SPICE 网络列表的格式	212
8.2.2 控制指令的格式	213
8.2.3 一个 SPICE 网络列表的例子	214
8.3 EDIF(电子设计交换格式)	215
8.3.1 “EDIF 200”的结构与组件	216
8.3.2 一个 EDIF 网络列表的实例	217
8.4 SDF 格式	218
8.4.1 SDF 格式的目标	218
8.4.2 设计过程中的 SDF 数据	219
8.4.3 SDF 的结构与元器件	221
8.4.4 一个 SDF 例子	222
参考文献	223

建模和验证

第 9 章 设计验证	227
9.1 仿真验证	227
9.2 形式验证的基本操作法	231
9.3 静态定时分析	232
9.4 临界信号的识别	233
9.5 借助可编程器件进行验证	234
参考文献	235
第 10 章 模拟仿真	236
10.1 SPICE 设计方案	237
10.1.1 分析类型	237

10.1.2 用网表描述电路	237
10.1.3 历史	238
10.1.4 SPICE 的数学方法	239
10.1.5 SPICE 的程序结构	243
10.2 SPICE 晶体管模型	244
10.2.1 双极型晶体管	244
10.2.2 MOSFET	251
10.3 运算放大器模型	258
10.3.1 器件模型	258
10.3.2 ABM 模型	259
10.3.3 运算放大器的宏模型	261
10.4 判断模拟电路稳定性的闭环增益分析	264
参考文献	267
第 11 章 数字仿真	268
11.1 数字仿真有什么用	268
11.2 仿真模型和集成电路	270
11.3 标准化数字模型的 SDF 格式	270
11.4 数字电路仿真系统的结构	272
11.4.1 证明规定功能的数字仿真器	272
11.4.2 逻辑值系统	273
11.5 证明电路可测试性的故障仿真	275
11.6 仿真的功效和应用	276
11.6.1 实例:“与非”电路	276
11.6.2 实例:RS 触发器	280
11.7 证明电路可测试性时仿真器的效能	289
11.8 用设计例子“七段译码器”看故障仿真的功效	289
11.9 设计举例“带进位的 16 位计数器”的故障仿真	293
11.9.1 “4 位计数器”模块	293
11.9.2 16 位计数器电路	298
11.10 用不同工具描述电路	304
11.11 数字仿真的效率极限和大型设计的处理	304
参考文献	305
第 12 章 混合信号仿真	306
12.1 概述	306
12.2 不同抽象级上的仿真	306
12.3 混合信号仿真的方案	307
12.3.1 要求和仿真过程	307
12.3.2 单独的仿真器	309
12.3.3 总仿真器:PSPICE 举例	309

12.4 应用举例	312
12.4.1 举例:CMOS 环形振荡器	312
12.4.2 举例:锁相环(PLL)	313
参考文献	315
第 13 章 系统仿真	316
13.1 概述	316
13.1.1 系统仿真的原因	316
13.1.2 系统仿真的实现,模型构成	316
13.1.3 系统仿真器的概况	318
13.1.4 展望:VHDL-AMS	321
13.2 信息技术的系统仿真	325
13.2.1 引言	325
13.2.2 信号处理算法仿真	326
13.2.3 仿真器耦合	333
13.3 微系统技术的系统仿真	334
13.3.1 对仿真的要求	334
13.3.2 微系统技术的模型化	336
13.3.3 微系统技术用的仿真器连耦合	342
13.4 特殊应用结果的表示	344
参考文献	347
第 14 章 形式验证	350
14.1 模型检验	351
14.2 等效检验	351
14.3 基础技术	352
14.3.1 判定图	352
14.3.2 特征图	354
14.4 顺序电路	355
14.4.1 等效的有限自动机	355
14.4.2 并行过程的模型化	357
14.5 综合过程的正确性	358
14.5.1 扫描路径生成	358
14.5.2 版图综合	358
14.6 设计验证	359
参考文献	359
第 15 章 易测试的设计	361
15.1 芯片测试的意义	361
15.2 黑盒测试	362
15.3 故障模型	362
15.3.1 黏着故障模型	363

15.3.2	单元故障模型	364
15.3.3	硬桥接故障	365
15.3.4	参数故障	365
15.3.5	晶体管故障	366
15.4	为组合电路产生测试模板	367
15.4.1	布尔微分	368
15.4.2	不可发现的故障	371
15.4.3	通过路径敏化产生测试模板	372
15.4.4	故障仿真	376
15.4.5	测试模板发生器的优化	377
15.4.6	信号的可控性和可观察性	378
15.4.7	测试模板的顺序	381
15.5	顺序电路	381
15.5.1	扫描路径	382
15.5.2	有扫描路径能力的电路	384
15.5.3	无扫描路径的顺序电路测试	385
15.6	测试能力设计	387
15.6.1	通用测试	387
15.6.2	特征码分析	389
15.6.3	片上产生的测试输入	390
15.6.4	编码的应用	391
15.6.5	多重计算的原理	394
15.7	边界扫描	395
15.7.1	边界扫描单元	397
15.7.2	TAP 控制器	397
15.8	IDDQ 测试	399
15.8.1	功能上不可识别的缺陷	399
15.8.2	IDDQ 测试模板	400
15.8.3	IDDQ 阈值	401
15.8.4	IDDQ 测量原理	401
15.8.5	IDDQ 可测试性	402
15.9	其他参数测试	403
15.10	芯片的可靠性	403
	参考文献	404

实 现

第 16 章	专用集成电路(ASIC)	409
16.1	概述	409

16.1.1 专用集成电路的工艺特征数据	409
16.1.2 专用集成电路(ASIC)的设计目标	410
16.1.3 CD 机研究,ASIC 作为关键部件	410
16.2 设计方式	411
16.2.1 全定制设计方式	412
16.2.2 标准单元	413
16.2.3 宏单元	415
16.2.4 门阵列	415
16.2.5 可编程门阵列:FPGA	417
16.2.6 设计方式比较	418
16.3 经济性评述	420
16.3.1 作为产品的 ASIC	420
16.3.2 固定成本	420
16.3.3 可变费用	422
16.3.4 设计方式比较	423
参考文献	425
第 17 章 库设计方案	426
17.1 数字器件库	427
17.2 引脚焊盘单元库	437
17.3 库标准(VITAL)	439
17.4 模拟库	444
17.5 宏库	445
17.6 用于印制电路板设计(IBIS)的库	446
17.7 库的维护和移植	447
参考文献	449
第 18 章 可编程逻辑电路	450
18.1 可编程逻辑电路的基本思想	450
18.1.1 历史的里程碑	450
18.1.2 由存储器到可编程逻辑电路	450
18.1.3 编程点的实现可能性	452
18.2 简单可编程组合逻辑电路	453
18.2.1 PAL 的基本方案	453
18.2.2 内部反馈和可断开的输出驱动器	455
18.2.3 可编程极性	456
18.2.4 与项的多次赋值	457
18.3 简单顺序可编程逻辑电路	458
18.3.1 可编程寄存器输入	458
18.3.2 带输出寄存器的 PLD	459
18.3.3 寄存器输入端的异或门	461

18.3.4	输入对输出的算术运算	463
18.3.5	异步寄存器功能	466
18.3.6	通用阵列逻辑 GAL 16V8(V:Versatile 通用)	466
18.4	PLD 编程	469
18.4.1	GAL 16V8 的编程	469
18.4.2	编程的计算机支持	470
18.4.3	JEDEC 格式	471
18.5	复杂的可编程逻辑电路	473
18.5.1	ALTERA 公司的多阵列矩阵(MAX)	473
18.5.2	XILINX 公司的逻辑单元阵列(LCA)	474
18.5.3	ACT 元件,ACTEL 公司的 FPGA	475
18.5.4	复杂 CPLD 或 FPGA 的设计过程	476
18.5.5	比较与展望	477
18.6	资料来源	478
18.6.1	参考文献	478
18.6.2	可编程逻辑电路的供货商	478
18.6.3	专门针对某个生产厂的设计工具的供货商	479
18.6.4	编程器的供货商	479
第 19 章	半导体工艺	480
19.1	硅平面技术的基础知识	480
19.1.1	序言	480
19.1.2	氧化	481
19.1.3	光刻	481
19.1.4	掺杂	483
19.1.5	层的淀积	486
19.2	双极工艺	488
19.2.1	工艺说明	488
19.2.2	可集成的元件	490
19.3	NMOS 和 CMOS 工艺	493
19.3.1	NMOS 工艺	493
19.3.2	CMOS 技术	497
19.4	工艺的继续发展	501
19.4.1	高频双极工艺	501
19.4.2	双极互补型金属氧化物半导体(BiCMOS)	502
	参考文献	502
第 20 章	集成电路技术	504
20.1	概述	504
20.1.1	各项工艺的使用范围	505
20.1.2	双极型工艺模型公式	505

20.1.3 MOS 工艺的模型公式	507
20.1.4 寄生元件、晶体管、导线	508
20.1.5 噪声	510
20.1.6 标量	510
20.2 模拟电路	511
20.2.1 匹配原则	511
20.2.2 与温度的关系	513
20.2.3 基本元件	513
20.2.4 放大器基本电路	522
20.2.5 差动放大器	526
20.2.6 跨导放大器	528
20.2.7 运算放大器	529
20.2.8 电流和电压的基准	532
20.2.9 振荡器	535
20.3 数字电路	538
20.3.1 基本元件	539
20.3.2 触发器	542
20.3.3 读写存储器(RAM)	542
20.4 数模和模数转换器	544
20.4.1 数模转换器	544
20.4.2 模数转换器	546
参考文献	548
第 21 章 几何版图设计	550
21.1 CMOS 电路版图设计	550
21.1.1 引言	550
21.1.2 CMOS 版图的层	550
21.1.3 CMOS 版图与“门锁”现象	555
21.1.4 CMOS 中的电阻	557
21.1.5 CMOS 电路中的电容器	559
21.1.6 CMOS 中的二极管和双极型三极管	561
21.1.7 模拟技术中 CMOS 布局特殊性	563
21.1.8 衬底耦合	566
21.2 标准单元布局	567
21.2.1 引言	567
21.2.2 标准单元的抽象	568
21.2.3 平面图	571
21.2.4 布局	573
21.2.5 布线	574
21.3 LEF 数据格式	575