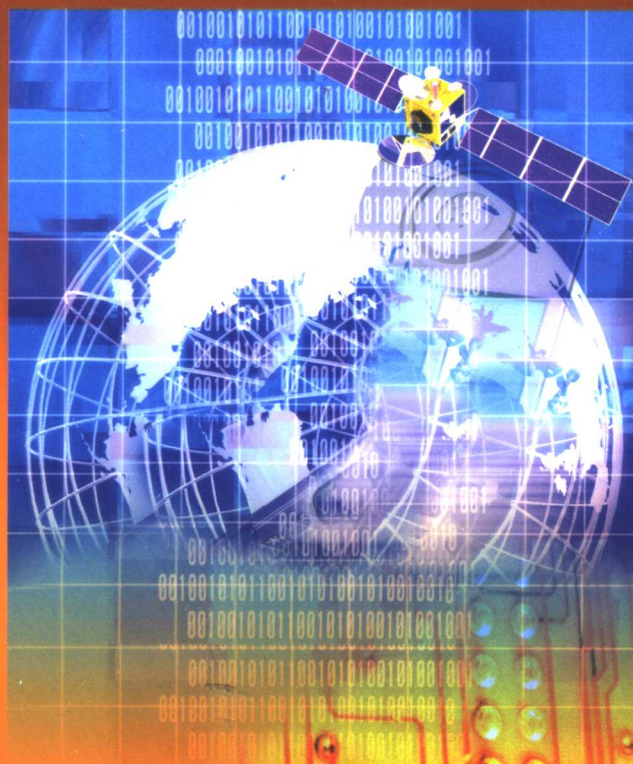


数字信号处理实验教程

主编 刘纪红 孙宇舸 李景华



NEUPRESS
东北大学出版社

数字信号处理实验教程

主 编 刘纪红 孙宇舸 李景华

东北大学出版社

· 沈 阳 ·

© 刘纪红 孙宇舸 李景华 2004

图书在版编目 (CIP) 数据

数字信号处理实验教程 / 刘纪红, 孙宇舸, 李景华主编. — 沈阳: 东北大学出版社, 2004.5

ISBN 7-81102-031-9

I. 数… II. ①刘… ②孙… ③李… III. 数字信号—信号处理—高等学校—教材
IV. TN911.72

中国版本图书馆 CIP 数据核字 (2004) 第 037404 号

出版者: 东北大学出版社

地址: 沈阳市和平区文化路 3 号巷 11 号

邮编: 110004

电话: 024-83687331 (市场部) 83680267 (社务室)

传真: 024-83680180 (市场部) 83680265 (社务室)

E-mail: neuph @ neupress.com

http: // www. neupress. com

印刷者: 沈阳农业大学印刷厂

发行者: 东北大学出版社

幅面尺寸: 184mm × 260mm

印 张: 13.625

字 数: 340 千字

出版时间: 2004 年 5 月第 1 版

印刷时间: 2004 年 5 月第 1 次印刷

责任编辑: 冯淑琴

封面设计: 唐敏智

责任校对: 王 原

责任出版: 杨华宁

定 价: 20.00 元

前 言

当今社会正在进入一个数字化的时代，信息技术发展日新月异，数字化的浪潮正在迅速地席卷全球。数字信号处理作为数字化最重要的技术之一，在其应用的广度和深度方面，正以前所未有的速度向前发展。而数字信号处理器性能的不断提高，开发工具的日臻完善，价格的迅速下降，为信号数字化处理提供了广阔的发展和应用空间。

数字信号处理器 DSP(Digital Signal Processor)及其应用技术是一门新兴的技术，它广泛应用于雷达、语音、通信、图像处理、生物工程、机器人等各个方面。它的主要特点是把算术逻辑单元、并行乘法器、控制器和相当数量的存储器集成在一个芯片上，以达到并行操作的目的。

目前世界上有许多重要的 DSP 处理器生产厂商，主要包括美国德州仪器公司(TI)，模拟器件公司(ADI)，摩托罗拉公司和西门子公司等。其中 TI 公司是全球最大的 DSP 制造商。本书以 TI 公司的 TMS320VC5402 和 TMS320LF2407 芯片为基础，结合 TI 公司的 TMS320VC5402DSK 板和长沙三知电子公司的 DSP 实验仪来详细说明 DSP 芯片的工作原理和内部结构，介绍 DSP 集成开发环境 CCS，并分类给出典型实验。本书中的实验包括 CCS 应用实验、数字信号处理的基本理论和数字信号处理器的相关软件实验和硬件实验。实验项目的性质有基础实验、验证性实验以及综合设计性实验。

本书不仅仅是一本实验教程，也是一本学习 DSP 的工具书。

由于作者水平有限，书中不当之处，欢迎提出批评和建议。

本书中参考了 TI 公司的 TMS320VC5402DSK 板和长沙三知电子公司的 DSP 实验仪所附带的资料，在此一并表示感谢。

编 者

2004 年 2 月于东北大学

目 录

第一章 数字信号处理器芯片简介.....	1
第一节 TMS320VC5402 简介	1
一 TMS320VC5402 DSP 芯片	1
二 TMS320VC5402 DSP 芯片的主要特征	1
第二节 TMS320LF2407 简介	2
一 TMS320LF2407 芯片	2
二 TMS320LF2407 芯片特点	3
第二章 实验平台.....	4
第一节 TMS320VC5402DSK	4
第二节 DSP 综合实验仪	4
一 实验系统标准配置	4
二 系统硬件模块	7
三 5402 主控板说明	15
四 2407 主控板的说明	18
五 启动硬件仿真系统	22
第三章 集成开发软件 CCS 和 CC	25
第一节 软件安装与配置	25
一 CCS 和 CC 软件安装的系统要求	25
二 Code Composer Studio 的安装与配置	25
三 CC 的安装与配置	27
四 CCS 文件名介绍	33
第二节 DSP 应用软件的开发	34
一 DSP 应用软件的标准开发流程	34
二 汇编源程序(.asm)格式	35
三 汇编器	35
四 COFF 目标文件	36
五 链接器	37
六 C 编译器及其他	38
七 CCS 应用详解	39
第三节 CCS 综合使用实验	59
一 建立工程	59
二 向工程中添加文件	60
三 检查源代码	61
四 建立和运行程序	62

五 改变程序选项和修改语法错误	62
六 使用断点和观察窗口	64
七 使用观察窗口察看结构体	64
八 为输入输出文件添加探针(Probe Points)	65
九 显示图形	67
十 为程序和图形添加激励	67
十一 修改增益(Gain)	68
第四章 基础理论实验	69
实验一 信号认识实验	69
实验二 线性卷积实验	72
实验三 DFT 实验	74
实验四 FFT 实验	76
实验五 用 C 语言实现 FIR 滤波器	77
第五章 TMS320VC5402 实验内容	80
实验一 I/O 实验	80
实验二 数码显示实验	86
实验三 同步串口实验	90
实验四 定时器实验	97
实验五 硬件中断实验	103
实验六 交通灯实验	107
实验七 A/D 转换实验	111
实验八 D/A 转换实验	118
实验九 语音处理综合实验 (一)	130
实验十 语音处理综合实验 (二)	144
第六章 TMS320LF2407 实验内容	154
实验一 I/O 实验	154
实验二 数码显示实验	157
实验三 交通灯实验	160
实验四 定时器实验	163
实验五 脉宽捕获(CAP)应用实验	172
实验六 数字振荡器 D/A 转换实验	179
实验七 A/D 采样实验	183
实验八 PWM 波形发生器实验	187
实验九 步进电机控制实验	199
实验十 直流电机控制实验	203
实验十一 波形产生与显示实验	206
参考文献	211

第一章 数字信号处理器芯片简介

数字信号处理器芯片种类繁多, 这里仅简单介绍本实验教程中使用的芯片 TMS320VC5402 和 TMS320LF2407。

第一节 TMS320VC5402 简介

一、TMS320VC5402 DSP 芯片

TMS320VC5402 DSP 芯片(简称 5402 DSP)是 TI 公司于 1996 年推出的新一代定点数字信号处理器。它采用先进的修正哈佛结构, 片内共有 8 组总线(1 组程序存储总线, 3 组数据存储总线及 4 组地址总线)、中央处理单元(CPU)、在片存储器和在片外围电路等硬件, 加上高度专业化的指令系统, 使 5402 DSP 具有功耗小、高度并行等优点, 可以满足通信等众多领域的实时处理的要求。

5402 DSP 的主要特点如下:

- (1) 围绕 8 组总线构成的增强型哈佛结构;
- (2) 高度并行和带有专用硬件逻辑的 CPU 设计;
- (3) 高度专业化的指令系统;
- (4) 模块化结构设计;
- (5) 先进的 IC 工艺;
- (6) 采用降低功耗和抗核辐射能力的新的静电设计方法。

二、TMS320VC5402 DSP 芯片的主要特征

1. 中央处理单元(CPU)

- (1) 先进的多总线结构(1 组程序总线, 3 组数据总线和 4 组地址总线);
- (2) 40 位算术逻辑运算单元(ALU), 包括 1 个 40 位桶型移位寄存器和 2 个独立的 40 位累加器;
- (3) 17 位 \times 17 位并行乘法器, 与 40 位专用加法器相连, 用于非流水线式单周期乘法/累加(MAC)运算;
- (4) 比较、选择和存储单元(CSSU);
- (5) 指数编码器, 可以在单周期内计算 40 位累加器中数值得到指数;
- (6) 双地址生成器, 包括 8 个辅助寄存器和 2 个辅助寄存器算术运算单元(ARAU)存储器;
- (7) 192K 字可寻址存储空间(64K 字程序存储器, 64K 字数据存储器以及 64K 字 I/O 空间);
- (8) 片内 ROM, 可配置为程序/数据存储器;

(9) 片内双寻址 RAM(DARAM)。

5402 中的 DARAM 分为若干块。每块都能在一个机器周期内被访问两次。一般情况下, DARAM 总是优先映像到数据存储空间, 用于存放数据。但是, 它也可以映像到程序存储空间, 用来存放程序代码。

2. 指令系统

- (1) 单指令重复操作和块指令重复操作;
- (2) 块存储器传送操作;
- (3) 32 位长操作数指令;
- (4) 同时读入 2 或 3 个操作数的指令;
- (5) 能并行存储和并行加载的算术指令;
- (6) 条件存储指令;
- (7) 从中断快速返回。

3. 在片外围电路

- (1) 软件可编程等待状态发生器;
- (2) 可编程分区转换逻辑电路;
- (3) 带有内部振荡器或者用外部时钟源的片内锁相环(PLL)时钟发生器;
- (4) 时分多路;
- (5) 缓冲串行口(BSP);
- (6) 16 位可编程定时器;
- (7) 8 位并行主机接口(HPI);
- (8) 外部总线关断控制, 以断开外部的数据总线、地址总线和控制信号;
- (9) 数据总线具有总线保持器特性。

4. 电源

- (1) 可用 IDLE1, IDLE2 和 IDLE3 指令控制功耗, 使其工作在省电方式下;
- (2) CLKOUT 输出信号可以关断。

5. 在片仿真接口

具有符合 IEEE 1149.1 标准的在片仿真接口。

第二节 TMS320LF2407 简介

一、TMS320LF2407 芯片

TMS320LF2407 芯片是 TMS320C2000TM 平台下的一种定点 DSP 芯片。功能强大的 2407 芯片提供了低成本、低功耗和高性能的处理能力, 对电机运行的数字化控制非常有用。几种先进外设被集成到该芯片内, 以形成真正的单芯片控制器。在与现存 24x DSP 控制器芯片代码兼容的同时, 2407 芯片具有处理性能更好(30MIPS)、外设集成度更高、程序存储器更大、A/D 转换速度更快等特点, 是实现电机数字化控制的升级产品。

二、TMS320LF2407 芯片特点

24xx 系列芯片包含了多种芯片，可以提供不同容量的存储器和不同的外设，以满足各种应用和性能价格比的要求。这里我们主要介绍 2407 芯片的特点。

(1) FLASH 芯片有高达 32K 字的储存器，为多种用途的产品提供了经济的可编程解决方案。基于 FLASH 的芯片中有 256K 字的引导 ROM，使在线编程更加方便。

(2) 包括了 ROM 存储器系列，并与其他 FLASH 芯片引脚完全兼容。

(3) 所有 2407 芯片都至少有一个事件管理器模块，用于电机数字化控制的应用。

该模块的性能包括中间和/或边缘对齐的 PWM 发生器及可编程的死区控制性能，以防止桥式驱动主电路的上下桥臂短路。事件管理器模块可实现同步 A/D 转换功能。如果带有双事件管理器(TMS320LF2407)，就能用一个 2407 DSP 芯片实现对多个电机和/或逆变器进行控制。

(4) 高性能 10 位模数转换器(ADC)的转换时间为 500 ns，提供多达 16 路的模拟输入，具有自动排序功能，使最大为 16 路的转换在同一转换期间内进行而不会增加 CPU 的开销。

(5) 所有该系列的控制器都集成有串行通信接口(SCI)，使之能够与系统中的其他控制器进行异步通信(RS-485)。

(6) 对于要求额外通信接口的系统，2406 和 2407 控制器提供了一个 16 位的同步串行外围接口(SPI)。

(7) 提供了 CAN 总线通信模块，并且符合 CAN2.0B 的规范要求。

第二章 实验平台

第一节 TMS320VC5402DSK

为了对 DSP 程序进行调试, TI 公司提供了以下 DSP 芯片的系统集成和调试工具:

- (1) C 语言/汇编语言源码调试器;
- (2) 初学者工具 DSK;
- (3) 软件模拟器;
- (4) 评价模块 EVM;
- (5) 软件开发系统 SWDS;
- (6) 硬件仿真器。

初学者工具 DSK(DSP Study Kit)是 TI 公司提供给初学者进行 DSP 编程练习的一套廉价的实时仿真软件调试工具。板上除了有一片 DSP 芯片之外, 还提供了一片 AD/DA 接口芯片 TCL32044。DSK 板可以与 PC 机进行通信, 在 PC 机上进行编译、汇编和链接后的程序可以通过串行口或并行口下载到 DSK 上的 DSP 芯片的内部 RAM 中。为了方便地进行存储器等硬件资源的扩展, 并形成用户 DSP 系统, DSK 还将 DSP 芯片的数据与地址总线及相应的控制信号引出, 以方便扩展使用。

DSK 的概况: DSK 板内置一个和代码编辑调试器直接兼容的 IEEE 1149.1 标准的仿真器, 同时可以通过它的外延 JTAG 接口被主机调用; 通过它的 16 位的外部存储器接口, DSP 芯片与外部 SRAM, FLASH 存储器以及扩展存储接口连接器相接。这个外部存储器接口还允许扩展存储接口连接器被子板使用; 通过多路缓冲串行口 McBSP 中的一路, 模拟网络接口 ACC 和一个 AD50 接口可以连到一个电话线接口; 通过另一片 AD50、麦克风和扬声器接口可以连接到 McBSP 的另外一路; DSK 还为外部用户的选择提供了八个 DIP 开关和一个可以手动重启的按钮; 四个 LED 灯分别是一个电源指示灯和三个用户控制指示灯。

第二节 DSP 综合实验仪

DSP 实验系统平台采用的是长沙三知电子有限公司设计开发的 SZ-DSP II 实验仪。该实验仪配备了 DSP 模块、信号输入模块、逻辑控制模块、显示模块、键盘模块以及总线扩展模块等。下面分别介绍一下该实验系统平台的标准配置以及各功能模块。

一、实验系统标准配置

1. 标准配置

- (1) 选择一种 TI 主控板(2X 或 5X);
- (2) ALTERA, LATTICE, XILINX 三个公司中的任意一种 CPLD 或 FPGA 系统模板

一块;

- (3) 高速或者高精度 A/D, D/A 板可选;
- (4) CAN 总线接口;
- (5) USB 接口;
- (6) 同步串行口;
- (7) 232, 485 异步串口电路;
- (8) 语音采样芯片 TLC320AD50;
- (9) I/O 扩展电路;
- (10) 语音电路;
- (11) CPLD, FPGA 电路;
- (12) 单片机管理单元;
- (13) 拨码功能选择电路;
- (14) 键盘、液晶屏电路;
- (15) 数码、发光二极管显示电路;
- (16) 机电控制模块;
- (17) CAN 总线模块;
- (18) HPI 口与单片机的接口模块;
- (19) 同步串口 D/A 输出模块。

2. 实验仪的开关和插座的定义

- (1) J28 是 USB 接口;
- (2) J24 为 CAN 总线接口;
- (3) DB9 插座是 232 异步串行接口;
- (4) J3 是 485 接口;
- (5) M3 是耳机插孔, 用于语音输出;
- (6) M1 是麦克风插孔, 用于语音输入;
- (7) J31 是可外扩的 DSP 高 16 位数据和高位地址线接口(位于主板的最左上方), 其管脚定义如下:

1~8 脚: DSP 的高位地址线 A23~A16;

9~24 脚: DSP 的高 16 位数据线 D31~D16;

(8) J32 是可外扩的 DSP 低 16 位地址线和数据线接口, 其管脚定义如下:

1~16 脚: DSP 的低 16 位地址线 A15~A0;

17~32 脚: DSP 的低 16 位数据线 D0~D15;

31 脚: 电源端 +5V;

32 脚: 接地端 GND。

(9) J43 为 DSP 芯片 LF2407 的 16 位 A/D 引出端, 其管脚分布如下:

1~16 脚: DSP 2407 的 16 位 A/D —— ADCIN00~ADCIN15;

17 脚: 模拟地 AGND;

18 脚: 模拟电压 A3.3V。

(10) J33 是 CPLD 或 FPGA(以下简称 CPLD)的 I/O 脚, 用来做控制线的输出端, 可做

二次开发用，其管脚定义如下：

1~10脚：DSP小系统上的CPLD的I/O引出端，可作为信号的输出用；

11~20脚：DSP小系统上的CPLD的I/O引出端，可作为信号的输入、输出用；

21, 31脚：空脚；

22脚：DSP的时钟引出端；

23, 24, 25脚：分别可作为FLASH的写控制、读控制和片选；

26, 28脚：DSP小系统上CPLD的全局使能引出端，可作为信号输入，也可为全局使能信号；

27, 30脚：DSP小系统上CPLD的时钟引出端，可作为输入信号，也可为时钟输入；

29脚：DSP小系统上CPLD的引出端，可作为信号输入；

32脚：复位信号RESET。

(11) J14, J13, J11, J15, J44, J8, J45, J10是DSP小系统与主板的接口插座，其插入方式是看DSP的小系统板上的P1的方向，使P1(电源插座)在左上方，方向对应着往下插。

(12) J23, J22是CPLD模块与主板的接口插座(DB25在左边)。

(13) J18, J16是AD, DA采集卡与主板的接口插座(模拟接口在右边)。

(14) J29是电源输入端，其管脚分布如下：

1, 2, 3, 4脚：分别是+5V, -5V, -12V, +12V输入端；

5和6脚：接地端。

在次主板的右上角有四个发光二极管分别代表+5V, -5V, -12V, +12V电压的有无，当电压接通时，相应的发光二极管就会亮。

(15) J42是DSPL F2407的PWM引出端，其管脚分布如下：

1~6脚：CAP1~CAP6；

7~10脚：T1PWM~T4PWM；

11~22脚：PWM1~PWM12；

23脚：接地端GND；

24脚：电源端3.3V；

25, 26脚：分别是CLKINA, CLKINB；

27, 28脚：接地端GND；

29, 30脚：电源端5V的VCC。

(16) J2是液晶屏数据线和控制线可外扩的接口，其管脚分布如下：

1脚：接地端GND；

2脚：电源端VCC；

3, 18脚：亮度调节端；

4脚：RS；

5脚：R/W；

6脚：使能端E；

7~14脚：数据线D0~D7；

15, 16 脚: 片选端 CS1, CS2;

17 脚: 电源端 VCC;

19 脚: 电源端 VCC0;

20 脚: 接地端 GND。

(17) 开关 J39(右下角)是 DSP 与 MCU 工作时的选择挡。当开关往上拨时为单片机对外输出有效, 往下拨时为 DSP 对外控制有效。

(18) 开关 S33, S34(右上角)分别是 +5V 与 +12V, -12V 与 -5V 电源开关, 当开关往下拨时为电压输入。

(19) 开关 S31(右下角)是选通 HPI 口时数据的方向选择。开关往上拨, 表示不选通 HPI 口; 往下拨为选中 HPI 口。

(20) 所有功能键均为上拨有效。“功能键 1”(S21)拨上时, 用于显示波形, LCD 一列有 64 个点, 只对 8 位数据按比例(256/64)进行压缩, 0 在显示屏底行显示, FFH 在显示屏顶行显示。“功能键 2”(S22)拨上时, 用于打开 232 串口。“功能键 3”(S23)拨上时, 用于打开 485 接口。“功能键 4”(S24)拨上时, 用于打开 USB 接口。“功能键 5”(S28)拨上时, 用于检测显示屏。“功能键 6”(S29)拨上时, 用于检测数码管。“功能键 7”(S30)拨上时, 用于检测板上所有发光二极管。

二、系统硬件模块

本节给出了如图 2-1 和 2-2 所示的实际硬件连接原理图, 图上的标有相同标号的分支都是连接在一点上。

1. 语音处理模块

语音处理模块的硬件连接原理图如图 2-1 所示。

模块功能说明:

音频信号经 M2 或 M1 输入后, 由 2272 滤波, 通过 AD50 采集信号, 然后由 DSP5402 的同步串口 0(BDR0, BDX0, BCLKR0, BCLKX0, BFSX0, BFXR0)传输采集过来的数字信号, 并由 DSP 对其进行处理, 将处理完成的数据存放在 DRAM 中, 或者在被某一条件触发后回放, 再由 LM386 对输出信号进行功率放大, 最后由 M3(耳机)或 M4(喇叭)输出。

2. A/D 采样模块

A/D 采样模块的硬件连接原理图如图 2-2 所示。

模块功能说明:

此模块采用了 8 位高速采样(20MHz)的 A/D 器件 TLC5510。模拟信号通过 J12 插口输入, 然后经过 A/D 采样(J8 为最后输入 A/D 的信号), 采用 DSP 的时钟输入(CLK), 由 DSP 的地址和读写信号(即图 2-2 上所标的 OE 信号)对 A/D 进行控制, 数据输出到 DSP 的数据线, 从而完成 A/D 的高速采样。

3. D/A 转换模块

D/A 转换模块的硬件连接原理图如图 2-3 所示。

模块功能说明:

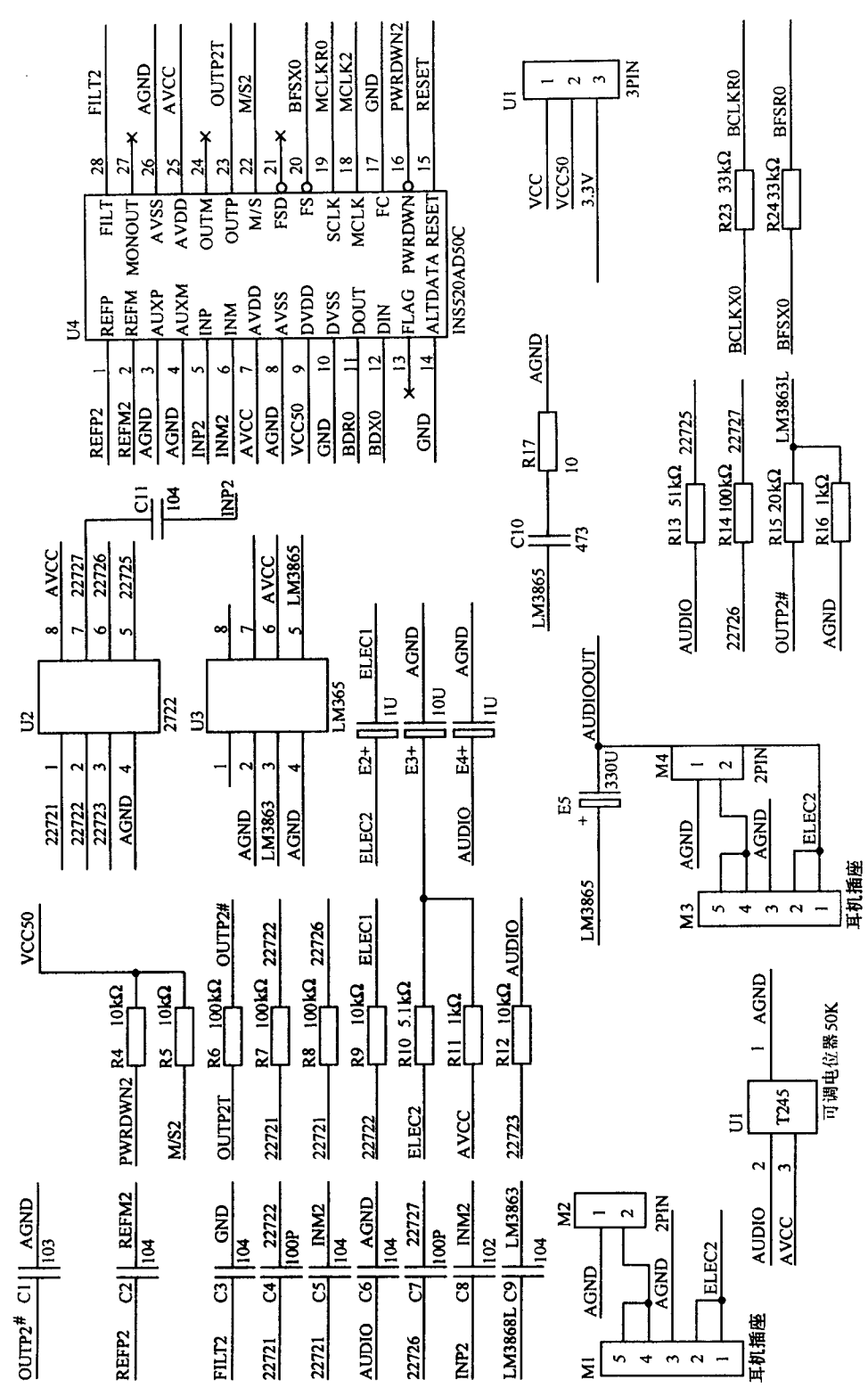


图 2-1 语音处理模块

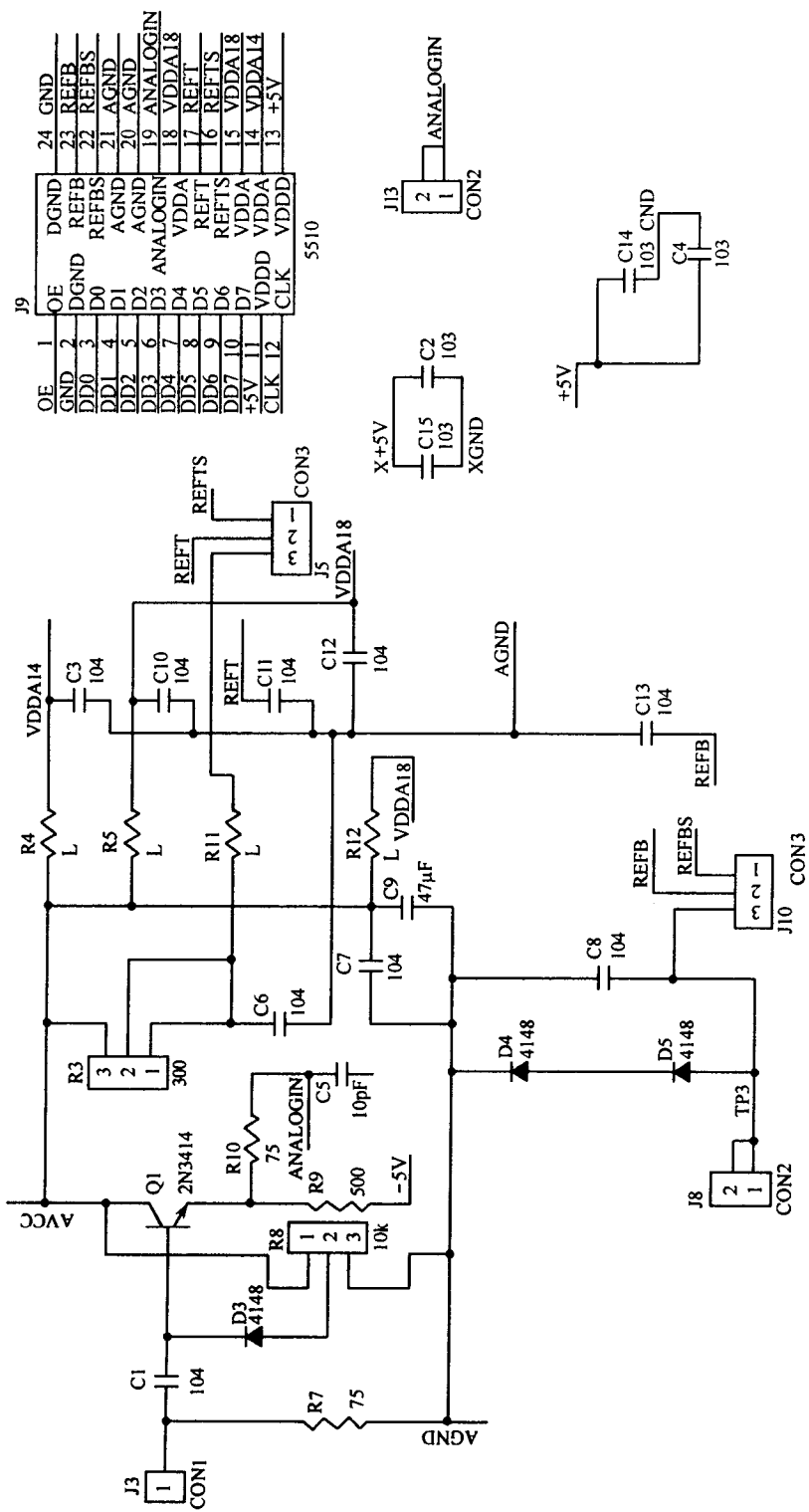


图2-2 A/D采样模块

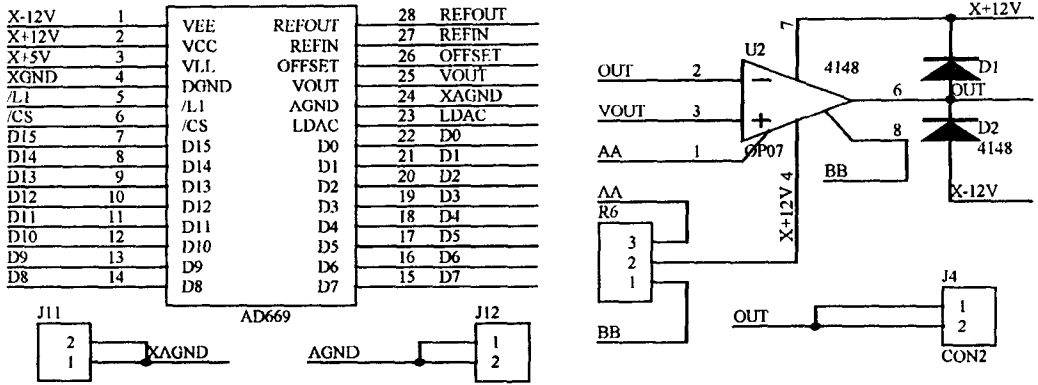


图 2-3 D/A 转换模块

此模块采用 AD 公司的高精度 8 位 D/A 转换器件 DAC0832。数据由 DSP 输入，并由 DSP 对它进行控制，经过 D/A 转换后输出，可以从 OUT 端口进行检测。

4. 交通灯模块

交通灯模块的硬件连接原理图如图 2-4 所示。

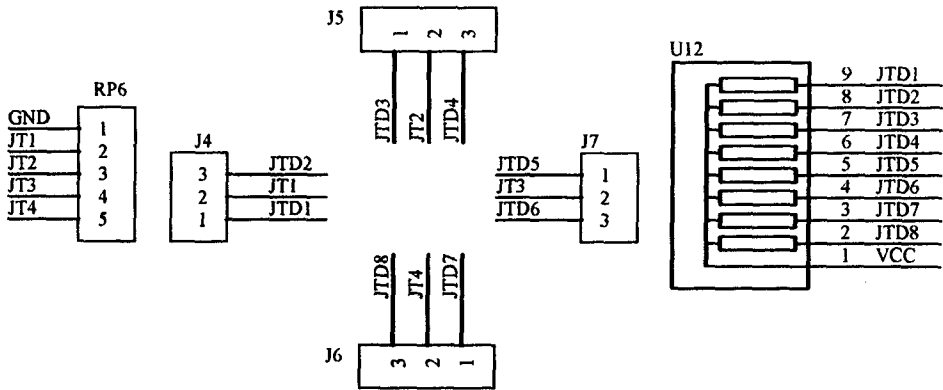


图 2-4 交通灯模块

模块功能说明：

此模块既可以由 DSP 控制，也可以由单片机控制，同时还可以由 CPLD 直接控制以得到运行结果。DSP 或单片机向图 2-4 中 JTD1~JTD8 传送数据(数据与 JTD1~JTD8 相对应)，通过 CPLD 进行逻辑设计，从而实现模拟交通灯的功能。

5. 键盘模块

键盘模块的硬件连接原理图如图 2-5 所示。

模块功能说明：

此模块可以用作按键输入，其输入信号由系统中的 CPLD 进行逻辑处理后发中断给单片机，同时由 CPLD 进行编码输出，单片机直接扫描，从而达到按键输入的效果。

6. 数码管显示模块

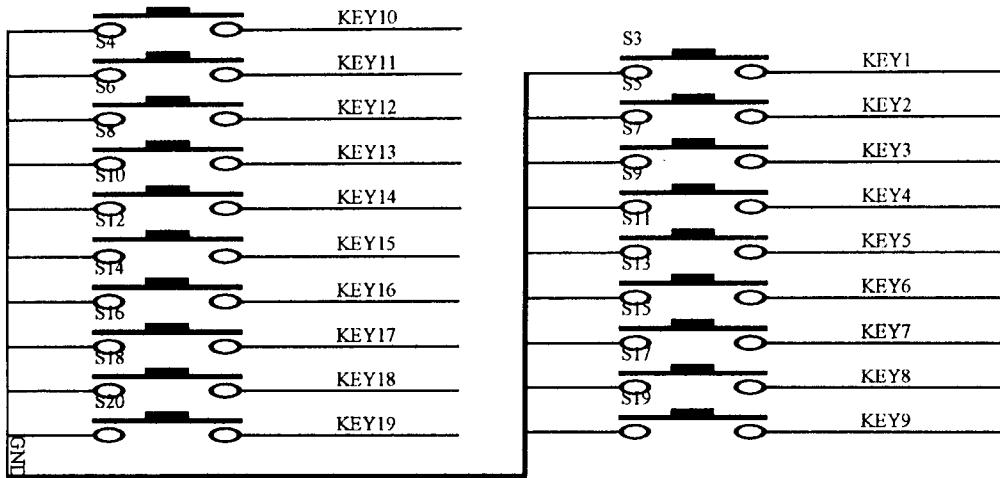


图 2-5 键盘模块

数码管显示模块的硬件连接原理图如图 2-6 所示。

模块功能说明：

该模块同样是由 DSP、单片机和 CPLD 控制显示的模块。工作时可以由 DSP 或单片机对其写入数据(十六进制数)。例如，数码管的第零位为 1 时，就可对其送入数据 10H，然后通过 CPLD 译码显示输出。

7. 异步串行口模块

异步串行口模块的硬件连接原理图如图 2-7 所示。

模块功能说明：

该模块可由单片机的串行接收端(RXD)和发送端(TXD)对其进行数据的接收与发送操作，从而实现异步串行输出。

8. 液晶屏显示模块

液晶屏显示模块的硬件连接原理图如图 2-8 所示。

模块功能说明：

本模块是由单片机对其进行控制(图中的 RS, R/W, LCDE, CS1, CS2)，并写入数据，从而进行各种显示，可以通过可调电位器 U6 对它进行亮度的调节(出厂已经调节好，一般情况不需要调节)。

9. 译码显示模块

译码显示模块的硬件连接原理图如图 2-9 所示。

模块功能说明：

图中相同的标号表示有相同的电器连接。此模块可由 DSP、单片机或 CPLD 对 LED1~LED8 进行控制(其数据输入与 LED1~LED8 相对应)，从而达到译码显示的效果。

10. 串口 485 模块

串口 485 模块的硬件连接原理图如图 2-10 所示。