

数字系统设计自动化

(第2版)

边计年 薛宏熙 苏明 吴为民 编著

Abstract

• Design Automation for Digital Systems, Edition II is a text book for graduate students and the 1 grade of undergraduate students of professional of computer science and electronic specialties. It introduces the basic theory and new techniques of electronic design automation (EDA) for digital. Based on the first edition, the new edition upgrades a great part of the contents, in order to introduce new techniques. In the book, it is tried to explain the profound theory in a simple way, but no loss of strictness. It also includes the new research results of the authors. It provides not only the theoretical knowledge for the EDA researchers and developers, but also the professional knowledge for the designers with EDA tools.

• The book includes 9 chapters: Chapter 1 introduces the overview of the fields in EDA; Chapter 2 introduces widely used hardware description language VHDL in detail and Verilog briefly; Chapter 3 introduces the techniques of logic simulation and VHDL simulation, and the newest proposed hardware description language (HVL); Chapter 4 is for the logic synthesis techniques of both combinational and sequential logic; Chapter 5 is for high-level synthesis; Chapter 6 introduces the formal verification methods of equivalence checking, model checking and theorem proving; Chapter 7 introduces briefly the fault diagnoses and the basic test pattern generation; Chapter 8 introduces some new progresses in EDA area; and Chapter 9 introduces the usage of the EDA tool Max+plusII.

• Design Automation for Digital Systems, Edition II is a text book for graduate students and the 1 grade of undergraduate students of professional of computer science and electronic specialties. It introduces the basic theory and new techniques of electronic design automation (EDA) for digital. Based on the first edition, the new edition upgrades a great part of the contents, in order to introduce new techniques. In the book, it is tried to explain the profound theory in a simple way, but no loss of strictness. It also includes the new research results of the authors. It provides not only the theoretical knowledge for the EDA researchers and developers, but also the professional knowledge for the designers with EDA tools.



清华大学出版社

• The book includes 9 chapters: Chapter 1 introduces the overview of the fields in EDA; Chapter 2 introduces widely used hardware description language VHDL in detail and Verilog briefly; Chapter 3 introduces the techniques of logic simulation and VHDL simulation, and the newest proposed hardware description language (HVL); Chapter 4 is for the logic synthesis techniques of both combinational and sequential logic; Chapter 5 is for high-level synthesis; Chapter 6 introduces the formal verification methods of equivalence checking, model checking and theorem proving; Chapter 7 introduces briefly the fault diagnoses and the basic test pattern generation; Chapter 8 introduces some new progresses in EDA area; and Chapter 9 introduces the usage of the EDA tool Max+plusII.

计算机科学与技术学科研究生系列教材(中文版)

TP271
37=2

数字系统设计自动化 (第2版)

边计年 薛宏熙 苏明 吴为民 编著



清华大学出版社
北京

内 容 简 介

本书是1996年出版的《数字系统设计自动化》一书的第2版,是为高等学校计算机、电子工程等专业的研究生和高年级学生编写的教科书,着重介绍关于数字系统的电子设计自动化(Electronic Design Automation,EDA)各个领域的基础理论和最新发展。第2版在第1版的基础上对大部分内容做了更新,力求反映最新发展。本书力求做到深入浅出而又不失严密性,其中包含作者多年来教学科研工作的成果。本书既为EDA工具的开发者提供理论基础,也为使用EDA工具的设计者提供必要的专业知识。

本书共分9章,第1章介绍EDA的各个领域概貌;第2章介绍硬件描述语言,着重介绍VHDL,并简要介绍Verilog;第3章介绍逻辑模拟和VHDL模拟技术,以及最新出现的硬件验证语言;第4章介绍组合电路和时序电路的逻辑综合技术;第5章介绍高层次综合技术;第6章介绍等价性验证和模型检验的形式验证方法;第7章简要介绍故障诊断和测试码生成的基本技术;第8章介绍EDA领域的最新发展;第9章介绍EDA工具MAX+plus II的使用方法。

版权所有,翻印必究。举报电话:010-62782989 13501256678 13801310933

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

本书防伪标签采用特殊防伪技术,用户可通过在图案表面涂抹清水,图案消失,水干后图案复现;或将表面膜揭下,放在白纸上用彩笔涂抹,图案在白纸上再现的方法识别真伪。

图书在版编目(CIP)数据

数字系统设计自动化/边计年等编著.—2版.—北京:清华大学出版社,2005.7

(计算机科学与技术学科研究生系列教材)

ISBN 7-302-10759-9

I. 数… II. 边… III. 数字系统—系统设计: 计算机辅助设计—研究生—教材 IV. TP271

中国版本图书馆CIP数据核字(2005)第028028号

出 版 者: 清华大学出版社 地 址: 北京清华大学学研大厦
http://www.tup.com.cn 邮 编: 100084
社 总 机: 010-62770175 客户服务: 010-62776969

责任编辑: 马瑛珺

版式设计: 肖 米

印 刷 者: 北京嘉实印刷有限公司

装 订 者: 三河市新茂装订有限公司

发 行 者: 新华书店总店北京发行所

开 本: 185×230 印张: 36.75 字数: 774千字

版 次: 2005年7月第2版 2005年7月第1次印刷

书 号: ISBN 7-302-10759-9/TP·7163

印 数: 1~3000

定 价: 49.00元

■ 名誉主任：陈火旺

■ 主 任：王志英

■ 副 主 任：钱德沛 周立柱

■ 编委委员：(按姓氏笔画为序)

马殿富 李晓明 李仲麟 吴朝晖

何炎祥 陈道蓄 周兴社 钱乐秋

蒋宗礼 焦金生 廖明宏

■ 责任编辑：马瑛琚

本书责任编委：王志英

序

未来的社会是信息化的社会,计算机科学与技术在其中占据了最重要的地位,这对高素质创新型计算机人才的培养提出了迫切的要求。计算机科学与技术已经成为一门基础技术学科,理论性和技术性都很强。与传统的数学、物理和化学等基础学科相比,该学科的教育工作者既要培养学科理论研究和基本系统的开发人才,还要培养应用系统开发人才,甚至是应用人才。从层次上来讲,则需要培养系统的设计、实现、使用与维护等各个层次的人才。这就要求我们的计算机教育按照定位的需要,从知识、能力、素质三个方面进行人才培养。

硕士研究生的教育需突出“研究”,要加强理论基础的教育和科研能力的训练,使学生能够站在一定的高度去分析研究问题、解决问题。硕士研究生要通过课程的学习,进一步提高理论水平,为今后的研究和发展打下坚实的基础;通过相应的研究及学位论文撰写工作来接受全面的科研训练,了解科学研究的艰辛和科研工作者的奉献精神,培养良好的科研作风,锻炼攻关能力,养成协作精神。

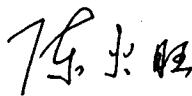
高素质创新型计算机人才应具有较强的实践能力,教学与科研相结合是培养实践能力的有效途径。高水平人才的培养是通过被培养者的高水平学术成果来反映的,而高水平的学术成果主要来源于大量高水平的科研。高水平的科研还为教学活动提供了最先进的高新技术平台和创造性的工作环境,使学生得以接触最先进的计算机理论、技术和环境。高水平的科研也为高水平人才的素质教育提供了良好的物质基础。

为提高高等院校的教学质量,教育部最近实施了精品课程建设工程。由于教材是提高教学质量的关键,必须加快教材建设的步伐。为适应学科的快速发展和培养方案的需要,要采取多种措施鼓励从事前沿研究的学者参与教材的编写和更新,在教材中反映学科前沿的研究成果与发展趋势,以高水平的科研促进教材建设。同时应适当引进国外先进的原版教材,确保所有教学环节充分反映计算机学科与产业的前沿研究水平,并与未来的发展趋势相协调。

中国计算机学会教育专业委员会在清华大学出版社的大力支持下,进行了计算机科学与技术学科硕士研究生培养的系统研究。在此基础上组织来自多所全国重点大学的计算机专家和教授们编写和出版了本系列教材。作者们以自己多年来丰富的教学和科研经

验为基础,认真研究和结合我国计算机科学与技术学科硕士研究生教育的特点,力图使本系列教材对我国计算机科学与技术学科硕士研究生的教学方法和教学内容的改革起到引导作用。本系列教材的系统性和理论性强,学术水平高,反映科技新发展,具有合适的深度和广度。同时本系列教材两种语种(中文、英文)并存,三种版权(本版、外版、合作出版)形式并存,这在系列教材的出版上走出了一条新路。

相信本系列教材的出版,能够对提高我国计算机硕士研究生教材的整体水平,进而对我国大学的计算机科学与技术硕士研究生教育以及培养高素质创新型计算机人才产生积极的促进作用。



2003年9月

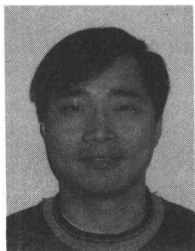
作者简介



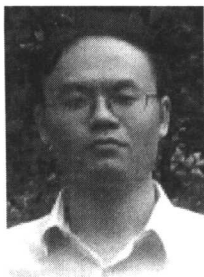
边计年 清华大学计算机系教授,博士生导师。1970年毕业于清华大学自动控制系,毕业后在清华大学任教至今,其中1985年至1986年作为访问学者在日本京都大学进修。研究方向为面向系统芯片(SOC)的系统设计方法学,包括系统描述、软硬件划分与通信综合、与布图结合的高层次综合、系统协同设计与验证等。出版著作有《数字系统计算机辅助设计》、《数字系统设计自动化》、《超大规模集成电路计算机辅助设计技术》等。译著有《用VHDL设计电子线路》、《数字逻辑与VHDL设计》、《嵌入式系统的描述与设计》、《用SpecC做系统设计》等。



薛宏熙 清华大学计算机系教授。1962年毕业于清华大学自动控制系,毕业后在清华大学任教至今,其中1985年至1986年作为访问学者在加拿大多伦多大学进修。研究方向为数字系统设计自动化,包括模拟、逻辑综合、高层次综合、形式验证、软硬件协同设计、系统芯片设计工具研究等。出版著作有:《数字系统计算机辅助设计》、《数字系统设计自动化》。译著有《VHDL简明教程》、《用VHDL设计电子线路》、《用SpecC做系统设计》、《数字逻辑与VHDL设计》等。



苏明 博士,加拿大渥太华 Synopsys 公司高级工程师。1988年、1990年、1993年先后获得清华大学计算机系工学学士、硕士和博士学位。之后,先后为清华大学计算机系讲师,美国加州大学圣迭戈分校访问学者。研究方向为电路系统设计自动化,包括高层次综合、系统设计环境研究与开发、时序优化与压缩、自动布图及优化等。出版著作有《数字系统设计自动化》。



吴为民 博士,清华大学计算机系副研究员。1989年获吉林大学计算机科学系学士学位,1992年在哈尔滨船舶工程学院获硕士学位,1995年在哈尔滨工业大学获博士学位。从1996年到2000年先后在浙江大学和清华大学做博士后研究工作,出站后在清华大学工作至今。现在研究方向为数字系统设计自动化,目前的主要兴趣是数字系统的形式化验证。译著有《嵌入式系统的描述与设计》。

第2版 序 言

本书是为高等学校计算机、电子工程等有关专业的高年级学生和研究生编写的教科书,着重介绍数字系统设计自动化各个领域的基础理论和最新发展。

我们在1996年出版了《数字系统设计自动化》第1版。相隔8年后的今天,电子设计自动化的理论和技术的发展达到了前所未有的速度。半导体集成电路工艺的发展超出人们的想象,芯片特征尺寸已经进入100nm之下,一个芯片上的电路规模迅速膨胀,并出现了把整个系统集成在一个芯片上的系统级芯片SOC。半导体技术的发展促进了电路系统设计技术的发展,同时又给电子设计自动化的研究者和工具提供商带来极大的挑战和机遇。在设计自动化领域,研究重点已经由过去的以物理设计为主转变为以系统设计为主。EDA工具在设计中的重要性已经不言而喻,并获得广泛的推广。为此,作者感到需要对原有教材的内容进行更新,跟上设计技术发展的步伐。

本书的宗旨是兼顾基本理论基础和最新发展技术,力求达到二者的平衡。作为一本教材,作者认为给读者建立扎实的理论基础是第一位的,新技术往往是在相同的理论基础上的进一步发展。为此,我们对基本理论的内容大部分保留,同时,有代表性地介绍最新的发展趋势和带有理论意义的一些内容。但毕竟一本教材不同于最新技术的专著,不可能把所有的新技术都包含进来。

20世纪的80~90年代,VHDL语言和Verilog语言相继成为国际标准硬件描述语言,并一再推出新版本。目前许多EDA工具同时支持这两种语言。本书在介绍VHDL的同时,对Verilog也作了简要的介绍。在第3章介绍了为提供模拟测试基准而最新出现的硬件验证语言Jeda,着重给读者提供新的概念。在综合技术方面除了增加一些新的算法之外,还增加了时延驱动综合的内容,介绍了如何在综合和再综合过程中考虑互连线引起的延迟,并简要介绍了软硬件协同设计的内容,单独作为第8章。形式验证部分是发展最快的领域之一,一些技术,如基于BDD的等价性验证和符号模型检验已经得到实际应用,这一部分内容基本是重写的。为了使读者掌握使用工具的方法,在最后一章中介绍了Altera公司的EDA工具MAX+plus II,介绍其基本使用方法和常见电路实用的可综合描述方法,为读者用EDA工具设计、描述和实现数字电路提供了一种可行的手段。

在这样的指导思想和内容安排下,我们认为,本书既是适合于在校学生的教科书,也

是 EDA 开发者和系统设计者有价值的参考书。在安排教学计划的时候,可以根据学时的多少和实际的需要决定对教材内容的取舍,有些可以留给学生作为提高的内容自学,有些作为他们参加有关工作时的参考。

为了使正文简练而又便于查阅,把 VHDL 有关的标准程序包接口放在附录中。此外,鉴于技术发展较快,许多新名词来自英文,中文译法尚不统一。我们根据常见的使用方法和自己的理解加以选用,并在附录中加上英汉名词对照表,并附有章节索引,供读者查阅正文和参考。

本书的编写工作由下列人员承担:薛宏熙负责第 1,4,5,8,9 章,其中第 5 章是在苏明原稿(第 1 版)基础上作了部分修改;边计年负责第 2,3,7 章;吴为民负责第 6 章。全书由边计年审校定稿。此外,赵建洲编写第 3 章硬件验证语言一节。朱明、吴强、王云峰、赵建洲对其中的习题进行了试做,并提出修改意见。在本书第 1 版出版之后,许多国内知名教授、学者曾提出许多宝贵的改进意见,是本书再版的重要依据。在此一并表示衷心感谢。由于作者水平所限,错误和不足之处在所难免,恳请读者批评指正。

作 者

2005 年 4 月于清华大学

Abstract

Design Automation for Digital Systems, Edition II is a text book for graduate students and the higher grade of undergraduate students of computer science and electronic specialties. It mainly introduces the basic theory and new techniques of electronic design automation (EDA) for digital systems. Based on the first edition, the new edition upgrades a great part of the contents, in order to introduce the new techniques. In the book, it is tried to explain the profound theory in a simple way, but no lose the strictness. It also includes the new research results of the authors. It provides not only the theoretical basis for the EDA researchers and developers, but also the professional knowledge for the designers who use the EDA tools.

The book includes 9 chapters: Chapter 1 introduces the overview of the fields in EDA; Chapter 2 introduces widely used hardware description language VHDL in detail and Verilog briefly; Chapter 3 is for the techniques of logic simulation and VHDL simulation, and the newest proposed hardware verification language (HVL); Chapter 4 is for the logic synthesis techniques of both combinational and sequential circuits; Chapter 5 is for high-level synthesis; Chapter 6 introduces the formal verification methods of equivalence verification and model checking; Chapter 7 introduces briefly the fault diagnoses and the basic techniques of automatic test pattern generation; Chapter 8 introduces some new progresses in EDA area; and the final chapter introduces the usage of the EDA tool MAX+plus II.

目 录

第 1 章 概论	1
1.1 电子设计自动化技术发展的回顾	1
1.2 数字系统自动设计的流程	3
1.3 从 EDA 的角度观察 VLSI	5
1.3.1 VLSI 的分类	6
1.3.2 芯片布图模式	7
1.3.3 可编程逻辑器件	10
1.4 EDA 的主要领域	15
1.4.1 硬件描述语言	15
1.4.2 模拟验证	20
1.4.3 综合技术	21
1.4.4 数字系统形式验证	22
1.4.5 测试诊断	22
1.4.6 版图设计	23
1.4.7 数据库	24
1.5 集成电路快速发展对设计自动化的挑战与机遇	25
本章小结	27
习题	27
参考文献	28
第 2 章 硬件描述语言	30
2.1 硬件描述	30
2.1.1 电路模型的描述	30
2.1.2 硬件描述语言	33
2.2 VHDL 的基本结构	35

2.2.1	VHDL 模块模型	35
2.2.2	对象及其数据类型	37
2.2.3	表达式	47
2.2.4	子程序——过程与函数	52
2.2.5	程序包与设计库	56
2.3	VHDL 层次化结构模型	60
2.3.1	实体声明	60
2.3.2	元件例化	62
2.3.3	配置指定	64
2.4	VHDL 的顺序行为描述	70
2.4.1	进程	71
2.4.2	顺序信号赋值语句	74
2.4.3	变量赋值语句	75
2.4.4	条件控制语句	76
2.4.5	循环控制语句	77
2.4.6	顺序断言语句	79
2.4.7	顺序过程调用	80
2.4.8	返回语句	81
2.4.9	空语句	81
2.5	VHDL 的并行行为描述	82
2.5.1	并行信号赋值语句	82
2.5.2	并行断言语句	85
2.5.3	并行过程调用语句	86
2.5.4	决断信号	86
2.6	VHDL 行为模型的执行过程	89
2.6.1	事项处理与事件	89
2.6.2	信号赋值中的延迟处理	90
2.6.3	模拟时钟与模拟周期	94
2.6.4	实例	95
2.7	VHDL 的复合并行语句	98
2.7.1	block 语句	98
2.7.2	生成语句	100
2.8	大型电路设计举例	102
2.8.1	交通灯控制器	102

2.8.2	用有限自动机描述系统行为	103
2.9	Verilog 语言简介	109
2.9.1	Verilog 基本组成	109
2.9.2	Verilog 结构描述	111
2.9.3	对象类型与常数	112
2.9.4	基本行为模型——进程	112
2.9.5	持续赋值与过程赋值	114
2.9.6	控制语句	115
2.9.7	任务与函数	116
2.9.8	顺序语句块和并行语句块	118
2.9.9	混合描述举例	120
	本章小结	123
	习题	124
	参考文献	133
第3章	模拟验证	135
3.1	模拟验证概述	135
3.1.1	验证在设计过程中的作用	135
3.1.2	模拟系统的基本组成	137
3.2	逻辑模拟	139
3.2.1	逻辑模拟内部电路模型	139
3.2.2	事件驱动模拟算法	144
3.2.3	三值模拟与竞争冒险检测	154
3.3	VHDL 模拟	157
3.3.1	VHDL 模拟系统的组成	157
3.3.2	VHDL 内部模型	160
3.3.3	VHDL 模拟算法	164
3.4	硬件验证语言	169
3.4.1	硬件验证语言出现的背景	169
3.4.2	用硬件验证语言实现模拟验证的方法	170
3.4.3	Jeda 语言的运行机制	173
3.4.4	Jeda 语法特点	175
3.4.5	Jeda 验证实例	179
	本章小结	188

习题	189
参考文献	192
第4章 逻辑综合	193
4.1 逻辑综合的内容和方法	193
4.2 布尔函数的立方体表示法	197
4.3 立方体运算	199
4.3.1 基本概念	199
4.3.2 相交和包含判断的具体实现	207
4.3.3 锐积运算	209
4.3.4 星积运算	216
4.4 多输出函数与单输出函数的阵列变换	218
4.4.1 单输出函数的表示形式	219
4.4.2 阵列合并	220
4.4.3 阵列分离	220
4.5 单输出函数质立方体的计算	221
4.5.1 锐积求质立方体	221
4.5.2 迭代星积求质立方体	221
4.5.3 广义星积法求质立方体	223
4.6 单输出函数的自动综合	226
4.6.1 选拔法求最小化覆盖	227
4.6.2 收缩算法求无冗余覆盖	231
4.7 多输出函数的自动综合	232
4.7.1 收缩算法求无冗余覆盖	232
4.7.2 选拔法求最小化覆盖	235
4.8 组合逻辑电路的变换	237
4.8.1 多级逻辑电路转化为二级逻辑电路	237
4.8.2 二级逻辑电路转化为多级逻辑电路	240
4.9 时序逻辑电路的自动综合	244
4.9.1 时序电路的数学模型	245
4.9.2 完全规定时序机状态最小化	246
4.9.3 不完全规定时序机的状态化简	250
4.9.4 时序机的状态分配	255
本章小结	257

习题	258
参考文献	263
第5章 高层次综合	265
5.1 高层次综合概述	265
5.1.1 高层次综合的概念	265
5.1.2 高层次综合的优点	266
5.2 高层次综合的内容	267
5.2.1 编译与转换	267
5.2.2 调度与分配	272
5.2.3 控制器综合	273
5.2.4 结果生成与反编译	274
5.2.5 高层次综合中的设计空间搜索	276
5.3 调度技术	276
5.3.1 调度的基本问题	276
5.3.2 调度算法的分类	279
5.3.3 ASAP 调度算法与 ALAP 调度算法	281
5.3.4 列表调度算法	285
5.3.5 调度中控制结构的处理	287
5.3.6 调度中的功能单元库	297
5.4 分配技术	299
5.4.1 分配的基本问题	299
5.4.2 分配算法	301
5.5 高层次综合中的优化技术	309
5.5.1 具有分支控制结构时操作的移动	309
5.5.2 控制数据流图的结构变换	311
本章小结	316
习题	317
参考文献	322
第6章 形式验证	325
6.1 形式验证概述	325
6.1.1 形式验证的意义	325
6.1.2 形式验证的基本方法	327

6.2	定理证明	330
6.2.1	形式逻辑	330
6.2.2	高阶逻辑定理证明系统 HOL	334
6.2.3	用 HOL 验证硬件电路	338
6.3	模型检验	340
6.3.1	模型检验概述	340
6.3.2	系统建模: Kripke 结构	342
6.3.3	性质表示: 时态逻辑	344
6.3.4	显式模型检验	348
6.4	符号模型检验	352
6.4.1	时态逻辑的固定点特性	353
6.4.2	布尔函数的表示方法——二叉判别图	356
6.4.3	用 BDD 隐式表示有限状态机	360
6.4.4	CTL 符号模型检验	363
6.5	定界模型检验	365
6.5.1	可满足性问题	365
6.5.2	时态逻辑的定界语义	368
6.5.3	定界模型检验问题到 SAT 问题的转化	369
6.6	组合电路的等价性检验	372
6.7	时序电路的等价性检验	375
6.7.1	基于显式状态遍历的等价性检验	376
6.7.2	基于 BDD 隐式状态遍历的等价性检验	377
	本章小结	379
	习题	381
	参考文献	384
第 7 章	测试与可测性设计	386
7.1	测试的概念	386
7.1.1	测试与故障诊断	386
7.1.2	故障模型	387
7.1.3	测试集	388
7.1.4	等价故障	390
7.2	路径敏化法测试码生成	394
7.2.1	单路径敏化法	395