



北京市高等教育精品教材立项项目

清华大学信息科学技术学院教材——信息与通信工程系列

逻辑设计与数字系统 (上册)

Logic Design and
Digital Systems (I)

刘宝琴 王德生 罗嵘 编著

Liu Baoqin Wang Desheng Luo Rong

清华大学出版社



北京市高等教育精品教材立项项目

TP302.2
23D
:1

清华大学信息科学技术学院教材——信息与通信工程系列

逻辑设计与数字系统 (上册)

Logic Design and Digital Systems (I)

刘宝琴 王德生 罗嵘 编著

Liu Baoqin Wang Desheng Luo Rong

RA728/r2

北方工业大学图书馆



00584881

清华大学出版社

北 京

内 容 简 介

本书分为上、下两册,共18章。上册包括第1~10章,主要内容有:数制与编码、逻辑代数、集成逻辑电路、组合逻辑电路的分析与设计、锁存器和触发器、常见的时序逻辑电路、同步时序逻辑电路的分析与设计、存储器和可编程逻辑器件,以及面向综合的VHDL设计描述。下册包括第11~18章,主要内容有:电位型异步时序逻辑电路的分析与设计、运算电路、数字系统设计基础、特种存储器、可测性设计、逻辑仿真、面向仿真的VHDL设计描述,以及数模转换器和模数转换器。

本书体系合理、物理概念准确、理论联系实际、阐述清楚、便于自学。上册主要面向本科生,适合用作高等院校电子工程、计算机技术、自动控制和微电子器件等学科的专业技术基础课教材。下册可作为本科生高年级和硕士研究生的选修教材,申请“信息与通信工程学科”和“电子科学与技术学科”硕士学位同等学力人员的复习材料,以及相关专业工程技术人员的参考书。

上册所附光盘中有 ALTERA 公司的 MAX+PLUS II 可编程逻辑器件编程软件,可免费使用。

版权所有,翻印必究。举报电话:010-62782989 13501256678 13801310933

图书在版编目(CIP)数据

逻辑设计与数字系统(上)/刘宝琴,王德生,罗嵘编著. —北京:清华大学出版社,2005.4

(北京市高等教育精品教材立项项目. 清华大学信息科学技术学院教材——信息与通信工程系列)

ISBN 7-302-09320-2

I. 逻… II. ①刘… ②王… ③罗… III. 数字系统—逻辑设计—高等学校—教材 IV. TN302.2

中国版本图书馆 CIP 数据核字 (2004) 第 087893 号

出 版 者: 清华大学出版社

<http://www.tup.com.cn>

社 总 机: 010-62770175

地 址: 北京清华大学学研大厦

邮 编: 100084

客户服务: 010-62776969

组稿编辑: 邹开颜

文稿编辑: 魏艳春

印 装 者: 北京鑫海金澳胶印有限公司

发 行 者: 新华书店总店北京发行所

开 本: 185×230 印张: 27 字数: 555 千字

版 次: 2005 年 4 月第 1 版 2005 年 4 月第 1 次印刷

书 号: ISBN 7-302-09320-2/TN·209

印 数: 1~3000

定 价: 39.80 元(含光盘)

《清华大学信息科学技术学院教材》

编 委 会

(以姓氏拼音为序)

主 任: 郑大钟

副 主 任: 蔡鸿程 邓丽曼 胡事民 任 勇 章 征
王希勤 王 雄 余志平

编 委: 高文焕 华成英 陆文娟 王诗宓 温冬婵
萧德云 谢世钟 殷人昆 应根裕 郑君里
郑纬民 周立柱 周润德 朱雪龙

秘 书: 王 娜

责任编辑: 马瑛珺 王一玲 邹开颜

出版说明

本套教材是针对清华大学信息科学技术学院所属电子工程系、计算机科学与技术系、自动化系、微电子研究所、软件学院的现行本科培养方案和研究生培养计划的课程设置而组织编写的。这些培养方案和培养计划是基于清华大学对研究型大学的定位和对研究型教学的强调,吸纳多年来在教学改革与实践中所取得的成果和形成的共识,历经多届试用和不断修订而形成的。贯穿于其中的“本科教育的通识性、培养模式的宽口径、教学方式的研究型、专业课程的前沿性”的相关思想是我们组编本套教材所力求体现的基本指导原则。

本套教材以本科教材为主并适量包括研究生教材。定位上,属于信息学科大类中各个基本方向的基本理论和前沿技术的一套高等院校教材。层次上,覆盖学院公共基础课程、专业技术基础课程、专业课程、研究生课程。领域上,涉及6个系列14个领域,即学院公共基础课程系列,信息与通信工程系列(含通信、信息处理等领域),微电子光电子系列(含微电子、光电子等领域),计算机科学与技术系列(含计算机科学、计算机网络与安全、计算机应用、软件工程、网格计算等领域),自动化系列(含控制理论与控制工程、模式识别与智能控制、检测与电子技术、系统工程、现代集成制造等领域),实验实践系列。类型上,以文字教材为主并适量包括多媒体教材,以主教材为主并适量包括习题集、教师手册等辅助教材,以基本理论和工程技术教材为主并适量包括实验和实践课程教材。列入这套教材中的著作,大多是清华大学信息科学技术学院所属系所院开设的课程中经过较长教学实践而形成的,既有多年教学经验和教学改革基础上新编著的教材,也有部分已出版教材的更新和修订版本。教材在总体上突出求新与求实的风格,力求反映所属领域的基本理

论和新进展,力求做到学科先进性和教学适用性的统一。

本套教材的主要读者对象为电子科学与技术、信息与通信工程、计算机科学与技术、控制科学与工程、系统科学、电气工程、机械工程、化学与技术工程、核能工程等相关理工专业的大学生和研究生,以及相应领域和部门的科学工作者和工程技术人员。我们希望,这套教材既能为在校大学生和研究生的学习提供内容先进、论述系统和适于教学的教材或参考书,也能为广大科学工作者与工程技术人员知识更新与继续学习提供适合的和有价值的进修或自学读物。我们同时要感谢使用本系列教材的广大教师、学生和科技工作者的热情支持,并热忱欢迎提出批评和意见。

《清华大学信息科学技术学院教材》编委会

2003年10月

前言

数字电子技术课程的核心内容是数字电路的工作原理、分析和设计方法,以及数字系统的基本知识。重点是组合逻辑电路的分析和设计、同步和异步时序逻辑电路的分析和设计、数据处理器和控制器的设计。本书围绕数字系统这一主线,介绍逻辑设计的理论知识、VHDL 语言和计算机辅助设计工具,使读者学会正确运用各种规模的数字集成电路(特别是可编程逻辑器件),设计易于测试、可靠工作、通用或专用的数字系统。

全书分为上、下两册,共 18 章。

上册包括第 1~10 章,其中第 1~4 章为基础知识。第 1 章为绪论。第 2 章为数制与编码。第 3 章讨论分析和设计逻辑电路的数学工具——逻辑代数,以及 VHDL 硬件描述语言的基本知识。第 4 章从使用器件的角度出发,介绍了 TTL 和 CMOS 数字集成逻辑电路的基本工作原理和特性参数。第 5~8 章介绍各种逻辑电路的分析和设计方法。第 5 章介绍组合逻辑电路的分析与设计。第 6 章介绍锁存器和触发器。第 7 章为常见的时序逻辑电路。第 8 章综合了第 5,6,7 章的知识,介绍了同步时序电路和脉冲型异步时序电路,这两种时序逻辑电路由组合逻辑电路和触发器构成,是数字系统中十分重要的电路。第 9 章介绍了存储器和可编程逻辑器件。第 10 章对面向综合的 VHDL 设计描述中的一些语法和注意事项做了重点介绍。

下册包括第 11~18 章。第 11 章介绍电位型异步时序逻辑电路的分析与设计。第 12 章介绍了二进制数的加、减、乘和除等运算电路。第 13 章是本书的一个重点,通过几个数字系统设计的实例,介绍了数字系统设计方面的基本概念和 design 方法,为读者进一步学习通用或专用的数字系统打下基础。第 14 章简单介绍了几种常见的专用存储器。第 15



章讨论了可测性设计问题。第 16 和 17 章分别为逻辑仿真和面向仿真的 VHDL 设计描述。第 18 章介绍数字信号和模拟信号相互转换的电路。

在选材上,本书注重基础知识,介绍今后相当长一段时间内仍然行之有效的基本理论和方法;同时,反映近年来数字电子技术的新发展和新应用,介绍新器件和新技术。注意培养学生分析问题和解决问题的能力,精选实例和习题,强调了器件传输延时等时间参数、系统中各信号在时间上的配合以及解决电路中竞争-险象等问题的重要性,列举了不同规模的数字系统设计的典型实例,加强了有关数字系统的设计知识,增加了可测性设计和逻辑仿真等内容。

VHDL 是一种常用的硬件描述语言,作为一种尝试,本书伴随各种硬件电路的讨论,逐步地介绍各种相关的 VHDL 语句。这种做法有利于消除 VHDL 语言与硬件脱节的现象,并且还有利于按照人们的认识规律由浅入深地掌握 VHDL 语言。如果读者根据学习的需要而跳过书中有关 VHDL 的章节,也不影响阅读连续性。此外,本书上册附有一张光盘,内含 ALTERA 公司的两个 PLD 开发软件。读者借助于其中的任一个软件,均可在奔腾 PC 计算机上学习 VHDL 语言,验证自己设计电路的正确性,并熟悉 PLD 的开发过程。

在编写过程中,本书力求做到体系结构安排合理,物理概念阐述准确,表述科学,说理透彻,语言流畅,通过实例使读者深入理解理论知识,以达到学以致用、便于自学之目的。

本书上册面向电子工程、计算机技术、自动控制和微电子器件等学科的本科生;下册为本科生高年级和硕士生的选修教材,并可作为申请(信息与通信工程学科和电子科学与技术学科)硕士学位同等学力人员的复习材料和相关专业技术人员的参考书。

笔者在北京清华大学从事数字电路方面的教学和科研工作已 40 多年,积累了较丰富的教学 and 实践经验,主讲的课程受到同学的欢迎,获得过校级和市级的教学成果奖励,所编著的《数字电路与系统》(1993 年清华大学出版社出版)于 1996 年获电子部第三届全国普通高等学校优秀教材二等奖。为适应十多年来数字电子技术飞速发展的态势与教学改革的需要,笔者将历年的讲课笔记、素材积累乃至经验、教训进行归纳、总结,并融合了另两位作者多年教学与科研工作的体会,共同努力编写了本书。书中第 7,8 章由王德生执笔,第 15,16 章由罗嵘执笔,其余的章节和全书的统稿工作由笔者完成。

在编写本书的过程中,清华大学董在望教授给予了热情的支持和具体的指导,北京信息工程学院朱茂镒教授精心阅读了全书,提出了很多有益的建议,Altera 公司中国上海代表处为本书提供了 PLD 开发软件,在此一并表示感谢。

限于作者水平,本书会存在不少缺点和不足之处,欢迎广大读者批评指正。

刘宝琴

2004 年秋于清华大学

本书图形符号的说明

本书附录 B 给出了国家标准 GB 4728. 12—85《电气图用图形符号——二进制逻辑单元》的简要说明,并在附录 C 中列举了本书采用的一些门和触发器的逻辑符号。

在用中大规模集成器件组成更大的电路时,本书采用示意性的方框图来表示这些器件。通常,将输入信号画在方框图的左方(或上方);输出信号画在方框图的右方(或下方)。对于输入(或输出)信号是“0 电位有效”的情况,在其信号名的文字上方加一横线来构成它的名称。这时,信号名的文字上方的横线是名称中不可分割的一部分,它不是“非”运算符,而只是提示该信号是以 0 电位作为有效电位的。例如, $\overline{R_D}$, $\overline{E}$, $\overline{LD}$ 和 $\overline{CS}$ 分别为 0 电位时实现直接(强制)复位(direct reset)、使能(enable)、置数(load)和片选(chip select)功能的信号。又例如,存储器的读写信号写成 $R/\overline{W}$,它表示该信号为 1 电位时,存储器进行读(read)操作;0 电位时,进行写(write)操作。在实际工作中,方框图所用的是一种简便的图形符号,并不属于国家标准规定的逻辑图形符号。对于方框中每个输入(或输出)信号的物理意义,需要根据电路(或器件)的功能表、逻辑图,甚至波形图和必要的说明才能全面地理解。

顺便说明,在 VHDL 语句中,为了表示以逻辑 0 电位为有效电位的信号,本书特意在其信号名上附加一个“N”字。例如, $\overline{LD}$ 记为 LDN, $\overline{CS}$ 记为 CSN, $\overline{CR}$ 记为 CRN, $\overline{EN}$ 记为 ENN。

目 录

第 1 章 绪论	1
1.1 脉冲信号	1
1.2 数字信号和数字电路	4
第 2 章 数制与编码	5
2.1 数制	5
2.2 不同数制之间的相互转换	6
2.3 用二进制表示的其他进制	8
2.4 格雷码	10
2.5 字符代码	11
小结	12
习题	13
第 3 章 逻辑代数	14
3.1 逻辑变量和基本的逻辑运算	14
3.1.1 逻辑变量	14
3.1.2 基本的逻辑运算	14
3.1.3 逻辑函数	18
3.2 常见的逻辑门电路	18
3.3 逻辑代数的基本定律和规则	22
3.4 常用公式	25
3.5 逻辑函数的标准形式	26
3.5.1 最小项	26

3.5.2	最大项	29
3.5.3	两种标准形式表达式的互换	30
3.6	逻辑函数的代数化简方法	33
3.7	逻辑函数的卡诺图化简法	35
3.8	逻辑函数的表格化简法	41
3.9	VHDL 硬件描述语言	45
3.9.1	VHDL 设计描述的基本结构	46
3.9.2	数据类型	48
3.9.3	词法	49
3.9.4	运算符	51
3.9.5	对象	53
3.9.6	VHDL 语句	55
3.9.7	库和 use 子句	55
3.9.8	设计单元举例	55
3.9.9	VHDL 文件及仿真实例	62
小结		65
习题		66
第 4 章	集成逻辑电路	69
4.1	数字集成电路的特点与分类	69
4.2	晶体管开关特性	70
4.2.1	双极型二极管开关特性	70
4.2.2	双极型晶体三极管开关特性	72
4.3	MOS 场效应管	74
4.4	晶体管-晶体管逻辑电路	77
4.4.1	最简单的门电路	77
4.4.2	TTL 与非门	80
4.4.3	TTL 门的主要参数	83
4.4.4	肖特基 TTL 电路	87
4.4.5	可以线或的 TTL 门	88
4.5	CMOS 逻辑电路	97
4.5.1	CMOS 反相器	97
4.5.2	CMOS 传输门	99
4.5.3	CMOS 逻辑门	100

4.5.4 CMOS 三态门	101
4.6 不同逻辑系列的配合问题	102
小结	103
习题	103
第 5 章 组合逻辑电路的分析与设计	105
5.1 组合逻辑电路的特点	105
5.2 组合逻辑电路的分析	105
5.3 组合逻辑电路的设计	107
5.4 组合逻辑电路中的竞争和险象	110
5.4.1 竞争和险象	110
5.4.2 险象的类型	111
5.4.3 险象的消除	113
5.5 常见的组合逻辑电路	114
5.5.1 编码器和优先编码器	114
5.5.2 译码器	120
5.5.3 多路选择器和分路器	125
5.5.4 奇偶校验器	131
5.5.5 数值比较器	134
5.5.6 加法器	139
5.6 组合逻辑电路的 VHDL 描述	144
5.7 迭代阵列	150
小结	158
习题	158
第 6 章 锁存器和触发器	164
6.1 时序逻辑电路的基本特性	164
6.2 基本 R-S 锁存器	165
6.3 门控 R-S 锁存器	170
6.4 D 锁存器	173
6.5 主从型触发器	177
6.5.1 主从型 R-S 触发器	177
6.5.2 主从型 D 触发器	179
6.5.3 主从型 J-K 触发器	179

6.6	边沿触发型触发器	182
6.7	触发器的参数和使用	184
6.8	触发器的逻辑功能描述	185
6.8.1	R-S 触发器	185
6.8.2	J-K 触发器	187
6.8.3	D 触发器	188
6.8.4	钟控 T 触发器	189
6.8.5	边沿触发型 T 触发器	191
6.9	触发器的 VHDL 语句描述	191
小结		197
习题		197
第 7 章	常见的时序逻辑电路	203
7.1	寄存器	203
7.1.1	异步送数寄存器	203
7.1.2	同步送数寄存器	204
7.2	二进制计数器	207
7.2.1	二进制异步计数器	207
7.2.2	二进制同步计数器	210
7.2.3	中规模集成二进制计数器	214
7.3	任意进制计数器	222
7.3.1	十进制同步计数器	223
7.3.2	中规模集成十进制计数器	225
7.4	移位寄存器	229
7.5	移存型计数器	234
7.6	序列信号发生器	236
小结		240
习题		240
第 8 章	时序逻辑电路的分析与设计	243
8.1	时序逻辑电路的模型与分类	243
8.2	同步时序电路模型和功能描述	246
8.3	同步时序逻辑电路的分析	254
8.4	同步时序逻辑电路的设计	258

8.4.1	同步时序电路设计步骤	258
8.4.2	原始状态图和原始状态表的构成	259
8.4.3	状态化简	263
8.4.4	状态分配	273
8.4.5	确定激励函数和输出函数	280
8.4.6	自启动问题	284
8.4.7	同步时序电路设计举例	286
8.5	脉冲型异步时序逻辑电路的分析与设计	288
8.5.1	脉冲型异步时序电路的分析	289
8.5.2	脉冲型异步时序电路的设计	293
8.6	设计时序电路应注意的问题	301
	小结	304
	习题	304
第9章	存储器和可编程逻辑器件	309
9.1	随机存取存储器(RAM)	309
9.1.1	RAM的结构和参数	309
9.1.2	RAM的使用	311
9.2	只读存储器(ROM)	317
9.2.1	或门和或非门电路	317
9.2.2	内容固定的只读存储器	318
9.2.3	用户可编程的只读存储器	320
9.2.4	ROM应用举例	322
9.3	可编程逻辑器件(PLD)	325
9.3.1	简单的可编程逻辑器件	325
9.3.2	复杂的可编程逻辑器件	340
9.3.3	现场可编程门阵列	342
9.3.4	PLD的编程方式	345
9.3.5	PLD的开发过程	345
9.3.6	PLD的测试	346
9.4	存储器的VHDL描述	347
	小结	354
	习题	354

第 10 章 面向综合的 VHDL 设计描述	355
10.1 基本知识索引	355
10.2 VHDL 语法的一些说明	357
10.2.1 设计库及其使用方法	357
10.2.2 数据类型的选择	359
10.2.3 属性	361
10.2.4 VHDL 中名字的可见性	362
10.2.5 子程序	364
10.2.6 重载	364
10.2.7 信号驱动源	366
10.2.8 结构描述	366
10.2.9 块语句	368
10.3 VHDL 设计中的注意事项	370
小结	376
习题	376
附录 A 我国集成电路型号命名规则	377
附录 B 国家标准图形符号简介	379
附录 C 常用逻辑符号	384
附录 D Altera 公司 MAX+plus II 10.2 软件的安装和使用说明	390
D1 MAX+plus II 软件的安装	390
D2 MAX+plus II 使用简介	394
附录 E VHDL 句法规则	412

1

绪论

1.1 脉冲信号

1. 脉冲波形

脉冲(pulse)这个词包含着脉动和短促的意思。在脉冲技术中,我们研究的是一些具有断续性和突发性特点的、短暂出现的、周期或非周期的时间函数的电压或电流。从广义上讲,凡是非正弦形状的电
(或电流)信号都可称为脉冲信号。图 1.1.1 示出了几种常见的脉冲信号的波形:矩形波、尖顶波、锯齿波、钟形波、梯形波和阶梯波。下面举两个矩形脉冲的应用实例。

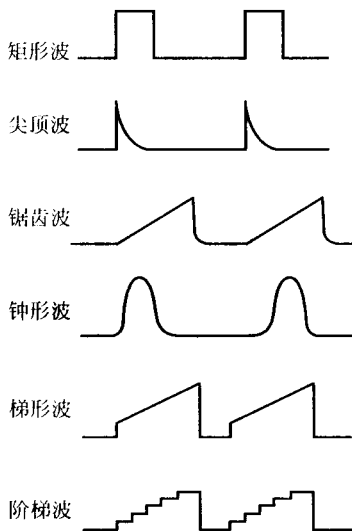


图 1.1.1 常见的脉冲波形

图 1.1.2(a)是一个发电报的简单装置,电键、电阻和电池串联。按下电键,电阻上电压 v_o 等于 E ; 不按电键, v_o 等于 0。每按一个电键就可以产生一个脉冲,根据电文内容,不断忽长忽短地按动电键,就可以得到一系列幅度为 E 而宽度不同的矩形脉冲(见图 1.1.2(b))。

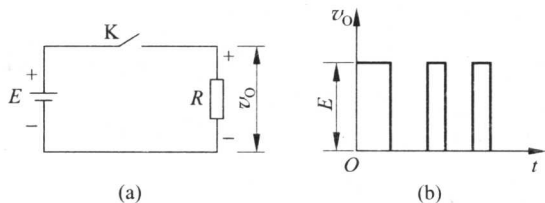


图 1.1.2 发报示意图

(a) 电路; (b) 所代表的电文

图 1.1.3(a)示出了一个通用的商品条形码标志。每一个数字由两个黑条和两个白条组成,利用线条宽度的不同来表示不同的数字。每一个数字的黑和白线条的总宽度为 7 个单位尺寸(见图 1.1.3(b)),即每个数字是由 7 个宽度为单位尺寸的黑、白窄条组合构成的。若把每个窄条的颜色用一个数码表示: 0 表示白色, 1 表示黑色,则通用商品代码的编码规则如表 1.1.1 所示。在图 1.1.3(a)中,最左边和最右边的三条(黑-白-黑)为保护条组,中间的五条(白-黑-白-黑-白)也是保护条组。在中间保护条组左边的数字按表 1.1.1 中左部编码规则编码;右边的数字按表 1.1.1 中右部编码规则编码。例如,图 1.1.3(b)示出了数字 7 按左部编码规则的黑白条纹。此外,最左边的数字和最右边的数字分别写在编码条纹的左侧和右侧(见图 1.1.3(a))。商品条形码标志的黑白条纹经过读入机变成电信号。例如,白色对应低电位 0V,黑色对应高电位 $+E$,则宽窄不同的黑白条纹就变成类似图 1.1.2(b)的宽窄不同的矩形脉冲信号。



图 1.1.3 通用的商品条形码标志

(a) 条形码标志实例; (b) 7 的条形码