

国外电子与通信教材系列

Mc
Graw
Hill

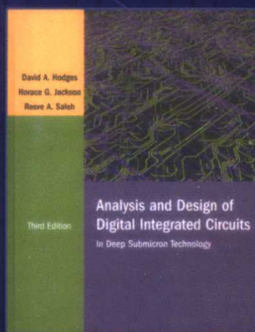
数字集成电路分析与设计

—— 深亚微米工艺 (第三版)

Analysis and Design of Digital Integrated Circuits

In Deep Submicron Technology

Third Edition



David A. Hodges
[美] Horace G. Jackson 著 蒋安平 王新安 陈自力 等译
Resve A. Saleh



电子工业出版社

Publishing House of Electronics Industry
<http://www.phei.com.cn>

国外电子与通信教材系列

数字集成电路分析与设计

——深亚微米工艺

(第三版)

Analysis and Design of Digital Integrated Circuits

In Deep Submicron Technology

Third Edition

David A. Hodges

[美] Horace G. Jackson 著

Resve A. Saleh

蒋安平 王新安 陈自力 等译

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书以半导体器件物理为基础,由浅入深逐步阐述了深亚微米工艺中数字集成电路的设计技术。内容包括器件模型和公式、基本门电路、静态与动态电路、存储器设计、互连线产生的效应和芯片中电源网格与时钟的分布等。本书的讨论主要基于0.18 μm 和0.13 μm CMOS工艺进行的,突出了深亚微米工艺中互连线带来的新问题及其对设计的影响。此外,书中还强调了SPICE模拟工具在电路设计中的应用。

本书反映了深亚微米数字集成电路的设计技术发展,内容丰富全面,是一本优秀的教材。既可作为高等院校微电子、计算机、电子工程等专业本科生和研究生的教材和参考书,也可供从事相关领域工作的技术人员参考。

David A. Hodges, Horace G. Jackson and Resve A. Saleh: **Analysis and Design of Digital Integrated Circuits: In Deep Submicron Technology, Third Edition.**

ISBN 0-07-228365-3

Copyright © 2004 by The McGraw-Hill Companies, Inc.

Original language published by The McGraw-Hill Companies, Inc. All rights reserved. No part of this publication may be reproduced or distributed in any means, or stored in a database or retrieval system, without the prior written permission of the publisher.

Simplified Chinese translation edition jointly published by McGraw-Hill Education (Asia) Co. and Publishing House of Electronics Industry. Copyright © 2005.

本书中文简体字翻译版由电子工业出版社和美国麦格劳-希尔教育出版(亚洲)公司合作出版。未经出版者预先书面许可,不得以任何方式复制或抄袭本书的任何部分。

本书封面贴有 McGraw-Hill 公司激光防伪标签,无标签者不得销售。

版权贸易合同登记号 图字:01-2003-4608

图书在版编目(CIP)数据

数字集成电路分析与设计——深亚微米工艺(第三版)/(美)霍奇斯(Hodges, D. A.)等著;蒋安平等译.
北京:电子工业出版社,2005.9

(国外电子与通信教材系列)

书名原文:Analysis and Design of Digital Integrated Circuits: In Deep Submicron Technology, Third Edition

ISBN 7-121-01666-4

I. 数... II. ①霍... ②蒋... III. ①数字集成电路-电路分析-教材 ②数字集成电路-电路设计-教材
IV. TN431.2

中国版本图书馆CIP数据核字(2005)第093349号

责任编辑:史平

印 刷:北京市海淀区四季青印刷厂

出版发行:电子工业出版社

北京市海淀区万寿路173信箱 邮编:100036

经 销:各地新华书店

开 本:787 × 1092 1/16 印张:27.75 字数:710千字

印 次:2005年9月第1次印刷

定 价:48.00元

凡购买电子工业出版社的图书,如有缺损问题,请向购买书店调换;若书店售缺,请与本社发行部联系。联系电话:(010)68279077。质量投诉请发邮件至 zltz@phei.com.cn,盗版侵权举报请发邮件至 dbqq@phei.com.cn。

序

2001年7月间,电子工业出版社的领导同志邀请各高校十几位通信领域方面的老师,商量引进国外教材问题。与会同志对出版社提出的计划十分赞同,大家认为,这对我国通信事业、特别是对高等院校通信学科的教学工作会很有好处。

教材建设是高校教学建设的主要内容之一。编写、出版一本好的教材,意味着开设了一门好的课程,甚至可能预示着一个崭新学科的诞生。20世纪40年代MIT林肯实验室出版的一套28本雷达丛书,对近代电子学科、特别是对雷达技术的推动作用,就是一个很好的例子。

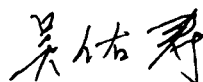
我国领导部门对教材建设一直非常重视。20世纪80年代,在原教委教材编审委员会的领导下,汇集了高等院校几百位富有教学经验的专家,编写、出版了一大批教材;很多院校还根据学校的特点和需要,陆续编写了大量的讲义和参考书。这些教材对高校的教学工作发挥了极好的作用。近年来,随着教学改革不断深入和科学技术的飞速进步,有的教材内容已比较陈旧、落后,难以适应教学的要求,特别是在电子学和通信技术发展神速、可以讲是日新月异的今天,如何适应这种情况,更是一个必须认真考虑的问题。解决这个问题,除了依靠高校的老师 and 专家撰写新的符合要求的教科书外,引进和出版一些国外优秀电子与通信教材,尤其是有选择地引进一批英文原版教材,是会有好处的。

一年多来,电子工业出版社为此做了很多工作。他们成立了一个“国外电子与通信教材系列”项目组,选派了富有经验的业务骨干负责有关工作,收集了230余种通信教材和参考书的详细资料,调来了100余种原版教材样书,依靠由20余位专家组成的出版委员会,从中精选了40多种,内容丰富,覆盖了电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等方面,既可作为通信专业本科生和研究生的教学用书,也可作为有关专业人员的参考材料。此外,这批教材,有的翻译为中文,还有部分教材直接影印出版,以供教师用英语直接授课。希望这些教材的引进和出版对高校通信教学和教材改革能起一定作用。

在这里,我还要感谢参加工作的各位教授、专家、老师与参加翻译、编辑和出版的同志们。各位专家认真负责、严谨细致、不辞辛劳、不怕琐碎和精益求精的态度,充分体现了中国教育工作者和出版工作者的良好美德。

随着我国经济建设的发展和科学技术的不断进步,对高校教学工作会不断提出新的要求和希望。我想,无论如何,要做好引进国外教材的工作,一定要联系我国的实际。教材和学术专著不同,既要注意科学性、学术性,也要重视可读性,要深入浅出,便于读者自学;引进的教材要适应高校教学改革的需要,针对目前一些教材内容较为陈旧的问题,有目的地引进一些先进的和正在发展中的交叉学科的参考书;要与国内出版的教材相配套,安排好出版英文原版教材和翻译教材的比例。我们努力使这套教材能尽量满足上述要求,希望它们能放在学生们的课桌上,发挥一定的作用。

最后,预祝“国外电子与通信教材系列”项目取得成功,为我国电子与通信教学和通信产业的发展培土施肥。也恳切希望读者能对这些书籍的不足之处、特别是翻译中存在的问题,提出意见和建议,以便再版时更正。



中国工程院院士、清华大学教授
“国外电子与通信教材系列”出版委员会主任

出版说明

进入21世纪以来,我国信息产业在生产和科研方面都大大加快了发展速度,并已成为国民经济发展的支柱产业之一。但是,与世界上其他信息产业发达的国家相比,我国在技术开发、教育培训等方面都还存在着较大的差距。特别是在加入WTO后的今天,我国信息产业面临着国外竞争对手的严峻挑战。

作为我国信息产业的专业科技出版社,我们始终关注着全球电子信息技术的发展方向,始终把引进国外优秀电子与通信信息技术教材和专业书籍放在我们工作的重要位置上。在2000年至2001年间,我社先后从世界著名出版公司引进出版了40余种教材,形成了一套“国外计算机科学教材系列”,在全国高校以及科研部门中受到了欢迎和好评,得到了计算机领域的广大教师与科研工作者的充分肯定。

引进和出版一些国外优秀电子与通信教材,尤其是有选择地引进一批英文原版教材,将有助于我国信息产业培养具有国际竞争能力的技术人才,也将有助于我国国内在电子与通信教学工作中掌握和跟踪国际发展水平。根据国内信息产业的现状、教育部《关于“十五”期间普通高等教育教材建设与改革的意见》的指示精神以及高等院校老师们反映的各种意见,我们决定引进“国外电子与通信教材系列”,并随后开展了大量准备工作。此次引进的国外电子与通信教材均来自国际著名出版商,其中影印教材约占一半。教材内容涉及的学科方向包括电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等,其中既有本科专业课程教材,也有研究生课程教材,以适应不同院系、不同专业、不同层次的师生对教材的需求,广大师生可自由选择 and 自由组合使用。我们还将与国外出版商一起,陆续推出一些教材的教学支持资料,为授课教师提供帮助。

此外,“国外电子与通信教材系列”的引进和出版工作得到了教育部高等教育司的大力支持和帮助,其中的部分引进教材已通过“教育部高等学校电子信息科学与工程类专业教学指导委员会”的审核,并得到教育部高等教育司的批准,纳入了“教育部高等教育司推荐——国外优秀信息科学与技术系列教学用书”。

为做好该系列教材的翻译工作,我们聘请了清华大学、北京大学、北京邮电大学、南京邮电大学、东南大学、西安交通大学、天津大学、西安电子科技大学、电子科技大学、中山大学、哈尔滨工业大学、西南交通大学等著名高校的教授和骨干教师参与教材的翻译和审校工作。许多教授在国内电子与通信专业领域享有较高的声望,具有丰富的教学经验,他们的渊博学识从根本上保证了教材的翻译质量和专业学术方面的严格与准确。我们在此对他们的辛勤工作与贡献表示衷心的感谢。此外,对于编辑的选择,我们达到了专业对口;对于从英文原书中发现的错误,我们通过与作者联络、从网上下载勘误表等方式,逐一进行了修订;同时,我们对审校、排版、印制质量进行了严格把关。

今后,我们将进一步加强同各高校教师的密切关系,努力引进更多的国外优秀教材和教学参考书,为我国电子与通信教材达到世界先进水平而努力。由于我们对国内外电子与通信教育的发展仍存在一些认识上的不足,在选题、翻译、出版等方面的工作中还有许多需要改进的地方,恳请广大师生和读者提出批评及建议。

电子工业出版社

教材出版委员会

主任	吴佑寿	中国工程院院士、清华大学教授
副主任	林金桐 杨千里	北京邮电大学校长、教授、博士生导师 总参通信部副部长，中国电子学会会士、副理事长 中国通信学会常务理事
委员	林孝康	清华大学教授、博士生导师、电子工程系副主任、通信与微波研究所所长 教育部电子信息科学与工程类专业教学指导分委员会委员
	徐安士	北京大学教授、博士生导师、电子学系主任 教育部电子信息与电气学科教学指导委员会委员
	樊昌信	西安电子科技大学教授、博士生导师 中国通信学会理事、IEEE 会士
	程时昕	东南大学教授、博士生导师、移动通信国家重点实验室主任
	郁道银	天津大学副校长、教授、博士生导师 教育部电子信息科学与工程类专业教学指导分委员会委员
	阮秋琦	北京交通大学教授、博士生导师 计算机与信息技术学院院长、信息科学研究所所长
	张晓林	北京航空航天大学教授、博士生导师、电子信息工程学院院长 教育部电子信息科学与电气信息类基础课程教学指导分委员会委员
	郑宝玉	南京邮电大学副校长、教授、博士生导师 教育部电子信息与电气学科教学指导委员会委员
	朱世华	西安交通大学副校长、教授、博士生导师、电子与信息工程学院院长 教育部电子信息科学与工程类专业教学指导分委员会委员
	彭启琮	电子科技大学教授、博士生导师、通信与信息工程学院院长 教育部电子信息科学与电气信息类基础课程教学指导分委员会委员
	毛军发	上海交通大学教授、博士生导师、电子信息与电气工程学院副院长 教育部电子信息与电气学科教学指导委员会委员
	赵尔沅	北京邮电大学教授、《中国邮电高校学报（英文版）》编委会主任
	钟允若	原邮电科学研究院副院长、总工程师
	刘彩	中国通信学会副理事长、秘书长
	杜振民	电子工业出版社原副社长
	王志功	东南大学教授、博士生导师、射频与光电集成电路研究所所长 教育部电子信息科学与电气信息类基础课程教学指导分委员会主任委员
	张中兆	哈尔滨工业大学教授、博士生导师、电子与信息技术研究院院长
	范平志	西南交通大学教授、博士生导师、计算机与通信工程学院院长

译者序

集成电路的制造工艺水平基本按照摩尔定律不断提高,这种发展给集成电路的设计带来了许多新的变化。本书就是全面介绍深亚微米数字集成电路设计技术的一本优秀教材。书中以半导体器件物理的内容为基础,逐步阐述了深亚微米工艺中数字 IC 设计的关键问题。其内容包括器件模型和公式、基本门电路、静态与动态电路形式、存储器设计、互连线产生的效应和芯片中电源网格与时钟的分布等。介绍了最新的 CMOS 制造工艺以及相关的器件模型。书中的讨论主要是基于 $0.18\ \mu\text{m}$ 和 $0.13\ \mu\text{m}$ CMOS 工艺进行的,突出了深亚微米工艺中互连线带来的新问题及其对设计的影响。此外,还强调了 SPICE 模拟工具在电路设计中的应用。

本书内容丰富全面,共分为 11 章。第 1 章是对深亚微米时代数字设计技术的透视,由此引出了随后各章的主题。第 2 章引入后面各章要用到的短沟道器件模型。第 3 章探讨集成电路设计过程中的制造、版图和模拟之间的关系。第 4 章介绍 MOS 数字反相器,引入了电压传输特性、噪声容限、反相器结构和简单时序计算、功耗计算的相关概念。第 5 章研究静态 NAND 门、NOR 门和其他复杂门的设计问题。第 6 章探讨高速逻辑设计中涉及的相关问题,为阶跃输入和斜坡输入的转变延迟计算建立了非常有用的公式。第 7 章讨论利用传输门和预充电逻辑的动态电路设计技巧。第 8 章论述半导体存储器的分析和设计。第 9 章探讨几种其他半导体存储器的体系结构、存取机制和单元构造。第 10 章深入研究深亚微米工艺中 IC 设计师所面临的互连问题。第 11 章讨论两个受互连控制的芯片级设计问题,即电源系统分配和时钟分配。此后,附录 A 简要介绍了电路模拟工具 SPICE 的使用,附录 B 介绍了双极晶体管和电路。

本书反映了深亚微米数字集成电路设计技术的发展,可作为高等院校微电子、计算机、电子工程等专业本科生和研究生的教材和参考书,也可供从事相关领域工作的技术人员参考。我们将之翻译出来,希望能对国内相关领域的教学、科研和产业有一定帮助。

本书的翻译分工如下:王新安负责翻译第 1 章~第 5 章;蒋安平负责翻译第 6 章~第 11 章、附录 A、附录 B、作者简介、前言和封底文字等。此外,陈自力参与第 1 章~第 5 章的翻译,刘欣参与第 6 章~第 9 章的翻译,黄新参与第 10 章~第 11 章以及附录 A 和附录 B 的翻译。

在本书的翻译出版过程中,得到了北京大学信息科学技术学院和微电子学系的各位领导多方面的关心、鼓励和帮助。在本书的翻译过程中还有很多老师和同学提供了无私的帮助,这里恕不一一列出他们的姓名。在此谨向为本书的翻译与出版付出辛勤劳动的各位老师、领导、同事和同学致以衷心的感谢。

由于译者水平有限,在翻译中难免有错误或不妥之处。真诚希望各位读者在阅读中发现错误时及时指正,以便我们能提高翻译的质量。我们的联系方式如下:

apjiang@ime.pku.edu.cn

wangxa@szpku.edu.cn

译者

2005 年 8 月

关于作者

David A. Hodges 是加州大学伯克利分校的工程学荣誉退休教授，并获得了 Daniel M. Tellep 杰出教授奖。他在康奈尔大学获得电机工程学士学位，并在加州大学伯克利分校获得硕士和博士学位。1970 年，他成为加州大学伯克利分校电机工程与计算机科学系的教员。他在担任电机工程与计算机科学系系主任一年之后，在 1990 年 7 月到 1996 年 6 月期间担任工程学院院长。Hodges 教授是 1997 年 IEEE 教育奖章和 1999 年 ASEE Benjamin Garver Lamme 奖的获得者。同时，他还是 *IEEE Transactions on Semiconductor Manufacturing* 的创办编辑，也曾任 *IEEE Journal of Solid-State Circuits* 的编辑。Hodges 教授是 IEEE 的会士，也是国家工程研究院 (the National Academy of Engineering) 的成员。Hodges 是 Silicon Image, Inc. 公司的主管，并曾是 Mentor Graphics 公司的主管。

Horace G. Jackson 在英格兰出生和受教育。1947 年他前往加拿大，直到 1956 年一直在加拿大原子能 Chalk River 实验室从事核物理学研究。1956 年作为资深科学家进入加州大学的 Lawrence Berkeley 实验室，同时在电机工程与计算机科学系任常驻讲师直到退休。他在核科学和电子工程学期刊上发表了内容广泛的文章，并且是两本书的合著者。他所感兴趣的研究领域是高频模拟集成电路和高速数字集成电路。

Resve A. Saleh 目前拥有英国哥伦比亚大学电机与计算机工程系的 NSERC/PMC-Sierra 教授职位。Saleh 博士在加州大学伯克利分校获得电机工程硕士与博士学位。1990 年，在美国以国家科学基金获得了享有很高声望的总统青年研究人员奖。Saleh 博士出版了两本书，发表的期刊文章和会议论文超过 60 篇。他是 *IEEE Transactions on Computer-Aided Design* 杂志的副编辑，也是 Custom Integrated Circuits Conference 的技术规划主席。Saleh 教授在几个规划委员会中任职，曾是 Simplex Solutions 公司 (Sunnyvale, CA) 的创始人之一和前主席。在开创 Simplex 公司之前，Saleh 博士在 Urbana 的伊利诺斯大学电机与计算机工程系担任教授长达 9 年，并且利用公休假在斯坦福大学工作一年。在开展学术生涯之前，Saleh 博士在加拿大渥太华市的 Mitel 公司、日本的东芝公司、美国俄勒冈州 Beaverton 的 Tektronix 公司、加拿大渥太华市的 Nortel 公司工作过。目前，他负责指导英国哥伦比亚大学的系统芯片研究实验室的研究工作。

第三版前言

第三版的目 的

自从 15 年前出版了本书的第二版之后, 集成电路 (IC, integrated circuit) 工业发生了巨大的变革。最显著的趋势是 CMOS 作为主流 IC 工艺的出现。其他诸如 NMOS、双极和 GaAs 工艺由于功耗、集成度和费用等方面的原因都让位于 CMOS 工艺。CMOS 工艺中有大范围普及的工具、工艺和诀窍, 因而在下一个 10 年中能够继续引领这一工业领域。

第二个重要趋势是电路尺寸根据摩尔定律持续缩减。约在本书第二版出版时, 集成电路工业的最小线条宽度达到了 $1\ \mu\text{m}$ 。人们曾一度认为这是尺寸缩减的物理和心理极限。但是, 人们很快认识到晶体管的最小尺寸可以做得远低于 $1\ \mu\text{m}$, 并由此引发亚微米时代的开端。从那时起, 我们目睹了 6 代工艺缩减: $0.8\ \mu\text{m}$, $0.5\ \mu\text{m}$, $0.35\ \mu\text{m}$, $0.25\ \mu\text{m}$, $0.18\ \mu\text{m}$ 和 $0.13\ \mu\text{m}$ 。

大约在 $0.35\ \mu\text{m}$ 的工艺节点上进入了深亚微米时代, 其中在晶体管和连线的特性方面产生了一些根本性的改变。器件经历了一些短沟道效应, 其中最重要的可能是速度饱和。互连线开始控制设计的很多电学性质, 比如延迟、噪声、功耗和可靠性等。作为结果, 工艺从 $0.18\ \mu\text{m}$ 到 $0.13\ \mu\text{m}$ 的转变也触发了连线材料从铝到铜的大规模转变, 从而减轻了这些新的互连问题。正是由于 IC 工业发生了这些基础变化, 所以需要对本书进行全面修订。

在新版中有哪些内容

- 重点讨论 CMOS 工艺, 将双极的材料放到附录中。
- 内容基于 $0.18\ \mu\text{m}$ 和 $0.13\ \mu\text{m}$ CMOS 工艺。
- 介绍了最新的 CMOS 制造工艺, 包括浅沟槽隔离、铜互连和低 k 介质。
- 在深亚微米互连方面增加了重要的两章。
- 在逻辑强度方面增加了新内容, 这对高速 CMOS 设计中通过简单的人工计算确定优化的门尺寸是很有用的。
- 关 Flash 存储器、现场可编程门阵列和内容寻址存储器方面也增加了先进的内容。
- 关于先进的电源网格设计、时钟设计和锁相环方面增加了一章。
- 关于 BSIM3 模型和模拟方面增加了新的一节。
- 在本版中全部使用带有速度饱和的短沟道 MOS 器件公式。对噪声容限和开关阈值得出了新的公式。
- 对结电容模型进行了更新, 并且包含浅沟槽隔离效应。
- 在附录 A 中提供了一个 SPICE 使用指南。
- 本版本中删除了有关砷化镓的内容。

伴随这些变化, 在未来很多年内本书的新版本都将是很有价值的。

为什么购买本书

本书将讲述如何按照设计者的方式进行思维，是本领域中很多领导者设计诀窍的汇集成果。本版中也包含了对从事半导体工业的工程师非常有价值的信息。本书的真正价值是从半导体器件基础开始，按照循序渐进的方式逐步阐述深亚微米工艺中数字 IC 设计的关键问题。与以前的版本类似，本书可用做四年制大学的教科书，靠后的一些内容也适用于研究生的第一年课程。

本书以前的版本由于具有可读性和易用性而得到了广泛使用，本版保持了这些特色。我们的目标是给读者提供数字 IC 设计的关键概念和公式，而本版比该领域中其他书籍提供了更多的细节。所提到的概念是按照逻辑顺序介绍的，并在全书中进行补充。复杂的公式简化成简单的设计公式，可以用于实现快速的手工计算。

每章中都有很多推导、能实际工作的例子、练习和 SPICE 模拟，以便学生和业界工程师可以对其中的内容有可靠的理解。在每章的后面有习题，由此可以获得对相关材料的经验，并对该章中没有直接涵盖的其他主题进行探索。每章的小结以该章中有用的公式和参数的形式给出。此外，我们还给出了全书中有用的参数、比例因子和变换因子。

先进的 CMOS 工艺

本书的内容是建立在 $0.18\ \mu\text{m}$ 和 $0.13\ \mu\text{m}$ 工艺节点附近的。对这两种工艺都进行了足够详细的介绍以便选择其中之一作为基于本书课程的主要工艺。由于 SPICE 是本书中使用的模拟工具，所以课程中需要涉及这两种工艺之一的器件模型。所有的 SPICE 例子都是基于 $0.18\ \mu\text{m}$ 工艺的，而实际工作中的问题是基于 $0.18\ \mu\text{m}$ 和 $0.13\ \mu\text{m}$ 两种工艺的。通过对例子和各章后面的习题进行适当的改进，本书也适用于 $0.13\ \mu\text{m}$ 以下的工艺。

先进的主题

本书中包括了一些先进的主题，供希望能超越本书中的基础材料并了解工业界中问题的学生使用。这些内容用星号 (*) 标出，可以跳过而不会影响内容的连续性。

如何使用本书

第 1 章到第 3 章由基础材料组成，是本书中其他材料的基础。第 4 章到第 7 章是教材的主体，阐述了所有的晶体管级设计问题。第 8 章集中讨论书中涵盖的所有材料的应用，特别是针对存储器的设计。第 9 章探讨半导体存储器设计方面的先进主题。接下来在第 10 章中详细分析了深亚微米的互连问题，并在第 11 章以电源网格和时钟设计作为结束。

对总共 15 周，每周 3 小时授课时间的学期课程安排，整本教材可以按照约每周一章的速度讲授。对 12 周的课程安排，要讲授第 1 章到第 8 章，第 10 章以及第 9 章和第 11 章中的一些有选择性的主题，时间绰绰有余。

对于 10 周的课程安排，假设跳过大量的先进主题，则只能讲授第 1 章到第 8 章和第 10 章的内容。根据进修课程的学生背景的不同，教师应当根据自己的情况判断选择本书中适当的材料和顺序。

下面是各章主题的概要。

第 1 章

深亚微米数字集成电路设计

在第 1 章中, 提供了对深亚微米时代数字设计的纵览, 并引出了本书其他部分讨论的主题。简要回顾了作为本书讨论内容基础的逻辑门的重要概念, 包括理想逻辑元件、静态输入-输出特性、噪声容限和传输延迟时间等。随后详细阐述了深亚微米设计的关键问题, 例如功耗、速度饱和和晶体管、互连线电阻、耦合电容和电感等, 并论述了诸如 SPICE 等计算机辅助设计工具的作用。最后, 讨论了工艺发展过程中所面临的挑战。

第 2 章

MOS 晶体管

第 2 章中描述了本书其余部分使用的短沟道器件模型。为开始进行处理, 首先介绍基本的器件物理概念来解释阈值电压公式和晶体管电流公式。并且, 导出了长沟道和短沟道模型。最后, 对氧化物和结电容模型进行了描述。

第 3 章

制造、版图和模拟

本章描述了在集成电路设计过程中制造、版图和模拟之间的关系。制造和版图的主题对 IC 设计者十分重要, 应当很好地加以理解。并且, 对于本课程而言, 还是教材其余部分的背景知识。更重要的主题是用 SPICE 进行模拟。本章详细描述了 SPICE 模型参数。对于不熟悉 SPICE 基础的读者, 在附录 A 中提供了简要的用户手册。此外, 也提供了 MOS 晶体管和未来制造工艺的一些先进主题。

第 4 章

MOS 反相器电路

本章是有关 MOS 数字反相器的核心一章, 介绍了电压传输特性、噪声容限、反相器结构和简单的时序与功耗计算, 等等。本章对一些 MOS 反相器导出了反相器噪声容限和开关阈值的分析公式。

第 5 章

静态 MOS 门电路

第 5 章是本书核心的另外一章。讨论了 NAND, NOR 和复杂门的静态设计问题。本章对反相器设计进行了扩展, 以确定 CMOS 门中的晶体管尺寸, 并且描述了诸如触发器和锁存器的时序元件。本章以对逻辑门中不同元件功耗的详细分析作为结束。

第 6 章

高速 CMOS 逻辑设计

本章介绍高速逻辑设计所涉及的问题。对阶跃输入和斜坡输入的转变延迟计算建立了有用的

公式。其中涉及到门的大信号导通电阻的使用，以及负载电容的计算。对于这两方面都进行了详细的讨论。并且，介绍总电容可以用输入电容和输出电容的两个关键参数进行计算。此外，还涉及到了为了有相同延迟和最小延迟所进行的门的尺寸确定。本章后半部分的要点是使用逻辑强度进行高速逻辑优化。

第 7 章

传输门和动态逻辑设计

本章中研究使用传输门和预充电逻辑的动态设计技术。详细阐述了电荷共享、自举、馈通和电荷泄漏的重要概念。并且详细描述了多米诺逻辑，一种现在最常用的动态逻辑形式。这些概念为后面两章中讨论的存储器电路的很多操作奠定了基础。

第 8 章

半导体存储器的设计

本章讨论通常称为半导体存储器的 VLSI 存储器的分析与设计。对不同类型的存储器进行阐述，分析主要的子系统，随后集中讨论静态 RAM (SRAM) 的设计问题。这一主题特别适合于对 CMOS 数字设计的研究，因为由此可以应用前面各章中给出的很多基本概念。这里详细描述了静态 RAM 的整个设计过程。

第 9 章

存储器设计中的其他课题

本章探讨其他不同类型的半导体存储器，包括其体系结构、访问机制和单元结构等。从讨论相联存储器开始，因为它是从 SRAM 体系结构中导出的。称为现场可编程门阵列 (FPGA, field-programmable gate-array) 的可编程逻辑的市场份额不断增长，而我们会说明 SRAM 单元在其中的重要应用。本章依次讨论动态 RAM、掩膜可编程 ROM、可擦写可编程 ROM、电可擦写 ROM 和 Flash 存储器。最后，讨论称为 FRAM 的基于铁电材料的存储器单元。

第 10 章

连线设计

本章探讨在深亚微米工艺中进行设计时 IC 设计者所面对的互连问题。细致分析了与连线的 RLC 特性相关的问题。从重新考察使用 Elmore 延迟对 RC 延迟进行计算开始，讨论了长线中的缓冲器插入问题。随后讨论与 3D 互连线相关的电容，由此引入了耦合电容对逻辑电路的延迟和串扰的影响的讨论。此后讨论电感效应，并以对天线效应的讨论作为结束。

第 11 章

电源网格和时钟设计

本章中讨论由互连线支配的两个芯片级设计问题：电源系统分配和时钟分配。本章讨论诸如电源布线、IR 压降、 Ldi/dt 和电压下降对时序的影响等高级问题。并且，着重突出带有时钟设计的电源系统的互连，在最后讨论了时钟生成和锁相环。

致 谢

感谢我们的很多位同事和学生，在 20 多年间帮助准备本书的各个版本。Resve Saleh 教授对第三版进行了大量修订和补充，历时三年完成。2000 年春季 Saleh 教授在斯坦福大学任教时，为本书添加了很多新材料。该校的 Mark Horowitz 教授提供了一门深亚微米数字 IC 设计新课程的原始计划，最终在本版中得以实现。他的数字集成电路设计方法和教学方法为本书提供了启示。我们非常感谢他对本书的影响和贡献。哈佛大学的 Gu-Yeon Wei 教授作为教授本书课程的教师，准备了早期版本的材料，最终在本书中汇集。此外，斯坦福大学的 Bruce Wooley 教授提供了很有价值的课程相关资料。

英国哥伦比亚大学的很多教师和学生对本书提出建议和更正意见，并校对各章节，做出了重要贡献。我们感谢教授 Steve Wilton, Shahriar Mirabbasi 和 David Pulfrey, 以及学生 Jess Chia, Payam Lajevardi, Gary Lim, Louis Hong, Laura Ishkintana, Roberto Rosales, Sean Safarpour 和 Marwa Hamour。此外，Sandy Scott 对很多与本书相关的管理工作提供了帮助。

很多工业界的专家也对本书产生影响，尤其是与 Simplex Solutions 公司合作的专家。David Overhauser, Narain Arora, Steffen Rochel, Peter McCrorie, Sandy Taylor 和 Michael Benoit 为书中的材料提供了多方面的重要帮助。对于即将到来的 CMOS 工艺时代，SiliconMap 的 Pallab Chatterjee 提供了技术方面有益的见解。

很多人对本书进行了评阅，并给出了有价值的反馈。我们要感谢以下人员的帮助：

R. Jacob Baker, *University of Idaho*; Anantha Chandrakasan, *MIT*;
Kyun Choi, *Pennsylvania State University*; P. David Fisher, *Michigan State University*;
Jim Frenzel, *University of Idaho*; Arvin Grabel, *Northeastern University*;
Jeffrey L. Gray, *Purdue University*; Edwin Greeneich, *Arizona State University*;
Paul Hurst, *University of California—Davis*; Shrinivas G. Joshi, *Marquette University*;
Thottam S. Kalkur, *University of Colorado, Colorado Springs*;
Hong Koo Kim, *University of Pittsburgh*; Ivan Kourtev, *University of Pittsburgh*;
Hisham Z. Massoud, *Duke University*; Martin Margala, *University of Alberta*;
Kelvin F. Poole, *Clemson University*; Ahok Srivastava, *Louisiana State University*;
Dennis Sylvester, *University of Michigan*; John Uyemura, *Georgia Institute of Technology*;
Chin-Long Wey, *Michigan State University*;
Mona Elwakkad Zaghoul, *George Washington University*

本书的封面材料由 Jan Willis 和 Janet Greene 提供，在此衷心感谢。我们也要感谢 PMC-Sierra 对本书写作方面的支持。与 McGraw-Hill 的工作人员合作很愉快，我们要感谢 Emily Lupash 和 Joyce Watters，以及其他很多人员，使本书最终得以出版。

我们要特别感谢加州大学伯克利分校的 Richard Newton 教授和 Don Pederson 教授，他们在过去的几年中不断给我们以支持和鼓励。

最后，将本书献给我们几位作者的家庭。正是由于家人长期的支持，使我们可以继续激励下一代的 IC 工程师。

目 录

第 1 章 深亚微米数字集成电路设计	1
1.1 绪论	1
1.2 集成电路产业的简要历史	2
1.3 数字逻辑门设计的回顾	5
1.3.1 基本的逻辑函数	5
1.3.2 逻辑电路的实现	8
1.3.3 噪声容限的定义	9
1.3.4 瞬态特性的定义	10
1.3.5 功耗估算	11
1.4 数字集成电路设计	12
1.4.1 MOS 晶体管的结构和工作原理	12
1.4.2 CMOS 与 NMOS	14
1.4.3 深亚微米互连	15
1.5 数字电路的计算机辅助设计	19
1.5.1 电路模拟和分析	19
*1.6 面临的挑战	20
1.7 小结	24
1.8 参考文献	24
1.9 习题	25
第 2 章 MOS 晶体管	28
2.1 绪论	28
2.2 MOS 晶体管的结构和原理	29
2.3 MOS 晶体管的阈值电压	32
2.4 一次电流-电压特性	40
2.5 速度饱和公式的来源	44
2.5.1 高电场的影响	45
2.5.2 速度饱和器件的电流公式	47
*2.6 α 功率定律模型	51
2.7 亚阈值传导	53
2.8 MOS 晶体管的电容	54
2.8.1 薄氧化物电容	55
2.8.2 pn 结电容	56
2.8.3 覆盖电容	61

2.9	小结	62
2.10	参考文献	64
2.11	习题	64
第3章	制造、版图和模拟	68
3.1	绪论	68
3.2	IC 制造工艺	69
3.2.1	IC 制造工艺概述	69
3.2.2	IC 光刻工艺	70
3.2.3	晶体管的制造	71
3.2.4	制造连线	74
3.2.5	连线电容和电阻	76
3.3	版图基础	78
3.4	电路模拟中 MOS 晶体管的模型构造	81
3.4.1	SPICE 中的 MOS 模型	81
3.4.2	MOS 晶体管的具体说明	82
3.5	SPICE MOS LEVEL 1 器件模型	83
3.5.1	MOS LEVEL 1 参数的提取	85
*3.6	BSIM3 模型	87
3.6.1	BSIM3 中的加载过程	87
3.6.2	短沟道阈值电压	88
3.6.3	迁移率模型	90
3.6.4	线性区和饱和区	90
3.6.5	亚阈值电流	92
3.6.6	电容模型	93
3.6.7	源/漏电阻	94
*3.7	MOS 晶体管中的附加效应	94
3.7.1	产品中的参数变化	94
3.7.2	温度效应	95
3.7.3	电源变化	96
3.7.4	电压极限	97
3.7.5	CMOS 闩锁	97
*3.8	绝缘体上的硅工艺	99
*3.9	SPICE 模型小结	100
3.10	参考文献	104
3.11	习题	104
第4章	MOS 反相器电路	108
4.1	绪论	108
4.2	电压传输特性	108
4.3	噪声容限的定义	111

4.3.1	单源噪声容限 (SSNM)	111
4.3.2	多源噪声容限 (MSNM)	113
4.4	电阻负载反相器的设计	115
4.5	NMOS 晶体管作为负载器件	122
4.5.1	饱和增强型负载	122
4.5.2	线性增强型负载	126
4.6	互补 MOS (CMOS) 反相器	127
4.6.1	CMOS 反相器的直流分析	127
4.6.2	CMOS 反相器的版图设计	134
4.7	伪 NMOS 反相器	135
4.8	反相器的尺寸确定	137
4.9	三态反相器	140
4.10	小结	141
4.11	参考文献	141
4.12	习题	142
第 5 章	静态 MOS 门电路	148
5.1	绪论	148
5.2	CMOS 门电路	149
5.2.1	基本的 CMOS 门的尺寸确定	150
5.2.2	扇入和扇出研究	153
5.2.3	CMOS 门的电压传输特性	156
5.3	复杂的 CMOS 门	159
5.4	异或门和同或门	162
5.5	多路选择器电路	163
5.6	触发器和锁存器	163
5.6.1	基本的双稳态电路	164
5.6.2	SR 锁存器	165
5.6.3	JK 触发器	167
5.6.4	主从 JK 触发器	168
5.6.5	边沿触发的 JK 触发器	169
5.7	D 触发器和 D 锁存器	170
5.8	CMOS 门电路的功耗	173
5.8.1	动态 (转换) 功耗	173
5.8.2	静态 (待机) 功耗	178
5.8.3	完整的功耗公式	180
5.9	功耗和延迟的折中	180
5.10	小结	183
5.11	参考文献	184
5.12	习题	184

第 6 章 高速 CMOS 逻辑设计	189
6.1 绪论	189
6.2 转变时间分析	191
6.2.1 再次讨论门的尺寸——速度饱和效应	193
6.3 负载电容的详细计算	195
6.3.1 门扇出电容	196
6.3.2 自身电容计算	197
6.3.3 连线电容	203
6.4 斜波输入情况下改善延迟计算	203
6.5 针对最佳路径延迟确定门的尺寸	210
6.5.1 最佳延迟问题	210
6.5.2 反相器链延迟最优化——FO4 延迟	211
6.5.3 包含与非门和或非门的路径优化	215
6.6 用逻辑强度优化路径	218
6.6.1 逻辑强度的导出	218
6.6.2 理解逻辑强度	222
6.6.3 分支强度和旁路负载	226
6.7 小结	228
6.8 参考文献	230
6.9 习题	230
第 7 章 传输门和动态逻辑设计	235
7.1 绪论	235
7.2 基本概念	236
7.2.1 传输管	236
7.2.2 电容馈通	238
7.2.3 电荷共享	240
7.2.4 电荷丢失的其他途径	241
7.3 CMOS 传输门逻辑	242
7.3.1 使用 CMOS 传输门的多路器	243
7.3.2 CMOS 传输门延迟	247
7.3.3 CMOS 传输门的逻辑强度	252
7.4 动态 D 锁存器和 D 触发器	253
7.5 多米诺逻辑	255
7.5.1 多米诺门的逻辑强度	260
7.5.2 多米诺逻辑的局限性	260
7.5.3 双轨(差分)多米诺逻辑	263
7.5.4 自复位电路	265
7.6 小结	266
7.7 参考文献	266