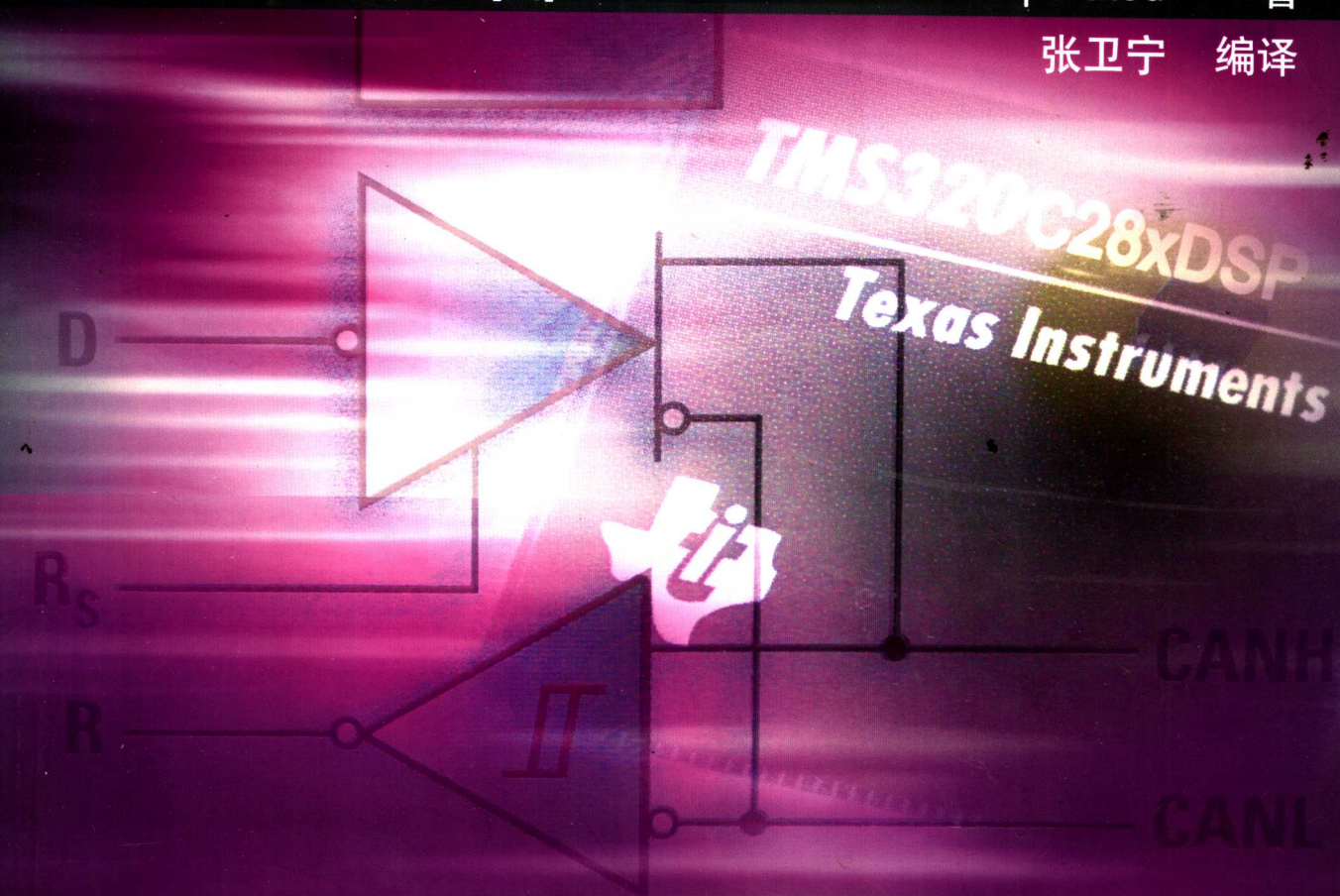


TI DSP系列中文手册

TMS320C28x 系列 **DSP 的 CPU 与外设 (下)**

[美] Texas Instruments Incorporated 著

张卫宁 编译



清华大学出版社

TI DSP 系列中文手册

TMS320C28x 系列 DSP 的 CPU 与外设 (下)

[美] Texas Instruments Incorporated 著

张卫宁 编译

清华大学出版社

北 京

内 容 简 介

本书详细介绍了 TMS320C28x 系列 DSP 的事件管理器、模-数转换器、32 位 CPU 定时器、多通道缓冲串行口、串行外设接口、串行通信接口、增强型区域网络控制器、通用输入/输出多路复用器,以及电气特性和机械数据等内容。

本书可供高等学校电子、通信、计算机、自动控制和电力电子技术等专业的高年级本科生及研究生作为教科书或参考书,也可作为各领域中从事信号处理、控制和电力电子技术的科研及工程技术人员的参考书籍。

版权所有,翻印必究。举报电话:010-62782989 13901104297 13801310933

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

本书防伪标签采用清华大学核研院专有核径迹膜防伪技术,用户可通过在图案表面涂抹清水,图案消失,水干后图案复现;或将表面膜揭下,放在白纸上用彩笔涂抹,图案在白纸上再现的方法识别真伪。

图书在版编目(CIP)数据

TMS320C28x 系列 DSP 的 CPU 与外设(下)/张卫宁编译. —北京:清华大学出版社,2005.1
(TI DSP 系列中文手册)

ISBN 7-302-08849-7

I. T… II. 张… III. ①数字信号—信号处理—数字通信系统, TMS320C28x—微处理器
② 数字信号—信号处理—数字通信系统, TMS320C28x—外部设备 IV. TN911.72

中国版本图书馆 CIP 数据核字(2004)第 057395 号

出 版 者:清华大学出版社 地 址:北京清华大学学研大厦

<http://www.tup.com.cn> 邮 编:100084

社 总 机:010-62770175 客 户 服 务:010-62776969

组稿编辑:曾 刚

文稿编辑:杜春杰 马 丽

封面设计:姜凌娜

版式设计:俞小红

印 装 者:北京国马印刷厂

发 行 者:新华书店总店北京发行所

开 本:185×260 印 张:28.25 字 数:622 千字

次:2005 年 1 月第 1 版 2005 年 1 月第 1 次印刷

书 号:ISBN 7-302-08849-7/TP·6279

印 数:1~5000

定 价:38.00 元

本书如存在文字不清、漏印以及缺页、倒页、脱页等印装质量问题,请与清华大学出版社出版部联系调换。联系电话:(010)62770175-3103 或(010)62795704

Copyright Grant Letter

2003-4-28

Texas Instruments (Shanghai) Co., Ltd
11F, Novel Plaza, 128 Nanjing Road West,
Huangpu District, Shanghai 200003, P.R.C.

Mr. Hu Guangshu,

We are in possession of a copy of your book draft titled as appendix provided and [printed] by Tsinghua University Press, a book printer and publisher with a principal office located at Xue Yan Mansion, Tsinghua University, Beijing, 100084, P.R.C. (the "Book"), which contains certain copyrighted information (the "Information") from the Texas Instruments TMS320 DSP series product databook.

As rightful owner of the information, we hereby give you permission to use the Information in the book on a non-exclusive basis provided that you place the following statement on the title page of the book.

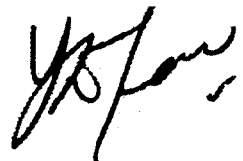
"This book contains copyrighted material of Texas Instruments Incorporated, used herein with permission of the copyright owner. Errors introduced in the use or translations of the copyrighted material herein are solely the responsibility of the author or translator and are not the responsibility of Texas Instruments Incorporated. Any further use, modification, redistribution without the express approval of the copyright owner is strictly prohibited. This copyright authorization allows for reproduction only in printed and computer materials of the above-cited standards, on a regional scale and for an unlimited period of time. Should any of the copyrighted information fall under patent protection, this copyright authorization is not to be construed as an authorization to use and/or implement patent information without fulfilling attached obligations."

Please also find enclosed some information regarding TI's copyright and trademark policies, which we would request you to follow during the use of the Information.

Thank you for including TI technology in your teaching and scholarship. I welcome your call or E-mail if I can provide additional assistance.

Best Regards,

Eldon Teng
Director of Market Development
Texas Instruments Asia



TI DSP 系列中文手册编译委员会

(按汉语拼音排序)

主任委员:

胡广书	教授	清华大学
彭启琮	教授	电子科技大学
沈洁	经理	TI 中国大学计划

委员:

陈健	教授	上海交通大学
戴逸民	教授	中国科学技术大学
何佩琨	教授	北京理工大学
刘和平	教授	重庆大学
潘亚涛	工程师	TI 中国大学计划
桑恩方	教授	哈尔滨工程大学
王军宁	副教授	西安电子科技大学
张旭东	副教授	清华大学
曾刚	编辑	清华大学出版社

序

经过全体编译老师和编译委员会近一年的努力,“TI DSP 系列中文手册”终于陆续和广大读者见面了。

数字信号处理器(Digital Signal Processing, DSP)是对信号和图像实现实时处理的一类高性能的 CPU。所谓“实时(Real-Time)实现”,是指一个实际的系统能在人们听觉、视觉或按任务要求所允许的时间范围内实现对输入信号的处理并将其输出。目前, DSP 已广泛应用于通信、家电、航空航天、工业测量、控制、生物医学工程及军事等许许多多需要实时实现的领域。

美国德州仪器(Texas Instruments, TI)公司是全球 DSP 研发和生产的领先者。自 1982 年推出第一块 DSP 芯片以来,到 20 世纪 90 年代中期, TI 先后推出了 C10、C20、C30、C40、C50 及 C80 等 6 代 TMS320 系列的 DSP 产品。紧接着又推出了 C2000 系列、C5000 系列和 C6000 系列三大主流产品,并推出了将 DSP 和 ARM 合为一体的 OMAP 系列。这些产品无论是在国外还是在国内都获得了广泛的应用。例如,“TI 中国大学计划”在 2003 年举办的“TI DSP 设计比赛”中,国内高校就有约 90 个队参加,足见 DSP 在我国已经得到普遍的重视。

凡是从事过含有 CPU 的系统设计(单片机或 DSP)的用户都知道,为了顺利地实现设计任务,一本或几本好的手册是必不可少的,其中包括该 CPU 的结构手册、指令和汇编语言手册以及开发手册等。

由于 TI 的 DSP 发展迅速,产品更新快,因此其手册自然也非常多。由于手册需要更新和补充,因此,彼此之间难免会出现重复和种类繁多的现象。使用过 TI DSP 文档的用户都感觉到,其手册在使用上是有相当难度的。另外, TI DSP 文档都是用英文写成的,这也给部分工程技术人员带来了一定的困难。

鉴于此, TI 中国主管提出委托国内的高校老师对其文档进行编译,并授权清华大学出版社正式出版。在“TI 中国大学计划”的建议下,2003 年 6 月通过推荐和报名方式成立了编译委员会。

通过认真讨论,编译委员会首先确定了文档编译的原则,然后确定了编译的书目,最后确定了每一本书的编译者。

关于编译的原则,我们提出了如下两点:

(1) 本文档的定位为“手册”。也就是说,每一位文档的编译者应全面了解和掌握所编译书目的所有英文文档,并了解各个文档之间的关系,在保证文档完整的基础上,选择最新的文档,并去除其中的重复内容和已经淘汰的内容。

(2) 要尽可能地按照 TI 英文文档的“本意”来形成中文,以保证手册的准确性。允许作者按自己的经验有所发挥,以便于对难点的理解。

这次编译的书目包含三大部分,一是各个系列的共用部分,如 CCS、DSP/BIOS、算法标准、C 语言编译器及开发工具等各个手册;二是按 C2000、C5000 和 C6000 三大系列分别编译它们的 CPU 结构及指令手册;三是分别编译它们的应用。

编译计划在“TI 中国大学计划”的相关会议上提出后,得到了国内高校许多老师的热情支持,很快便将要编译的书目一一落实。这些老师都有着从事 DSP 教学和科研的丰富经验,正是由于他们的大力支持,才使这一庞大的工作计划能够付诸实施。在此,谨向参加本系列手册编译工作的全体老师表示衷心的感谢!

“TI 中国大学计划”在本系列手册的编译过程中给予了多方面的大力支持,在此向他们表示衷心的感谢!

由于本系列手册的编译工作量大、时间紧,因此,尽管编译的老师 and 编译委员会都尽了最大的努力,但也难免有不妥、甚至错误之处,编译委员会全体老师恳切地希望广大读者给以批评指正。

清华大学生物医学工程系 胡广书

2004 年 3 月

前 言

当今时代是计算机技术和数字信息处理技术高速发展的时代。数字信号处理器 DSP (Digital Signal Processors) 自 20 世纪 80 年代诞生以来,在短短二十几年内得以飞速发展。其应用已经深入到通信、航空航天、雷达、工业控制、网络及家电等各个领域,成为目前最有发展潜力的技术、产业和市场之一。美国 Texas Instruments Incorporated (TI 公司) 是当今世界上最大的 DSP 供应商,其产品占世界市场的 44% 以上。TI 公司推出的 TMS320 系列是目前世界上最有影响的主流 DSP 产品。

目前,国内对 DSP 的研究和应用正在从科研转入产品和市场运作。由于 DSP 优异的特性和极高的性能价格比,使它的应用价值日益显现出来,越来越引起国内电子信息界和企业的高度重视。近年来,国内许多大学已经对硕士生及本科生开设了 DSP 课程,并建立了 DSP 重点实验室;许多科研和企业正在对 DSP 进行开发和应用研究,因此迫切需要这方面的教材、自学课本和参考书籍,在此背景下开展 TI DSP 文档编译工作意义非常重大。该系列文档的出版将大大推动 TI DSP 在我国的应用,并促进这一领域的教学和研究生的培养。

TMS320C28x 系列是当今世界上最先进的 32 位定点 DSP 芯片。它不但运行速度高,处理功能强大,并且具有丰富的片内外围设备,便于接口和模块化设计,其性价比极高,尤其适用于大批量和多品种的家电产品、数码相机、电话、测试仪器仪表等,还可广泛应用于数字马达控制、工业自动化、电力转换系统及通信设备等。本书翻译了美国 TI 公司的 12 篇最新有关资料,并在此基础上进行了整理和编写,详细介绍了 TMS320C28x 系列 DSP 的总体结构、CPU 内核、存储器映像、寻址方式和片内外围设备等;同时还介绍了硬件设计和软件编程的有关内容。

本书的翻译编写是在 TI DSP 系列中文手册编译委员会的直接领导下进行的,遵循两次 TI DSP 文档编译工作会议的精神,在美国 TI 公司的大力支持和 TI 中国大学计划的具体指导下,本书的编译工作得以顺利完成,在此对编委会的专家们以及 TI 公司、TI 中国大学计划的沈洁经理和潘亚涛工程师表示衷心的感谢。

感谢清华大学的胡广书教授在本书的编译过程中所给予的热情关怀和指导,他在百忙之中对本书进行了仔细的审阅和校对。感谢青岛艾诺仪器公司对我们编译工作的大力支持和帮助,感谢山东大学信息科学与工程学院的领导及老师们对本书编辑工作的大力支持,感谢清华大学出版社对本书出版所做的大量工作。

感谢博士生许宏吉、赵文仓、刘月阳、李念强和硕士生冯岩、王茂庆、赵国辉、胡国英、池连刚、袁华同学,他们分别承担了初译和输入部分文档的工作。本书的出版和他们的辛勤劳动是分不开的。

由于作者水平有限,书中错误在所难免,恳请读者批评指正。

张卫宁
山东大学

目 录

第 11 章 事件管理器 (EV)	272
11.1 事件管理器功能概述	272
11.1.1 事件管理器功能	272
11.1.2 EV 的增强特性	278
11.1.3 事件管理器的寄存器地址	278
11.1.4 通用目的 (GP) 定时器	280
11.1.5 使用 GP 定时器产生 PWM 输出	292
11.1.6 全比较单元	292
11.2 PWM 电路	295
11.2.1 有比较单元的 PWM 电路	295
11.2.2 PWM 信号的产生	299
11.2.3 空间向量 PWM	301
11.3 捕捉单元	305
11.3.1 捕捉单元概述	305
11.3.2 捕捉单元的操作	306
11.3.3 捕捉单元的 FIFO 堆栈	307
11.3.4 捕捉中断	308
11.3.5 正交编码脉冲电路 (QEP)	308
11.4 事件管理器的中断	310
11.4.1 事件管理器中断概述	310
11.4.2 EV 中断请求和服务	311
11.5 事件管理器的寄存器	312
11.5.1 寄存器概述	312
11.5.2 定时器寄存器	312
11.5.3 比较控制寄存器	319
11.5.4 比较行为控制寄存器	324
11.5.5 捕捉单元寄存器	326
11.5.6 事件管理器中断标志寄存器	332
11.5.7 事件管理器控制寄存器	342
11.5.8 寄存器位设置的区别	344
第 12 章 模-数转换器 (ADC)	349

12.1	ADC 模块的特点	349
12.2	自动转换序列发生器的工作原理	351
12.2.1	序列采样模式	352
12.2.2	并发采样模式	352
12.2.3	并发采样双序列发生器模式举例	355
12.2.4	并发采样级联序列发生器模式举例	356
12.3	连续自动序列化模式	357
12.3.1	序列发生器启动/停止模式	359
12.3.2	并发采样模式	360
12.3.3	输入触发描述	361
12.3.4	序列转换过程中的中断操作	361
12.4	ADC 时钟预定标器	363
12.5	低功耗方式	364
12.6	加电顺序	364
12.7	序列发生器的替换特性	364
12.8	ADC 寄存器	365
12.8.1	ADC 控制寄存器	365
12.8.2	最大转换通道寄存器	371
12.8.3	自动序列状态寄存器	372
12.8.4	ADC 状态和标志寄存器	374
12.8.5	ADC 输入通道选择序列控制寄存器	375
12.8.6	ADC 转换结果缓冲寄存器	376
第 13 章	32 位 CPU 定时器 0/1/2	377
13.1	CPU 定时器的结构与工作原理	377
13.2	CPU 定时器的寄存器	378
13.2.1	定时器计数器寄存器	379
13.2.2	定时器计数器寄存器高位	379
13.2.3	定时器周期寄存器	379
13.2.4	定时器周期寄存器	380
13.2.5	定时器控制寄存器	380
13.2.6	定时器预定标计数器低位	381
13.2.7	定时器预定标计数器高位	382
第 14 章	多通道缓冲串行口 (McBSP)	383
14.1	概述	383
14.1.1	McBSP 介绍	383
14.1.2	寄存器一览	386

14.1.3	McBSP 操作	387
14.1.4	McBSP 的采样率发生器	397
14.1.5	McBSP 的意外/出错情况	405
14.2	多通道选择模式	412
14.2.1	通道、模块、分区	412
14.2.2	A-bis 模式	419
14.2.3	SPI 协议	420
14.3	配置接收器和发送器	427
14.3.1	接收器配置	427
14.3.2	发送器配置	442
14.4	仿真和复位事项	458
14.4.1	McBSP 仿真模式	458
14.4.2	数据打包实例	461
14.4.3	GPIO 功能	463
14.5	McBSP 的 FIFO 和中断	463
14.5.1	McBSP 的 FIFO 概述	463
14.5.2	FIFO 模式下 McBSP 的功能性与局限性	464
14.5.3	McBSP 的 FIFO 操作	465
14.5.4	McBSP 接收中断的产生	467
14.5.5	McBSP 发送中断的产生	468
14.5.6	McBSP FIFO 寄存器的说明	470
14.6	McBSP 寄存器	474
14.6.1	数据接收和发送寄存器	474
14.6.2	串行口控制寄存器 (SPCR1 和 SPCR2)	476
14.6.3	接收控制寄存器 (RCR1 和 RCR2)	479
14.6.4	发送控制寄存器 (XCR1 和 XCR2)	481
14.6.5	采样率产生器寄存器 (SRGR1 和 SRGR2)	483
14.6.6	多通道控制寄存器 (MCR1 和 MCR2)	485
14.6.7	引脚控制寄存器 (PCR)	488
14.6.8	接收通道使能寄存器 (RCERA~RCERH)	490
14.6.9	发送通道使能寄存器 (XCERA~XCERH)	493
14.6.10	寄存器总结	496
第 15 章	串行外围接口 (SPI)	504
15.1	增强型 SPI 模块概述	504
15.2	SPI 模块结构及工作原理	505
15.2.1	SPI 模块信号总结	505
15.2.2	SPI 模块寄存器概述	507

15.2.3	SPI 操作.....	508
15.2.4	SPI 中断.....	510
15.2.5	数据格式	511
15.2.6	波特率和时钟方案.....	511
15.2.7	复位的初始化.....	513
15.2.8	SPI FIFO 说明	515
15.3	SPI 的寄存器组	517
15.3.1	SPI 配置控制寄存器.....	517
15.3.2	SPI 工作控制寄存器.....	518
15.3.3	SPI 状态寄存器.....	520
15.3.4	SPI 波特率寄存器.....	521
15.3.5	SPI 仿真缓冲寄存器.....	522
15.3.6	SPI 串行接收缓冲寄存器.....	522
15.3.7	SPI 串行发送缓冲寄存器.....	523
15.3.8	SPI 串行数据寄存器.....	523
15.3.9	SPI FIFO 发送、接收及控制寄存器	524
15.3.10	SPI 优先权控制寄存器.....	527
15.4	SPI 范例波形	528
第 16 章	串行通信接口 (SCI)	532
16.1	增强型 SCI 模块概述.....	532
16.2	SCI 模块结构及工作原理.....	535
16.2.1	SCI 模块信号总结	535
16.2.2	多处理器和异步处理模式.....	536
16.2.3	SCI 可编程数据格式	536
16.2.4	SCI 多处理器通信	537
16.2.5	空闲线多处理器模式.....	538
16.2.6	地址位多处理器模式.....	540
16.2.7	SCI 通信格式	541
16.2.8	SCI 端口的中断	542
16.2.9	SCI 波特率计算	543
16.2.10	SCI 增强型特点	543
16.3	SCI 寄存器组.....	546
16.3.1	SCI 模块寄存器一览	546
16.3.2	SCI 通信控制寄存器	547
16.3.3	SCI 控制寄存器 1	549
16.3.4	SCI 波特率选择寄存器组	551
16.3.5	SCI 控制寄存器 2	552

16.3.6	SCI 接收状态寄存器	553
16.3.7	接收数据缓冲寄存器	555
16.3.8	SCI 发送数据缓冲寄存器	556
16.3.9	SCI FIFO 寄存器组	557
16.3.10	优先权控制寄存器	559
第 17 章	增强型区域网络控制器 (eCAN)	561
17.1	eCAN 的结构	561
17.1.1	CAN 概述	562
17.1.2	CAN 网络和模块	562
17.1.3	eCAN 控制器概述	564
17.1.4	消息对象	567
17.1.5	消息邮箱	567
17.2	eCAN 的寄存器	571
17.3	eCAN 配置	599
17.3.1	CAN 模块初始化	599
17.3.2	分步配置 eCAN	603
17.3.3	远程帧邮箱操作	606
17.3.4	中断	607
17.3.5	CAN 功率下降模式	612
第 18 章	通用输入/输出 (GPIO) 多路复用器	614
18.1	GPIO 多路复用器	614
18.2	GPIO 多路复用器的寄存器	617
第 19 章	电气特性和机械数据	623
19.1	电气特性	623
19.2	机械数据	659
附录 A	寄存器速查参考	663
附录 A.1	CPU 寄存器速查参考	663
A.1.1	访问 CPU 寄存器的指令和复位值	663
A.1.2	寄存器图解	663
附录 A.2	事件管理器 EV 寄存器一览	668
附录 A.3	片内 ADC 寄存器一览	673
附录 A.4	串行外围接口 SPI 寄存器一览	675
附录 A.5	串行通信接口 SCI 寄存器一览	677
附录 A.6	CPU 定时器 0/1/2 的寄存器一览	679
附录 A.7	多通道缓冲串行口 McBSP 寄存器一览	680
附录 A.8	eCAN 寄存器一览	685

附录 A.9 通用 I/O 口 GPIO 寄存器一览.....	690
附录 A.10 时钟、系统控制及 PIE 寄存器一览	690
附录 A.11 片内 Flash、OTP 寄存器一览	693
附录 A.12 外设接口 XINTF 的寄存器一览	694
附录 B 词汇表	696
参考文献	702

第 11 章 事件管理器 (EV)

事件管理器模块为用户提供了众多的功能和特点, 它们在运动控制和马达控制的应用中是特别有用的。事件管理器模块包括通用目的 (GP) 定时器、全比较/PWM 单元、捕捉单元和正交编码脉冲电路等。EVA 和 EVB 两个 EV 模块都是特定的外围设备, 它们是为多轴运动控制应用而设计的。

每个 EV 都具有控制三个半高桥 (three Half-H bridges) 的能力, 当各个桥需要互补的 PWM 对去控制时, EV 可以提供这种能力。每个 EV 还可以输出两个附加的 PWM, 而不是互补的 PWM 对输出。

11.1 事件管理器功能概述

11.1.1 事件管理器功能

EVA 和 EVB 的定时器、比较单元及捕捉单元的功能是相同的。但定时器单元的名称因为 EVA 和 EVB 而有所区别。表 11-1 中列出了事件管理器模块可以被使用的功能和特点, 并重点说明了 EVA 的命名。

事件管理器 EVA 和 EVB 拥有功能相同的外围寄存器组。EVA 的寄存器组地址开始于 7400h, EVB 的寄存器组地址开始于 7500h。本章中讲述了采用 EVA 命名方式的 GP 定时器、比较单元、捕捉单元和正交编码脉冲电路 (QEPs) 的功能。这些段落对于与 EVB 相关的器件功能同样是适用的, 只是模块及信号的命名不同而已。

事件管理器 (EV) 的器件接口如图 11-1 所示。事件管理器 A (EVA) 的功能模块图如图 11-2 所示, 事件管理器 B (EVB) 的功能模块图与该图类似, 只是模块及信号的命名有所不同。

1. 通用目的 (GP) 定时器

事件管理器各有两组 GP 定时器。GP 定时器 x ($x=1$ 或 2 属于 EVA; $x=3$ 或 4 属于 EVB) 包括:

- (1) 1 个 16 位的定时器 TXCNT, 为增/减计数器, TXCNT 可以读/写。
- (2) 1 个 16 位的定时器比较寄存器 TxCMPR (带阴影的双缓冲寄存器), 可以读/写。
- (3) 1 个 16 位的定时器周期寄存器 TxPR (带阴影的双缓冲寄存器), 可以读/写。
- (4) 1 个 16 位的定时器控制寄存器 TxCON, 可以读/写。
- (5) 可选择的内部或外部输入时钟。
- (6) 一个对于内部或外部输入时钟可编程的预定标因子。

(7) 控制和中断逻辑，用于 4 种可屏蔽中断：下溢中断、上溢中断、定时器比较中断和定时器周期中断。

(8) 1 个输入方向选择引脚 (TDIRx) (当选择为单增/减计数模式后，进行增计数或减计数)。

GP 定时器可以进行单独操作，也可与其他定时器同步操作。每个 GP 定时器所具有的比较寄存器可以用作比较功能和 PWM 波形的产生。对于每一个 GP 定时器在增或增/减计数模式下都有 3 种连续操作模式。通过预定标因子，每个 GP 定时器可以使用内部或外部时钟。GP 定时器可以为事件管理器的其他子模块提供时基：GP 定时器 1 可以为所有的比较和 PWM 电路提供时基，GP 定时器 1 和 GP 定时器 2 可以为捕捉电路和正交脉冲计数操作提供时基。双缓冲的周期和比较寄存器允许可编程的变化定时器 (PWM) 的周期，从而得到比较/PWM 脉冲的所需宽度。

表 11-1 EVA 和 EVB 的模块及信号的命名

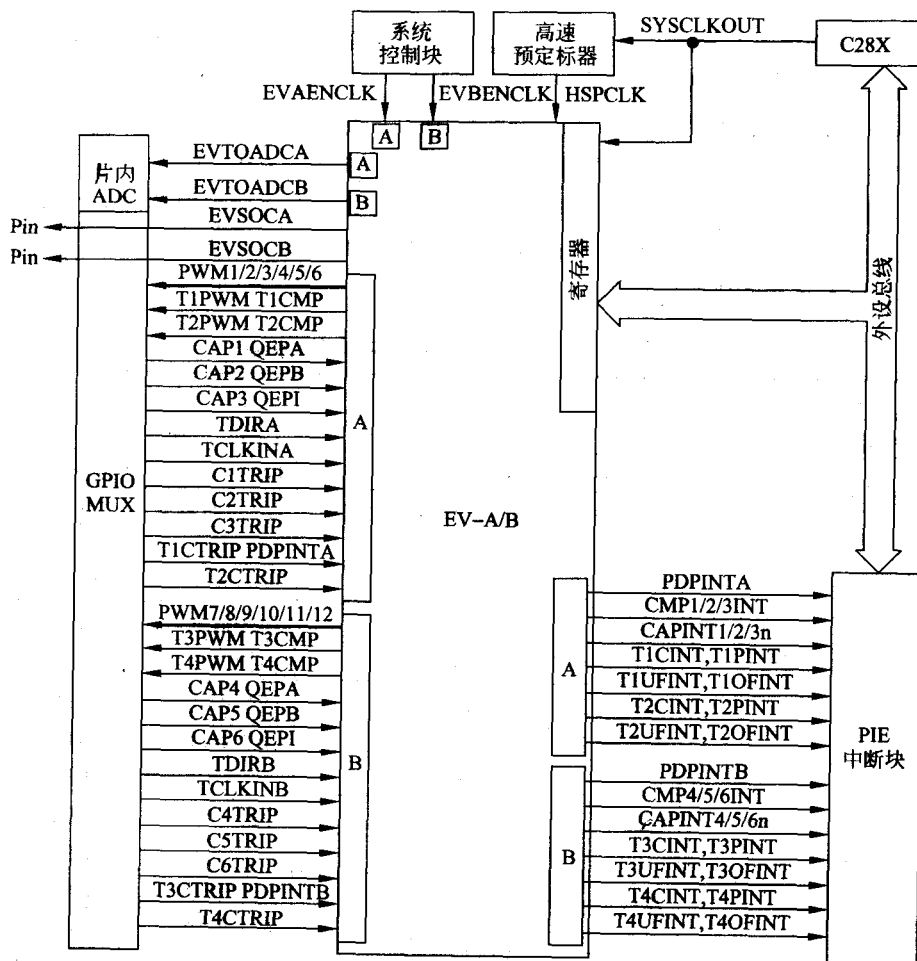
事件管理器模块	EVA		EVB	
	模 块	信 号	模 块	信 号
GP 定时器	GP 定时器 1	T1PWM/T1CMP	GP 定时器 3	T3PWM/T3CMP
	GP 定时器 2	T2PWM/T2CMP	GP 定时器 4	T4PWM/T4CMP
比较单元	比较器 1	PWM1/2	比较器 4	PWM7/8
	比较器 2	PWM3/4	比较器 5	PWM9/10
	比较器 3	PWM5/6	比较器 6	PWM11/12
捕捉单元	捕捉器 1	CAP1	捕捉器 4	CAP4
	捕捉器 2	CAP2	捕捉器 5	CAP5
	捕捉器 3	CAP3	捕捉器 6	CAP6
QEP 通道	QEP	QEP1	QEP	QEP3
		QEP2		QEP4
		QEP11		QEP12
外部定时器输入	定时器-方向	TDIRA	定时器-方向	TDIRB
	外部时钟	TCLKINA	外部时钟	TCLKINB
外部比较-输出行程输入	比较	C1TRIP		C4TRIP
		C2TRIP		C5TRIP
		C3TRIP		C6TRIP
外部定时器-比较行程输入		T1CTRIP /		T3CTRIP
		T2CTRIP		T4CTRIP /
外部行程输入		PDPINTA *		PDPINTB *
外部 ADC SOC 触发输出		EVASOC		EVBSOC

注：* 在 C240x 的兼容模式下，引脚 T1CTRIP / PDPINTA 功能为 PDPINTA，而引脚 T3CTRIP / PDPINTB 功能为 PDPINTB。

2. 全比较单元

每个事件管理器都有 3 个全比较单元。这些比较单元使用定时器 1 为其提供时基，通

过使用可编程的死区电路可产生 6 个比较输出或 PWM 波形输出, 6 个输出中的任何一个输出状态都可以单独设置。比较单元中的比较寄存器是双缓冲的, 允许可编程的变换比较/PWM 脉冲宽度。



注: EXTCONA 是一个附加控制寄存器, 它是用来使能或禁止添加/修改特点的。它要求与 240x 的 EV 兼容。EXTCONA 可使能或禁止在特性中进行添加或修改。所有的添加和修改都被默认设置为禁止, 以保证与 240x 的 EV 兼容。详情可见 5.6 节关于 EXTCON 寄存器的内容

图 11-1 事件管理器 (EV) 器件接口

3. 可编程的死区发生器

死区发生器电路包括 3 个 8 位计数器和 8 位比较寄存器。可将需要的死区幅值通过编程写入比较寄存器, 以便用于 3 个比较单元的输出。通过每个比较单元的输出可以单独使能或禁止死区的产生。死区发生器电路可以为每个比较寄存器的输出信号产生两个输出(带有或不带有死区地带)。通过双缓冲 ACTRx 寄存器, 可以根据需要设置或更改死区发生器的输出状态。