



高等学校电子信息类专业规划教材

数字电子技术

庞学民 主编

林欣 崔卫群 副主编



清华大学出版社
<http://www.tup.tsinghua.edu.cn>



北京交通大学出版社
<http://press.bjtu.edu.cn>



21 世纪高等学校电子信息类专业规划教材

数字电子技术

庞学民 主 编
林 欣 崔卫群 副主编

清华大学出版社
北京交通大学出版社
·北京·

内 容 简 介

全书共分8章,分别为:逻辑代数基础,门电路,组合逻辑电路,触发器,时序逻辑电路,存储器和可编程逻辑器件,数-模和模-数转换,脉冲波形的产生与整形。各章均有适量的典型例题和一定数量的练习题。

本书内容全面,实例丰富。既注重数字电子技术的基本概念和基本方法的讲述,也充分考虑实际应用;突出了中、大规模数字集成电路,尤其是可编程逻辑器件的介绍和应用。

本书可作为高等学校电子信息类和其他相近专业的“数字电子技术”、“数字逻辑电路”课程的教材或参考书,也可供有关工程技术人员参考。

版权所有,翻印必究。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

(本书防伪标签采用清华大学核研院专有核径迹膜防伪技术,用户可通过在图案表面涂抹清水,图案消失,水干后图案复现;或将表面膜揭下,放在白纸上用彩笔涂抹,图案在白纸上再现的方法识别真伪。)

图书在版编目(CIP)数据

数字电子技术/庞学民主编;林欣,崔卫群副主编. —北京:清华大学出版社;北京交通大学出版社, 2004.11

(21世纪高等学校电子信息类专业规划教材)

ISBN 7-81082-429-5

I. 数… II. ①庞… ②林… ③崔… III. 数字电路-电子技术-高等学校-教材
IV. TN79

中国版本图书馆 CIP 数据核字(2004)第 097157 号

责任编辑:陈文诤

出 版 者: 清 华 大 学 出 版 社 邮 编:100084 电 话: 010-62776969

北京交通大学出版社 邮 编:100044 电 话: 010-51686414

印 刷 者: 北京鑫海金澳胶印有限公司

发 行 者: 新华书店总店北京发行所

开 本: 185×260 印 张: 17.5 字 数: 421 千字

版 次: 2005 年 1 月第 1 版 2005 年 1 月第 1 次印刷

书 号: ISBN 7-81082-429-5/TN·24

印 数: 1~5000 册 定 价: 23.00 元

前 言

当今,电子技术飞速发展,近年来出现了许多新的数字器件和电路的分析设计方法,尤其是中大规模集成电路的发展和应用更是迅速。比如可编程逻辑器件出现时间虽然不长,但已在各个领域得到广泛应用。所有这些,给数字电子技术课程的教学提出了更高的要求,需要有新的教学内容、教学方法和教学手段与之相适应。鉴于此,本书的编写原则是,在保证基本理论、基本概念和基本方法完整性的前提下,注意内容的新颖和实用,使之能满足培养创新型、实用型人才的要求。在内容安排上,既重点讲述数字逻辑电路基本的分析方法和设计方法,又注重介绍逻辑器件尤其是中大规模器件及其应用,做到理论联系实际。编写时,力求深入浅出,突出重点,便于教和学。本书所有作者均多年从事电子技术的教学和科研工作,有丰富的理论知识、课堂教学经验及科研实践体会。

全书共分8章。第1章作为数字电子技术的理论基础,介绍了逻辑电路中常用的数制、编码及逻辑代数基础。第2章主要介绍了TTL和CMOS集成逻辑门电路。第3章重点讲述了组合逻辑电路的分析、设计方法及常用的中规模组合逻辑器件。第4章介绍了几种常用的触发器。第5章介绍常用的中规模时序逻辑器件,以及时序逻辑电路的分析、设计方法。第6章介绍了半导体存储器和几种常用的可编程逻辑器件。第7章讲述数-模及模-数转换。第8章从555定时器入手,讨论了脉冲波形的产生、整形及变换方法。每章中均精选有典型例题并附有一定数量的习题,可充分帮助读者理解消化、巩固掌握所学理论及方法,书后还备有附录,以期能拓宽知识和方便查找。

本书由庞学民担任主编,负责编写提纲的制定、各章初稿的修改和统稿,并编写第1章和第6章;第2章由林欣编写,第3章由林欣和王建民共同完成,第4、5章由崔卫群编写,第7章由党力明编写,第8章由张长峰编写,附录由王建民编写。尹祖伟、魏鑫、廖鹰为本书做了许多具体工作。编写过程中,得到解放军信息工程大学各级的大力支持;沈建京、李祥臣两位教授及刘明、常青美等同仁全力帮助。在此,一并表示感谢。

由于时间仓促及作者水平有限,书中难免有欠妥之处,恳请读者批评指正。

编 者

2005年1月于信息工程大学

目 录

第 1 章 逻辑代数基础	(1)
1.1 概述	(1)
1.2 数制与代码	(2)
1.2.1 数制	(2)
1.2.2 代码	(6)
1.3 二进制数的算术运算	(9)
1.3.1 基本算术运算	(9)
1.3.2 带符号数的表示及运算	(9)
1.4 逻辑代数中的逻辑运算	(11)
1.4.1 基本逻辑运算	(11)
1.4.2 复合逻辑运算	(13)
1.5 逻辑代数的基本定律和规则	(14)
1.5.1 逻辑代数的基本定律	(14)
1.5.2 逻辑代数的基本规则	(16)
1.6 逻辑函数及其描述方法	(17)
1.6.1 逻辑函数	(17)
1.6.2 逻辑函数的描述	(17)
1.7 逻辑函数的化简	(24)
1.7.1 逻辑函数的最简形式	(24)
1.7.2 代数化简法	(24)
1.7.3 卡诺图化简法	(26)
1.7.4 含有无关项的逻辑函数的化简	(28)
习题 1	(30)
第 2 章 门电路	(33)
2.1 概述	(33)
2.2 半导体二极管和三极管的开关特性	(33)
2.2.1 半导体二极管的开关特性	(33)
2.2.2 半导体三极管的开关特性	(35)
2.3 简单的与、或、非门电路	(40)
2.3.1 二极管与门	(40)
2.3.2 二极管或门	(41)
2.3.3 三极管非门	(41)
2.4 数字集成电路概述	(43)
2.5 TTL 门电路	(44)

2.5.1	74 系列门电路结构和工作原理	(44)
2.5.2	74S 系列门电路	(46)
2.5.3	74LS 系列门电路	(48)
2.5.4	74AS 系列和 74ALS 系列门电路	(49)
2.5.5	TTL 门电路静态特性与参数	(49)
2.5.6	TTL 门电路动态特性	(56)
2.5.7	其他类型的 TTL 门电路	(57)
2.6	CMOS 门电路	(61)
2.6.1	CMOS 门电路结构和工作原理	(61)
2.6.2	CMOS 门电路静态特性及参数	(63)
2.6.3	CMOS 门电路动态特性	(66)
2.6.4	其他类型的 CMOS 门电路	(68)
习题 2		(71)
第 3 章 组合逻辑电路		(75)
3.1	概述	(75)
3.2	门级组合逻辑电路的分析和设计方法	(75)
3.2.1	门级组合逻辑电路的分析方法	(75)
3.2.2	门级组合逻辑电路的设计方法	(77)
3.3	常用的组合逻辑单元电路	(79)
3.3.1	编码器(Encoder)	(80)
3.3.2	译码器(Decoder)	(86)
3.3.3	数据选择器(Data Selector)	(95)
3.3.4	加法器(Adder)	(98)
3.3.5	数值比较器(Comparator)	(102)
3.4	单元级组合逻辑电路的设计和分析方法	(105)
3.4.1	单元级组合逻辑电路的设计方法	(105)
3.4.2	单元级组合逻辑电路的分析方法	(108)
3.5	组合逻辑电路中的竞争与冒险	(111)
3.5.1	竞争与冒险现象	(111)
3.5.2	竞争-冒险现象的检查方法	(112)
3.5.3	竞争-冒险现象的消除	(113)
习题 3		(114)
第 4 章 触发器		(118)
4.1	基本 RS 触发器	(118)
4.1.1	电路结构与工作原理	(118)
4.1.2	基本 RS 触发器的功能描述	(119)
4.2	同步(钟控)RS 触发器	(120)
4.2.1	电路结构及工作原理	(120)
4.2.2	同步 RS 触发器的动作特点	(121)

4.2.3 同步 RS 触发器的空翻现象	(121)
4.3 JK 触发器	(122)
4.3.1 主从 JK 触发器的电路结构及工作原理	(122)
4.3.2 主从 JK 触发器的动作特点	(123)
4.3.3 主从 JK 触发器的脉冲工作特性	(123)
4.3.4 主从 JK 触发器的一次翻转现象	(124)
4.4 边沿触发器	(124)
4.4.1 维持-阻塞型 D 触发器	(125)
4.4.2 由 CMOS 传输门构成的边沿触发器	(126)
4.4.3 利用传输延迟时间构成的边沿触发器	(127)
习题 4	(129)
第 5 章 时序逻辑电路	(133)
5.1 概述	(133)
5.1.1 时序逻辑电路的组成	(133)
5.1.2 时序逻辑电路的分类	(134)
5.1.3 时序逻辑功能的描述方法	(134)
5.2 时序逻辑电路的分析	(135)
5.2.1 时序逻辑电路的分析方法	(135)
5.2.2 同步时序逻辑电路的分析举例	(135)
5.2.3 异步时序逻辑电路的分析举例	(137)
5.3 寄存器	(138)
5.3.1 数码寄存器	(138)
5.3.2 移位寄存器	(139)
5.4 计数器	(142)
5.4.1 二进制计数器	(142)
5.4.2 十进制计数器	(144)
5.4.3 任意进制计数器	(147)
5.5 时序逻辑电路的设计	(150)
5.5.1 用小规模集成器件设计时序电路	(150)
5.5.2 采用中规模集成器件设计时序电路	(156)
习题 5	(160)
第 6 章 存储器和可编程逻辑器件	(165)
6.1 半导体存储器	(165)
6.1.1 概述	(165)
6.1.2 掩膜只读存储器 ROM	(166)
6.1.3 随机存取存储器 RAM	(168)
6.1.4 存储器容量的扩展	(171)
6.2 可编程逻辑器件基础	(173)
6.2.1 PLD 发展概况	(173)

6.2.2	PLD 电路的表示方法	(173)
6.3	低密度可编程逻辑器件	(175)
6.3.1	可编程只读存储器 PROM	(176)
6.3.2	可编程逻辑阵列 PLA	(177)
6.3.3	可编程阵列逻辑 PAL	(179)
6.3.4	通用阵列逻辑 GAL	(181)
6.4	高密度可编程逻辑器件 HDPLD	(186)
6.4.1	阵列扩展型 HDPLD	(187)
6.4.2	现场可编程门阵列 FPGA	(191)
6.5	可编程逻辑器件的开发	(195)
6.5.1	可编程逻辑器件的开发过程	(195)
6.5.2	可编程逻辑器件的编程技术	(197)
6.5.3	边界扫描测试技术	(198)
习题 6		(199)
第 7 章	数模和模数转换	(202)
7.1	概述	(202)
7.2	数模转换器	(203)
7.2.1	D/A 转换器的基本工作原理	(203)
7.2.2	D/A 转换器的主要电路形式	(204)
7.2.3	D/A 转换器的主要技术指标	(209)
7.2.4	8 位集成 DAC0832	(211)
7.3	模数转换器	(213)
7.3.1	A/D 转换器的基本工作原理	(213)
7.3.2	A/D 转换器的主要电路形式	(215)
7.3.3	A/D 转换器的主要技术指标	(222)
7.3.4	8 位集成 ADC0809	(224)
习题 7		(226)
第 8 章	脉冲波形的产生与整形	(228)
8.1	概述	(228)
8.1.1	脉冲信号	(228)
8.1.2	脉冲信号的参数	(228)
8.1.3	脉冲产生电路的暂态分析公式	(229)
8.2	555 定时器	(230)
8.2.1	555 定时器的电路结构	(230)
8.2.2	555 定时器的功能	(231)
8.3	单稳态触发器	(232)
8.3.1	555 定时器构成的单稳态触发器	(232)
8.3.2	集成单稳态触发器	(233)
8.3.3	单稳态触发器的应用	(236)

8.4 施密特触发器	(237)
8.4.1 555 定时器构成的施密特触发器	(237)
8.4.2 集成施密特触发器	(238)
8.4.3 施密特触发器的应用	(239)
8.5 多谐振荡器	(241)
8.5.1 555 定时器构成的多谐振荡器	(241)
8.5.2 石英晶体多谐振荡器	(242)
习题 8	(244)
附录 A 常用逻辑符号对照表	(247)
附录 B 数字集成电路型号命名法	(248)
附录 C 专业词汇英汉对照表	(250)
附录 D 其他类型的双极型数字集成电路	(256)
D1 ECL 电路	(256)
D2 I^2L 电路	(258)
附录 E 有关 MOS 门电路的几个问题	(261)
E1 PMOS 电路和 NMOS 电路	(261)
E2 CMOS 门电路的改进	(263)
E3 CMOS 电路的安全防护	(264)
E4 CMOS 电路与 TTL 电路的接口	(266)
参考文献	(268)

第 1 章 逻辑代数基础

1.1 概 述

在电子电路中,工作的电信号基本上分为两类:一类是在时间、数值上的变化是连续的信号,称为模拟信号。例如,从拾音器得到的声音的电信号,就是一个模拟信号。另一类是在时间、数值上的变化是离散的(不连续的)信号,称为数字信号。例如,生产线上自动记录产品数目的电路中的信号,就是一个数字信号。平时所使用的数字信号是二值信号,即只有“0”和“1”两种状态的信号。

数字信号的传输波形可分为脉冲型和电平型两种,如图 1-1 所示。脉冲型数字信号是以一个时间节拍内有无脉冲来表示数字信号的两个状态“1”或“0”;电平型数字信号则是以一个时间节拍内信号是高电平还是低电平来表示“1”或“0”。从图 1-1 可看出,脉冲型数字信号在一个节拍内会归零,而电平型数字信号在一个节拍内则不会归零。

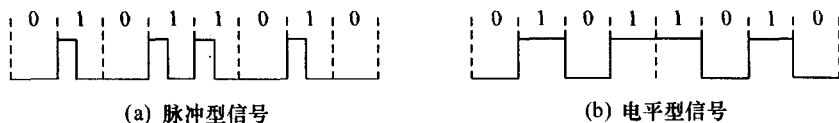


图 1-1 数字信号的传输波形

工作在模拟信号下的电子电路,叫做模拟电路;而工作在数字信号下的电路,叫做数字电路。具体来讲,数字电路就是能对数字信号进行产生、存储、传输、变换、运算及处理的电子电路。

数字电路研究的对象,主要是输出与输入间的逻辑关系,所用分析工具就是逻辑代数。

数字电路具有以下优点:

- (1) 精确度较高。可用增加数字信号位数的方法来满足精度的要求。
- (2) 有较强的稳定性、可靠性和抗干扰能力。
- (3) 不仅具有算术运算能力,而且还具有逻辑运算能力,可进行逻辑推理和逻辑判断。
- (4) 电路结构简单,便于制造和集成。
- (5) 使用方便灵活。采用通用器件或可编程器件,能构成所需的各种数字电路或系统。

随着大规模、超大规模数字集成电路的出现,以及计算机的普遍使用,数字电路的应用领域越来越广泛。目前,数字集成电路也正朝着高速度、低功耗、大规模和可编程的方向发展。

1.2 数制与代码

1.2.1 数制

1.2.1.1 进位计数制

为表示数值的大小,往往采用进位计数的方法组成多位数码,且每一位码的构成及低位向高位的进位都要遵循一定的规则,这种计数制度称为进位计数制,简称数制。在日常生活中有各种各样的数制,但在数字技术中经常使用的有二进制、八进制、十六进制和十进制。

无论表示何种数制都要用到一组特定的数码,每种数制使用的数码总数称为基数。

1. 十进制数(Decimal)

十进制是大家最为熟悉的数制,它有以下特点。

(1) 基数为 10,即有 10 个数码:0,1,2,3,4,5,6,7,8,9。

(2) 进位规则为“逢 10 进 1”。比如, $(1+9)_{10} = (10)_{10}$ 。

现在,分析一个十进制数 625.39,它共用到了 10 个数码中的 5 个,从百位上的“6”到百分位上的“9”分别代表 600、20、5、0.3、0.09。可见,数码在不同的位置代表着不同的数值,即有着不同的“权”。于是 625.39 可以写成

$$625.39 = 6 \times 10^2 + 2 \times 10^1 + 5 \times 10^0 + 3 \times 10^{-1} + 9 \times 10^{-2}$$

上式左边的形式称为位置记数法,右边形式称为多项式表示法或按权展开法。

一般来说,对于任何一个十进制数 N ,均可用位置记数法和多项式表示法写成

$$\begin{aligned}(N)_{10} &= (a_{n-1}a_{n-2}\cdots a_0.a_{-1}a_{-2}\cdots a_{-m})_{10} \\ &= a_{n-1} \times 10^{n-1} + a_{n-2} \times 10^{n-2} + \cdots + a_0 \times 10^0 + \\ &\quad a_{-1} \times 10^{-1} + a_{-2} \times 10^{-2} + \cdots + a_{-m} \times 10^{-m} \\ &= \left(\sum_{i=-m}^{n-1} a_i \times 10^i \right)_{10}\end{aligned}\quad (1-1)$$

其中整数部分和小数部分的位数分别为 n 、 m ,而 i 的取值为从 $n-1$ 到 0 的所有正整数和从 -1 到 $-m$ 的所有负整数。

其他进制也具有上述特点,故 R 进制可表示为

$$\begin{aligned}(N)_R &= (a_{n-1}a_{n-2}\cdots a_0.a_{-1}a_{-2}\cdots a_{-m})_R \\ &= a_{n-1} \times R^{n-1} + a_{n-2} \times R^{n-2} + \cdots + a_0 \times R^0 + \\ &\quad a_{-1} \times R^{-1} + a_{-2} \times R^{-2} + \cdots + a_{-m} \times R^{-m} \\ &= \left(\sum_{i=-m}^{n-1} a_i \times R^i \right)_R\end{aligned}\quad (1-2)$$

式中 i 的取值和式(1-1)的规定相同。

2. 二进制数(Binary)

二进制是数字电路中应用最广的数制。它的特点如下。

(1) 基数为 2,即只有两个数码:0,1。

(2) 进位规则为“逢 2 进 1”。比如, $(1+1)_2 = (10)_2$ 。

例:二进制数 101.01 可表示为

$$(101.01)_2 = 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}$$

由于二进制只有“0”和“1”两个数码,它正好可代表数字电路中的高、低电平两种状态,所以二进制是目前数字电路能识别的,可直接进行工作的惟一数制。但它的不足是书写过长。

3. 十六进制数(Hexadecimal)

十六进制数与二进制数相比,能缩短字长,故常用其书写程序。十六进制的特点如下。

(1) 基数为 16,即有 16 个数码:0,1,⋯,9,A,B,C,D,E,F。数码 A~F 分别对应十进制数的 10~15。

(2) 进位规则为“逢 16 进 1”。比如, $(1 + F)_{16} = (10)_{16}$ 。

例:十六进制数 5B.6E 可表示为

$$(5B.6E)_{16} = 5 \times 16^1 + 11 \times 16^0 + 6 \times 16^{-1} + 14 \times 16^{-2}$$

表 1-1 给出了几种常用数制的表示数码、权、进位规则 and 对应关系。

表 1-1 几种常用数制及其对应关系

类别	十进制	二进制	八进制	十六进制
表示数码	0,1,⋯,9	0,1	0,1,⋯,7	0,1,⋯,9,A~F
进位规则	逢 10 进 1	逢 2 进 1	逢 8 进 1	逢 16 进 1
第 i 位权值	10^i	2^i	8^i	16^i
对 应 关 系	0	0	0	0
	1	1	1	1
	2	10	2	2
	3	11	3	3
	4	100	4	4
	5	101	5	5
	6	110	6	6
	7	111	7	7
	8	1000	10	8
	9	1001	11	9
	10	1010	12	A
	11	1011	13	B
	12	1100	14	C
	13	1101	15	D
	14	1110	16	E
	15	1111	17	F
	16	10000	20	10

1.2.1.2 数制间转换

1. 二进制数、十六进制数转换为十进制数

将二进制数或十六进制数转换成十进制数时,只需写出相应的按权展开式,再依照十进制数的运算规则进行计算,得到的结果即为所对应的十进制数。

【例 1.1】 分别将二进制数 $(11011.101)_2$ 和十六进制数 $(B6F.C)_{16}$ 转换为十进制数。

$$\begin{aligned}\text{解: } (11011.101)_2 &= 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} \\ &= 16 + 8 + 0 + 2 + 1 + 0.5 + 0 + 0.125 \\ &= (27.625)_{10}\end{aligned}$$

$$\begin{aligned}(B6F.C)_{16} &= 11 \times 16^2 + 6 \times 16^1 + 15 \times 16^0 + 12 \times 16^{-1} \\ &= 2816 + 96 + 15 + 0.75 \\ &= (2927.75)_{10}\end{aligned}$$

2. 十进制数转换为二进制数

十进制数转换为二进制数时,需要对其整数部分和小数部分分别进行转换。整数部分的转换采用除 2 取余法,小数部分的转换则采用乘 2 取整法。

1) 十进制整数转换为二进制数

要将十进制整数 $(N)_{10}$ 转换为二进制整数 $(N)_2$,按照转换前后相等的原则,应有

$$\begin{aligned}(N)_{10} &= a_{n-1} \times 2^{n-1} + a_{n-2} \times 2^{n-2} + \cdots + a_0 \times 2^0 \\ &= 2(a_{n-1} \times 2^{n-2} + a_{n-2} \times 2^{n-3} + \cdots + a_2 \times 2^1 + a_1) + a_0 \\ &= 2Q_1 + a_0\end{aligned}\quad (1-3)$$

若将上式两边同除以 2,得到的商为

$$Q_1 = a_{n-1} \times 2^{n-2} + a_{n-2} \times 2^{n-3} + \cdots + a_2 \times 2^1 + a_1, \text{余数 } a_0$$

同理将上式两边同除以 2,得到的新商为

$$Q_2 = a_{n-1} \times 2^{n-3} + a_{n-2} \times 2^{n-4} + \cdots + a_2, \text{余数为 } a_1$$

重复上述步骤,直至得到的商为 $Q_n = 0$,余数为 a_{n-1} 。

于是,便得到了二进制整数 $(N)_2 = a_{n-1}a_{n-2}\cdots a_0$ 。

2) 十进制小数转换为二进制数

要将十进制小数 $(N)_{10}$ 转换为二进制小数 $(N)_2$,应有

$$(N)_{10} = a_{-1} \times 2^{-1} + a_{-2} \times 2^{-2} + \cdots + a_{-m} \times 2^{-m}\quad (1-4)$$

若将上式两边同乘以 2,得到

$$2(N)_{10} = a_{-1} + (a_{-2} \times 2^{-1} + \cdots + a_{-m} \times 2^{-m+1}) = a_{-1} + P_1$$

显然, $2(N)_{10}$ 乘积的整数部分即为 a_{-1} ,小数部分为

$$P_1 = a_{-2} \times 2^{-1} + a_{-3} \times 2^{-2} + \cdots + a_{-m} \times 2^{-m+1}$$

再将上式两边同乘以 2,得到

$$2P_1 = a_{-2} + (a_{-3} \times 2^{-1} + \cdots + a_{-m} \times 2^{-m+2}) = a_{-2} + P_2$$

所得乘积的整数部分为 a_{-2} ,小数部分为 P_2 。

重复上述步骤,便可得到二进制小数 $(N)_2 = a_{-1}a_{-2}\cdots a_{-m}$ 。

【例 1.2】 将十进制数 $(25.638)_{10}$ 转换为二进制数。

解:按照前面介绍的将十进制数转换为二进制数的方法,需将 $(25.638)_{10}$ 分解为整数部分 $(25)_{10}$ 和小数部分 $(0.638)_{10}$ 分别进行转换,最后将二者的转换结果合并即可。

(1) 整数部分转换 —— 除 2 取余法:

2	25	
2	12	 取余1 a_0 (LSB)
2	6	 取余0 a_1
2	3	 取余0 a_2
2	1	 取余1 a_3
	0	 取余1 a_4 (MSB)

所以 $(25)_{10} = (11001)_2$ 。MSB 是二进制数的最高位, LSB 是二进制数的最低位。

(2) 小数部分转换 —— 乘 2 取整法:

0.638	
$\times \quad 2$	
1.276	 取整 1 = a_{-1}
$\times \quad 2$	
0.552	 取整 0 = a_{-2}
$\times \quad 2$	
1.104	 取整 1 = a_{-3}
$\times \quad 2$	
0.208	 取整 0 = a_{-4}
$\vdots$	

所以 $(0.638)_{10} = (0.1010)_2$ 。

综合(1)、(2), 则有 $(25.638)_{10} = (11001.1010)_2$ 。

需要说明一点: 小数部分转换时, 其乘积结果往往不能达到 0, 所以转换值存在一定的误差。一般在二进制小数的位数已达到要求的精度时, 便可结束乘 2 取整的运算。

若需要将十进制数转换为任意 R 进制数 $(N)_R$, 同样可采取上述的转换方法, 即整数部分用除 R 取余法转换, 小数部分用乘 R 取整法转换。

3. 二进制数和十六进制数间的转换

从表 1-1 中可看出, 1 位十六进制数的 16 个数码正好与 4 位二进制数的 16 个状态一一对应, 并且将这 4 位二进制数看做一个整体时, 其进位输出也正好是逢 16 进 1。因此在进行十六进制数和二进制数间的转换时, 只要以小数点为起点, 向高、低位两个方向分别使 1 位十六进制数对应 4 位二进制数进行替代即可。

需要指出, 将二进制数转换为十六进制数时, 若其小数部分最低位一组不足 4 位, 要在有效位右边加 0 补足 4 位; 但对于整数部分, 最高位一组不足 4 位时, 可在有效位的左边补 0, 也可不补。

另外, 八进制数和二进制数间的转换, 与十六进制数和二进制数间的转换方法类似, 不同的是 1 位八进制数对应 3 位二进制数。

【例 1.3】 完成下列数制间的转换

- (1) $(5A9.D)_{16} = (?)_2$; (2) $(1101111.1011001)_2 = (?)_{16}$

解: (1) 十六进制: 5 A 9 D
 ↓ ↓ ↓ ↓
 二进制: 101 1010 1001 1101
 即 $(5A9.D)_{16} = (10110101001.1101)_2$

(2) 二进制: 110 1111 1011 0010
 ↓ ↓ ↓ ↓
 十六进制: 6 F B 2
 即 $(1101111.1011001)_2 = (6F.B2)_{16}$

1.2.2 代码

数码不仅可以用来表示数值的大小,还可以用来表示其他的数字、字母或符号,这种用若干位数码按一定规则表示数字、字母或符号的方法称为编码,编码的结果即所谓代码。

在数字系统中,数据和信息都是用若干位“0”或“1”组成的代码来表示的,这些代码称为二进制代码。 n 位二进制码元,可组成 2^n 种不同的码组,可用来代表 2^n 种不同的数据或信息。下面介绍几种常用代码。

1.2.2.1 二-十进制码(BCD 码)

用 4 位二进制数码的 10 个码组,分别表示十进制数的 0~9 这十个状态,称为二-十进制码,简称 BCD 码(Binary Coded Decimal)。表 1-2 给出了几种常用的 BCD 码。

表 1-2 几种常用的 BCD 码

代 码 十 进 制 数	8421 码	余 3 码	5421 码	2421 码	余 3 循环码
0	0000	0011	0000	0000	0010
1	0001	0100	0001	0001	0110
2	0010	0101	0010	0010	0111
3	0011	0110	0011	0011	0101
4	0100	0111	0100	0100	0100
5	0101	1000	1000	1011	1100
6	0110	1001	1001	1100	1101
7	0111	1010	1010	1101	1111
8	1000	1011	1011	1110	1110
9	1001	1100	1100	1111	1010
权	8421		5421	2421	

1. 8421BCD 码

8421BCD 码是最常用的一种 BCD 码,它和 4 位自然二进制码的组成相似,4 位的权值从高到低依次为 8,4,2,1,因此称为有权码或加权码。但所不同的是,它只选取了 4 位自然二进制码的 16 个码组中的前 10 个码组,即 0000~1001 分别代表十进制数的 0~9 十个状态,剩下的 6 个码组 1010~1111 不用。

8421BCD 码和十进制数之间的转换是一种直接按位(按组)转换,例如

$$(36)_{10} = (0011\ 0110)_{8421BCD} = (11\ 0110)_{8421BCD}$$

$$(101\ 0001\ 0111\ 1001)_{8421BCD} = (5179)_{10}$$

2. 余3码

余3码的组成原则是:在8421BCD码的每一码组上加3(0011)。或者说是选取了4位自然二进制码的16个码组的中间10个,而舍弃头、尾各3个码组而形成。

余3码也常用于BCD码的运算电路中。若将两个余3码相加,其和将比所表示的十进制数及所对应的二进制数多6,当和为10时,正好等于二进制数的16,于是便从高位自动产生进位信号。

3. 5421BCD码和2421BCD码

5421BCD码和2421BCD码均属于有权码,从高位到低位权值依次为5,4,2,1和2,4,2,1,这两种码的编码方案都不是惟一的,表1-2给出的是其中一种方案。

5421BCD码较明显的一个特点是:最高位连续5个0后又连续5个1。若计数器采用该种代码进行编码,在最高位可产生对称方波输出。

2421BCD码在进行运算时,也具有和余3码类似的特点。

1.2.2.2 可靠性编码

代码在形成、传送的过程中会产生错误。为了减少这种错误,出现了可靠性编码。常用的可靠性代码有格雷码和奇偶校验码等。

1. 格雷(Gray)码

格雷码是一种典型的循环码,循环码有两个显著特点:其一是相邻性,其二是循环性。相邻性指任意两个相邻码组间仅有1位的状态不同;循环性指首尾的两个码组也具有相邻性。凡是具有这两个特性的编码均称为循环码。在时序电路中采用循环码编码,能防止波形出现“毛刺”,并可提高工作速度。

格雷码的编码方案有多种,表1-3给出了典型的格雷码编码表。

表1-3 典型的格雷码

十进制数	格雷码	十进制数	格雷码
0	0000	8	1100
1	0001	9	1101
2	0011	10	1111
3	0010	11	1110
4	0110	12	1010
5	0111	13	1011
6	0101	14	1001
7	0100	15	1000

表1-2中列出的余3循环码也是一种格雷码,它舍去了表1-3典型格雷码的首、尾各3个码组,而保留了中间的10个码组。

2. 奇偶校验码

代码在传输或处理的过程中倘若受到干扰,有时会出现某一位由0错变为1或由1错变为0的情况。一种可靠性代码——奇偶校验码可检验出这种错误,奇偶校验码由任一种

二进制代码组成的信息位和 1 位奇偶校验位组成。

1 位的校验位既可在信息位之前,也可在信息位之后,其组成有两种方式。使整个代码中信息位和校验位的“1”的个数之和为奇数,称为奇校验;使整个代码中信息位和校验位的“1”的个数之和为偶数,称为偶校验。表 1-4 给出了 5 位 8421BCD 奇校验码和偶校验码。

表 1-4 8421BCD 奇偶校验码

十进制数	8421BCD 奇校验码	8421BCD 偶校验码
	信息位 校验位	信息位 校验位
0	0 0 0 0 1	0 0 0 0 0
1	0 0 0 1 0	0 0 0 1 1
2	0 0 1 0 0	0 0 1 0 1
3	0 0 1 1 1	0 0 1 1 0
4	0 1 0 0 0	0 1 0 0 1
5	0 1 0 1 1	0 1 0 1 0
6	0 1 1 0 1	0 1 1 0 0
7	0 1 1 1 0	0 1 1 1 1
8	1 0 0 0 0	1 0 0 0 1
9	1 0 0 1 1	1 0 0 1 0

从表 1-4 中不难看出:奇偶校验只能检测出代码中有一位出错,但不能确定错在哪一位,所以它不能纠错。如果有两位同时出错,则不能检测出错误。但两位以上同时出错的概率远小于一位出错的概率,又加上奇偶校验码实现起来比较容易,所以该码仍不失为一种增加设备较少、收益较大的实用的可靠性代码。

3. ASCII 码

ASCII 码(American Standard Code for Information Interchange,美国信息交换标准代码),是目前最通用的一种用于表示字符和专用符号的字符代码,其编码表见表 1-5。

表 1-5 ASCII 码编码表

$B_3B_2B_1B_0$ \ $B_6B_5B_4$	0 0 0	0 0 1	0 1 0	0 1 1	1 0 0	1 0 1	1 1 0	1 1 1
0 0 0 0	NUL	DLE	SP	0	@	P	,	p
0 0 0 1	SOH	DC1	!	1	A	Q	a	q
0 0 1 0	STX	DC2	"	2	B	R	b	r
0 0 1 1	ETX	DC3	#	3	C	S	c	s
0 1 0 0	EOT	DC4	\$	4	D	T	d	t
0 1 0 1	ENQ	NAK	%	5	E	U	e	u
0 1 1 0	ACK	SYN	&	6	F	V	f	v
0 1 1 1	BEL	ETB	'	7	G	W	g	w
1 0 0 0	BS	CAN	(	8	H	X	h	x
1 0 0 1	HT	EM	)	9	I	Y	i	y
1 0 1 0	LF	SUB	*	:	J	Z	j	z
1 0 1 1	VT	ESC	+	;	K	[	k	{
1 1 0 0	FF	FS	,	<	L	\	l	
1 1 0 1	CR	GS	-	=	M	]	m	~
1 1 1 0	SO	RS	.	>	N	↑	n	~
1 1 1 1	SI	US	/	?	O	←	o	DEL