

21世纪

高等院校计算机系列教材

数字电子技术

范立南 代红艳 恩莉 刘明丹 等编著



中国水利水电出版社
www.waterpub.com.cn

21 世纪高等院校计算机系列教材

数 字 电 子 技 术

范立南 代红艳 恩 莉 刘明丹 等编著

中国水利水电出版社

内 容 提 要

本书系统全面地介绍了数字电路的基本理论、分析方法和设计方法, 主要包括: 逻辑代数基础、逻辑门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲波形的产生与整形、半导体存储器、数-模和模-数转换以及可编程逻辑器件等, 每章均有相应的例题、小结和习题。

由于数字电子技术课程是电子信息等专业学生在电子技术方面入门性质的技术基础课, 所以本书在编写过程中注重对基础理论、基本分析和设计方法的讲述, 力求清晰透彻、系统完整、深入浅出, 注重芯片的逻辑功能和实际应用, 有利于提高学生分析和设计数字电路的能力。

本书既可作为高等院校电工类、电子类、电气类、计算机类、自动化类、机电一体化等相关专业的教材和教学参考书, 也可以作为相关专业工程技术人员的技术参考书。

本书配有免费电子教案, 读者可以从中国水利水电出版社网站上下载, 网址为: [www. waterpub. com. cn/softdown](http://www.waterpub.com.cn/softdown)。

图书在版编目 (CIP) 数据

数字电子技术 / 范立南等编著. —北京: 中国水利水电出版社, 2005

(21 世纪高等院校计算机系列教材)

ISBN 7-5084-2932-X

I. 数… II. 范… III. 数字电路—电子技术—高等学校—教材

IV. TN79

中国版本图书馆 CIP 数据核字 (2005) 第 077571 号

书 名	数字电子技术
作 者	范立南 代红艳 恩 莉 刘明丹 等编著
出版 发行	中国水利水电出版社 (北京市三里河路 6 号 100044) 网址: www. waterpub. com. cn E-mail: mchannel@263. net (万水) sales@ waterpub. com. cn 电话: (010)63202266(总机)、68331835(营销中心)、82562819 (万水)
经 售	全国各地新华书店和相关出版物销售网点
排 版	北京万水电子信息有限公司
印 刷	北京蓝空印刷厂
规 格	787mm×1092mm 16 开本 16.25 印张 385 千字
版 次	2005 年 8 月第 1 版 2005 年 8 月第 1 次印刷
印 数	0001—5000 册
定 价	24.00 元

凡购买我社图书, 如有缺页、倒页、脱页的, 本社营销中心负责调换

版权所有·侵权必究

前 言

数字电子技术课程是电子信息等专业学生在电子技术方面入门性质的技术基础课,是一门理论性和实践性很强的课程,主要研究数字电路的基本理论、分析方法和设计方法。

全书共分9章。第1章系统而全面地讲述了数字电路分析和设计的数学工具—逻辑代数的基本概念、基本公式、基本定理、表示方法和化简方法;第2章系统阐述了分立元件门电路、TTL门电路和MOS门电路的电路组成、工作原理及逻辑功能;第3章系统而全面地讲述了组合逻辑电路的分析方法、设计方法和一些常用的组合逻辑电路的电路组成、逻辑功能及其应用;第4章深入浅出地讲述了不同电路结构、不同逻辑功能的触发器的电路组成、动作特点、逻辑功能及触发器逻辑功能转换;第5章系统地讲述了时序逻辑电路的分析方法、设计方法和一些常用的时序逻辑电路的电路组成、逻辑功能及其应用;第6章分别论述了由门电路构成的矩形波发生器和整形电路及由集成555定时器构成的矩形波发生器和整形电路的电路组成、工作原理、工作波形及参数计算;第7章对半导体存储器特别是RAM和ROM的分类、构成、工作原理及应用进行了阐述;第8章详细论述了数/模转换(D/A)和模/数转换(A/D)的转换原理、技术指标,典型DAC和ADC芯片的引脚、结构与功能;第9章对近年来得到广泛应用的可编程逻辑器件进行了介绍。为了便于教学和自学,每章都配有适量的例题和习题。

由于数字电子技术是信息类相关专业学生在电子技术方面入门性质的技术基础课,所以本书在编写过程中注重对基础理论、基本分析和设计方法的讲述,力求清晰透彻、系统完整、深入浅出,注重芯片的逻辑功能和实际应用,有利于提高学生分析和设计数字电路的能力。

本书第1章由代红艳和曹忠波编写,第2章和第6章由恩莉编写,第3章至第5章由代红艳编写,第7章由范立南编写,第8章和第9章由刘明丹编写。全书由范立南负责统编定稿。参与本书部分章节编写和大纲讨论的人员还有陈韬等。

本书是在吸收国内外本领域的新技术并结合作者多年教学、科研的体会编写而成。同时,书中参考和引用了参考文献中的有关部分,在此一并表示衷心的感谢。

本书既可作为高等院校电工类、电子类、电气类、计算机类、自动化类、通信类、机电一体化等相关专业的教材和教学参考书,也可以作为相关专业工程技术人员的技术参考书。

由于作者水平有限,加之时间仓促,书中的疏漏与错误之处在所难免,恳切希望广大读者多提宝贵意见。

编 者

2005年3月

目 录

第 1 章 逻辑代数基础	(1)
1.1 概述	(1)
1.1.1 数字电路和模拟电路	(1)
1.1.2 数制和码制	(1)
1.1.3 算术运算和逻辑运算	(4)
1.2 逻辑代数	(4)
1.2.1 逻辑代数中的 3 种基本运算	(4)
1.2.2 逻辑函数的表示方法	(8)
1.2.3 逻辑代数的基本公式、常用公式和基本定理	(12)
1.2.4 逻辑函数的公式化简法	(14)
1.2.5 逻辑函数的卡诺图化简法	(17)
本章小结	(24)
思考题与习题	(24)
第 2 章 逻辑门电路	(27)
2.1 分立元件门电路	(27)
2.1.1 基本逻辑门电路	(27)
2.1.2 与非门、或非门电路	(28)
2.2 TTL 集成逻辑门电路	(30)
2.2.1 TTL 与非门的工作原理	(30)
2.2.2 TTL 与非门的电压传输特性及抗干扰能力	(31)
2.2.3 TTL 与非门的电气性能	(32)
2.2.4 TTL 与非门动态特性	(35)
2.3 其他类型的 TTL 门电路	(36)
2.3.1 集电极开路门 (OC 门)	(36)
2.3.2 三态输出门工作原理	(39)
2.4 MOS 逻辑门	(41)
2.4.1 CMOS 门电路	(41)
2.4.2 其他类型 MOS 集成电路	(44)
2.5 使用逻辑门的几个实际问题	(46)
2.5.1 集成逻辑门多余输入端的处理	(46)
2.5.2 TTL 门驱动 CMOS 门	(46)
2.5.3 CMOS 门驱动 TTL 门	(47)
本章小结	(48)
思考题与习题	(48)

第3章 组合逻辑电路	(53)
3.1 组合逻辑电路的分析方法	(53)
3.2 组合逻辑电路的设计方法	(55)
3.3 若干常用的组合逻辑电路	(58)
3.3.1 编码器	(58)
3.3.2 译码器	(64)
3.3.3 数据选择器	(76)
3.3.4 加法器	(83)
3.3.5 数值比较器	(86)
3.4 组合逻辑电路中的竞争—冒险现象	(90)
3.4.1 竞争—冒险现象的产生	(90)
3.4.2 竞争—冒险现象的判断	(91)
3.4.3 竞争—冒险现象的消除方法	(93)
本章小结	(95)
思考题与习题	(95)
第4章 触发器	(98)
4.1 触发器的基本概念	(98)
4.2 触发器的电路结构与动作特点	(98)
4.2.1 基本 RS 触发器的电路结构与动作特点	(98)
4.2.2 同步 RS 触发器的电路结构与动作特点	(101)
4.2.3 主从触发器的电路结构与动作特点	(104)
4.2.4 边沿触发器的电路结构与动作特点	(108)
4.3 触发器的逻辑功能描述及其转换	(115)
4.3.1 触发器的逻辑功能描述	(115)
4.3.2 触发器的逻辑功能转换	(118)
本章小结	(120)
思考题与习题	(121)
第5章 时序逻辑电路	(125)
5.1 时序逻辑电路的分析方法	(125)
5.1.1 同步时序逻辑电路的分析方法	(126)
5.1.2 异步时序逻辑电路的分析方法	(129)
5.2 若干常用的时序逻辑电路	(131)
5.2.1 寄存器	(131)
5.2.2 计数器	(135)
5.2.3 顺序脉冲发生器	(156)
5.3 时序逻辑电路的设计方法	(159)
本章小结	(162)
思考题与习题	(163)
第6章 脉冲波形的产生和整形	(165)

6.1	门电路构成的矩形波发生器及整形电路	(165)
6.1.1	多谐振荡器	(165)
6.1.2	单稳态触发器	(167)
6.1.3	施密特触发器	(170)
6.2	集成 555 定时器及应用	(172)
6.2.1	555 定时器电路组成及工作原理	(172)
6.2.2	集成 555 定时器的应用	(173)
	本章小结	(180)
	思考题与习题	(181)
第 7 章	半导体存储器	(185)
7.1	半导体存储器的分类	(185)
7.2	存储器的组成	(187)
7.2.1	存储矩阵	(187)
7.2.2	地址译码电路	(188)
7.2.3	读/写电路与控制电路	(188)
7.3	存储器的主要技术指标	(189)
7.3.1	存储容量	(189)
7.3.2	存取时间	(189)
7.3.3	存取周期	(189)
7.4	只读存储器 (ROM)	(189)
7.4.1	固定只读存储器 (掩膜 ROM)	(189)
7.4.2	可编程只读存储器 (PROM)	(191)
7.4.3	可擦除可编程只读存储器 (EPROM)	(191)
7.4.4	电擦除可编程只读存储器 EEPROM (E^2 PROM)	(194)
7.5	随机存储器 (RAM)	(196)
7.5.1	静态随机存取存储器 (SRAM)	(196)
7.5.2	动态随机存取存储器 (DRAM)	(199)
7.6	存储器的扩展	(204)
7.6.1	存储芯片配置的数量	(204)
7.6.2	扩展方式	(204)
	本章小结	(207)
	思考题与习题	(207)
第 8 章	数/模和模/数转换	(210)
8.1	DAC	(210)
8.1.1	DAC 的转换原理	(211)
8.1.2	DAC 的电路形式及工作	(211)
8.1.3	集成 DAC	(214)
8.1.4	DAC 的主要参数和意义	(216)
8.2	ADC	(217)

8.2.1	ADC 的组成	(217)
8.2.2	ADC 电路	(219)
8.2.3	ADC 的主要技术指标	(228)
8.2.4	集成 ADC	(228)
本章小结		(230)
思考题与习题		(230)
第 9 章	可编程逻辑器件	(232)
9.1	可编程逻辑器件概述	(232)
9.2	现场可编程逻辑阵列 (FPLA)	(233)
9.3	可编程阵列逻辑器件 (PAL)	(235)
9.4	通用阵列逻辑器件 (GAL)	(237)
9.4.1	GAL 的基本结构	(237)
9.4.2	OLMC 的结构和结构控制字	(237)
9.5	高密度可编程逻辑器件 (HDPLD)	(242)
9.6	PLD 的开发	(243)
9.6.1	可编程逻辑器件的设计过程	(244)
9.6.2	在系统可编程技术和边界扫描技术	(245)
本章小结		(247)
思考题与习题		(247)
参考文献		(250)

第1章 逻辑代数基础

本章内容是分析和设计数字电路的重要数学工具。首先介绍逻辑函数的3种基本运算:与、或、非和5种复合逻辑:与非、或非、与或非、同或、异或的定义、真值表、逻辑符号和逻辑运算符;之后阐述逻辑函数的4种表示方法:逻辑函数式、逻辑真值表、逻辑图和卡诺图及其2种标准形式:最小项和的形式和最大项积的形式;接着叙述逻辑函数的18个基本公式、5个常用公式和3个基本定理:代入定理、反演定理和对偶定理;最后讨论逻辑函数的2种化简方法:公式法化简和卡诺图法化简。

1.1 概述

1.1.1 数字电路和模拟电路

物理量就其变化规律的特点可划分为两大类:数字量和模拟量。数字量是指其变化无论在时间上还是数值上都是离散的物理量,即它们的变化在时间上是不连续的,总发生在一系列离散的瞬间;它们的变化在数值上也是不连续的,数值的大小和变化总是某一最小数量单位的整数倍。模拟量是指其变化无论在时间上还是数值上都是连续的物理量。用于表示数字量的信号称为数字信号;用于表示模拟量的信号称为模拟信号。工作在数字信号下的电子电路称为数字电路;工作在模拟信号下的电子电路称为模拟电路。本书主要研究数字电路的分析方法、设计方法及其应用。

1.1.2 数制和码制

1. 数制

任何一个数字量既可以表示数值大小,又可以表示不同的事物。当表示数值大小时所遵循的规律即为数制,数制是指多位数码中每一位的构成方法及低位向相邻高位的进位规则。常用的进制有:二进制、八进制、十进制和十六进制等。

(1) 常用进制。

十进制:每一位都是由0,1,⋯,9十个数码组成,低位向高位的进位规则是逢十进一,计数基数为10,其按权展开式 $D = \sum k_i \times 10^i$,若 D 的整数部分位数为 n ,小数部分位数为 m ,则 i 的取值范围为 $n-1, n-2, \dots, 0, -1, \dots, -m$, k_i 为第 i 位的系数, 10^i 为第 i 位的权,10为计数基数。

例如: $(27.125)_{10} = 2 \times 10^1 + 7 \times 10^0 + 1 \times 10^{-1} + 2 \times 10^{-2} + 5 \times 10^{-3}$

二进制:每一位都是由0,1两个数码组成,低位向高位的进位规则是逢二进一,计数基数为2,其按权展开式为 $D = \sum k_i \times 2^i$,若 D 的整数部分位数为 n ,小数部分位数为 m ,则 i 的取值范围为 $n-1, n-2, \dots, 0, -1, \dots, -m$, k_i 为第 i 位的系数, 2^i 为第 i 位的权,2为计数基数。

例如: $(11011.001)_2 = 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3}$

八进制: 每一位都是由 0, 1, ..., 7 八个数码组成, 低位向高位的进位规则是逢八进一, 计数基数为 8, 其按权展开式为 $D = \sum k_i \times 8^i$, 若 D 的整数部分位数为 n , 小数部分位数为 m , 则 i 的取值范围为 $n-1, n-2, \dots, 0, -1, \dots, -m$, k_i 为第 i 位的系数, 8^i 为第 i 位的权, 8 为计数基数。

例如: $(33.1)_8 = 3 \times 8^1 + 3 \times 8^0 + 3 \times 8^{-1}$

十六进制: 每一位都是由 0, 1, ..., 9, A, B, ..., F 十六个数码组成, 低位向高位的进位规则是逢十六进一, 计数基数为 16, 其按权展开式 $D = \sum k_i \times 16^i$, 若 D 的整数部分位数为 n , 小数部分位数为 m , 则 i 的取值范围为 $n-1, n-2, \dots, 0, -1, \dots, -m$, k_i 为第 i 位的系数, 16^i 为第 i 位的权, 16 为计数基数。

例如: $(1B.2)_{16} = 1 \times 16^1 + B \times 16^0 + 2 \times 16^{-1}$

(2) 常用进制之间的转换。

十进制转换成二进制的方法: 整数部分除以 2, 取余数, 读数顺序从下往上; 小数部分乘以 2, 取整数, 读数顺序从上至下。

例如: $(27.125)_{10} = (11011.001)_2$

2	27	-----	余 1= K_0	0.125		
	13	-----	余 1= K_1	$\times$	2	
2	6	-----	余 0= K_2		0.25	----- 整数 0= $K_{.1}$
2	3	-----	余 1= K_3		0.25	
2	1	-----	余 1= K_4	$\times$	2	
	0				0.5	----- 整数 0= $K_{.2}$
					0.5	
				$\times$	2	
					1	----- 整数 1= $K_{.3}$

十进制转换成八进制的方法: 整数部分除以 8, 取余数, 读数顺序从下往上; 小数部分乘以 8, 取整数, 读数顺序从上至下。

例如: $(27.125)_{10} = (33.1)_8$

8	27	-----	余 3= K_0	0.125		
8	3	-----	余 3= K_1	$\times$	8	
	0				1	----- 整数 1= $K_{.1}$

十进制转换成十六进制的方法: 整数部分除以 16, 取余数, 读数顺序从下往上; 小数部分乘以 8, 取整数, 读数顺序从上至下。

例如: $(27.125)_{10} = (1B.2)_{16}$

16	27	-----	余 B= K_0	0.125		
16	1	-----	余 1= K_1	$\times$	16	
	0				2	----- 整数 2= $K_{.1}$

二进制转换成十进制的方法: 将二进制数按权展开后, 按十进制数相加。

例如: $(11011.001)_2 = (27.125)_{10}$

$$\begin{aligned} (11011.001)_2 &= 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} \\ &= (27.125)_{10} \end{aligned}$$

八进制转换成十进制的方法:将八进制数按权展开后,按十进制数相加。

例如: $(33.1)_8 = (27.125)_{10}$

$$(33.1)_8 = 3 \times 8^1 + 3 \times 8^0 + 1 \times 8^{-1} = (27.125)_{10}$$

十六进制转换成十进制的方法:将十六进制数按权展开后,按十进制数相加。

例如: $(1B.2)_{16} = (27.125)_{10}$

$$(1B.2)_{16} = 1 \times 16^1 + B \times 16^0 + 2 \times 16^{-1} = (27.125)_{10}$$

二进制转换成八进制的方法:以小数点为分界,整数部分向左、小数部分向右,每3位为一位,不足3位的补0,然后将每个三位二进制数都用相应的一位八进制数取代。

例如: $(011\ 011\ .\ 001)_2 = (33.1)_8$

八进制转换成二进制的方法:以小数点为分界,将每位八进制数分别用相应的三位二进制数取代。

例如: $(33.1)_8 = (011\ 011\ .\ 001)_2$

二进制转换成十六进制的方法:以小数点为分界,整数部分向左、小数部分向右,每4位为一位,不足4位的补0,然后将每个四位二进制数都用相应的一位十六进制数取代。

例如: $(0001\ 1011\ .\ 0010)_2 = (1B.2)_{16}$

十六进制转换成二进制的方法:以小数点为分界,将每位十六进制数分别用相应的四位二进制数取代。

例如: $(1B.2)_{16} = (0001\ 1011\ .\ 0010)_2$

2. 码制

当一个数字量表示不同事物时,往往被称为代码。为了便于记忆和查找,在编制代码时所遵循的规则,称为码制。

一位十进制数由0,1,2,...,9十个数码组成,而四位二进制数有16种不同组合,用四位二进制数中的任意10种组合来表示一位十进制数,此种编码方式称为二—十进制编码,又称BCD(Binary Coded Decimals)码。常用的BCD码有:8421码、余3码、循环码、余3循环码、2421码、5421码和5211码等等,如表1-1所示。

表1-1 常用的BCD码

BCD码 十进制数	8421 码	余 3 码	余 3 循环码	2421 码	5421 码	5211 码
0	0000	0011	0010	0000	0000	0000
1	0001	0100	0110	0001	0001	0001
2	0010	0101	0111	0010	0010	0100
3	0011	0110	0101	0011	0011	0101
4	0100	0111	0100	0100	0100	0111
5	0101	1000	1100	1011	1000	1000
6	0110	1001	1101	1100	1001	1001
7	0111	1010	1111	1101	1010	1100
8	1000	1011	1110	1110	1011	1101
9	1001	1100	1010	1111	1100	1111
权	8421			2421	5421	5211

8421 码是利用四位二进制数的 0000, 0001, ..., 1001 分别表示一位十进制数的 0, 1, ..., 9, 由于将代码中的每一位从左到右按权 8、4、2、1 展开后相加, 所得的结果就是它所表示的十进制数, 所以称为 8421 码。8421 码是有权码, 该代码中每一位的权又是固定不变的, 故它属于恒权代码。

余 3 码是利用四位二进制数的 0011, 0100, ..., 1100 分别表示一位十进制数的 0, 1, ..., 9, 是在 8421 码基础上加上 0011 后得到的, 是一种无权码。

余 3 循环码的主要特点是相邻两个代码之间有且仅有一位不同, 是一种变权码。

2421 码、5421 码及 5211 码均是恒权代码, 代码中的每一位从左到右的权分别是 2、4、2、1、5、4、2、1 及 5、2、1、1, 将这些代码分别按相应的权展开后相加, 所得的结果就是它所表示的十进制数。

1.1.3 算术运算和逻辑运算

任何一个数字量既可以表示数值大小, 又可以表示不同的事物。同样, 数字电路中研究的二进制数既可以表示数值大小, 又可以表示不同事物。当表示数值大小时, 可以进行加、减、乘、除的算术运算, 十进制数的算术运算法则完全适用, 所不同的是进位规则是逢二进一; 当表示不同事物时, 是用于表示两种对立的逻辑状态, 如电路的导通和截止, 开关的通与断, 灯的亮与暗, 事件的好与坏等。只有两种对立逻辑状态的逻辑关系称为二值逻辑, 当二进制数表示两种对立逻辑状态时, 可以进行与、或、非的逻辑运算。

1.2 逻辑代数

逻辑代数, 又称为布尔代数或开关代数, 是 1849 年英国数学家乔治·布尔 (George Boole) 首先提出的, 用于描述客观事物之间逻辑关系的数学方法, 广泛应用于数字逻辑电路和开关电路的分析和设计中。逻辑代数是分析和设计数字逻辑电路的数学工具, 逻辑代数中仍用字母表示变量, 其变量被称为逻辑变量, 由于数字电路研究的是二值逻辑, 所以逻辑变量和普通代数中变量的区别是: 逻辑变量的取值只有 0、1 两种可能, 这里的 0、1 不再表示数值大小, 而是表示两种对立的逻辑状态。

1.2.1 逻辑代数中的 3 种基本运算

逻辑代数有与、或、非 3 种基本逻辑运算和与非、或非、与或非、异或、同或 5 种复合逻辑运算。

1. 与、或、非的定义

图 1-1 所示的 3 个指示灯控制电路中开关的状态与指示灯的状态之间的因果关系, 可以分别说明逻辑代数的 3 种基本运算。以开关 A、B 的状态作为条件, 开关闭合表示条件具备, 开关断开表示条件不具备; 以指示灯 Z 的状态作为结果, 指示灯亮表示结果发生, 指示灯不亮表示结果不发生。

图 1-1(a) 所示电路, 只有开关 A、B 同时闭合, 指示灯 Z 才亮, 此电路表明只有决定事情发生的全部条件同时具备时, 结果才发生, 这种因果关系称为逻辑与, 又称逻辑乘。

图 1-1(b) 所示电路, 只要开关 A、B 中至少有一个闭合, 指示灯 Z 就亮, 此电路表明只

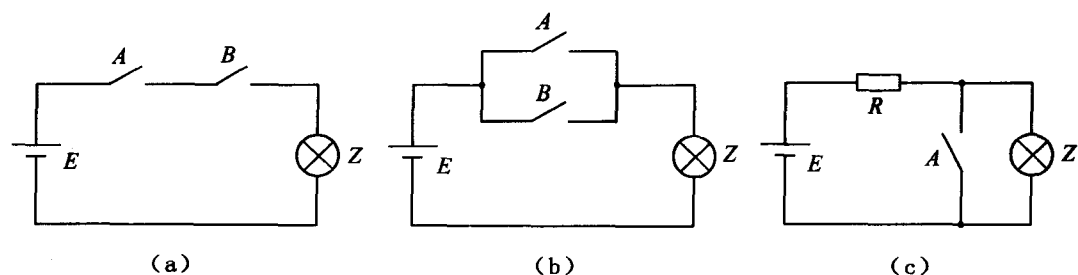


图 1-1 指示灯控制电路

要决定事情发生的全部条件至少具备一个时,结果就发生,这种因果关系称为逻辑或,又称逻辑加。

图 1-1(c)所示电路,开关 A 闭合,指示灯 Z 不亮,开关不闭合,指示灯 Z 亮,此电路表明条件具备时,结果不发生,条件不具备时,结果一定发生,这种因果关系称为逻辑非,又称逻辑求反。

2. 与、或、非的真值表

逻辑代数是用于描述客观事物之间因果关系的数学方法,决定事情发生的原因作为输入逻辑变量(简称输入变量),事情发生的结果作为输出逻辑变量(简称输出变量)。图 1-1 所示的指示灯控制电路是以开关 A 、 B 的状态作为条件,以指示灯 Z 的状态作为结果,所以开关 A 、 B 的状态为输入变量,指示灯的状态为输出变量,若 A 、 B 为 1 表示开关闭合,为 0 表示开关断开, Z 为 1 表示指示灯亮, Z 为 0 表示指示灯不亮,则可以将图 1-1(a)、(b)、(c) 3 个电路的输入变量取值与对应的输出变量取值列成表格,如表 1-2、表 1-3、表 1-4 所示。用于描述输出变量取值与输入变量取值之间对应关系的表格称为逻辑真值表,简称真值表。表 1-2、表 1-3、表 1-4 分别为二输入变量与、或、非 3 种基本逻辑运算的真值表。

表 1-2 与的真值表

A	B	Z
0	0	0
0	1	0
1	0	0
1	1	1

表 1-3 或的真值表

A	B	Z
0	0	0
0	1	1
1	0	1
1	1	1

表 1-4 非的真值表

A	Z
0	1
1	0

3. 与、或、非的逻辑运算符号

在书写算术表达式时,需要用到“+、-、 $\times$ 、 $\div$ ”算术运算符号,同样在书写逻辑函数表达式时,需要用到与、或、非的逻辑运算符号。与逻辑又称为逻辑相乘,因此其逻辑运算符号类似于普通代数中的乘法运算符号,用“ $\cdot$ ”表示或者省略。图 1-1(a)电路所表示的输出变量 Z 和输入变量 A 、 B 之间的逻辑关系可以用逻辑表达式 $Z = A \cdot B$ 或者 $Z = AB$ 表示;或逻辑又称为逻辑相加,因此其逻辑运算符号类似于普通代数中的加法运算符号,用“+”表示。图 1-1(b)电路所表示的输出变量 Z 和输入变量 A 、 B 之间的逻辑关系可以用逻辑表达式 $Z = A + B$ 表示;非逻辑又称为逻辑求反,其逻辑运算符号用变量上方的“-”表示。图 1-1(c)电路所表示的输出变量 Z 和输入变量 A 之间的逻辑关系可以用逻辑表达式 $\bar{Z} =$

$\bar{A}$ 表示。

4. 与、或、非的逻辑符号

输出变量与输入变量之间的与、或、非逻辑运算还可以用图形符号表示出来,该符号称为逻辑符号,本书介绍 3 套符号,分别是目前国家标准局规定的新标准符号、旧标准符号和国外符号,如图 1-2 所示。

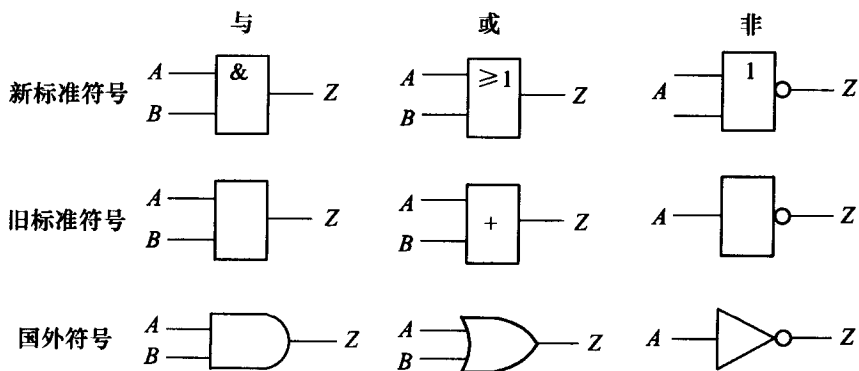


图 1-2 与、或、非的逻辑符号

5. 复合逻辑运算

常用的复合逻辑有与非、或非、与或非、异或和同或五种。

与非运算是在与的基础上逻辑求反得到的,是与运算和非运算的复合,其逻辑运算符号是 $A \cdot B$,其真值表如表 1-5 所示,其逻辑符号如图 1-3 所示。

表 1-5 与非的真值表

A	B	Z
0	0	1
0	1	1
1	0	1
1	1	0

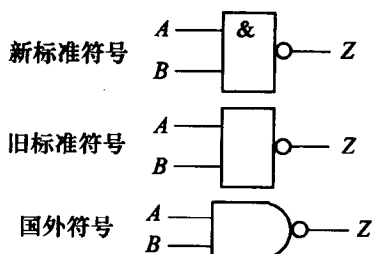


图 1-3 与非的逻辑符号

或非运算是在或的基础上逻辑求反得到的,是或运算和非运算的复合,其逻辑运算符号是 $A + B$,其真值表如表 1-6 所示,其逻辑符号如图 1-4 所示。

表 1-6 或非的真值表

A	B	Z
0	0	1
0	1	0
1	0	0
1	1	0

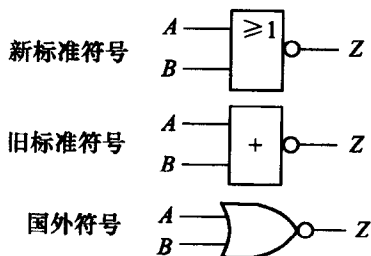


图 1-4 或非的逻辑符号

与或非运算是与运算、或运算和非运算的复合,其逻辑运算符是 $\overline{AB + CD}$,其真值表如表1-7所示,其逻辑符号如图1-5所示。

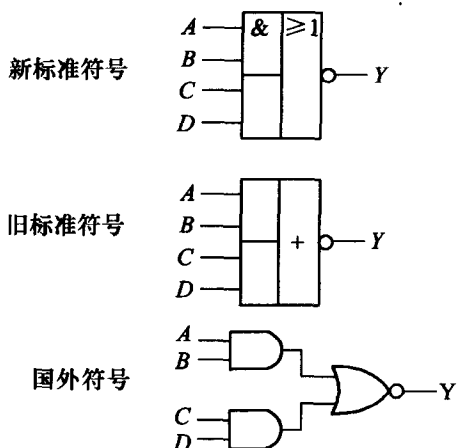


图1-5 与或非的逻辑符号

表1-7 与或非的真值表

A	B	C	D	Z
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

异或运算的定义是输入相异,输出为1;输入相同,输出为0。其逻辑运算符是 $\oplus$,其真值表如表1-8所示,其逻辑符号如图1-6所示。

表1-8 异或的真值表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

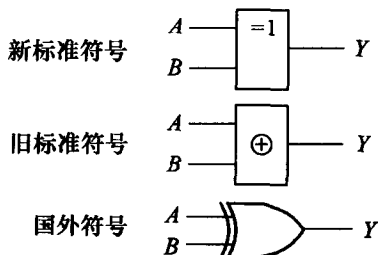


图1-6 异或的逻辑符号

同或运算的定义是输入相同,输出为1;输入相异,输出为0。其逻辑运算符是 $\odot$,其真值表如表1-9所示,其逻辑符号如图1-7所示。

表1-9 同或的真值表

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

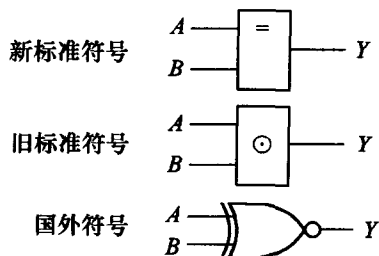


图1-7 同或的逻辑符号

1.2.2 逻辑函数的表示方法

当输入变量取值确定之后,输出变量取值便随之而定,输出变量和输入变量之间是一种函数关系,称为逻辑函数。逻辑函数的表示方法有:逻辑真值表、逻辑函数式、逻辑图和卡诺图 4 种。这里介绍前 3 种表示方法,卡诺图将在 1.2.5 中介绍。

1. 逻辑函数的表示方法

(1)逻辑真值表。逻辑真值表是由输出变量取值与对应的输入变量取值所构成的表格,简称真值表。例如 3 人表决电路,当输入变量 A 、 B 、 C 中有两个或两个以上取值为 1 时,输出为 1;否则,输出为 0。针对该段文字描述列写真值表的方法是:①找出输入、输出变量,并用相应的字母表示;②逻辑赋值,即分别定义输入、输出变量取值为 0、为 1 时所表示的含义;③列真值表。在表格左侧将 2^n 个不同输入变量取值依次按递增顺序列出来,然后在右侧将对应的输出变量取值列出来即可。

上述列写真值表的方法,又称为逻辑抽象。根据该方法,将上述逻辑问题的真值表列写如表 1-10 所示。

表 1-10 3 人表决电路的真值表

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

(2)逻辑函数式。逻辑函数式是将逻辑函数中输出变量与输入变量之间的逻辑关系用与、或、非等逻辑运算符号连接起来的式子,又称函数式或逻辑式。例如:3 人表决电路可以用逻辑函数式 $Y = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$ 表示。

(3)逻辑图。逻辑图是将逻辑函数中输出变量与输入变量之间的逻辑关系用与、或、非等逻辑符号表示出来的图形。3 人表决电路的逻辑图如图 1-8 所示。

2. 逻辑函数表示方法之间的相互转换

(1)真值表→函数式。

由真值表转换到函数式的方法:①找出真值表中使函数值为 1 的输入变量取值;②每个输入变量取值都对应一个乘积项,变量取值为 1,用原变量表示,变量取值为 0,用反变量表示。字母本身为原变量,字母上方加非号为反变量。③将这些乘积项相加即可。例如:按照上述方法将真值表 1-10 转换为函数式,该真值表中使函数值为 1 的输入变量取值有 4 组:

$A=0 \quad B=1 \quad C=1$ 对应的乘积项为 $\overline{A}BC$

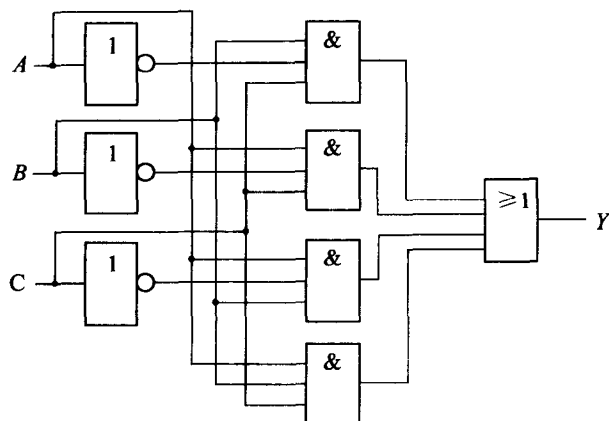


图 1-8 3人表决电路的逻辑图

$A=1 \quad B=0 \quad C=1$ 对应的乘积项为 $\bar{A}\bar{B}C$

$A=1 \quad B=1 \quad C=0$ 对应的乘积项为 $\bar{A}B\bar{C}$

$A=1 \quad B=1 \quad C=1$ 对应的乘积项为 ABC

所以得到的函数式为: $Y = \bar{A}\bar{B}C + \bar{A}B\bar{C} + \bar{A}BC + ABC$

(2) 函数式→真值表。

将函数式转换成真值表的方法:首先在表格左侧将 2^n 个不同输入变量取值依次按递增顺序列出来,然后将每组输入变量取值代入函数式,并将得到的函数值对应地填在表格右侧即可。例如:将函数式 $Y = \bar{A}\bar{B}C + \bar{A}B\bar{C} + \bar{A}BC + ABC$ 按照上述方法转换成真值表,所得的真值表如表 1-10 所示。

(3) 函数式→逻辑图。

将函数式转换成逻辑图的方法:从输入到输出分别用相应的逻辑符号取代函数式中的逻辑运算符号即可。例如:将函数式 $Y = \bar{A}\bar{B}C + \bar{A}B\bar{C} + \bar{A}BC + ABC$ 按照上述方法转换成逻辑图,所得的逻辑图如图 1-8 所示。

(4) 逻辑图→函数式。

将逻辑图转换成函数式的方法:从输入到输出分别用相应的逻辑运算符号取代逻辑图中的逻辑符号即可。例如:按照上述方法可以写出逻辑图 1-8 的函数式为:

$$Y = \bar{A}\bar{B}C + \bar{A}B\bar{C} + \bar{A}BC + ABC$$

3. 逻辑函数的两种标准形式

(1) 最小项和的形式(又称标准与或式)。设 m 为包含 n 个因子的乘积项,且这 n 个因子以原变量形式或者反变量形式在 m 中出现且只出现 1 次,称 m 为 n 变量的一个最小项。3 变量的全部最小项有: $\bar{A}\bar{B}\bar{C}, \bar{A}\bar{B}C, \bar{A}B\bar{C}, \bar{A}BC, A\bar{B}\bar{C}, A\bar{B}C, AB\bar{C}, ABC$ 共 8 个。 n 变量共有 2^n 个最小项。为了便于书写,通常给最小项进行编号,使最小项 m 值为 1 的输入变量取值所对应的十进制数即是最小项的编号,记作 m_i 。例如:使最小项 ABC 值为 1 的输入变量 A, B, C 的取值为 110,所对应的十进制数为 6,所以最小项 ABC 的编号为 6,记作 m_6 。3 变量的最小项编号表如表 1-11 所示。