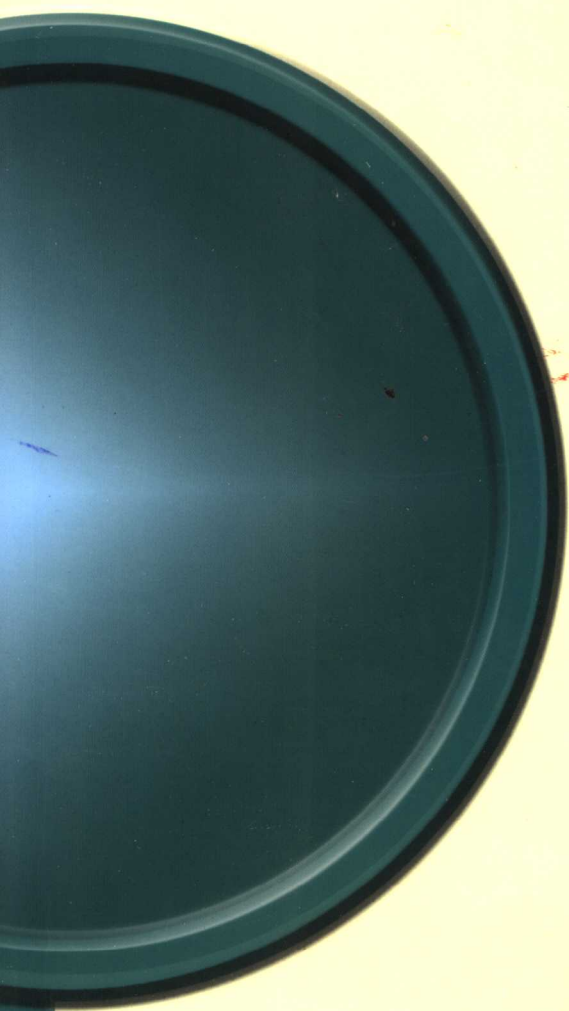


计算机及应用专业 专科

全国高等教育自学考试

微型计算机及其接口技术习题详解

黄明 梁旭 编著



机械工业出版社
CHINA MACHINE PRESS



全国高等教育自学考试

微型计算机及其接口 技术习题详解

(计算机及应用专业 专科)

黄 明 梁 旭 编著



机械工业出版社

本书是根据“全国自学考试（计算机及应用专业 专科）考试大纲”以及历年考试题编写的。本书共分 4 部分：第 1 部分是笔试应试指南；第 2 部分是笔试题解；第 3 部分是模拟试卷及参考答案；最后是附录，包括考试大纲和 2002 年下半年试卷。

本书紧扣考试大纲，内容取舍得当，叙述通俗易懂，并附有大量与考试题型类似的习题及答案，以检查对考点内容的掌握程度。

本书适用于准备参加全国自学考试（计算机及应用专业 专科）的考生，也可作为大专院校和培训班的教学参考书。

图书在版编目（CIP）数据

微型计算机及其接口技术习题详解/黄明，梁旭编著. —北京：机械工业出版社，2004.5

（全国高等教育自学考试）

ISBN 7-111-14345-0

I. 全... II. ①黄... ②梁... III. ①微型计算机—高等教育—自学考试—解题 ②微型计算机—接口—高等教育—自学考试—解题 IV. TP36-44

中国版本图书馆 CIP 数据核字（2004）第 033728 号

机械工业出版社（北京市百万庄大街 22 号 邮政编码 100037）

策 划：胡毓坚

责任编辑：孙 业

责任印制：施 红

北京忠信诚胶印厂印刷·新华书店北京发行所发行

2004 年 5 月第 1 版·第 1 次印刷

787 mm×1092 mm 1/16·10.5 印张·257 千字

0001-5000 册

定价：17.00 元

凡购本图书，如有缺页、倒页、脱页，由本社发行部调换

本社购书热线电话（010）68993821、88379646

封面无防伪标均为盗版

出版说明

全国高等教育自学考试指导委员会推出面向社会的高等自学考试，经过 10 多年的实践，已建立起一整套较为完善的规章制度和操作流程，考试组织严密规范，考试纪律严格：坚持考试标准，实行教考分离，确保了毕业生的质量。它为没有机会进入高等学校的中国公民提供了接受高等教育的机会，并以严格的国家考试保证了毕业生的质量，获得了普遍赞誉。国家自考中心于 2002 年开始执行新的考试计划。新计划中开设的专业共 224 个，其中专科 141 个占 63%，独立本科段 61 个占 27%，专本衔接专业 22 个占 10%。为帮助、指导广大自考生深入理解计算机及相关专业考试的基本概念，灵活运用基本知识，掌握解题方法和技巧，熟悉考试模式，进一步提高应试能力和计算机水平，特编写了以下专业的基础课与专业课主要课程的习题详解。

- ◇ 计算机及应用专业 独立本科段
- ◇ 计算机信息管理专业 独立本科段
- ◇ 计算机网络专业 独立本科段
- ◇ 计算机及应用专业 专科

丛书特点：

1. 以 2002 年最新考试大纲为基准

本丛书是根据 2002 年最新考试大纲，为参加全国高等教育自学考试考生编写的一套习题详解教材。

2. 例题反映了历届考试中的难度和水平

书中对大量的例题进行了分析，所选例题都是在对最近几年考题深入研究的基础上精心筛选的，从深度和广度上反映了历届考试中的难度和水平。

3. 作者经验丰富

本丛书的作者都是多年从事全国高等教育自学考试辅导的高等院校的教师。

读者对象：

- ◇ 准备参加全国高等教育自学考试的考生。
- ◇ 计算机及相关专业的本专科生。

前言

自学考试是对自学者进行以学历考试为主的国家高等教育学历考试。本书是为帮助和指导广大考生深入理解考点涉及的基本概念，灵活运用基本知识，掌握解题方法和技巧，熟悉考试模式，进一步提高应试能力和计算机水平而编写的。

全书共分 4 部分，即笔试应试指南、笔试题解、模拟试卷及参考答案和附录。书中所选试题均是对历年真题深入研究的基础上经过精心筛选的，从深度和广度上反映了考试中的难度和水平。模拟试卷的题型分配与真题一致，这些题目是考试指导教师的多年积累，且在辅导班中实际多次使用过的。

书中附录给出了“全国自学考试（计算机及应用专业 专科）微型计算机及其接口技术自学考试大纲”，以及“2002 年下半年全国自学考试（计算机及应用专业 专科）微型计算机及其接口技术试卷及参考答案”。

本书由大连铁道学院黄明、梁旭编写。

由于编者水平有限，编写时间仓促，书中错误和不妥之处在所难免，请读者和专家批评指正。

读者在使用本书的过程中如有问题，可与下列 E-mail 联系：

dlhm@263.net

编 者

目 录

出版说明

前言

第 1 部分 笔试应试指南

1.1 笔试应试策略	2
1.2 笔试考点归纳	3
1.2.1 微型计算机概论	3
1.2.2 80x86 微处理器	4
1.2.3 存储器及其接口	11
1.2.4 输入输出与中断	15
1.2.5 并行接口	21
1.2.6 定时器/计数器电路	24
1.2.7 串行接口	26
1.2.8 模拟接口	29
1.2.9 人机接口	32
1.2.10 微机系统实用接口知识	34

第 2 部分 笔 试 题 解

2.1 微型计算机概论	40
2.1.1 单项选择题	40
2.1.2 多项选择题	40
2.1.3 填空题	41
2.1.4 简答题	41
2.1.5 习题	42
2.2 80x86 微处理器	43
2.2.1 单项选择题	43
2.2.2 多项选择题	45
2.2.3 填空题	46
2.2.4 简答题	48
2.2.5 综合题	50
2.2.6 习题	51
2.3 存储器及其接口	52
2.3.1 单项选择题	52
2.3.2 多项选择题	55

2.3.3	填空题	56
2.3.4	简答题	57
2.3.5	综合题	58
2.3.6	习题	60
2.4	输入输出与中断	61
2.4.1	单项选择题	61
2.4.2	多项选择题	64
2.4.3	填空题	65
2.4.4	简答题	67
2.4.5	综合题	69
2.4.6	习题	70
2.5	并行接口	71
2.5.1	单项选择题	71
2.5.2	多项选择题	73
2.5.3	填空题	75
2.5.4	简答题	76
2.5.5	综合题	77
2.5.6	习题	79
2.6	定时器/计数器电路	80
2.6.1	单项选择题	80
2.6.2	多项选择题	82
2.6.3	填空题	83
2.6.4	简答题	84
2.6.5	综合题	86
2.6.6	习题	87
2.7	串行接口	88
2.7.1	单项选择题	88
2.7.2	多项选择题	91
2.7.3	填空题	91
2.7.4	简答题	92
2.7.5	综合题	94
2.7.6	习题	94
2.8	模拟接口	95
2.8.1	单项选择题	95
2.8.2	多项选择题	96
2.8.3	填空题	97
2.8.4	简答题	98
2.8.5	综合题	99
2.8.6	习题	101

2.9 人机接口	101
2.9.1 单项选择题	101
2.9.2 多项选择题	103
2.9.3 填空题	103
2.9.4 简答题	104
2.9.5 综合题	106
2.9.6 习题	108
2.10 微机系统实用接口知识	109

第 3 部分 模拟试卷及参考答案

3.1 模拟试卷一及参考答案	124
3.1.1 模拟试卷一	124
3.1.2 参考答案	128
3.2 模拟试卷二及参考答案	131
3.2.1 模拟试卷二	131
3.2.2 参考答案	135

附 录

附录 A 全国自学考试（计算机及应用专业 专科） 微型计算机及其接口技术自学考试 大纲	140
附录 B 2002 年下半年全国自学考试微型计 算机及其接口技术试卷及参考答案	150
参考文献	160

第1部分

笔试应试指南

笔试应试策略

笔试考点归纳

1.1 笔试应试策略

全国自学考试(计算机及应用专业 专科)微型计算机及其接口技术考试大纲涵盖了微型计算机概论、80x86 微处理器、存储器及其接口、输入输出与中断、并行接口、定时器/计数器电路、串行接口、模拟接口、人机接口和微机系统实用接口技术等 10 章内容。使用的教材是由全国高等教育自学考试指导委员会组编,孙德文编著的《微型计算机及其接口技术》,2000 年 4 月由经济科学出版社出版。考试复习的过程中要紧紧围绕大纲的知识点,首先对大纲涉及的各章基本概念熟练掌握。

第 1 章为微型计算机概论,主要内容是有关微型计算机微型的基本概念,以及计算机系统的总线结构的概念,要求了解微型计算机系统各组成部件的功能及相互关系,理解微型计算机系统的总线结构的特点。本章占分量约为 2~5 分。本章以识记性内容为主。

第 2 章介绍了 80x86 微处理器,讲述典型的微处理器 8086 的内部结构、引脚信号、总线时序以及 80386-Pentium III 微处理器的结构和特点,重点是掌握 8086 的引脚信号和总线时序,特别是一些控制信号的功能应深刻理解和熟练掌握。本章是重点章,占分量约为 15 分。

第 3 章内容是存储器及其接口,在介绍三类典型的半导体存储器芯片的工作特性的基础上,着重讲述半导体存储器芯片及微处理器的接口技术。要求考生深刻理解三类典型存储器芯片的外特性和读写过程,以及常用译码器的特性和应用。熟练掌握存储器接口的基本技术,掌握 16 位微机系统中存储器接口的特点。本章的重点是存储器接口的基本技术。本章是重点章,占分量约为 15 分。

第 4 章为输入输出与中断,介绍输入输出的一般问题、微机系统中数据传送的几种控制方式、8086/8088 的中断机制和可编程中断控制器 8259A 的特性、结构和工作原理。本章的重点为程序控制的三种传送方式。本章是重点章,占分量约为 15 分。

第 5 章的内容为并行接口,阐述接口芯片基本概念,较详细地分析了三种简单的并行接口芯片(74LS 244, 74LS 245 和 74LS 373)和一种最常用的并行接口芯片(8255A)的硬件连接和应用程序的编制。本章是重点章,占分量约为 10~15 分。

第 6 章讲述了定时器/计数器电路,在介绍可编程定时器/计数器的功能及典型结构的基础上,着重阐述可编程间隔定时器 8253 的工作特性及应用,要求能掌握 8253 芯片的硬件连接和应用程序的编制。本章是重点章,占分量约为 10~15 分。

第 7 章的主要内容是串行接口,阐述串行通信的基本概念、串行通信接口原理和典型的可编程通信接口 8251A 的特性及应用。要求考生深刻理解有关串行通信的一些基本知识以及串行接口的基本原理和组成,并对可编程通信接口 8251A 的特性及应用有一个基本的了解。占分量约为 10 分。

第 8 章的主要内容是模拟接口,主要内容是模拟接口在微机应用系统中的作用、DAC 0832 和 ADC 0809 两种转换器芯片的工作原理及其应用。本章的重点是 ADC 0809 与 CPU 的连接及应用。本章为非重点章,占分量约为 5 分。

第 9 章介绍人机接口,重点分析键盘接口、LED 显示器接口和并行打印机接口的基本电路及控制程序,为前几章有关接口芯片综合应用的实例。本章为非重点章,占分量

约为5分。

第10章为微机系统实用接口技术，扼要地介绍微机系统的一些实用接口知识，包括常用的总线以及实用的接口标准和技术两部分。本章为非重点章，占分量约为8分。

考生在复习时要根据大纲提供的考核点和考核要求来进行复习，这样就能抓住重点，进行有效复习，在做练习时，要根据考试的题型进行练习，在掌握基本概念的基础上，掌握一定的解题技巧。微型计算机及其接口技术的考试题型有：单项选择题、填空题、名词解释、简答题、简单应用题和综合应用题等。对于不同题型，要采用不同的答题方法。

单选题、多选题：这种题型可考查考生的理解、推理分析、综合比较的能力，评分客观。在答题时，如果有把握可以直接得出正确答案，对于没有太大把握的试题，也可以采用排除法，经过分析比较加以逐步排除错误答案，最终选定正确答案。

填空题：这种题型常用于考查考生观察能力与运用有关概念、原理的能力。在答题时，无论有几个空，回答都应明确、肯定，考生在复习中最好的应对办法是对学科知识中最基本的知识、概念、原理等要牢记。

名词解释、简答题：这种题型一般围绕基本概念、原理及其联系进行命题，着重考查考生对概念、知识、原理的掌握、辨别和理解能力。在答题时，答案要有层次性，条理清晰，列出要点，同时加以简要扩展就可以。

简单应用题：这种题型灵活性比较大，着重考查考生对概念、知识、原理的掌握和应用的能力。在答题时，要先明确题目的要求，然后根据题目要求进行推理、解答。

综合应用题：这种题型着重考查考生分析、解决实际问题的能力，考查考生综合应用能力和创见性。在答题时，要综合运用所学知识进行分析和设计。

考生在复习时在掌握知识点的同时也应抓住这些题型的特点，这样才能达到好的应试效果。

1.2 笔试考点归纳

1.2.1 微型计算机概论

1. 微处理器和微型计算机

(1) 微处理器、微型计算机和微型计算机系统的定义

微处理器(μp)是指有一片或几片大规模集成电路组成的中央处理器。

微型计算机(μc)是指以微处理器为基础，配以内存存储器以及输入输出(I/O)接口电路和相应的辅助电路而构成的裸机。

微型计算机系统(μcs)是指以微型计算机配以相应的外围设备以及其他专用电路、电源、面板、机架以及足够的软件而构成的系统。

(2) 微处理器的发展特点

微处理器迄今为止经历了四代发展，分别为：

第一代，1971年开始，这是4位 μp 低档8位 μp 的时期；

第二代，1973年开始，这是8位 μp 时期；

第三代，1978年开始，这是16位 μp 时期；

第四代, 1981 年开始, 这是 32 位 μp 的时期。

(3) 单片机和单板机的组成和特点

单片机是一种把微型计算机的一些功能部件集成在一块芯片中的计算机, 这些功能部件包括 μp 、RAM、ROM (有的单片机中不含 ROM)、I/O 接口电路、定时器/计数器等, 甚至还有将 A/D (模拟/数字) 转换器和 D/A (数字/模拟) 转换器集成在内。

单板机是将 μp 、RAM、ROM 以及一些 I/O 接口电路, 加上相应的外设 (键盘、发光二极管显示器) 以及监控程序固件等安装在一块印刷电路板上所构成的计算机系统。

(4) 个人计算机的组成和特点

个人计算机系统是指由微处理器芯片装成的、便于搬动的而且不需要维护的计算机系统。

2. 微型计算机系统的总线结构

(1) 微处理器结构

微处理器主要由运算器、控制器和寄存器阵列三部分组成。运算器包括算术逻辑部件 (ALU); 控制器包括指令寄存器、指令译码器以及定时与控制电路; 寄存器阵列包括一组通用寄存器组和专用寄存器组。

(2) 微型计算机的基本结构

微型计算机由微处理器、内存储器和 I/O 接口电路组成, 通过总线结构实现相互间的信息传送。

总线是微处理器、内存储器和 I/O 接口之间的信息通路。它包括数据总线、地址总线和控制总线, 其中数据总线是在微处理器和内存储器、I/O 接口传送数据的双向总线, 地址总线是微处理器向内存储器、I/O 接口传送地址信息的单向总线 (只能从微处理器向外传送)。控制总线是微处理器向内存储器和 I/O 接口传送的命令信号以及外界向微处理器传送状态信号等信息的通路。

(3) 用三类总线构成的微机系统

在微机系统中, 有三类总线把组成系统的各部件互连在一起, 分别为片总线 (又称元件级总线)、内总线 (I-BUS, 又称“系统总线”、“微机总线”或“板级总线”) 和外总线 (E-BUS, 又称“通信总线”)。

1.2.2 80x86 微处理器

1. 8086 微处理器的结构

(1) 8086 微处理器的结构特点

8086 微处理器包括两个独立的功能部件: 执行部件和总线接口部件。

总线接口部件 BIU 由段寄存器、指令指针、地址形成逻辑、总线逻辑和指令队列等组成。BIU 同外部总线连接为 EU, 完成所有的总线操作。

执行部件 EU 由通用寄存器、标志寄存器、运算器 (ALU) 和 EU 控制系统等组成。EU 从 BIU 的指令队列中获得指令, 然后执行该指令, 完成指令所规定的操作。EU 用来对寄存器内容和指令操作数进行算术和逻辑运算, 以及进行内存有效地址的计算。EU 负责全部的指令的执行, 向 BIU 提供数据和所需访问的内存或 I/O 端口的地址, 并对通用寄存器、标志寄存器和指令操作数进行管理。

(2) 8086 微处理器的寄存器结构

8086 微处理器程序员使用的共有 14 个 16 位寄存器，按用途可分为通用寄存器、指令指针、标志寄存器和段寄存器。

1) 通用寄存器共有 8 个，分为两组：一为数据寄存器，包括累加器 AX、基址寄存器 BX、计数寄存器 CX 和数据寄存器 DX；二为指针寄存器和变址寄存器，其余四个寄存器为：堆栈指针 SP、基址指针 BP、源变址寄存器 SI 和目的变址寄存器 DI。

2) 指令指针 IP 是一个专用寄存器，它指向当前需要取出的指令字节，每当取出一个指令字节后，IP 就自动加 1。

3) 标志寄存器 FR，寄存器中有效的只有 9 位，6 位为状态位，3 位为控制位。

状态位分别为：进位标志 CF，反映算术运算后，最高位出现进位（或借位）的情况，有则为“1”。CF 主要用于加、减法运算，移位和环移指令也会改变 CF 值；奇偶（校验）标志 PF，反映操作结果低 8 位中“1”的个数的情况，若为偶数，PF 置“1”，主要在数据通信中用来检查数据传送有无出错；辅助进位标志 AF，反映一个 8 位量（或 16 位量的低位字节）的低 4 位向高位有无进位（或借位）的情况，有则置“1”，AF 用于 BCD 码算术运算指令；零标志 ZF，反映运算结果是否为零的情况，结果为零，ZF 置+1；符号标志 SF，反映带符号数运算结果符号位的情况，结果为负数，SF 置“1”，SF 的取值与运算结果的最高位取值一致；溢出标志 OF，反映带符号数（以二进制补码表示）运算结果是否超过机器所能表示的数值范围的情况。

上述 6 个状态标志由执行部件 EU 设置，反映算术或逻辑运算结果的某些特征，这些状态标志常用来影响或控制某些后续指令（例如，条件转移指令、循环指令等）的执行。不同指令对状态标志的影响不一样，有些指令不影响状态标志。另外，进位标志 CF 可由指令设置。

控制位分别为：方向标志 DF，在进行字符串操作时，每执行一条串操作指令，对源或/与目的操作数的地址要进行一次调整（对字节操作为加 1 或减 1，对字操作为加 2 或减 2），由 DF 决定地址是递增还是递减。若 DF = “1”为递减，即从高地址向低地址进行，DF = “0”为递增；中断允许标志 IF，表示系统是否允许响应外部的可屏蔽中断，若 IF = 1，表示允许响应。IF 对不可屏蔽中断请求以及内部中断不起作用；陷阱标志 TF，当 TF = “1”时，微处理器每执行完一条指令便自动产生一个内部中断，转去执行一个中断服务程序，可以借助中断服务程序来检查每条指令的执行情况，称为“单步工作方式”，常用于程序的调试。

上述 3 个控制标志用来控制微处理器的某些操作，可以由指令来设置。

4) 段寄存器共有 4 个，分别为：代码段寄存器 CS（指向当前的代码段，指令由此段中取出）、堆栈段寄存器 SS（指向当前的堆栈段，堆栈操作的对象就是该段中存储单元的内容）、数据段寄存器 DS（指向当前的数据段，通常用来存放程序变量）和附加段寄存器 ES（指向当前的附加段，通常也用来存放数据）。

(3) 8086 系统中的存储器分段与物理地址的形成

8086 微处理器有 20 条地址线，可以配置 1MB 的内存空间，因为 8086 微处理器内部数据通路和寄存器皆为 16 位，内部 ALU 只能进行 16 位运算，在程序中也只能使用 16 位地址，寻址范围局限在 64KB，为了能寻址 1MB 地址，所以要引入“分段”概念。

存储单元的 20 位物理地址是通过将 16 的“段基址”左移 4 位再加上 16 位的“段内偏移量”而生成的。具体操作为：

“段基值”存放在段寄存器（CS、SS、DS 和 ES）中，而“段内偏移量”由 SP、BP、SI、DI 和 IP 以及上述寄存器的组合而形成。

当取指令时，8086 会自动选择 CS 值作为段基值，再加上由 IP 提供的偏移量形成物理地址；

当涉及堆栈操作时，8086 会自动选择 SS 值作为段基值，再加上由 SP 提供的偏移量形成物理地址；

当涉及一个操作数（存储器操作数）时，8086 会自动选择 DS 值为段基值（若以 BP 为基地址，则 SS 为段基值），再加上 16 位偏移量形成物理地址；

ES 用于串操作指令中的数据块传送指令。

2. 8086 微处理器的引脚功能

(1) 8086 总线分时共用的特点

8086 微处理器的总线分时共用特点是，在每个总线周期开始（T1）时，将其作为一种总线使用，其他时间则作为另一种总线使用。例如：AD₁₅~AD₀ 在 T1 时用作地址总线的低 16 位，其余时间用作位数据总线，用于数据传输。

(2) 8086 常用控制信号的功能及其应用

在 8086 的控制总线中，有一部分的功能与工作方式无关，而另一部分的功能随工作方式的不同而不同。

1) 受 $\overline{MN}/\overline{MX}$ 影响的信号线（最大方式信号）：

① $\overline{S_2}$ 、 $\overline{S_1}$ 、 $\overline{S_0}$ ——总线周期状态信号（三态、输出），表示 8086 外部总线周期的操作类型，这三个信号被送到系统中的总线控制器 8288 后，8288 根据这三个状态信号，产生存储器读/写命令、I/O 端口读/写命令以及中断响应信号。

在总线周期的 T₄ 时钟周期期间， $\overline{S_2}$ 、 $\overline{S_1}$ 、 $\overline{S_0}$ 的任何变化，指示一个总线周期的开始，而在 T₃ 期间（或 Tw——等待周期期间）返回无效状态，表示一个总线周期的结束。在 DMA（直接存储器存取）方式下， $\overline{S_2}$ 、 $\overline{S_1}$ 、 $\overline{S_0}$ 处于高阻状态。

在最小方式下， $\overline{S_2}$ 、 $\overline{S_1}$ 、 $\overline{S_0}$ 三引脚分别为 $\overline{M/\overline{IO}}$ 、 $\overline{DT/\overline{R}}$ 和 $\overline{DEN}$ 。

$\overline{M/\overline{IO}}$ 为存储器/I/O 控制信号（输出、三态），用于区分 CPU 是访问存储器（ $\overline{M/\overline{IO}}=H$ ），还是访问 I/O 端口（ $\overline{M/\overline{IO}}=L$ ）。

$\overline{DT/\overline{R}}$ 为数据发送/接收信号（输出、三态），用于指示 CPU 是进行写操作（ $\overline{DT/\overline{R}}=H$ ），还是读操作（ $\overline{DT/\overline{R}}=L$ ）。

$\overline{DEN}$ 为数据允许信号（输出、三态），在 CPU 访问存储器或 I/O 端口的总线周期的后一段时间内，该信号有效，用作系统中总线收发器的允许控制信号。

② $\overline{RQ}/\overline{GT_0}$ 、 $\overline{RQ}/\overline{GT_1}$ ——请求/允许总线访问控制信号（双向）。这两条信号线是为多处理机应用而设计的，用于对总线控制权的请求和应答，其特点是请求和允许功能由一根信号线来实现。

在最小方式下， $\overline{RQ}/\overline{GT_0}$ 和 $\overline{RQ}/\overline{GT_1}$ 二引脚分别为 HOLD 和 HLDA。

HOLD 为保持请求信号（输入），当外部逻辑把 HOLD 引脚置为高电平时，8086 在完成当前总线周期以后进入 HOLD（保持）状态，让出总线控制权。

HLDA 为保持响应信号（输出），这是 CPU 对 HOLD 信号的响应信号，它对 HOLD 信号做出响应，使 HLDA 输出 H 电平。当 HLDA 信号有效时，8086 的三态信号线全部处于三态（高阻态），使外部逻辑可以控制总线。

③ $\overline{QS_1}$, $\overline{QS_0}$ ——指令队列状态信号（输出）。用于指示 8086 内部 BIU 中指令队列的状态，以便外部协处理器进行跟踪。

在最小方式下， $\overline{QS_1}$, $\overline{QS_0}$ 二引脚分别为 ALE 和 $\overline{INTA}$ 。

ALE 为地址锁存允许信号（输出）。这是 8086CPU 在总线周期的第一个时钟周期内发出的正脉冲信号，其下降沿用来把地址/数据总线（AD₁₅~AD₀）以及地址/状态总线（A₁₉/S₆~A₁₆/S₃）中的地址信息锁存入地址锁存器中。

$\overline{INTA}$ 为中断响应信号（输出、三态），当 8086CPU 响应来自 INTR 引脚的可屏蔽中断请求时，在中断响应周期内， $\overline{INTA}$ 变为低电平。

④ $\overline{LOCK}$ ——总线优先权锁定信号（输出、三态）。该信号用来封锁外部处理器的总线请求，当 $\overline{LOCK}$ 输出低电平时，外部处理器不能控制总线， $\overline{LOCK}$ 信号有效由指令在程序中设置，若一条指令前加上前缀指令 LOCK，则 8086 在执行该指令期间， $\overline{LOCK}$ 线输出低电平，并保持到指令执行结束，以防止在这条指令执行过程中被外部处理器的总线请求所打断。

在保持响应期间， $\overline{LOCK}$ 线为高阻态。

在最小方式下， $\overline{LOCK}$ 引脚为 $\overline{WR}$ 信号。

$\overline{WR}$ 为写控制信号（输出、三态），当 8086CPU 对存储器或 I/O 端口进行写操作时 $\overline{WR}$ 为低电平。

2) 不受 $\overline{MN}/\overline{MX}$ 影响的控制总线（公共总线）。下面这些控制信号是不受工作方式影响的公共总线：

① $\overline{RD}$ ——读控制信号（三态、输出）。 $\overline{RD}$ 信号为低电平时，表示 8086CPU 执行读操作。在 DMA 方式时 $\overline{RD}$ 处于高阻态。

② $\overline{READY}$ ——等待状态控制信号，又称准备就绪信号（输入）。当被访问的部件无法在 8086CPU 规定的时间内完成数据传送时，应由该部件向 8086CPU 发出 $\overline{READY} = L$ （低电平），使 8086CPU 处于等待状态，插入一个或几个等待周期 T_w ，当被访问的部件可以完成数据传输时，被访问的部件将使 $\overline{READY} = H$ （高电平），8086CPU 继续运行。

③ INTR——中断请求信号（输入）。可屏蔽中断请求信号，电平触发信号。在每条指令的最后一个时钟周期时，8086CPU 将采样该引脚信号，若 INTR 为高电平，同时 8086CPU 的 IF（中断允许标志）为“1”，则 8086CPU 将执行一个中断响应时序，并且把控制转移到相应的中断服务程序。如果 IF = “0”，则 8086 不响应该中断请求，继续执行下一条指令。INTR 信号可由软件复位 CPU 内部的 IF 位而加以屏蔽。

④ NMI——不可屏蔽中断请求信号（输入）。上升沿触发信号，不能用软件加以屏蔽。当 NMI 从低电平变为高电平时，该信号有效，8086CPU 在完成当前指令后，把控制转移到不可屏蔽中断服务程序。

⑤ $\overline{TEST}$ ——等待测试控制信号（输入）。在 WAIT（等待）指令期间，8086CPU 每隔 5 个时钟周期对 $\overline{TEST}$ 引脚采样，若 $\overline{TEST}$ 为高电平，则 8086CPU 循环于等待状态，若 $\overline{TEST}$

为低电平, 8086CPU 脱离等待状态, 继续执行后续指令。

⑥ RESET——复位信号(输入)。当 RESET 为高电平时, 系统处于复位状态, 8086CPU 停止正在运行的操作, 把内部的标志寄存器 FR、段寄存器、指令指针 IP 以及指令队列复位到初始化状态。注意, 代码段寄存器 CS 的初始化状态为 FFFFH。

(3) 8086 两种工作方式——最小方式与最大方式的区别

当 8086CPU 的 $\overline{\text{MN}}/\overline{\text{MX}}$ 引脚接+5V 电源时, 8086CPU 工作于最小方式, 由 8086 提供系统所需要的全部控制信号, 用于构成小型的单一处理机系统。此时, 除 8086CPU 以及信息传送对象存储器和 I/O 接口电路外, 还有三部分支持系统工作的器件——时钟发生器、地址锁存器和数据收发器。

当 8086CPU 的 $\overline{\text{MN}}/\overline{\text{MX}}$ 引脚接地时, 8086CPU 工作于最大方式, 用于构成多处理机和协处理机系统。同最小方式下 8086 系统配置相比较, 最大方式系统增加了一片专用的总线控制器芯片 8288。系统总线的控制信号由专用的总线控制器 8288 提供。

3. 8086 微处理器的总线时序进程控制块

(1) 三种周期——指令周期、总线周期和时钟周期的区别及联系

每条指令的执行由取指令、译码和执行等操作组成, 执行一条指令所需要的时间称为指令周期, 不同指令的指令周期是不等长的。

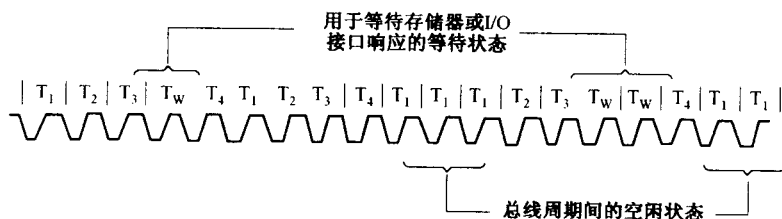
8086CPU 与外部交换信息总是通过总线进行的。CPU 的每一个这种信息输入、输出过程所需要的时间称为总线周期, 每当 CPU 要从存储器或输入输出端口存取一个字节或字就需要一个总线周期。一个指令周期由一个或若干个总线周期组成。

而执行指令的一系列操作都是在时钟脉冲 CLK 的统一控制下一步一步进行的, 时钟脉冲的重复周期称为时钟周期, 时钟周期是 CPU 的时间基准, 由计算机的主频决定。

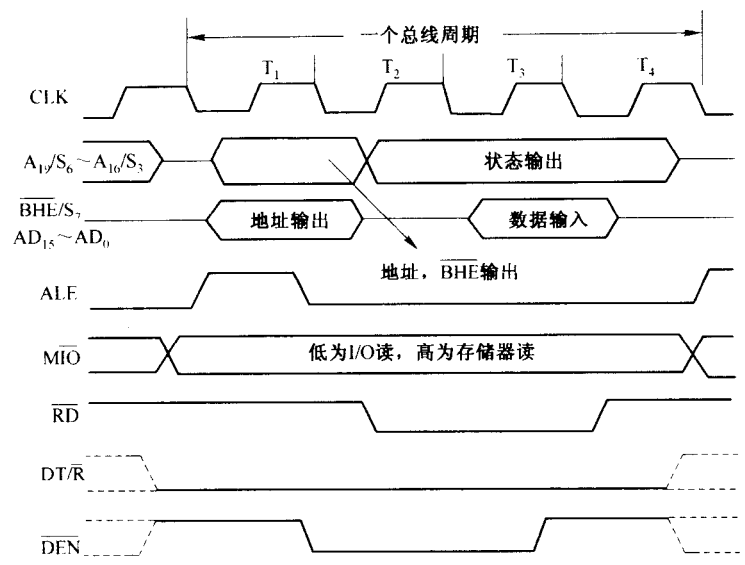
8086CPU 的总线周期至少由 4 个时钟周期组成, 分别以 T_1 、 T_2 、 T_3 和 T_4 表示, 一个总线周期完成一次数据传输, 至少要有传送地址和传送数据两个过程。在第一个时钟周期 T_1 期间由 CPU 输出地址, 在随后的三个 T 周期 (T_2 、 T_3 和 T_4) 用以传送数据。换言之, 数据传送必须在 T_2 ~ T_4 这三个周期内完成, 否则在 T_4 周期后, 总线将作另一次操作, 开始下一个总线周期。

(2) 8086 几种主要的总线周期时序图以及有关信号的时序关系

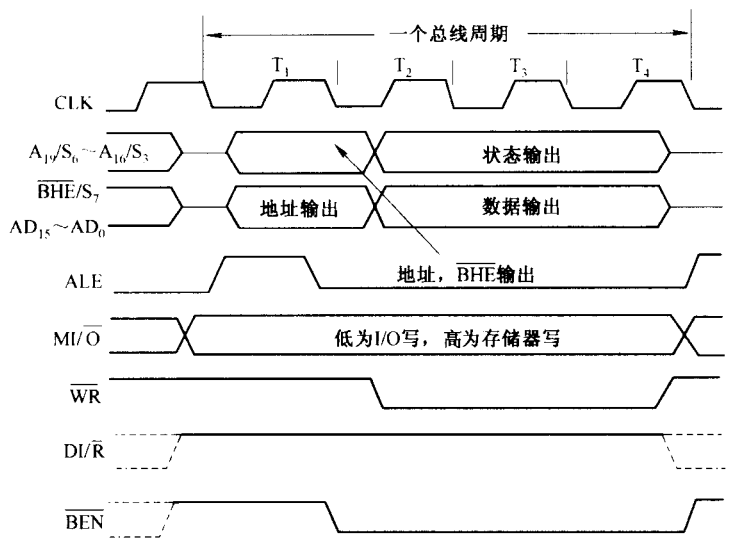
总线周期时序图以及有关信号的时序关系图如下所示:



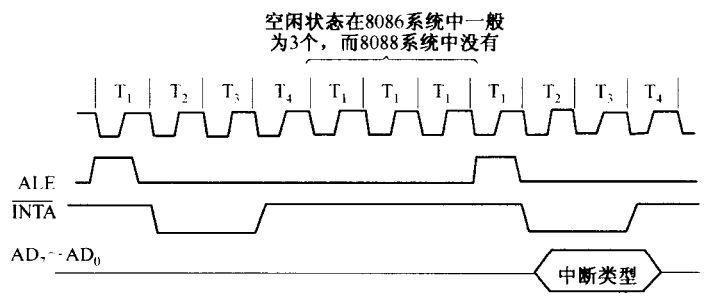
8086CPU 总线周期时序图



8086 读周期时序图



8086 写周期时序图



中断响应时序图