



ARM 嵌入式系统开发 ——软件设计与优化

ARM System Developer's Guide:

Designing and
Optimizing System
Software

[美] Andrew N.Sloss

[英] Dominic Symes 著

[美] Chris Wright

沈建华 译



北京航空航天大学出版社

ARM 嵌入式系统开发

——软件设计与优化

ARM System Developer's Guide:
Designing and Optimizing System Software

[美] Andrew N. Sloss

[英] Dominic Symes 著

[美] Chris Wright

沈建华 译

北京航空航天大学出版社

内容简介

本书从软件设计的角度,全面、系统地介绍了 ARM 处理器的基本体系结构和软件设计与优化方法。内容包括:ARM 处理器基础;ARM/Thumb 指令集;C 语言与汇编语言程序的设计与优化;基本运算、操作的优化;基于 ARM 的 DSP;异常与中断处理;固件与嵌入式 OS;cache 与存储器管理;ARMv6 体系结构的特点等。全书内容完整,针对各种不同的 ARM 内核系统结构都有详尽论述,并有大量的例子和源代码。附录给出了完整的 ARMv4/v5/Thumb 指令的功能、编码、周期定时以及汇编参考。

本书适于从事 ARM 嵌入式系统教学与研发,或想把其它嵌入式平台的软件移植到 ARM 平台上去的专业技术人员使用,要求对 ARM 处理器有一定的了解,并有 C 语言和汇编语言基础。若在编译原理、操作系统、数字信号处理、计算机体系结构等方面有一定的基础,则效果会更好。本书也可作为嵌入式系统专业方向的本科生和研究生相关课程的教材或教学参考书。

图书在版编目(CIP)数据

ARM 嵌入式系统开发:软件设计与优化/(美)斯洛斯(Sloss, A. N.)等著;沈建华译. — 北京:北京航空航天大学出版社,2005.5

书名原文:ARM System Developer's Guide: Designing and Optimizing System Software

ISBN 7-81077-652-5

I. A… II. ①斯…②沈… III. 微处理器,ARM—系统设计 IV. TP332

中国版本图书馆 CIP 数据核字(2005)第 023570 号

ARM 嵌入式系统开发——软件设计与优化 ARM System Developer's Guide: Designing and Optimizing System Software

[美] Andrew N. Sloss

[英] Dominic Symes 著

[美] Chris Wright

沈建华 译

责任编辑 王 瑛

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(100083) 发行部电话:(010)82317024 传真:(010)82328026

<http://www.buaapress.com.cn> E-mail: bhp@263.net

涿州市新华印刷有限公司印装 各地书店经销

*

开本:787 mm×960 mm 1/16 印张:41.75 字数:935 千字

2005 年 5 月第 1 版 2005 年 5 月第 1 次印刷 印数:5 000 册

ISBN 7-81077-652-5 定价:75.00 元

版 权 声 明

北京市版权局著作权登记号： 图字：01 - 2004 - 4607

ARM System Developers Guide: Designing and Optimizing System Software

Andrew Sloss

ISBN: 1-55860-874-5

Copyright © 2004 by Elsevier. All rights reserved.

Authorized Simplified Chinese translation edition published by the Proprietor.

ISBN: 981-2591-31-8

Copyright © 2005 by Elsevier (Singapore) Pte Ltd. All rights reserved.

Elsevier (Singapore) Pte Ltd.

3 Killiney Road

#08-01 Winsland House I

Singapore 239519

Tel: (65) 6349-0200

Fax: (65) 6733-1817

First Published 2005

2005 年初版

Printed in China by Beijing University of Aeronautics and Astronautics Press under special arrangement with Elsevier (Singapore) Pte Ltd. This edition is authorized for sale in China only, excluding Hong Kong SAR and Taiwan. Unauthorized export of this edition is a violation of the Copyright Act. Violation of this Law is subject to Civil and Criminal Penalties.

本书简体中文版由北京航空航天大学出版社与 Elsevier (Singapore) Pte Ltd. 在中国大陆境内合作出版。本版仅限在中国境内(不包括香港特别行政区及台湾地区)出版及标价销售。未经许可之出口,视为违反著作权法,将受法律之制裁。

致中国读者

首先我们向所有中国读者问好。

很高兴能出版我们书的中文版,希望你们有许多时间来学习 ARM 技术。如果你是位教授,那么这本书会有助于把 ARM 处理器内核和重要的软件编程技术介绍给学生;如果你是位学生,那么这本书是学习 ARM 编程的好读物;如果你是位使用 ARM 核进行产品开发的工程师,那么这本书可以满足实际需要。

此书的目的是展示如何设计与优化基于 ARM 处理器核的系统软件。我们的目标是提供一个基础的工作参考,以便能利用它开发出许多成功的新产品。

2004 年,ARM 的合作伙伴生产制造了 12 亿片 ARM 处理器,ARM 也推出了 2 个新的处理器:Cortex - M3 和 MPCore。Cortex - M3 主要针对微控制器市场,而 MPCore 主要针对高端的消费类产品。

Cortex - M3 改进了代码密度,减少了中断延迟,并有更低的功耗。Cortex - M3 实现了本书第 15 章所提到的 Thumb - 2 指令集。MPCore 是第一个 ARM 多处理器内核,执行基于均衡多处理器(SMP)的操作系统。MPCore 提供了 cache 一致性,每个实现支持 1~4 个 ARM11 核,这种设计为现代消费类产品对性能和功耗的需求作了很好的平衡。ARM 还引入了 L2 cache 控制器来改进系统的整体性能。

为了支持大量的密集数据处理,ARM 引入了 OptimoDE 技术,把它作为一个可配置的、专用的超长指令字(VLIW)数据引擎,配合 ARM 处理器工作。这种数据引擎可帮助主处理器完成诸如 MPEG4 或 H. 264 等复杂算法。

ARM 的大学计划将继续促进在应用研究、大学生和研究生课程以及教学培训中使用 ARM 技术。ARM 已经给那些从事片上系统 (SoC) 设计教学和研究的大学, 授权了开发工具、仿真模型和物理 IP, 并与剑桥 (Cambridge)、卡内基·梅隆 (Carnegie-Mellon)、密西根 (Michigan) 等大学保持密切联系。

ARM 的研究和开发机构正专注于改进代码密度、降低功耗、扩展多媒体功能以及提高安全性。

最后, 我们要对沈教授表示最深切的感谢, 为他在此书中文版翻译工作中的专注与努力。

谢谢您, 沈教授。

Andrew N. Sloss

Dominic Symes

Chris Wright

2005 年 2 月

译者序

2004年7月,一个偶然的机,我去北京参加美国国家半导体(NS)公司的一个颁奖活动,正巧北京航空航天大学出版社的马广云老师打电话给我,说有一本关于ARM软件设计与优化的英文原版书,各方评价都很高,是否可以帮助翻译。我看到这本原版著作后,便当即答应尽快翻译此书。这确实是一本好书。

我是从2000年开始接触、使用ARM处理器的。2001年2月至2002年2月,我在加拿大维多利亚大学访学期间,对ARM体系结构进行了分析、研究,并以Cirrus Logic的EP7312和EP9312为美国一家公司做了两个嵌入式无线应用的系统设计。出于对嵌入式系统的浓厚兴趣和对ARM处理器前景的认同,近几年,我和我们实验室的其他老师、研究生一起,使用ARM处理器设计、开发了10多个应用项目、产品和一些软/硬件基础平台。软件部分包括OS移植、驱动、FAT文件系统、GUI、TCP/IP网络协议栈、WiFi(802.11b)、USB协议栈、实时音频、图像信号处理以及许多应用软件。涉及的ARM处理器芯片有Samsung的S3C44B0X,4510,2410;Atmel的AT91R40008, RM9200; Cirrus Logic的EP7312, EP9312; Philips的LPC2106, 2132, 2292; OKI的ML674000; Analog Device的AduC7026; Intel的Xscale PXA255等。

多年对ARM系统的研究与实践,一方面加深了我们对ARM处理器系统的理解并丰富了我们的经验;另一方面也使我们深深感到了嵌入式软件设计与优化的特殊重要性。嵌入式系统由于其硬件资源、成本的限制,以及一些实时需求,许多在PC等标准平台上的软件(包括系统软件和应用软件)都不能直接搬到一个特殊的嵌入式硬件平台上,而必须经过适当的裁剪、优化;否则就可能产生很差的效果,甚至会导致系统瘫痪。通过对软件

ARM 嵌入式系统开发

系统的合理设计与优化,可以降低对系统硬件资源(如 CPU 性能、存储器容量等)的需求,也可以降低系统功耗,从而使一个不可行的系统变为可行,也可以把一个毫无竞争力的产品变得极有竞争力! 这里,可以把程序的优化过程看作是一个艺术加工过程,精雕细琢,一步步把一个平庸之作变成一件艺术品,体现出其真正的价值。

当我看完这本原版书后,感觉它写出了这几年我们正在研究、摸索而尚未能整理出来的许多东西,是从软件系统的角度对 ARM 系统开发的一个原则性指导,也是嵌入式软件开发者从入门变为高手的一个必备指南。作者论述简洁明了,把原本一些较复杂的问题(如嵌入式 OS),只用很少的篇幅就把一个基本框架说得很清楚,确有功底深厚,举重若轻之感。书中论述的一些知识、方法和技巧,也是做好一个嵌入式软件的基础。只有把许多细致的基础工作做扎实,才能聚沙成塔,编写出高效的软件,创造出具有竞争力的产品。翻译此书,希望能对目前国内 32 位(ARM)嵌入式系统教学、研发热潮中的广大专业技术人员有所帮助,并提升 32 位嵌入式系统应用的水平。

本书系统介绍了基于 ARM 的软件设计与优化方法,知识面较广,涉及了计算机学科的很多基础知识,包括 C 语言与汇编语言程序设计、编译原理、数据结构、操作系统、计算机体系结构、数值计算、数字信号处理等内容;同时也给翻译工作带来了一定的困难,许多词汇、术语若按字面上翻译,则很难确切地表达出其本意,我们主要根据其上下文内容和中文习惯,并参照其他相关的中文书籍,进行意译。如 5.9 节中的 aligned,译成“(地址)边界对齐的”,endianness 译成“字节排列方式(大/小端)”;6.2 节中的 profiler,译成“性能分析器”等。另外一些简单的常用词,如 load-store,在用作名词时不译,在用作动词时译成“装载-存储”,如“load 指令在装载数据时……”,而不译成“装载指令在装载数据时……”。关于 cache 写策略的 writethrough 和 writeback,本书中分别译为“直写”和“回写”,而没有用通常所说的“写直达”和“写回”,我们认为这样更简单明了而贴近原意。还有一些专业词汇,如 DSP 部分的“tap(抽头)”、“biquad(双阶节)”等,首次出现时都给出译文和英文,以后简单而都能理解的一般只给出英文,特别是用作单位时,如 cycles/tap 和 cycles/biquad 等。还有 ARMv5 和 ARMv6 体系结构的一些内容,几乎找不到相关资料可参考,也没有实验平台可以验证,只能根据我们的理解进行翻译。另外,对于一些程序中的简单注释,考虑到此书并非入门级读物,以及书中已有较详细的说明,经与出版社商量,没有全部翻译。

为了尊重原著,本书有些用词可能与国内一些书不太一致,例如原著中多处出现的“processor(处理器)”,是一种广义的泛指,可能是指一个 ARM 内核或内核中的一部分,也可能是指一个芯片;另外在一些地方(如表 2.10 中),把 ARM7TDMI, ARM9TDMI, ARM720T 及 ARM920T 等都统称为“CPU 核(core)”。所以本书也不区分“内核”与“核”。请读者阅读时注意。

在翻译过程中,发现了原著中的一些错误与不妥之处,通过与原作者多次交流并得到确认,在译稿中已得到纠正。还有一些标有“译者注”的地方,是我们根据对原文的理解,结合国内的习惯用法,作的一些补充说明。

本书对许多问题作了简明、细致的阐述,论述非常客观、公正。对一个事物的介绍,总是结合其背景或环境;对一个问题的描述或改进,一般也是从正、反两方面来进行,既说明了一种技术、方法对某方面的益处,同时也指出可能对另一方面造成的负面影响,即使对 ARM 处理器的介绍,也并非全是褒奖之词。这种严谨、科学的辩证思维和工作作风,更是值得我们每一个人学习并应身体力行的。

全书主要由笔者翻译并校对。我的研究生张群忠、沈颖、梁丹、庄艺唐、姜宁、吴红举及杨海波等参与了部分内容的翻译和资料整理工作。我的同事续晋华老师帮助修改和审核了第 8 章。我的同事杨艳琴老师通读了译稿,并提出了许多修改建议。原著的 3 位作者 Andrew N. Sloss, Dominic Symes 和 Chris Wright 及时提供了许多帮助,Andrew N. Sloss 先生还亲临我们实验室交流、指导。在此书的翻译过程中,还得到了 ARM(中国)总裁谭军博士、费浙平先生,北京航空航天大学出版社马广云博士、胡晓柏编辑,深圳英蓓特信息技术有限公司徐光峰先生,广州周立功单片机发展有限公司周立功先生的热情指导和鼓励。在此,谨向他(她)们表示衷心的感谢。

我也要特别感谢我的家人——妻子戴军、女儿沈维嘉,正是由于她们的无私帮助和全力支持,使我能全身心地投入到自己所热爱的工作之中,并在短短 6 个月的时间里完成了此书的翻译工作。

翻译是一件很难做得完美的事。由于时间仓促及水平所限,错误及不妥之处,请各位读者批评指正,并提出宝贵意见。我也会在我们实验室的网站(www.emlab.net)上及时发布相关信息,欢迎访问并相互交流。

沈建华

2005 年 2 月

于华东师范大学

前言

如今,嵌入式系统开发人员和片上系统设计人员越来越多地选择特定的处理器内核和配套的工具、库及现成的组件来快速开发基于微处理器的新产品。ARM 在这一方面表现尤为突出。在过去的 10 年中,ARM 体系结构已成为世界上最受欢迎的 32 位体系结构,在本书完成时,基于 ARM 的处理器已发售了超过 20 亿片。ARM 处理器已被嵌入到各种产品——从移动电话到汽车刹车系统。全球的 ARM 合作伙伴和第三方供应商,在半导体和产品设计公司中迅速发展壮大,包括硬件工程师、系统设计人员和软件开发人员。但至今还没有一本书能够较好地满足基于 ARM 的嵌入式系统及软件开发的需要,本书将填补这一空白。

本书的目标是,从一名产品开发者的角度来描述 ARM 内核的操作,重点放在软件设计上。由于本书是专门写给有一些嵌入式系统开发经验而可能对 ARM 体系结构不熟悉的工程师的,所以不要求有以前的 ARM 开发经验。

为了帮助读者尽快地学以致用,书中包含了一系列 ARM 软件范例。它们可以被集成到商业产品中,或者作为模板以快速创建应用软件。这些范例都已编号,读者可以在 Morgan Kaufmann 出版社的网站上方便地找到这些源代码。对于有 ARM 开发经验而想要获得 ARM 系统最高效能的人来说,这些代码同样颇有价值。

本书的结构

本书开头部分简要介绍了 ARM 处理器的设计原则,说明了它与传统 RISC 思想的区别及其原因。第 1 章还介绍了基于 ARM 处理器的简单嵌

ARM 嵌入式系统开发

入式系统。

第 2 章进一步深入到硬件,介绍了 ARM 处理器核,并综述了当前市场上的 ARM 内核。

第 3 章和第 4 章分别介绍了 ARM 和 Thumb 指令集,也为本书后面的内容打下基础;有一些关键指令的解释,包括完整的例子,因此这 2 章可以看作是指令集的使用指南。

通过我们在协助 ARM 客户工作时开发的许多例子,第 5 章和第 6 章讲述了如何编写高效的代码。第 5 章讲述了在 ARM 体系结构上编写可以被高效编译的 C 代码的技巧和规则。这些技巧和规则已得到了证实,并且有助于确定哪些代码应该被优化。第 6 章详述了编写和优化 ARM 汇编代码的最佳方法,这对于通过降低系统功耗和时钟频率来改善系统性能是至关重要的。

由于在许多算法中都用到一些基本操作,所以如何优化它们是很值得研究的。第 7 章讨论了如何针对 ARM 处理器优化基本操作。该章不仅提供了实现一般基本操作的优化参考,而且为想得到一种快速参考方法的使用者提供了更加复杂的数学运算的优化参考。对于想要深入研究各个实现的读者,还提供了所需的理论知识。

嵌入式音频和视频系统应用的需求正在日益增长。它们需要数字信号处理(DSP)能力,直到最近,这种处理能力一般仍是由独立的 DSP 芯片提供的。然而,现在 ARM 体系结构提供了更高的存储器带宽和快速乘累加运算,使得仅用一个 ARM 内核的设计就能支持这些应用。第 8 章研究了如何尽可能改善 ARM 在数字处理应用方面的性能以及怎样实现 DSP 算法。

异常处理是嵌入式系统的核心。高效的异常处理能够大大改善系统的性能。第 9 章以一系列翔实的范例介绍了异常处理和中断的理论与实践。

固件是所有嵌入式系统的重要部分。在第 10 章中,通过我们设计的、称为 Sandstone 的一个简单固件包,介绍了固件的结构和设计。本章还介绍了一些可以运行在 ARM 上的流行的、工业固件包。

第 11 章以我们设计的、称为简单小操作系统(SLOS)的一个简单嵌入式操作系统为例,示范了嵌入式操作系统的实现方法。

第 12,13,14 章重点关注存储系统。第 12 章讨论了围绕 ARM 内核的各种 cache 技术,演示了带 cache 的特定 ARM 处理器的 cache 控制例程。第 13 章讨论了存储器保护单元(MPU)。第 14 章讨论了存储器管理单元(MMU)。

最后,在第 15 章,展望了 ARM 体系结构的未来,重点讲述今后几年内 ARM 指令集的发展方向和正在实现的新技术。

附录提供了详细的指令集参考、周期定时以及特定的 ARM 产品。

网上的范例

如前所述,本书有大量的经过测试的实用程序,可以帮助强化有关概念和方法。它们在 Morgan Kaufmann 出版社的网站上 <http://www.mkp.com/companions/1558608745> 可以找到。

致 谢

首先要感谢的,当然是我们的妻子——Shau Chin Symes 和 Yulian Yang,以及所有大力支持并容忍我们花费了大量家庭生活时间在这一项目上的亲人。

本书前后花了许多年,很多人都曾给予过鼓励和技术上的建议,我们要感谢所有这些人。写一本技术书需要很辛苦地重视大量细节问题,因此要感谢所有投入时间和精力阅读本书并给予反馈的审稿人员。在这个过程中,与出版商一起工作的审稿人员有 Jim Turley (Silicon - Insider); Peter Maloy (Code Sprite); Chris Larsen, Peter Harrod (ARM, Ltd.); Gary Thomas (MLB Associate); Wayne Wolf (Princeton University); Scott Runner (Qualcomm, Inc.); Nial Murphy (PanelSoft) 和 Dominic Sweetman (Algorithmics, Ltd.)。

要特别感谢 Wilco Dijkstra, Edward Nevill 和 David Seal,允许我们在本书中使用一些精选的范例。还要感谢 Rod Crawford, Andrew Cummins, Dave Flynn, Jamie Smith, William Ree 和 Anne Rooney,在整个过程中提供了帮助和建议。感谢 ARM 战略支持小组: Howard Ho, John Archibald, Miguel Echavarria, Robert Allen 和 Ian Field,阅读并提供了快速反馈。

我们还要感谢 John Rayfield 发起这个项目并完成了第 15 章。还要感谢 David Brash 审阅了原稿,并允许我们在本书中使用了 ARMv6 的一些资料。

最后,我们要感谢 Morgan Kaufmann 出版社,特别是 Denise Penrose 和 Belinda Breyer 在整个项目过程中的耐心和建议。

目 录

第 1 章 基于 ARM 的嵌入式系统	1	2.4 异常、中断及向量表	27
1.1 RISC 设计思想	2	2.5 内核扩展	28
1.2 ARM 设计思想	3	2.5.1 cache 和紧耦合存储器	29
1.3 嵌入式系统的硬件	5	2.5.2 存储管理	30
1.3.1 ARM 总线技术	6	2.5.3 协处理器	31
1.3.2 AMBA 总线协议	6	2.6 体系结构的不同版本	31
1.3.3 存储器	7	2.6.1 命名规则	32
1.3.4 外设	9	2.6.2 体系结构的发展	33
1.4 嵌入式系统的软件	10	2.7 ARM 处理器系列	34
1.4.1 初始化(启动)代码	10	2.7.1 ARM7 系列	35
1.4.2 操作系统	11	2.7.2 ARM9 系列	36
1.4.3 应用程序	12	2.7.3 ARM10 系列	37
1.5 总 结	12	2.7.4 ARM11 系列	37
第 2 章 ARM 处理器基础	14	2.7.5 专用处理器	37
2.1 寄存器	16	2.8 总 结	38
2.2 当前程序状态寄存器	17	第 3 章 ARM 指令集	39
2.2.1 处理器模式	18	3.1 数据处理指令	42
2.2.2 分组寄存器	18	3.1.1 MOVE 指令	42
2.2.3 状态和指令集	21	3.1.2 桶形移位器	43
2.2.4 中断屏蔽	22	3.1.3 算术指令	46
2.2.5 条件标志	22	3.1.4 算术指令使用桶形移位器	47
2.2.6 条件执行	24	3.1.5 逻辑指令	48
2.3 流水线	24		

3.1.6 比较指令	49	5.2.1 局部变量类型	97
3.1.7 乘法指令	50	5.2.2 函数参数类型	101
3.2 分支指令	51	5.2.3 有符号数与无符号数	103
3.3 load-store 指令	53	5.3 C 循环结构	104
3.3.1 单寄存器传送指令	53	5.3.1 固定次数的循环	104
3.3.2 单寄存器 load-store 指令的 寻址方式	54	5.3.2 不定次数的循环	107
3.3.3 多寄存器传送指令	57	5.3.3 循环展开	108
3.3.4 交换指令	65	5.4 寄存器分配	111
3.4 软件中断指令	66	5.5 函数调用	113
3.5 程序状态寄存器指令	68	5.6 指针别名	117
3.5.1 协处理器指令	69	5.7 结构体安排	120
3.5.2 协处理器 15(CP15)指令语法	70	5.8 位域	124
3.6 常量的装载	71	5.9 边界不对齐数据和字节排列方式 (大/小端)	127
3.7 ARMv5E 扩展	72	5.10 除法	131
3.7.1 零计数指令	73	5.10.1 带余数的无符号重复除法	133
3.7.2 饱和算术指令	73	5.10.2 把除转换为乘	133
3.7.3 ARMv5E 乘法指令	74	5.10.3 除数是常数的无符号除法	136
3.8 条件执行	75	5.10.4 除数是常数的有符号除法	137
3.9 总结	77	5.11 浮点运算	140
第 4 章 Thumb 指令集	78	5.12 内联函数和内嵌汇编	140
4.1 Thumb 寄存器的使用	81	5.13 移植问题	144
4.2 ARM-Thumb 交互	82	5.14 总结	145
4.3 其它分支指令	84	第 6 章 ARM 汇编与优化	147
4.4 数据处理指令	84	6.1 编写汇编代码	148
4.5 单寄存器 load-store 指令	87	6.2 性能分析和周期计数	154
4.6 多寄存器 load-store 指令	89	6.3 指令调整	154
4.7 堆栈指令	90	6.4 寄存器分配	162
4.8 软件中断指令	91	6.4.1 分配变量给寄存器	163
4.9 总结	92	6.4.2 使用超过 14 个的局部变量	166
第 5 章 高效的 C 编程	93		
5.1 C 编译器及其优化概述	94		
5.2 基本的 C 数据类型	96		

6.4.3 最大限度地使用寄存器 ...	168	7.3 除 法	208
6.5 条件执行	172	7.3.1 通过试探减法实现无符号 数除法	208
6.6 循环结构	174	7.3.2 无符号整数的 Newton- Raphson 除法	215
6.6.1 减计数循环	174	7.3.3 无符号小数 Newton- Raphson 除法	221
6.6.2 展开计数循环	175	7.3.4 有符号数除法	228
6.6.3 多层嵌套循环	178	7.4 平方根	229
6.6.4 其它计数循环	181	7.4.1 通过试探减法计算平方根	229
6.7 位操作	182	7.4.2 使用 Newton - Raphson 迭 代计算平方根	231
6.7.1 固定宽度的位域打包和解包	182	7.5 超越函数: log, exp, sin, cos ...	233
6.7.2 可变宽度编码的位流打包	183	7.5.1 以 2 为底的对数运算	233
6.7.3 可变宽度编码的位流解包	186	7.5.2 2 的乘幂	235
6.8 高效的 switch	188	7.5.3 三角函数	236
6.8.1 在范围 $0 \leq x < N$ 的 switch	189	7.6 字节顺序反转和位操作	239
6.8.2 基于通用变量 x 的 switch	191	7.6.1 字节顺序反转	240
6.9 边界不对齐数据的处理	192	7.6.2 位变换	240
6.10 总 结	196	7.6.3 '1' 位计数	243
第 7 章 基本运算优化	197	7.7 饱和及舍入运算	244
7.1 双精度整数乘法	198	7.7.1 饱和 32 位数到 16 位	245
7.1.1 长整型乘法	199	7.7.2 饱和左移	245
7.1.2 128 位结果的无符号 64 位 乘法	200	7.7.3 舍入右移	245
7.1.3 128 位结果的有符号 64 位整数 乘法	201	7.7.4 饱和的 32 位加减法	245
7.2 整数规格化和前导 0 计数	203	7.7.5 饱和绝对值	246
7.2.1 ARMv5 及以上体系结构 的整数规格化	203	7.8 随机数产生	246
7.2.2 在 ARMv4 体系结构上的 规格化	204	7.9 总 结	247
7.2.3 后缀 0 计数	206	第 8 章 数字信号处理	248
		8.1 表示一个数字信号	250
		8.1.1 选择一种表示方法	250
		8.1.2 操作以定点格式存储的值	253

ARM 嵌入式系统开发

8.1.3	定点信号的加法和减法	254	9.3.5	优先级标准中断处理	340
8.1.4	定点信号的乘法	255	9.3.6	优先级直接中断处理	344
8.1.5	定点信号的除法	256	9.3.7	优先级分组中断处理	347
8.1.6	定点信号的平方根	256	9.3.8	基于 VIC PL190 的中断服务 例程	351
8.1.7	小结:数字信号的表示	256	9.4	总 结	352
8.2	基于 ARM 的 DSP 介绍	258	第 10 章 固 件		353
8.2.1	ARM7TDMI 的 DSP	259	10.1	固件和引导装载程序	354
8.2.2	ARM9TDMI 的 DSP	260	10.1.1	ARM Firmware Suite	357
8.2.3	StrongARM 的 DSP	262	10.1.2	Red Hat Redboot	358
8.2.4	ARM9E 的 DSP	264	10.2	例子:Sandstone	358
8.2.5	ARM10E 的 DSP	265	10.2.1	Sandstone 的目录结构	359
8.2.6	Intel Xscale 的 DSP	267	10.2.2	Sandstone 的代码结构	359
8.3	FIR 滤波器	269	10.3	总 结	364
8.4	IIR 滤波	284	第 11 章 嵌入式操作系统		365
8.5	离散傅里叶变换	292	11.1	基本模块	366
8.6	总 结	304	11.2	实例:简单小型操作系统 SLOS	367
第 9 章 异常和中断处理		306	11.2.1	SLOS 目录结构	368
9.1	异常处理	307	11.2.2	初始化	369
9.1.1	ARM 处理器模式及异常	307	11.2.3	存储模型	373
9.1.2	向量表	309	11.2.4	中断和异常处理	374
9.1.3	异常优先级	310	11.2.5	调度程序	378
9.1.4	链接寄存器偏移	311	11.2.6	上下文切换	380
9.2	中 断	313	11.2.7	设备驱动程序框架	382
9.2.1	分配中断	313	11.3	总 结	383
9.2.2	中断延迟	314	第 12 章 高速缓冲存储器 cache		385
9.2.3	IRQ 与 FIQ 异常	315	12.1	存储层次和 cache	387
9.2.4	基本的中断堆栈设计与实现	317	12.2	cache 结构	390
9.3	中断处理方法	321	12.2.1	cache 存储器的基本结构	391
9.3.1	非嵌套中断处理	321			
9.3.2	嵌套中断处理	324			
9.3.3	可重入中断处理	330			
9.3.4	优先级简单中断处理	334			

12.2.2	cache 控制器的基本操作	392	12.6.4	在 Intel XScale SA - 110 中 锁定 cache 行	437
12.2.3	cache 与主存的关系	392	12.7	cache 与软件性能	440
12.2.4	组相联	395	12.8	总 结	441
12.2.5	写缓冲器	399	第 13 章	存储器保护单元 MPU	444
12.2.6	cache 效率的衡量	399	13.1	受保护的区域	446
12.3	cache 策略	400	13.1.1	重叠区域	447
12.3.1	写策略——直写法或回写法	400	13.1.2	背景区域	448
12.3.2	cache 行替换策略	401	13.2	初始化 MPU, cache 和写缓冲器	449
12.3.3	cache 失效时的分配策略	404	13.2.1	定义区域的大小和位置	450
12.4	协处理器 15 与 cache	405	13.2.2	访问权限	453
12.5	清除和清理 cache	406	13.2.3	设置区域的 cache 和写缓冲器 属性	457
12.5.1	清除 cache	407	13.2.4	使能区域和 MPU	460
12.5.2	清理 cache	410	13.3	MPU 系统示例	461
12.5.3	清理 D-cache	410	13.3.1	系统需求	462
12.5.4	使用路和组索引寻址清理 D-cache	414	13.3.2	使用存储器映射分配区域	463
12.5.5	使用 test-clean 命令清理 D-cache	417	13.3.3	初始化 MPU	464
12.5.6	在 Intel XScale SA - 110 和 Intel StrongARM 内核中 清理 D-cache	418	13.3.4	初始化和配置区域	465
12.5.7	清理和清除部分 cache	421	13.3.5	完成初始化 MPU	468
12.6	cache 锁定	426	13.3.6	受保护系统的上下文切换	469
12.6.1	在 cache 中锁定代码和数据	427	13.3.7	mpuSLOS	470
12.6.2	通过增加路索引来锁定 cache	428	13.4	总 结	470
12.6.3	使用锁定位锁定 cache	433	第 14 章	存储管理单元	472
			14.1	从 MPU 到 MMU	474
			14.2	虚存如何工作	474
			14.2.1	使用页定义区域	476
			14.2.2	多任务和 MMU	478
			14.2.3	虚存系统的存储器组织	480