

高等院校电子技术教材 (3)

TANNER

集成电路设计教程

孙 润 等 编著
陈宝钦 审校

- 内容丰富、翔实
- 结构合理、条理清晰
- 具有很强的实用价值



北京希望电子出版社
Beijing Hope Electronic Press
www.bhp.com.cn

本版内容

内容丰富、翔实
结构合理、条理清晰
具有很强的实用价值

适合对象

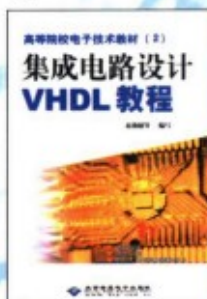
从事集成电路研究、设计、开发、生产和应用的科技人员
从事微电子、微光学、微机械等微系统版图设计的科技人员
其他微细加工技术领域的各行各业科技人员
高等院校微电子、半导体、电路设计等专业的师生



CX-3810
定价: 23.00 元
ISBN: 7900101748



CX-3774
定价: 35.00 元
ISBN: 790010108X



CX-3891
定价: 35.00 元
ISBN: 7900118233



CX-3745
定价: 29.00 元
ISBN: 7900101667



CX-3803
定价: 20.00 元(估)
ISBN: 7900101675



CX-3805
定价: 22.00 元(估)
ISBN: 7900101691



CX-3804
定价: 20.00 元(估)
ISBN: 7900101683



CX-3806
定价: 35.00 元
ISBN: 7900101705



CX-3812
定价: 23.00 元
ISBN: 7900088156



CX-3807
定价: 26.00 元
ISBN: 7900101713



CX-3808
定价: 25.00 元
ISBN: 7900101721



CX-3809
定价: 23.00 元
ISBN: 790010173X



CX-3811
定价: 22.00 元
ISBN: 7900101756

ISBN 7-900118-98-5



9 787900 118981 >

ISBN 7-900118-98-5
全套定价: 110.00 元(共 2 册)
本册定价: 55.00 元

73.9631
214

第一册

高等院校电子技术教材 (3)

TANNER

集成电路设计教程

孙 润 等 编著
陈宝钦 审校



0005774

- 内容丰富、翔实
- 结构合理、条理清晰
- 具有很强的实用价值



北京希望电子出版社
Beijing Hope Electronic Press
www.bhp.com.cn

内 容 简 介

Tanner 集成电路设计软件是由 Tanner Research 公司开发的基于 Windows 平台的用于集成电路设计的工具软件。该软件功能十分强大, 易学易用。其中的 L-Edit 版图编辑器在国内应用广泛, 具有很高知名度。

本书分为两册出版, 共分 10 篇 56 章。其中上册包括 1~3 篇: L-Edit 版图编辑器(1~12 章)、SPR(标准单元布图布线, 13~21 章)、LVS(电路-版图比较器, 22~26 章); 下册包括 4~10 篇: S-Edit 电路图编辑器(27~32 章)、NetTran 网表转换器(33~36 章)、T-Spice 电路模拟器(37~40 章)、T-Spice 语言(41~47 章)、W-Edit 波形观察器(48~54 章)、电路分析实例(55~56 章)、菜单命令; 书后还包括一个结束语和索引。

本书内容丰富、详实, 结构合理、条理清晰, 并且具有很强的实用价值。本书既可作为从事集成电路研究、设计、开发、生产和应用的科技人员以及从事微电子、微光学、微机械等微系统版图设计与其他微细加工技术领域的各行各业科技人员的技术参考书, 同时也可作为高等院校微电子专业、半导体专业、电路设计等专业师生的参考书和实用教材。

系 列 书 名 : 高等院校电子技术教材 (3)

书 名 : Tanner 集成电路设计教程(第一册)

总 策 划 : 北京希望电子出版社

文本著作者 : 孙润 尤一心 孙家麟 编著 陈宝钦 审校

责 任 编 辑 : 杨敏

出版、发行者 : 北京希望电子出版社

地 址 : 北京市海淀区知春路甲 63 号卫星大厦三层 100080

网址: www.bhp.com.cn

E-mail: lwm@bhp.com.cn

电 话 : 010-62520290, 62521724, 62528991, 62630301, 62524940, 62521921, 82610344

(发行) 010-82675588-202 (门市) 010-82675588-501, 82675588-201 (编辑部)

经 销 : 各地新华书店、软件连锁店

排 版 : 希望图书输出中心 邓姣龙

文本印刷者 : 北京双青印刷厂

开本 / 规格 : 787 毫米×1092 毫米 16 开本 29.5 印张 678 千字

版次 / 印次 : 2002 年 11 月第 1 版 2002 年 11 月第 1 次印刷

印 数 : 0001~5000 册

本 版 号 : ISBN 7-900118-98-5

全 套 定 价 : 110.00 元 (共 2 册) 本册定价 55.00 元

说明: 凡我社产品如有残缺, 可执相关凭证与本社调换。

序

自从 1958 年世界上出现第一块平面集成电路开始算起,在短短的四十多年中,微电子技术以令世人震惊的速度突飞猛进地发展,创造了人间奇迹。作为微电子技术工艺基础的微光刻技术是人类迄今为止所能达到的精度最高的加工技术,而且仍处在方兴未艾的急速发展之中,推动着整个社会各行各业的进步,随着信息时代的到来,信息高速公路、网络技术、移动通信技术、多媒体技术的飞速发展,促进高集成度、超高速、超高频集成电路及器件的研制开发的特征尺寸越来越细,加工尺寸进入深亚微米、百纳米以至纳米级。微光刻技术广泛地应用于微电子、微光学、微机械、光电子学、磁学以及生物医学和生物化学等高新技术微细图形加工领域,包括超大规模集成电路、砷化镓场效应等化合物集成电路与器件、CCD 器件、真空微电子学器件、太阳能电池等高效光电子学器件、激光器件、微波器件、超导器件、纳米量子学器件、声表面波器件、人工智能传感器、定向器件、敏感器件、超大规模集成磁泡存储器等特种器件;波导器件、二元光学器件等集成光学和微光学器件;微机械加工等微机电系统(MEMS)的制造技术;以及生物芯片技术、微观激励器、微动泵、微型阀和传感器等典型流体控制元件的生物学微系统制造技术;平面显示技术、液晶显示技术、平面封装技术、位相相移技术、空间滤波技术、波带片应用技术、计算全息编码技术、防伪技术、莫尔技术、定位测量光栅技术和流光溢彩的艺术光栅技术等等,为我国微电子技术及与超微细图形加工技术相关的高科技领域和前沿技术的发展作出了巨大的贡献。

微电子技术的发展标志着一个国家科学技术的水平,而微电子技术的核心是集成电路的制造技术,集成电路的制造技术的第一道和第二道门槛就是集成电路的电路设计技术和光掩模制造技术。因此微光刻技术发展同样也离不开电子设计自动化(Electronic Design Automation—EDA)技术的进步。从 20 世纪 70 年代开始,人们为适用中小规模集成电路研制开发的需要,寻求摆脱传统的低效率、低精度的手工设计制图制造集成电路版图的方法,开发出第一代 EDA 设计工具,即用于集成电路版图设计的计算机辅助设计(Computer Aided Design—CAD)软件,这时主要采用小型计算机,软件多具有人机交互式的二维平面图形设计、图形编辑及设计规则检查等功能。到了 20 世纪 80 年代,人们为了进一步满足电子技术和微电子技术的飞速发展的需要,开发了以计算机仿真和自动布线为核心技术的第二代 EDA 设计工具,同时开发了计算机辅助制造(Computer Aided Manufacturing—CAM)、计算机辅助测试(Computer Aided Test—CAT)和计算机辅助工程技术(Computer Aided Test—CAT)等软件和相应的计算机辅助制造设备,例如光学图形发生器、分步重复精缩机、激光图形发生器和电子束曝光机等光掩模制造系统就是典型的计算机辅助制造技术,这时主要采用图形处理能力强大、运算速度快,而且存储量大的工作站来实现,软件通常可以从电路原理图输入开始,调用标准元件逻辑电路图库生成电路图,并具有逻辑综合和模拟、验证功能和自动布局布线功能。进入 20 世纪 90 年代后,出现了以高级语言描述的系统级仿真、综合及高度自动化技术为特征的第三代 EDA 工具,从而设计技术由计算机辅助设计逐渐进入自动设计时代,而且伴随着微型计算机(PC 机)的性能飞速发展,由于目前微机的性能无论从运算速度还是存储量都不亚于工作站,其成本、价格性能比和普及程度都永

远超过工作站,所以新一代可运行于微机操作平台的 EDA 设计工具有它的优势和发展前景。

这里我们非常高兴地向国内读者推荐并介绍 Tanner Research, Inc. 开发的一种很优秀的集成电路设计工具 (Tanner IC Design Tools) 软件,最大的特点是可用于任何个人计算机(PC机),它不仅具有强大的集成电路设计、模拟验证、版图编辑和自动布局布线等功能,而且图形处理速度快、编辑功能强、通俗易懂、使用方便,很实用于任何个人进行集成电路设计或其它微细图形加工的版图设计工作。早期(1988)Tanner EDA Tools 是一种可以运行于 PC-DOS 或 MS-DOS 操作系统的 IBM PC 及其兼容机的交互式集成电路版图设计工具软件包(当然也能运行于 Macintoshes 苹果机和带 X-Windows 的 UNIX 工作站),通过十多年的扩充、改进,几乎每年都有一种新的修改版,到目前已经推出到 1988-2002 Tanner EDA 版本,其强大的 EDA 功能不比 SUN 工作站上运行的 Cadence 设计软件逊色,可以用来完成任何复杂度的 IC 设计,但它却能够运行于任何微机上的 Windows 98/ Windows ME/ Windows NT/ Windows 2000/ Windows XP 等各种操作系统平台上,为设计软件的普及、推广、应用创造了非常有利的条件。教程以具有代表性的 1998 年 Tanner EDA Tools 版本为基础对 Tanner 集成电路设计工具软件作全面的介绍,抛砖引玉,读者可以在此基础上,对其他版本功能作进一步探讨。整个设计工具大体上可以归纳为两大部分,即以 S-Edit 为核心的集成电路设计、模拟、验证模块和以 L-Edit 为核心的集成电路版图编辑与自动布局布线模块。前者包括电路图编辑器 S-Edit、电路模拟器 T-Spice 和高级模型软件、波形编辑器 W-Edit、NetTran 网表转换器、门电路模拟器 GateSim,以及工艺映射库、符合库 SchemLib、Spice 元件库等软件包,构成一个完整的集成电路设计、模拟、验证体系,每个模块互相关联又相对独立,其中 S-Edit 可以把设计的电路图转换成 SPICE, VHDL, EDIF 和 TPR 等网表文件输出,提供模拟或自动布局布线。后者则是包括集成电路版图编辑器 L-Edit 和用于版图检查的网表比较器 LVS 等模块, L-Edit 本身又嵌入设计规则检查 DRC、提供用户二次开发用的编辑界面 UPI、标准版图单元库及自动布局布线 SPR、器件剖面观察器 Cross Section Viewer、版图的 SPICE 网表和版图参数提取器 Extract (LPE) 等等,网表比较器 LVS 则用于把由 L-Edit 生成的版图反向提取的 SPC 网表和由 S-Edit 设计的逻辑电路图输出的 SPC 网表进行比较实现版图检查、对照分析。L-Edit 除了拥有自己的中间图形数据格式(TDB 格式)外,还提供了两种最常用的集成电路版图数据传递格式(CIF 格式和 GDSII 格式)的输入、输出功能,可以非常方便地在不同的集成电路设计软件之间交换图形数据文件或把图形数据文件传递给光掩模制造系统。

还要特别提到的是在国内已具有很高知名度的集成电路版图编辑器 L-Edit (Layout Editor)。L-Edit 是整个 Tanner EDA Tools 的基础,目前 Tanner 集成电路设计工具软件就是在 1988 年开发的最早版本交互式图形编辑软件 L-Edit 的基础上逐渐发展、完善起来的。首先是经过以 V2.00 到 V4.00 系列为代表的纯 DOS 版本软件,后来开发了以 V5.00 为代表的 DOS 版本,可在 Windows 下调用,进而又开发了以 V6.00 为代表的 WIN3X 版本,随着微软的各种 Windows 版本的相继出现,Tanner Research 也相继推出了 V7.00 和 V8.00 系列产品,其中有代表性的是 1998 年推出的 V7.50, 2000 年推出的 V8.30 和 2002 年推出的 V8.50 三种版本。L-Edit V7.50 是一个很典型的版本,具有非常友好的 Windows 界面和方便的绘图能力,增加了以往版本不具有的任意扇区和圆环绘制功能和参考标尺生成器,具有直接调用 SPR 和 DRC 及 TXT 的按钮,而且还提供了为图形编辑器进行二次开发的用户

编辑界面 UPI, 用户可以自行开发更加复杂的图形编辑功能, 极大地扩展了 L-Edit 的能力和灵活性。L-Edit V8.30 版本又突破以往只有 256 色的限制, 实现了真彩色表现的能力, 上下层图形可以实现透明显示, 并且进一步完善了多层布线功能。L-Edit V8.50 版又增加了一个非常有用的图形运算工具 X-Tools, 例如: 图形 A 和 B 相加 (OR); 图形 A 被图形 B 挖去 (SUB); 图形 A 和图形 B 相互重叠部分挖去 (XOR); 图形 A 和图形 B 相互重叠部分保留其余部分删除 (AND), 为绘制复杂的闭合多义线图形或图形挖空操作提供很方便的工具。

本书可以作为从事集成电路研究、设计、开发、生产和应用的科技人员以及从事微电子、微光学、微机械等微系统版图设计与其他微细加工技术领域的各行各业科技人员的技术参考书, 同时还可以作为高等院校微电子专业、半导体专业、电路设计专业的教师、研究生和学生的参考书和实用教材。当前我国集成电路技术面临着重大发展的难得机遇, 也推动着集成电路设计技术和其他微细图形加工设计技术的蓬勃发展, 已从单纯的仿制走向自主设计阶段, 设计队伍正在迅速壮大, 需要更多的设计工具。当今, 我们的微电子专家不仅应该是微电子工艺技术专家, 而且应该精通集成电路设计和版图设计工作, 本教程向国内读者介绍的就是这样一种便于普及的优秀设计工具。另外, 近年来国内介绍电路设计和印刷电路版设计方面的书籍不少, 而介绍有关集成电路的电路设计和集成电路版图设计方面的书籍极少, 国内的读者迫切需要有这方面的参考书籍。我们通过“Tanner 集成电路设计工具教程”一书向国内读者介绍的不单单是一种软件的使用方法, 而且我们试图通过本教程向我们的集成电路设计专家介绍一种可以移动的设计工具, 向我们的微电子技术专家介绍一种通俗普及的设计工具, 使我们从事工艺技术的专家也能接触设计、了解设计、参与设计; 同时也希望我们的软件设计师应该从 Microsoft 和 Tanner 软件的发展历程中得到一点启示, 我们开发的软件应该紧密地结合实际, 不断从用户得到反馈, 不断改进, 不断扩充用户所需要的功能, 我们所开发的软件才有生命力。通过本书, 相信会有更多的国人接触和了解 Tanner 集成电路设计工具, 为我国微电子技术和产业发展以及其他微细加工技术相关领域的发展作出贡献。

陈宝钦

2002 年 8 月于北京

目 录

上 册

引言	1	3.18 交叉引用单元	73
Tanner 集成电路设计工具简介	2	3.19 打印	79
书写规则	6	第 4 章 图层	81
专有名词	8	4.1 图层板	81
第 1 篇 L-EDIT 版图编辑器		4.2 图层设置	81
第 1 章 步入 L-EDIT	12	4.3 特殊图层设置	88
1.1 启动 L-Edit	12	4.4 生成层	89
1.2 用户界面	13	第 5 章 视图的操作	103
1.3 退出 L-Edit	27	5.1 窗口的平移	103
第 2 章 L-EDIT 窗口的设置	28	5.2 窗口的缩放	104
2.1 L-Edit 的应用参数设置	28	5.3 鼠标控制的视图操作	104
2.2 L-Edit 的设计参数设置	35	5.4 视图的交换	105
2.3 调色板的设置	43	5.5 对象的显示和隐藏	105
2.4 替换设置	44	5.6 图层的显示和隐藏	107
2.5 文本格式输出设置	47	5.7 等级构造的显示和隐藏	108
2.6 应用配置文件	49	5.8 界面元素的显示和隐藏	110
第 3 章 文件和单元	50	第 6 章 L-EDIT 中的绘图对象	111
3.1 创建文件	51	6.1 绘图对象	111
3.2 打开文件	52	6.2 绘图工具	112
3.3 关闭文件	53	6.3 绘图操作	113
3.4 保存文件	53	6.4 例化体和矩阵	119
3.5 输入 CIF 或 GDSII 格式掩模文件	54	6.5 连线的线型	125
3.6 输出 CIF 或 GDSII 格式版图数据	57	第 7 章 对象的编辑	128
3.7 文件的信息	60	7.1 对象的选中 and 去选	128
3.8 设计的等级构造	61	7.2 对象的图形编辑	130
3.9 创建单元	61	7.3 对象的移动	132
3.10 打开单元	62	7.4 文本编辑	134
3.11 单元的重新命名	63	7.5 拷贝和复制对象	140
3.12 获取单元信息	64	7.6 对象的查找	143
3.13 指定制造单元	66	7.7 命令行编辑	145
3.14 拷贝单元	66	第 8 章 剖面观察器	153
3.15 恢复单元	68	8.1 剖面观察的意义	153
3.16 设计浏览器	68	8.2 剖面的形成	154
3.17 单元删除和单元等级删除	72	8.3 使用剖面观察器	155

8.4 XST 文件 (工艺定义文件)	157	13.1 SPR 完成布图布线的过程	266
第 9 章 设计规则检查	160	13.2 用 SPR 进行设计的步骤	269
9.1 设计规则集	160	第 14 章 标准单元的构造	270
9.2 设计规则类型	165	14.1 标准单元	270
9.3 设计规则检查对话框设置	168	14.2 特殊标准单元	273
9.4 Dracula 设计规则到 L-Edit 设计规则的转换	171	14.3 焊盘单元	275
9.5 用设计规则检查版图	184	14.4 特殊焊盘单元	276
9.6 改正错误	186	14.5 标准单元中的全局信号	278
9.7 优化性能	187	14.6 排单元, 峡区单元和各种汇流条	279
第 10 章 版图的提取	189	14.7 标准单元库	281
10.1 一般介绍	189	第 15 章 SPR 设置	282
10.2 提取的设置	191	15.1 SPR 设置对话框的设置	283
10.3 EXT 文件	196	15.2 内核设置	287
10.4 EXT 文件中元件定义的举例	206	15.3 焊盘框架设置	297
10.5 子电路的补充说明	208	15.4 焊盘布线设置	302
10.6 SPC 文件	213	第 16 章 运行 SPR	308
第 11 章 用户编程界面	217	16.1 启动 SPR	308
11.1 UPI 工作原理	218	16.2 同时完成内核, 框架和焊盘布线	313
11.2 UPI 包含文件	220	16.3 单独产生内核单元	314
11.3 运行解释的宏	221	16.4 单独产生焊盘框架单元	316
11.4 运行编译的宏	221	16.5 单独焊盘布线	316
11.5 创建解释的宏	221	16.6 同时进行焊盘框架生成和焊盘布线	317
11.6 创建编译的宏 (DDL 宏)	223	第 17 章 BPR 初始化	318
11.7 把宏捆绑到热键	226	17.1 BPR 基本概念	318
11.8 把宏捆绑到菜单项	227	17.2 BPR 词汇	320
11.9 解释的宏的排错	228	17.3 设计准备	321
11.10 编译的宏的排错	228	17.4 初始化	329
11.11 创建一个版图设计板	228	第 18 章 BPR 的设置	335
11.12 DLL 宏的拷贝保护	233	18.1 布图	335
11.13 UPILIB 菜单	235	18.2 布线	338
11.14 部分常用 UPI 函数	241	18.3 网表浏览器	350
11.15 UPI 函数一览	246	第 19 章 BPR 实例	355
第 12 章 CIF 和 GDSII 文件	251	19.1 设计准备	355
12.1 CIF 文件	251	19.2 初始化	357
12.2 GDS II 文件	258	19.3 布图	359
第 2 篇 SPR (标准单元布图布线)		19.4 自动布线	359
第 13 章 SPR 设计过程简介	266	19.5 手工协助布线	363
		19.6 网表浏览器的使用	370
		19.7 对话框中列表的控制	373

第 20 章 BPR 定时分析和信号完整性.....	374
20.1 定时分析的运行	375
20.2 信号完整性的运行	378
第 21 章 版图布线文件格式	385
21.1 TPR 文件	385
21.2 EDIF 文件	388
21.3 CAP 文件	393
21.4 SDF 文件	396

第 3 篇 LVS 电路-版图比较器

第 22 章 步入 LVS.....	404
22.1 启动 LVS	404
22.2 输入和输出文件	404
22.3 用户界面	405
22.4 文本文件编辑	409
第 23 章 LVS 的设置和运行.....	413
23.1 LVS 设置对话框	413
23.2 运行 LVS 验证	419
23.3 验证队列	421

23.4 用批处理文件运行 LVS.....	422
第 24 章 网表比较原理	424
24.1 网表比较中的几个概念	424
24.2 碎片类型	425
24.3 自同构类型	426
24.4 数字设计中的可置换类型	428
24.5 LVS 算法和局限	428
24.6 决断网表比较的不一致	430
第 25 章 应用实例	431
25.1 碎片类型	431
25.2 LVS 设置选项对验证结果的影响	438
25.3 自同构类型	442
25.4 使用元件描述文件 (ELM 文件)	446
第 26 章 文件格式	449
26.1 SPICE 文件格式	449
26.2 元件描述文件格式	455
26.3 预匹配文件格式	456
26.4 节点和元件列表文件格式	457

下 册

第 4 篇 S-EDIT 电路图编辑器

第 27 章 步入 S-EDIT 电路图编辑器	2
27.1 启动 S-Edit 电路图编辑器	2
27.2 用户界面	2
27.3 设计的等级结构	7
27.4 显示模式	8
27.5 S-Edit 的设置	9
第 28 章 开始设计	15
28.1 S-Edit 的文件	15
28.2 S-Edit 的模块	18
28.3 S-Edit 的模块例化体	24
28.4 电路图的页面	27
28.5 设计的打印	30
第 29 章 设计图的查看, 绘制和编辑	34
29.1 平移和缩放	34
29.2 对象的绘制	35
29.3 对象的选择	39
29.4 对象的移动	41

29.5 对象大小和形状的更改	42
29.6 对象的放置	42
29.7 对象的删除	43
29.8 对象的拷贝	43
29.9 对象的粘贴	44
29.10 对象的文本编辑	44
29.11 Undo 命令的使用	48
29.12 把对象粘贴到其他应用程序	49
第 30 章 电路图的连接关系	50
30.1 连线	50
30.2 端口	51
30.3 管脚	52
30.4 节点	53
30.5 连接关系的验证	55
30.6 全局节点	57
第 31 章 属性, 网表, 和模拟	63
31.1 属性	63
31.2 网表的输出	70

31.3 波形探测	76
第 32 章 实例	83
32.1 查看和编辑电路图对象	83
32.2 打开文件中的其它模块	84
32.3 新设计的创建	85
32.4 属性	90

第 5 篇 NETTRAN 网表转换器

第 33 章 NETTRAN 支持的转换	98
33.1 宏库中的几种单元	98
33.2 门级模拟文件 (默认)	99
33.3 标准单元自动布图布线网表(-F TPR)	100
33.4 SPICE 网表(-F SPICE)	100
33.5 Xilinx FPGA 网表(-F XILINX)	101
33.6 Actel FPGA 网表(-F ACTEL)	101
第 34 章 NETTRAN 命令选项	102
34.1 -B: 创建二进制宏文件	102
34.2 -C: 布图后节点电容的后标注	103
34.3 -E: 节点名称数字化	103
34.4 -F: 格式	104
34.5 -M: 宏文件	105
34.6 -N: 输出网表中的节点电容	105
34.7 -P: 删减库宏文件	106
34.8 -Q: 安静	106
34.9 -R: 随机化延迟时间	106
34.10 -S: 显示文件名称	106
34.11 -T: 定标延迟时间	107
34.12 -W: 指定单位扇出节点连线电容	107
34.13 -X: 提取布图后的时间网表	107
34.14 -?: 帮助信息	107
34.15 -\: 反斜杠替代	108
第 35 章 错误信息	109
35.1 文件相关的错误	109
35.2 内存相关的错误	110
35.3 语法分析相关的错误	110
35.4 EDIF 格式错误	110
35.5 选项有关的警告	111
35.6 语法分析警告	111
第 36 章 NETTRAN 宏文件	113

36.1 宏库文件语法	113
36.2 宏定义	114
36.3 应用实例	118
36.4 宏文件的 BNF (巴科斯-诺尔范式)	119
36.5 宏库的产生和修改	121

第 6 篇 T-SPICE 电路模拟器

第 37 章 步入 T-SPICE 电路模拟器	124
37.1 用户界面	124
37.2 文件的操作	126
37.3 环境设置	129
37.4 文本编辑	130
37.5 设计的模拟	131
37.6 表文件	131
第 38 章 文本编辑	132
38.1 文本编辑器	132
38.2 操作的取消和复原	133
38.3 文本的查找	133
38.4 递增查找	134
38.5 光标位置的转移	135
38.6 正规表达式	136
38.7 SPICE 命令的插入	137
第 39 章 设计的模拟	139
39.1 创建输入文件	139
39.2 写电路描述	139
39.3 运行模拟	141
39.4 查看输出文件	145
第 40 章 外部表文件	146
40.1 外部表文件	146
40.2 外部表的创建	147
40.3 外部表的计算	148
40.4 外部表的转换	149
40.5 外部表的单调性检查	149
40.6 表的输出	150

第 7 篇 T-SPICE 语言

第 41 章 输入规则	152
41.1 名称	152
41.2 注解	153

41.3	行的继续	154	43.30	.vrange.....	187
41.4	数字和单位	155	第 44 章	元件语句	188
41.5	参数	155	44.1	双极晶体管.....	188
41.6	表达式	156	44.2	电容	189
第 42 章	模拟概念	157	44.3	耦合传输线.....	190
42.1	模拟算法	157	44.4	电流源	191
42.2	容限	159	44.5	电流控制电流源.....	195
42.3	元件模型计算	161	44.6	电流控制电压源.....	196
42.4	SPICE 文件错误.....	162	44.7	二极管	197
第 43 章	模拟命令	164	44.8	电感	198
43.1	.ac.....	164	44.9	例化体	198
43.2	.acmodel.....	165	44.10	结型场效应晶体管.....	199
43.3	.dc	166	44.11	金属半导体场效应晶体管	200
43.4	.end	166	44.12	金属氧化物半导体晶体管	201
43.5	.endl	167	44.13	互感	204
43.6	.ends.....	167	44.14	电阻	204
43.7	.four	167	44.15	传输线	205
43.8	.global	169	44.16	压源	206
43.9	.gridsize.....	169	44.17	电压控制电流源.....	209
43.10	.ic	169	44.18	电压控制电压源.....	210
43.11	.include.....	170	第 45 章	元件模型	212
43.12	.lib	170	45.1	传输线	213
43.13	.macro	172	45.2	耦合传输线 (第 1 级)	214
43.14	.model	172	45.3	二极管	215
43.15	.nodeset	173	45.4	BJT.....	217
43.16	.noise.....	174	45.5	JFET.....	221
43.17	.op	175	45.6	MESFET	224
43.18	.options	175	45.7	MOSFET 第 1/2/3 级模型	
43.19	.param	177		(Berkeley SPICE 2G6).....	228
43.20	.partition.....	177	45.8	MOSFET 第 4 级模型(BSIM1).....	242
43.21	.power	178	45.9	MOSFET 第 5 级模型(Maher-Mead).....	248
43.22	.print.....	179	45.10	MOSFET 第 47 级模型	
43.23	.probe.....	182		(BSIM3 第 2 版).....	250
43.24	.subckt.....	183	45.11	MOSFET 第 49 级模型	
43.25	.table	184		(BSIM3 第 3 版).....	254
43.26	.temp	184	45.12	附加 MOSFET 模型参数.....	259
43.27	.tf	184	45.13	参考文献.....	262
43.28	.tran	185	第 46 章	小信号和噪声模型	264
43.29	.vector	186	46.1	前言	264

46.2	二极管	265
46.3	BJT	266
46.4	JFET / MESFET	267
46.5	MOSFET	269
46.6	参考文献	271
第 47 章	外部表	272
47.1	从预先提供的模型产生外部表	272
47.2	从用户提供的数据产生外部表	274
47.3	使用外部表	274
47.4	外部表格式	275
47.5	应用程序	278
第 8 篇 W-EDIT 波形观察器		
第 48 章	步入 W-EDIT	282
48.1	启动 W-Edit	282
48.2	用户界面	283
48.3	文件格式	284
48.4	窗口, 图表, 和踪迹	284
48.5	坐标轴系统	286
48.6	选中和去选对象	286
48.7	锁定视图组	287
48.8	编辑	287
48.9	测量	287
48.10	文字对象	287
48.11	踪迹算术	288
48.12	波形探测	288
48.13	图表在模拟运行中的更新	288
48.14	图表的打印	288
第 49 章	文件的操作	289
49.1	实例说明	289
49.2	文本数据文件的装入	291
49.3	WDB 文件的保存和打开	292
49.4	图表在模拟运行中的更新	292
49.5	图表的打印	294
第 50 章	W-EDIT 窗口的设置	296
50.1	颜色设置	296
50.2	环境设置	297
50.3	坐标轴设置	298
50.4	踪迹设置	299

50.5	栅格设置	299
50.6	图表设置	300
50.7	字体设置	300
第 51 章	图表的操作	302
51.1	图表的选中和去选	302
51.2	图表的剪切, 拷贝, 清除, 以及粘贴	302
51.3	图表的扩展和收缩	303
51.4	图表的缩放	304
51.5	图表的注释	305
51.6	图表的显示和隐藏	306
第 52 章	踪迹的操作	307
52.1	踪迹的选中和去选	307
52.2	踪迹的剪切, 拷贝, 清除, 以及粘贴	307
52.3	踪迹的显示和隐藏	309
52.4	算术踪迹的添加	310
52.5	游标和测量	311
第 53 章	多文件窗口	313
53.1	多文件窗口命令	313
53.2	多文件窗口命令的使用实例	313
53.3	比较不同模拟的数据	314
第 54 章	数据文件的格式	315
54.1	数据文件的结构	315
54.2	数据文件的句法	316
第 9 篇 电路分析实例		
第 55 章	电路分析实例	318
55.1	例 1: DC 工作点分析	318
55.2	例 2: DC 转移特性分析	321
55.3	例 3: 瞬态分析 (默认模式)	323
55.4	例 4: AC 分析	325
55.5	例 5: 子电路	328
55.6	例 6: 瞬态分析	331
55.7	例 7: 瞬态分析 (加电模式)	335
55.8	例 8: 瞬态分析 (预览模式)	337
55.9	例 9: 噪声分析	341
55.10	例 10: 直接模型计算	345
55.11	例 11: MOS 晶体管的亚阈值行为	347

55.12 例 12: MOS 跨导放大器	349
第 56 章 波形探测	352
56.1 SPICE 文件输出阶段	352
56.2 模拟阶段	354
56.3 探测阶段	354
56.4 波形探测实例	356

第 10 篇 菜单命令

A L-EDIT 菜单	364
B LVS 菜单	374
B.1 File 菜单	374
B.2 Edit 菜单	375
B.3 View 菜单	375
B.4 Verification 菜单	375
B.5 Window 菜单	376
B.6 Help 菜单	376
C S-EDIT 菜单	377
C.1 File 菜单	377
C.2 Edit 菜单	378
C.3 View 菜单	378
C.4 Module 菜单	379
C.5 Page 菜单	380
C.6 Symbol 菜单	381
C.7 Setup 菜单	381
C.8 Help 菜单	381
D T-SPICE 菜单	382
D.1 File 菜单	382
D.2 Edit 菜单	383

D.3 Simulate 菜单	383
D.4 Table 菜单	384
D.5 Options 菜单	384
D.6 Window 菜单	384
D.7 Help 菜单	385
E W-EDIT 菜单	386
E.1 File 菜单	386
E.2 Edit 菜单	387
E.3 View 菜单	388
E.4 Chart 菜单	388
E.5 Cursor 菜单	389
E.6 Setup 菜单	389
E.7 Window 菜单	390
E.8 Help 菜单	390

结束语	390
------------------	------------

1 IC 工厂提供的信息	390
2 理解掩模表	400

索引	408
-----------------	------------

1 L-Edit 索引	408
2 SPR 索引	415
3 LVS 索引	417
4 S-Edit 索引	419
5 T-Spice 索引	424
6 T-Spice 语言索引	426
7 W-Edit 索引	430
8 NetTran 索引	432

学海无涯
PDG

引 言

本章内容

- 1) Tanner 集成电路设计工具简介
- 2) 书写规则
- 3) 专有名词

电路单元在用量较大时可以用 FPGA。FPGA 通过编程可以‘烧’成很复杂的电路块，价格也很便宜。在电路单元用量更大时，把它设计成集成电路是聪明的选择。

设计专用电路块和把它们变成集成电路是一种创新。有些设计可能要有许多领域的工程师或学者的合作才能完成。例如，要实现图象或声音信号压缩和解压缩的电路块，首先要有研究信号压缩的数学家提出先进的新算法，接着由熟悉计算机系统的工程师把算法具体化为电路，接着实现电路的集成化。

我们的 VCD 和 DVD 上用的芯片都是进口的。实际上这些芯片我们自己也能设计，因为这些人才我国都有。但可能有以下问题：

一是昂贵的集成电路设计工具软件(几百万到上千万人民币)，使广大的本来可以成为，而且应该成为集成电路设计工程师的电路专家不了解集成电路设计过程，不会使用和不拥有集成电路设计工具软件。

二是单靠微电子学家搞集成电路设计。他们虽然熟悉半导体器件的原理和结构，但电路设计不一定是长项，所以习惯搞反向工程。今天的集成电路的规模都很大，芯片的照片要占用一间会议厅。弄清楚别人的设计比从头设计还费劲，况且还有知识产权问题。

搞集成电路电路设计不但要有微电子专家，更应靠各方各面的电路设计人才。关键是要让电路设计工程师了解集成电路设计过程，了解集成电路设计工具软件。在大学中，应该把集成电路设计作为相关专业学生的课程，这对于他们今后的择业和我国的集成电路设计事业发展都有好处。

掌握集成电路设计工具并不难。特别是工作在 PC 的 Windows 平台上的 Tanner 集成电路设计工具 (Tanner Research 公司)，任何电路工程师和大学相关专业的学生都可以用较短时间掌握。当然，要学会集成电路设计，还要了解半导体器件的构造，以及怎样和集成电路制造厂打交道。这些都不是十分深奥的学问，通过时间不长的培训和一定的实践，就是非微电子专业出身的人也能掌握。

Tanner 集成电路设计工具软件的 L-Edit 版图编辑器以其优越的性能，在 20 世纪 90 年代已在我国已赢得了不少用户。L-Edit 用千分之一微米的精度绘制版图，最大设计尺寸为 1×1 平方米，而且图层的数量没有限制，原则上可以设计任何复杂度的集成电路。

但是，由于早期 PC 的计算能力与 64 位的工作站无法比较，加上 98 年以前的 Tanner 集成电路设计工具缺少电路图设计和电路 Spice 模拟工具，这些都是正向集成电路设计工具的‘必须’。所以人们习惯地把这套软件看成一个档次较低的产品。

我们要介绍的 Tanner 集成电路设计工具是 Tanner Research 公司 2001 年的版本。自 1998 年 Tanner 公司推出 32 位 Windows 的新版本后, 这套工具增加了电路图设计工具和先进的 Spice 电路模拟工具, 界面也比早期漂亮。加上 PC 和 PC 操作系统的长足发展, 人们已不能用过去的目光看待它了。实际上, 与工作在工作站 UNIX 平台上的 Cadence 集成电路设计软件和 Meta 公司的 H-Spice 相比, Tanner 集成电路设计工具并不逊色。

新的 Tanner 集成电路设计工具的配置为: 用于版图设计的 L-Edit, 用于电路图设计的 S-Edit, 用于 SPICE 模拟的 T-Spice, 用于观看 Spice 模拟波形的 W-Edit, 用于版图检查的 LVS, 以及用于网表转换的 NetTran。L-Edit 包括设计规则检查, 版图的 SPICE 网表提取, 标准单元自动布图布线等功能。S-Edit 可以把它的电路图转换成 SPICE, VHDL, EDIF 和 TPR 网表, 以便用来进行各种模拟和自动布图布线。T-Spice 在模拟中可以使用包括第 49 级 MOS 模型在内的各种先进元件模型, 能对深亚微米设计做精确的模拟。总之, 新的 Tanner 集成电路设计工具可以用来完成任何复杂度的 IC 设计。

	新版本 Tanner 工具	老版本 Tanner 工具	Cadence 工具
版图设计工具	有 (L-Edit)	有 (L-Edit)	有
电路图设计工具	有 (S-Edit)	无 (借用 ORCAD)	有
SPICE 模拟工具	有 (T-Spice, 与 H-Spice 功能接近)	无	无 (借用 Meta 公司的 H-Spice)
波形观察工具	有 (W-Edit)	无	有
DRC, ERC, LVS	有	只有 DRC 和 LVS	有

在自动布线的功能上, Tanner 工具与 Cadence 工具的差距很大。要指出的是, Cadence 的自动布线工具是选项项, 最高级的自动布线器的要价达百万美金。

这套 IC 设计工具的出现将使 IC 设计工具告别价格昂贵的时代, 告别只有极少数人才会使用 IC 设计工具的时代 (一套完整的 Tanner 集成电路设计工具在未折扣的情况下约在两万美元左右。Tanner Research 公司在我国没有代理商, 如想购买, 可以直接与该公司接洽: support@tanner.com)。

今后我国的著名集成电路设计公司可能是从很小的公司发展出来的: 几个有远大志向的年轻人有一些很好的设想, 想用集成电路实现。拿十万二十万元人民币搞个设计公司是现实, 拿几十万美元 (这是配齐一套功能与 Tanner 设计工具相当的 Cadence 系统的价钱) 就是做梦。

Tanner 集成电路设计工具简介

Tanner 集成电路设计工具由 S-Edit 电路图编辑器, T-Spice 电路模拟器, W-Edit 波形编辑器, NeTran 网表转换器, L-Edit 版图编辑器, 以及 LVS 网表比较器等七个模块组成。由于篇幅问题, 以及用 VHDL 来模拟电路的逻辑功能和时间关系更符合潮流, 本书没有包括 GateSim 门级电路模拟器。

S-Edit 电路图编辑器

S-Edit 电路图编辑器用来绘制电路图。

因为电路图的等级构造表示方法,以及表示电路图页面的内部数据范围,S-Edit 可以编制的电路图的复杂程度是有限制的,只取决于计算机的容量。

电路图由模块组成。电路图模块的视图有两个模式:电路图模式和符号图模式。

电路图模式由一个或多个页面组成,每个页面都是模块的电路图,由元件,连接,以及端口组成。电路图元件是其他模块的例化体。例化体指在某个模块(例化模块)中对其它模块(被例化的模块)的引用。

在符号图模式中,模块被看成一个元件,有模块的外形和端口(管脚),同时还可以有模块的各种属性。

电路图元件的端口用来连接模块外的信号。电路图模式页面中的端口要与符号图中的相对应和匹配。

S-Edit 可以把电路图转换(输出)为 SPICE,TPR,EDIF,以及 VHDL 等网表,以便于其它设计目的。网表中最基本的模块或等级构造最底层的模块称为原始体。每种网表有自己的原始体。在输出网表中,模块的输出属性决定模块属于某种网表的原始体。例如,某个模块的符号图中有 SPICE 输出属性,则这个模块是 SPICE 原始体;有 TPR 属性,则这个模块是 TPR 原始体。

T-Spice 电路图模拟器

T-Spice 电路图模拟器用来模拟 S-Edit 电路图编辑器输出的 T-Spice 网表。T-Spice 网表是用与 H-Spice 兼容的 T-Spice 语言写成的。

T-Spice 中还可以包括先进模型软件包(Advanced Model Package)。带有高级模型软件包的 T-Spice 电路图模拟器可以使用各种最新的模型,如第 49 级 MOS 模型,所以可以满足深亚微米 CMOS 设计模拟的需要。

W-Edit 波形观察器

W-Edit 波形观察器用来观察 T-Spice 电路模拟器输出的模拟文件表示的波形。

W-Edit 可以观察 T-Spice 在运行中产生的模拟波形。

如在 S-Edit 中设置了波形探测,W-Edit 还可以观察在 S-Edit 中进行波形探测时产生的波形。

NetTran 网表转换器

NetTran 网表转换器用来把 EDIF 或 NetTran 宏网表转换为用于 GateSim 门级电路模拟器的 NET 网表,用于标准单元布图布线的 TPR 网表,有多种用途的 SPICE 网表,以及某些常用的 FPGA 的编程网表。

EDIF 网表是广泛用于电路图设计的格式,把 EDIF 网表转换成 TPR 网表和 SPICE 网表可以使 Tanner 集成电路设计工具利用其它电路设计工具的设计。

把 EDIF 或 NetTran 宏网表转换为 FPGA 编程网表可以把在 S-Edit 中的设计做成 FPGA,对设计进行验证。可惜这部分的内容已有些陈旧,不能跟上发展很快的 FPGA。

L-Edit 电路图编辑器

L-Edit 电路图编辑器在我国已有很高知名度。