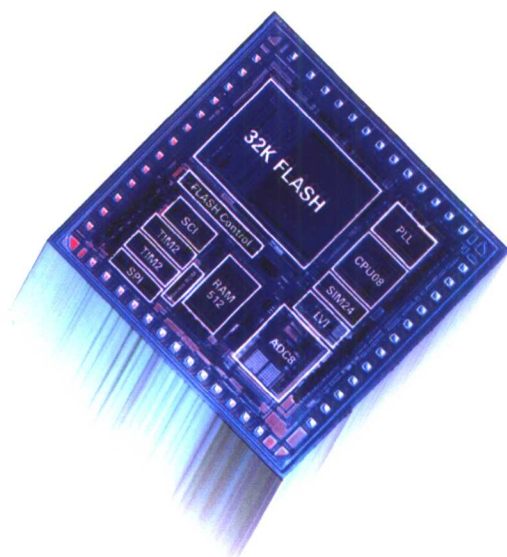
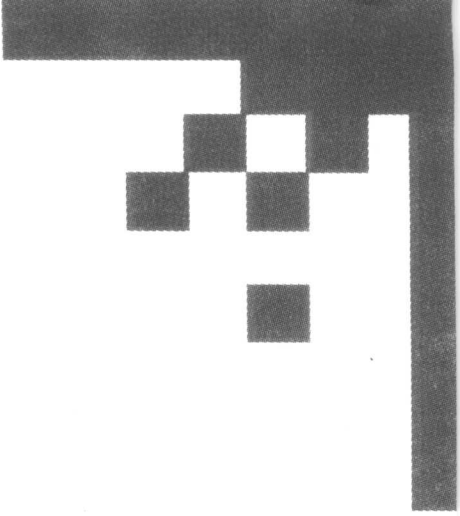


罗国新 / 编著

CMOS 集成电路 应用设计

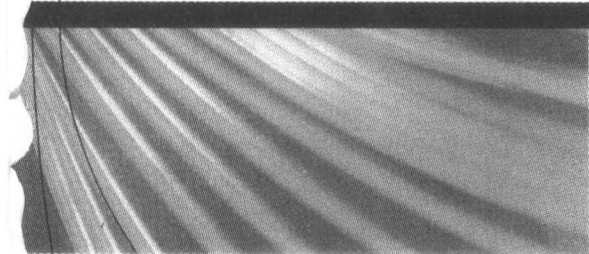
福建科学技术出版社





CMOS 集成电路 应用设计

罗国新 / 编著



福建科学技术出版社

图书在版编目 (CIP) 数据

CMOS 集成电路应用设计/罗国新编著. —福州: 福建科学技术出版社, 2004. 10
ISBN 7-5335-2390-3

I. C… II. 罗… III. 集成电路-设计
IV. TN402

中国版本图书馆 CIP 数据核字 (2004) 第 080938 号

书 名	CMOS 集成电路应用设计
作 者	罗国新
出版发行	福建科学技术出版社 (福州市东水路 76 号, 邮编 350001)
经 销	各地新华书店
排 版	福建科学技术出版社排版室
印 刷	福州屏山印刷厂
开 本	787 毫米×1092 毫米 1/16
印 张	13.75
字 数	339 千字
版 次	2004 年 10 月第 1 版
印 次	2004 年 10 月第 1 次印刷
印 数	1—4 000
书 号	ISBN 7-5335-2390-3/TN·309
定 价	21.50 元

书中如有印装质量问题, 可直接向本社调换

前 言

集成电路的出现是 20 世纪重大技术成就之一。今天,不论是民用电子产品还是军用设备,也不论是大型设备还是微型装置,其核心控制部分,都无一例外地用到这些神奇的硅片。

集成电路主要可分成 TTL 和 CMOS 两大类。前者以高速见长,后者以低功耗著称。CMOS 电路作为一种理想的数字电路,正在得到越来越广泛的应用。而近十几年来出现的高速 CMOS 数字集成电路则同时具备 TTL 和 CMOS 的上述优点。虽然高速 CMOS 电路工作速度仅稍逊于最高速的 TTL 电路。但它的低功耗、低工作电压的优势是 TTL 电路所无法比拟的。因此,高速 CMOS 电路在各种微型装置及移动设备方面大行其道。

目前,国内较少见到指导采用 CMOS 集成电路设计应用电路的书籍。该电路的应用只是散见于各种数字电路的教科书,或者生产厂家的产品手册。高等院校教学亦缺乏这方面的参考资料。实际上,由于 CMOS 电路自身的一些特点,其在应用设计中存在一些有别于 TTL 电路的特定要求。而一般数字电路方面的书籍较少涉及这方面的问题。另一方面,CMOS 电路除常用于各种数字电路中,还可以用于诸如整形、振荡、放大等非数字电路。而这些功能是整个电路所必不可少的。拓展 CMOS 电路在这些方面的用途,对提高整体电路的可靠性,降低功耗及成本,具有很重要的意义。

本书较全面地介绍了 CMOS 集成电路的特点及电参数,给读者提供在应用 CMOS 电路进行设计时应掌握的总体原则。本书还介绍了大量的应用实例。这些电路内容新颖,实用性强,读者不但可以直接使用,而且可从中体会设计思路,起到举一反三的效果。本书的一大特点是既介绍了 CMOS 电路在逻辑方面的应用,又着重介绍了其在非逻辑方面的应用。锁相环电路在现代通信、自动控制等方面用途极广。在这方面,结合作者的工作介绍一些应用实例,并给出清晰的设计思路,可供读者参考。CMOS 电路发展方兴未艾,但在应用中总体指导思想并未发生变化,这主要指安全性、可靠性方面的设计要求。设计时,新的具体电路的翔实资料可向厂家索取。

在本书的编写过程中,除得到飞力浦公司、MOTOROLA 公司在技术资料方面的大力支持外,还得到曾庆贵先生、郝鸿安先生的大力帮助及厦门大学物理系主任吴正云教授(博士生导师)、福州大学物理与信息通信学院院长余轮教授(博士生导师)的大力支持;刘大茂教授,叶宇煌副教授为作者提出了大量宝贵意见。Auckland University NZ 的 Dr Sharen Ge、Yongbao Zhang 及杜家练先生,Mr Larry Wakeman, Mr J. Ruffell, Mr Roger, Mr W. Rosink, 王蔼群先生为作者提供了很大的帮助,陈嘉老师校对了稿件,在此表示衷心的感谢。

由于作者水平所限,敬请读者批评指正。

编 者

2004 年 6 月

目 录

第一章 CMOS 集成电路基础	1
一、CMOS 集成电路发展史	1
二、高速 CMOS 集成电路原理和结构	3
1. 概述	3
2. 系列特性	4
三、高速 CMOS 集成电路特性	11
1. 交流特性	11
2. 功耗	14
3. 高速 CMOS 与其他逻辑系列性能比较	18
4. CMOS 集成电路特性参数	20
5. 极限参数	27
6. 高速 CMOS 直流特性	27
7. 高速 CMOS 交流特性	31
8. 参数符号及定义	34
9. UB 型门电路	36
第二章 CMOS 集成电路使用特点	38
一、电源和去耦	38
1. 高速 CMOS 集成电路的电源	38
2. 电源分配和去耦	40
二、CMOS 集成电路故障分析及防范	42
1. 静电击穿问题	42
2. 可控硅效应	44
3. 温度影响	44
4. 电源问题	44
5. 干扰问题	45
三、高速 CMOS 集成电路的接口	46
1. 电源电压相同的接口	46
2. 电源电压不同的接口	49
3. 高速 CMOS 与非标准电平接口	52
第三章 常用 CMOS 集成电路性能特点及应用	54
一、模拟开关及多路转换器/信号分离器	54
1. 性能特性	54

2. 基本应用.....	54
3. HC/HCT4053 逻辑应用	59
4. 双向开关逻辑和模拟应用.....	59
二、施密特触发器	64
1. 性能特点.....	64
2. 应用实例.....	64
三、触发/锁存/寄存器.....	78
1. 触发器.....	78
2. 移位寄存器.....	86
3. 动态移位寄存器.....	96
4. 带地址的八锁存器	100
5. 特种寄存器	102
6. 触发器、计数器和移位寄存器的其他应用	109
7. 使用触发/锁存/寄存器注意事项	116
四、锁相环	116
1. FSK 译码器	118
2. 晶体压控振荡器	118
3. 改进稳定时间	120
4. 可独立调节占空比的宽带脉冲发生器	120
5. 音频合成器	121
6. 用 HC4046 的 VCO 产生正弦波	122
7. 非线性负载扩展 PLL 频率范围.....	124
8. FM 解调器	125
9. 频率合成器	126
10. 锁定检测.....	128
11. 相位数据的数字读出电路.....	129
12. DPLL 作为可变频率脉冲发生器.....	131
13. 调相信号解调器.....	132
五、电源电路.....	133
1. RC/MAX4193 和 MAX630/634	133
2. 反极性开关稳压变换器 MAX634/4391	140
3. 正负压微功率稳压器 ICL7663/MAX663 和 ICL7664/MAX664 应用	145
六、滤波器	148
1. 低通滤波器 5G6514	148
2. 带通滤波器 5G6515	149
3. 通用滤波器 MF10	150
4. 双低通滤波器 MC145414	154
5. C-SV 型 BPF (LTC1043)	159
七、CMOS 开关.....	161

1. COMS 开关特点	161
2. 单电源通用 CMOS 开关	161
3. 双电源通用 CMOS 开关	164
4. 高压 CMOS 开关	167
5. 高压抗锁介质隔离 CMOS 开关	171
八、D/A 和 A/D 转换器	173
1. D/A 转换器	174
2. D/A 转换器主要技术指标	174
3. D/A 转换器的应用	175
4. A/D 转换器	178
5. A/D 转换器的主要参数	179
6. 并行比较型 A/D 转换器	179
7. 逐次比较 ADC	181
第四章 电机控制用 CMOS 集成电路	184
一、VFVV 电机调速 (4752)	184
二、AC 电机变频调速 (SLE4520)	188
三、感应电机简易变频调速	191
四、简易可靠变频调整	192
五、直流电机 PWM 调速	193
六、5G8713 通用步进电机控制电路	195
七、CH250 三相步进电机控制电路	196
八、SAA1027 专用四相步进电机驱动及代用	198
九、SAA1042 四相步进电机 PLL 式通用控制器	201
十、步进电机步数控制电路	203
十一、传真电机同步控制	204
十二、自动速度控制器 (MC14460)	204
第五章 CMOS 应用设计实例	208
一、锁相环集成电路 HC4046	208
1. HC4046 逻辑图和引出端功能图	208
2. 引脚说明	208
二、锁相环电路特性	209
1. 良好的跟踪特性	209
2. 良好的窄带滤波特性	209
三、设计一个频率合成器	210
1. 原理框图	210
2. 设计要点	210
3. 实例	211

第一章 CMOS 集成电路基础

一、CMOS 集成电路发展史

绝大多数集成电路是用硅的半导体材料制作的，因此也称为硅集成电路；另有少量的集成电路是用半导体材料砷化镓制造的。

集成电路可以按照不同的标准进行分类。如果根据功能分类，有数字集成电路和模拟集成电路之分；以组成集成电路的器件来划分，可分为双极型和 MOS 两大类。根据后一种划分方法，集成电路的分类情况如图 1-1-1 所示。

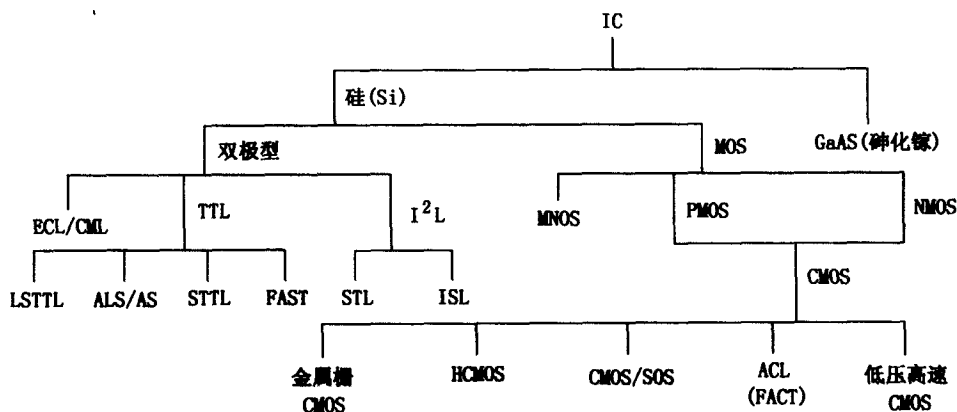


图 1-1-1 集成电路分类

CMOS 集成电路因为具有功耗低、输入阻抗高、噪声容限高、电源电压范围宽、输出电压幅度与电源电压接近、对称的传输延迟和跃迁时间等优点，所以发展极为迅速。

1963 年，国际固体电路会议首先发表了制成 CMOS 集成电路的报告；1967 年，RCA（美国无线电公司）开始试销 CMOS 产品；20 世纪 70 年代初正式推出比较完整的 CMOS 标准数字电路产品 CD4000 系列，随后美国 MOTOROLA（摩托罗拉）公司也发表了 MC14500 系列，两者合称为 4000 系列。CMOS 集成电路的问世开创了低功耗电子学的先河，使其在 20 世纪 70 年代初 TTL 独霸的集成电路市场中争得了一席之地。它适应了当时系统电子化、低功耗化的世界潮流，开拓了新的应用领域和市场。不久，美国 NS（国家半导体）公司发表了 MM54C/74C 系列。该系列的特点是系列型号和电路序号都按照 TTL 系列编排，而且 CMOS 集成电路与相同序号 TTL 集成电路的逻辑功能和管脚排列也完全相同，因此可以认为这个系列是 TTL 系列的 CMOS 版本。

在 20 世纪 70 年代中期，4000A 系列发展为 4000B 系列，工作电压范围从 A 系列的 3~15V 扩展为 B 系列的 3~18V，而且 B 系列除少量器件为非缓冲输出外，大部分器件都是缓冲输出的，使它的参数和性能比 A 系列有较大的改进。1976 年，由 JEDEC（联合电子器件工程委员会）制定了统一规范，使 B 系列的功能和管脚排列标准化，成为全世界各 CMOS

集成电路制造厂家共同生产的标准系列。这样的系列化产品既有容易使用的优点，又备有各公司统一的规格表，很容易为用户接受。至 20 世纪 70 年代末，B 系列的品种已达到了能与 TTL 系列匹敌的 200 多个。

早期发表的 CMOS 集成电路系列，如 4000 和 54C/74C 都采用铝栅工艺，MOS 管的沟道长度为 $7\mu\text{m}$ 左右。1979 年初，日本东芝公司采用铝栅工艺，通过缩短 MOS 管沟道长度的方法初步实现了 CMOS 集成电路的高速化，推出了 TC40H 系列，至 1982 年 3 月该系列品种达到 57 种。同年春，SHARP（夏普）公司也推出了性能完全相同的 32 个品种。本系列器件的功能、管脚排列和型号与对应的 TTL 器件相容。在此之前，高速逻辑一直是 TTL 和 ECL 的领地，TC40H 系列填补了 4000 系列与高速逻辑之间的空白，它的速度达到了标准 TTL 的水平。

1981 年秋，首先由 MOTOROLA 和 NS 公司推出了共同开发的高速 CMOS 数字集成电路系列 54HC/74HC。这种共同开发的体制能够尽快备齐产品系列，还能自动获得第二货源。接着 RCA 与飞利浦（PHILIPS）公司缔结共同开发合同，推出了自己的高速 CMOS 产品。除此之外，美国德州仪器（Texas Instrument）及日本的东芝、松下、日立等世界各大半导体公司都先后推出了自己的产品系列。

高速 CMOS 54HC/74HC 系列采用沟道长度为 $3\mu\text{m}$ 的硅栅工艺制造。这个系列不仅保留了金属栅 4000 系列低功耗优点，而且达到 LSTTL 的速度和驱动能力，是 CMOS 集成电路向更高档次发展的代表。20 世纪 80 年代初期，高速 CMOS 74HC 系列只有几十个品种，时至 1988 年，MOTOROLA 公司产品已扩大到 156 种，1990 年 3 月，东芝公司有产品 176 种。众多的产品组成了一个包括门、触发器、计数器等完整的系列。在这些产品中，大部分器件与 LSTTL 器件等效，少部分与 4000 系列中获得成功应用的器件（如多路开关、锁相环等）等效，这种器件等效是指型号、功能和管脚排列完全相同。

超高速 CMOS 集成电路是 CMOS 数字集成电路的第三代。1985 年，美国仙童（FAIRCHILD）公司预告推出 FACT 系列。接着，其他半导体公司如国家半导体、GE/RCA、德州仪器、飞利浦、东芝等也推出了它们的超高速 CMOS 集成电路系列——ACL（Advanced CMOS Logic）。这是用最先进的工艺制作的逻辑电路系列，其沟道长度缩小至 $1\mu\text{m}$ ，采用双阱 CMOS 工艺、双层金属布线，速度达到最快的 TTL 逻辑电路 ALS 系列的超高速水平，输出驱动能力达到 24mA，为标准型高速 CMOS 电路的 6 倍。超高速 CMOS 电路以 54AC/74AC 型号命名。

随着个人计算机及电子数据处理设备的普及和推广，特别是袖珍机和便携式电子设备的使用，对高速、低功耗器件的需求越来越迫切，这就促使这些仪器、设备的电源电压下降到 $3.3 \pm 0.3\text{V}$ 的标准。对于集成电路而言，则要求在低压下保持甚至超过 5V 系列的性能。为了开发低压高速 CMOS 数字集成电路，国家半导体、MOTOROLA 和东芝等公司组成一个集团；德州仪器、飞利浦和日立组成另一个集团。在 1992 年推出了 LVQ 系列后，接着又陆续开发出 LVX、LVT、LVC、LV、LCX 等多种低压高速 CMOS 系列。

CMOS 集成电路不仅在上述标准逻辑系列方面不断取得进展，在专用集成电路方面也有广泛的应用。例如，从 20 世纪 70 年代开始电子钟表和袖珍计算器风靡市场，钟表和计算器的心脏就是电池供电的 CMOS 电路。进入 20 世纪 90 年代，按键电话机几乎取代了传统的拨盘电话机，按键拨号集成电路也是 CMOS 电路。随着 CMOS 集成电路工艺、设计的不断完善和发展，越来越多的大规模和超大规模集成电路都以 CMOS 工艺制造。CMOS 集成

电路以其突出的优点备受人们的青睐，有无限广阔的发展前景。

二、高速 CMOS 集成电路原理和结构

1. 概述

CMOS 4000 系列虽然具有独特的优点和完整的系列品种，发展也相当迅速，但是由于它的速度较慢，大大限制了它的应用范围。

高速 CMOS 54HC/74HC 系列的推出是 CMOS 集成电路最重要的突破，它是一个理想的数字集成电路系列，集 CMOS 和 LSTTL 的优点于一身，令人对它刮目相看。高速 CMOS 集成电路是如何实现速度飞跃的呢？

高速 CMOS 54HC/74HC 系列与 4000 系列各个器件的电路图完全相同，都是互补对称的电路结构，即逻辑器件基本上包含数量相同的 P 管和 N 管。例如由一个 P 管和一个 N 管组成的高速 CMOS 反相器，这是用氧化物隔离、自对准硅栅 CMOS 工艺制成的。

氧化物隔离、较浅的结深、较短的沟道长度和较小的栅覆盖电容，使高速 CMOS 集成电路寄生电容比金属栅 CMOS 减小了一半左右，两者的比较如图 1-2-1 及表 1-2-1 所示。

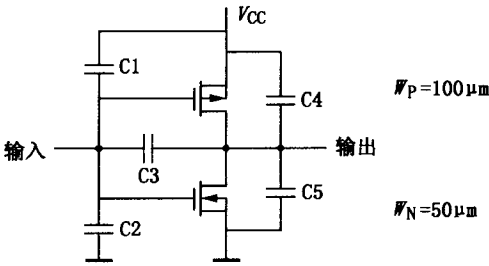


图 1-2-1 寄生电容的比较

表 1-2-1 寄生电容的比较

	4000 系列 金属栅	74HC 硅栅
C1	0.25pF	0.1pF
C2	0.12pF	0.05pF
C3	0.37pF	0.15pF
C4	0.66pF	0.31pF
C5	0.54pF	0.22pF

MOS 场效应管的漏源电流方程为：

$$I_{DS} = K \frac{\text{栅宽}}{\text{栅长}} (\text{栅压} - \text{开启电压})^2$$

式中 K 为电流增益，它与栅氧化层厚度成反比。

高速 CMOS 集成电路较低的开启电压（典型值为 0.7V）、较薄的栅氧化层和较短的沟道长度，使它的跨导比金属栅 CMOS 增长几乎 4 倍。再加上高速 CMOS 集成电路寄生电容比金属栅减小了一半左右，两者综合作用的效果使高速 CMOS 的开关速度达到金属栅 CMOS 的 8~10 倍。

从上式可以看出， I_{DS} 与沟道长度成反比，从 4000 系列的 $7\mu m$ 栅长缩短至高速 CMOS 的 $3\mu m$ ，有利于提高输出驱动电流。

另外，在金属栅 CMOS 集成电路工艺中，只有扩散和金属两种互连层；而在硅栅 CMOS 工艺中又增加了多晶硅这种互连层，这对于提高集成密度、减小管心面积十分有利。

2. 系列特性

和金属栅 CMOS 电路 54C/74C 相似, 高速 CMOS 逻辑器件也沿用标准 TTL 的型号, 命名为 54HC/74HC 系列。54 和 74 表示不同的温度范围: 54HC 为 $-55^{\circ}\text{C} \sim +125^{\circ}\text{C}$, 属军用温度范围; 74 为 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$, 是一般的工业和民用温度范围。

高速 CMOS 54/74 系列分为三种类型, 他们的定义如下:

HC 型 输入和输出电压都是 CMOS 电平, 有缓冲输出级;

HCT 型 输入电压为 TTL 电平, 输出电压为 CMOS 电平, 有缓冲输出级;

HCU 型 输入和输出都是 CMOS 电平, 不带缓冲输出级。

所谓有缓冲输出级是指在输入端和输出端之间有两个或两个以上的逻辑级; 不带缓冲输出级则表示在输入端和输出端之间只有一个逻辑级。

对于 HCT 型, 各个集成电路制造厂的观点大致分为两种: 一种以飞利浦和 RCA 公司为代表, 打算使所有的品种备齐 HC 和 HCT 两种类型, 可以在电路系统中实现高速 CMOS 和 TTL 逻辑并存。在飞利浦公司 1993 年的 174 种产品中, 就有 170 种同时有 HC 和 HCT 两种类型, 其余 4 种只有 HC 型。另一种观点以 MOTOROLA 和 NS 为代表, 把 HCT 型作为 TTL 和 CMOS 之间的接口器件, 因而仅少量品种有 HCT 型。

上述三种类型工作条件和特性参数的简单比较如表 1-2-2 所示。充分理解各种类型的特点将有助于对它们的掌握和应用。

表 1-2-2 HC、HCT、HCU 工作条件和电参数的简单比较

参数	符号	条 件	HC 型	HCT 型	HCU 型	单位
电源电压	V_{CC}	—	2~6	4.5~5.5	2~6	V
输入电压	V_{IH}	—	$0.7V_{CC\min}$	2.0min	$0.7V_{CC\min}$	V
	V_{IL}	—	$0.2V_{CC\max}$	0.8max	$0.2V_{CC\max}$	
输出电压	V_{OH}	$I_{OH} = -2\mu\text{A}, V_{IN} = V_{IH}/V_{IL}$	$V_{CC} - 0.1\text{min}$	$V_{CC} - 0.1\text{min}$	$V_{CC} - 0.5\text{min}$	V
		$I_{OH} = -4\text{mA}, V_{IN} = V_{IH}/V_{IL} *$	3.7 min	3.7 min	3.7min	
	V_{OL}	$I_{OL} = -4\mu\text{A}, V_{IN} = V_{IH}/V_{IL}$	0.1 max	0.1 max	0.5max	
		$I_{OH} = -4\text{mA}, V_{IN} = V_{IH}/V_{IL} *$	0.4 max	0.4 max	0.4max	

注: HCU 型 $V_{IN} = V_{CC}/V_{GND}$

高速 CMOS 54/74 系列具有下列特点:

- 具有从简单的门电路至大规模集成电路的全系列产品;
- 器件功能管脚与 LSTTL 和 CMOS 4000 系列相同;
- 工作温度范围宽;
- 无锁定效应;
- 全部输入端都有防静电的保护电路;
- 功耗低;
- 噪声容限高;
- 电源电压范围宽: HC/HCU 型为 2~6V, HCT 型 $5\text{V} \pm 10\%$;

- 输出逻辑电平幅度接近电源电压：使用 $20\mu\text{A}$ 负载时输出电平为 $0.1\text{V} \sim (V_{\text{CC}} - 0.1\text{V})$ (V_{CC} 为电源电压)，总线驱动器在 4mA (10 个 LSTTL 输入) 或 6mA (15 个 LSTTL 输入) 负载时为 $0.33\text{V} \sim (V_{\text{CC}} - 0.66\text{V})$ ；

- 典型工作频率在 25°C 达到 60MHz ，门的典型传输延迟时间为 $8 \sim 11.5\text{ns}$ ，与 LSTTL 基本相同，比 CMOS 4000 系列提高一个数量级；

- 输出驱动电流：在 4.5V 电源时，标准 CMOS 输出为 4mA ，可驱动 10 个 LSTTL 输入端；总线驱动器为 6mA ，可驱动 15 个 LSTTL 输入端，为早期 CMOS 扇出能力的 10 倍；

- 输入电流：在高电平状态或低电平状态时仅为 $1\mu\text{A}$ ，与 LSTTL 在低电平状态时为 $400\mu\text{A}$ 和在高电平状态时为 $20\mu\text{A}$ 相比，基本上等于零。因此高速 CMOS 电路的输入端可以等效为输入电容而不是电阻负载；

- 缓冲输出提供对称的输出上升/下降时间、传输延迟时间和输出电流；

- 相邻输入端之间电流耦合小，有助于在交通和重工业噪声环境中应用。

(1) 输入电路

① 输入保护电路。MOS 管的栅极输入相当于漏电电流很小 ($<1\text{pA}$) 的电容器，其电容量 $<1\text{pF}$ 。如果栅极没有保护，这种输入端就可能被静电充电至高压，造成绝缘栅击穿，使器件永久破坏。因此在 CMOS 集成电路的每个输入端都建立了输入保护电路，高速 CMOS 集成电路的输入保护电路如图 1-2-2 所示。

它的结构和金属栅 4000 系列的输入保护电路稍有不同，是由串联多晶硅电阻和两级二极管钳位电路组成的。多晶硅电阻的作用是使静电放电产生的快输入瞬态减速，并消耗它们的一些能量，同时也保证在各种偏置条件下输入阻抗的典型值为 100Ω 。

当输入电压大于 $V_{\text{CC}} + V_{\text{D}}$ 时 (V_{D} 为二极管的正向压降)，二极管 D1 导通；输入电压低于 $V_{\text{GND}} - V_{\text{D}}$ 时二极管 D2 导通，因此二极管 D1 和 D2 将输入电压钳位于 $V_{\text{GND}} - V_{\text{D}} \sim V_{\text{CC}} + V_{\text{D}}$ 之间。二极管的反向击穿电压为 20V ，输入端保证承受最大输入电流为 20mA 。

高电平至低电平交换器 74HC4049/4050 具有单边输入保护电路，见图 1-2-3，对静电输入电压实现保护。二极管 D1 是厚场氧化物保护器件的寄生漏极对地二极管。

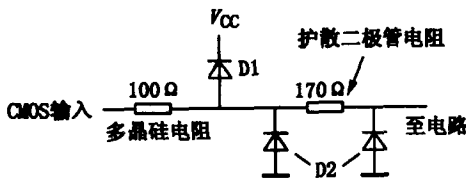


图 1-2-2 输入保护电路

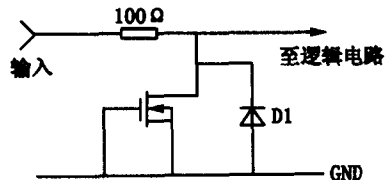


图 1-2-3 74HC4049/4050 输入保护电路

② 74HC 输入电路。74HC 的输入电路包括上述输入保护电路和反相器，如图 1-2-4 所示。当输入电压 V_i 低于 V_{TN} 或者高于 $V_{\text{CC}} - V_{\text{TP}}$ 时，P1 或 N1 有一个处于截止状态，从 V_{CC} 至地没有电流流通。但是，当 $V_{\text{TN}} < V_i < V_{\text{CC}} - V_{\text{TP}}$ 时，P1 和 N1 同时导通，就会产生从 V_{CC} 至地的直通电流。在输入电压 $V_i = 0.5 V_{\text{CC}}$ 左右该直通电流达到最大值。对工作于线性区的器件应该考虑这个电流形成的功耗，但是当输入信号上升时间 $\leq 15\text{ns}$ 时，这个电流可以忽略不计。图 1-2-5 为 74HCT 的输入电路，为了与 TTL 输入电平相容，其输入电路包含两级反相器并增加了电平变换二极管 D3 和 P 沟管 P2。虽然增加了 D3 之后使 P1 的源极和漏极

电位下降为 $V_{CC}-0.6V$ ，但是当输入电压为 0 时，辅助上拉管 P2 导通仍然会把 P1 的输出电压提高到 V_{CC} ，使 P3 完全截止，不会增加输入电路的直通电流。由于 D3 的存在，使 P1 管源极电压比衬底电位低二极管 D3 的正向偏压，这将增加 P1 的开启电压。另外，在一级反相器中，N1 管的尺寸较大，具有较 P1 管高得多的增益。上述几种因素相结合，使输入开关电平减小至 1.4V 左右，对 TTL 输出高电平的最小值 2.4V 仍能确保 P 沟管截止，有利于降低功耗。

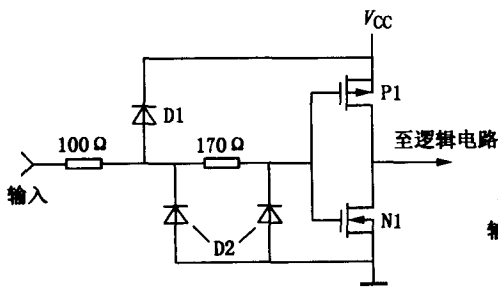


图 1-2-4 74HC 的输入电路

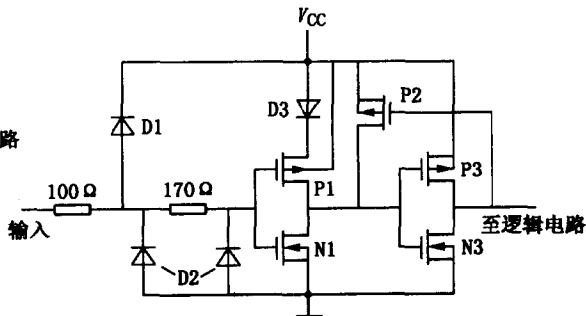


图 1-2-5 74HCT 输入电路

③不用输入端的连接。和 LSTTL 的输入端不同，74HC 和 74HCT 型电路的输入阻抗非常高，不用的输入端不能悬空。若输入端处于开路状态，它的电平是随机的，有可能处于转换电平（HC 器件为 $0.5V_{CC}$ ，HCT 器件为 1.4V）附近，这种情况会产生逻辑错误和产生不必要的直通电流。另外，开路的输入端易受静电的感应而损坏器件，而且由于缓冲型器件有很高的增益，可能由噪声引起振荡，产生更大的电流，因此应把 HC/HCT 所有不用的输入端都接到 V_{CC} 或地，可以直接连接，或者经过 $1k\Omega \sim 1M\Omega$ 的电阻进行连接。

④输入电容。由于 CMOS 器件的输入端基本上不消耗电流，扇出只受输入电容的限制。输入电容包括封装、压点/互连线、输入保护二极管和 MOS 管的栅电容，其典型值为 3.5pF。图 1-2-6 为 HC 和 HCT 型器件输入电容 C_i 与输入电压的关系，可以看出随着 V_i 从 0 上升或从 5V 下降， C_i 开始略有下降，这是由于输入保护二极管的反相偏置增加的缘故。在 V_i 接近 2.4V 或 1.4V 时，HC 和 HCT 器件的输入电容出现尖峰，这时反相器处于线性

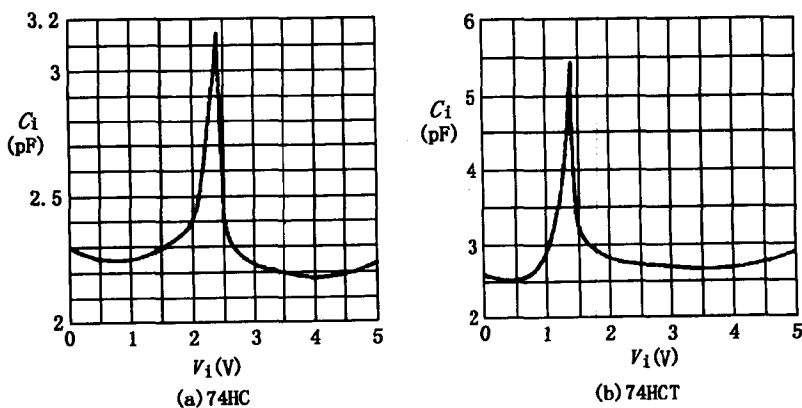


图 1-2-6 高速 CMOS 输入电容与输入电压的关系

转换区，产生了较大的内部密勒反馈电容。最大输入电容的保守值为 10pF（对于 I/O 管脚由于存在输出漏电容为 20pF）。某一输入端的输入电容是在其他输入端接地的条件下进行测量的。

(2) 输出电路

在高速 CMOS 集成电路中有三种输出结构：推挽输出、3 态输出和开漏 N 沟管输出。每一种都适用于标准输出器件或总线输出驱动器。高速 CMOS 集成电路的输出必须满足接口到 CMOS 输入端的电平要求和接口到双极型器件输入端的电流要求。

当比较高速 CMOS 和 LSTTL 的输出驱动能力时，应注意两者规定的标准可能不同。LSTTL 的驱动能力通常以单位负载表示，即它的负载规定为相同系列的输入。而高速 CMOS 的驱动能力通常以规定的输出电压下 P 沟管拉电流或 N 沟管灌电流表示，因为高速 CMOS 集成电路实际上不需要输入电流，单位负载的概念是不适用的。但是有时也以 LSTTL 的输入电流 $I_{OL} = 0.4\text{mA}$ 作为一个 LSTTL 负载来衡量高速 CMOS 的驱动能力（或扇出）。这时标准输出器件的 4mA 驱动电流折合为 10 个 LSTTL 负载，总线驱动器的 6mA 驱动电流折合为 15 个 LSTTL 负载。

①推挽输出。典型的推挽输出级如图 1-2-7 所示，它是一个普通的 CMOS 反相器。为了确保参数规范确定的输出电流，输出级的 MOS 管都有很大的几何尺寸（即 MOS 管的宽度）。这时 MOS 管漏极和衬底形成的寄生二极管 D1 和 D2 就会发生作用，它们起静电放电保护的作用，典型的大于 3kV。输出电压限制在 $-0.5\text{V} \leq V_o \leq V_{CC} + 0.5\text{V}$ ，对于超过这一范围的电压，二极管就开始导电。对于参数表中规定的最大直流电流极限值，标准输出为 25mA，总线驱动器为 35mA。

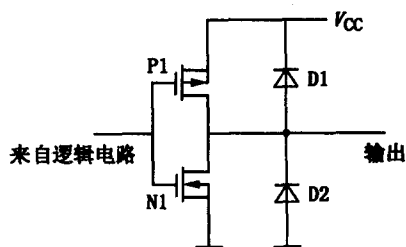


图 1-2-7 推挽输出级

②3 态输出。在图 1-2-8 所示的 3 态输出电路中，MOS 管 P4 和 N4 组成传输门。当输出启动信号 E_o 为高时此传输门导通，将输出 MOS 管 P5 和 N5 的栅极短接，这时它可以看作普通输出端，输出电平由输入信号的电平决定。当 E_o 为低时传输门断开，而 P3 和 N3 都导通，使 P5 和 N5 截止，因此输出为高阻态。

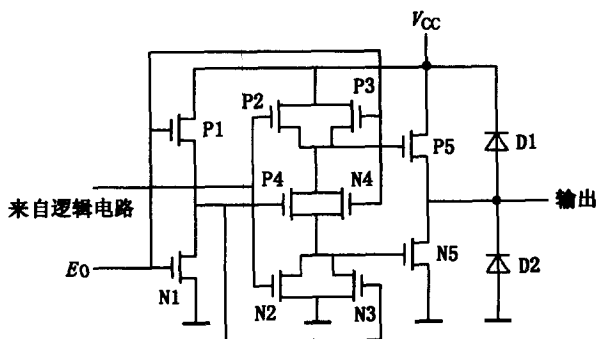


图 1-2-8 3 态输出级

在实际应用中，3 态输出端通常是连接到公共线或总线，但是在任何时间只能有一个输出端启动，这就要求各个 3 态输出端的输出启动信号不能重叠。当用译码器来产生 3 态输出启动信号时，若地址变动译码器应该禁止，这样译码器的各个输出信号才不会重叠。

③开漏输出级。在 TTL 系列中，有几种器件使用开集电极输出，以便使用线或逻辑来增强逻辑功能。在高速 CMOS 集成电路系列中，有的器件具有开漏 N 沟管输出（如 74HC/HCT03 四组 2 输入与非门），这表示某些器件对输出至地的灌电流是特别设计的。图 1-2-9

所示为飞利浦和 MOTOROLA 公司该产品的电路图，虽然两者略有区别，但在输出级中都没有 P 沟 MOS 管。当某个输入信号为 0 时，输出 N 沟管截止。这时输出电压可以上拉到介于 $0 \sim V_{\text{omax}}$ 之间的任何电压，因此这种器件可以作为高→低或低→高电平变换器使用。在数字工作和线或输出应用时，就必须有合适的上拉电阻以便建立逻辑高电平。它也适合要求灌电流的应用，如 LED 驱动器。开漏输出还具有良好的抗静电作用。

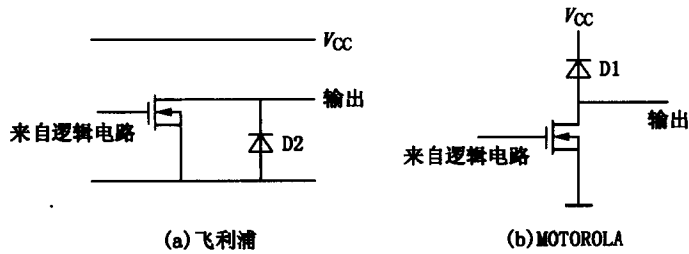


图 1-2-9 开漏输出级

④输入/输出 (I/O) 脚。某些 HC/HCT 器件包含可以作为数字逻辑的输入和输出管脚，由加到控制脚的电平来确定把它们选为输入端还是输出端。当 I/O 脚选作输出端时，可以把它看作标准输出端。当选作输入端时，它也可以看作标准的 CMOS 输入脚，但具有稍为增加的输入漏电流和输入电容。这是因为数字 I/O 脚实际上是输入和 3 态输出连在一起的组合，如图 1-2-10 所示。

也有一些 HC/HCT 器件有模拟 I/O 脚，它可以通过模拟信号，也可以通过数字信号，和机械开关中的方式类似。其模型如图 1-2-11 所示，不应该把它们和数字 I/O 脚混淆。

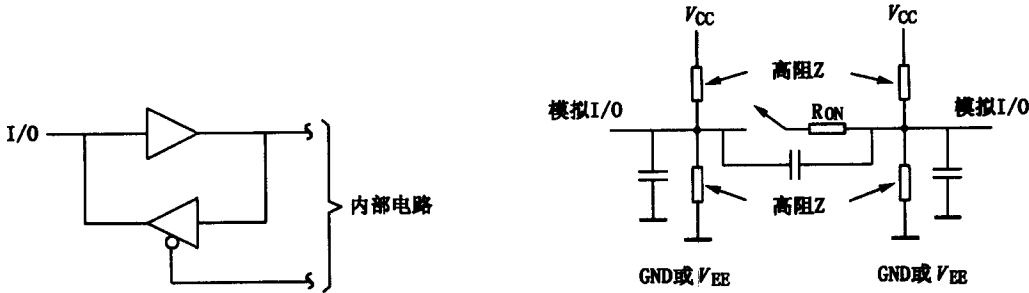


图 1-2-10 数字 I/O 脚

图 1-2-11 模拟 I/O 脚

⑤增加门的输出驱动能力。当需要驱动有短传输延迟的大电容负载时，可以将同一个封装内的器件并联连接。如果把不在同一封装内的器件并联，由于这些器件的转换电压可能不一致，将会在输入波形的不同点改变状态，容易造成器件短路和产生不希望的输出电压波形。

⑥噪声容限。噪声是在逻辑电路输入端出现的任何有害的直流或交流电压。如果噪声足够大，即使信号电压不变，它也会使电路改变状态，产生错误动作。噪声容限高是高速 CMOS 集成电路的重要特点之一，它对来自外部和内部的噪声有良好的抑制能力。高速 CMOS 集成电路的抗噪声能力通常以静态规范和动态抗扰度表示。

A. 静态规范。和 CMOS 器件一样，高速 CMOS 集成电路的静态噪声规范有下述两种定义方法：

• 抗扰度

抗扰度是对输入电压没有显著影响的器件输入电压的变化量。以输入低电平极限值 (V_{ILmax}) 或输入高电平极限值 ($V_{CC} - V_{IHmin}$) 与电源电压 V_{CC} 的百分比表示，即 $V_{ILmax}/V_{CC}\%$ 或 $(V_{CC} - V_{IHmin})/V_{CC}\%$ 。

• 噪声容限

噪声容限是电路能够经受而不改变状态的噪声电压最大值，通常以输入电平和阈值电压之差来表示。

低电平噪声容限：被驱动器件的 V_{ILmax} 和驱动器件的 V_{OLmax} 之间的电压差，即

$$V_{nml} = V_{ILmax} - V_{OLmax}$$

高电平噪声容限：驱动器件的 V_{OHmin} 和被驱动器件的 V_{IHmin} 之间的电压差，即

$$V_{nmh} = V_{OHmin} - V_{IHmin}$$

表 1-2-3 为高速 CMOS 集成电路的抗扰度和噪声容限。作为对比，表中也列出了 LSTTL 器件的静态规范。从该表可见，对于 74HC 器件，其低电平和高电平抗扰度都是 30%，这是超过 LSTTL 的重要改进。由于 HCT 集成电路有一个专门为产生 0.8V 和 2V 的 TTL 输入电平而设计的输入缓冲级，因而它的抗扰度或噪声容限与 HC 型器件有较大的差别，HC 器件的整体静态噪声规范优于 HCT 器件。而 LSTTL 的低电平噪声容限只有 V_{CC} 的 8%，高电平噪声容限为 V_{CC} 的 14%。

表 1-2-3 HCMOS 和 LSTTL 的抗扰度及噪声容限 ($V_{CC}=4.5V$)

参数/符号	74HC	74HCT	74HCU	LSTTL
V_{ILmax} (V)	1.35	0.8	0.9	0.8
V_{IHmin} (V)	3.15	2	3.6	2
V_{OLmax} (V)	0.1	0.1	0.5	0.4
V_{OHmin} (V)	4.4	4.4	4	2.7
V_{nml} (V)	1.25	0.7	0.4	0.4
V_{nmh} (V)	1.25	2.4	0.4	0.7
抗扰度 (高) (%)	30	17.1	20	
抗扰度 (低) (%)	30	55.6	20	

从集成电路输出电压和输入电压之间的关系（电压传输特性），也可以看出上述几种器件的噪声容限的差异。图 1-2-12 为高速 CMOS 集成电路的电压传输特性，由图可以看到，曲线的形状非常接近理想的矩形，而且 HC 型器件输入电压在 $V_{CC}/2$ 位置发生转折。因此这种器件的高、低电平抗扰度和噪声容限分别相等。HCT 型器件的转折电压只有 1.3V 左右（当 $V_{CC}=5V$ 时），因此它的低电平抗扰度和噪声容限远小于高电平时的数值。图 1-2-13 为 TTL 器件的电压传输特性，曲线在转折区的变化不如高速 CMOS 那样陡，而且转折电压小于 $V_{CC}/2$ ，只有 1.3V。

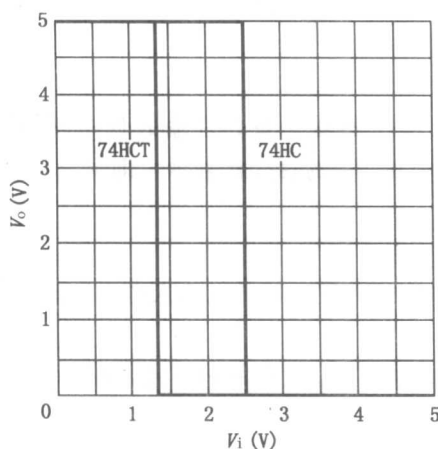


图 1-2-12 高速 CMOS 的电压传输特性

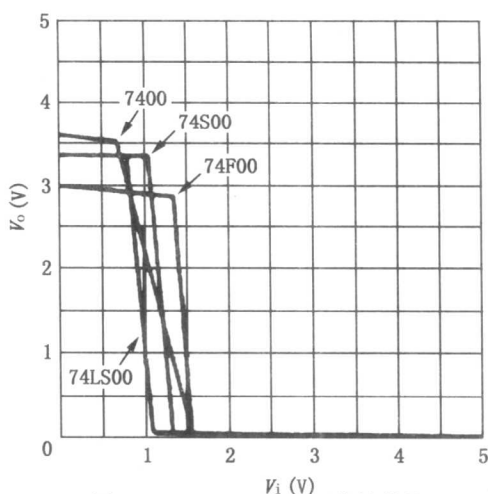
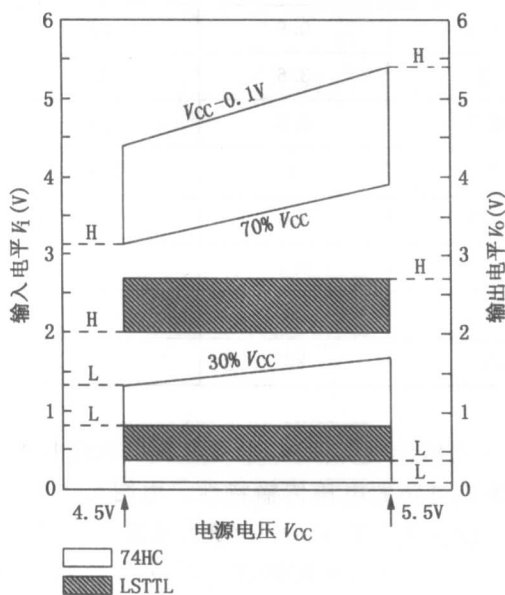


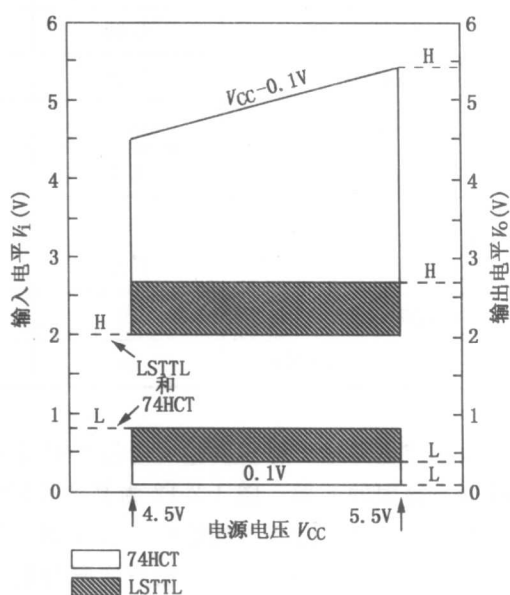
图 1-2-13 TTL 的电压传输特性

图 1-2-14 (a) 将 HC 与 LSTTL 器件的静态噪声进行比较。可以看出，两种器件的电压范围在低电平区重叠，这表明 HC 器件能驱动 LSTTL（因为 HC 器件的 V_{OHmin} 大于 LSTTL 的 V_{IHmin} ），而 LSTTL 不能驱动 HC（因为 LSTTL 的 V_{OHmin} 小于 HC 的 V_{IHmin} ），这就是用 LSTTL 与 HC 器件接口时要用上拉电阻的道理。

在以 HCT 输出端驱动 LSTTL 的混合系统中，两种器件的静态低电平噪声容限相等，而 HCT 器件表现了良好的静态高电平噪声容限，它完全包容了 LSTTL 的范围，如图 1-2-14 (b) 所示，这表明 HCT 和 LSTTL 器件是完全可以互换的。



(a) HC 与 LSTTL 的比较



(b) HCT 与 LSTTL 的比较

图 1-2-14 静态噪声容限