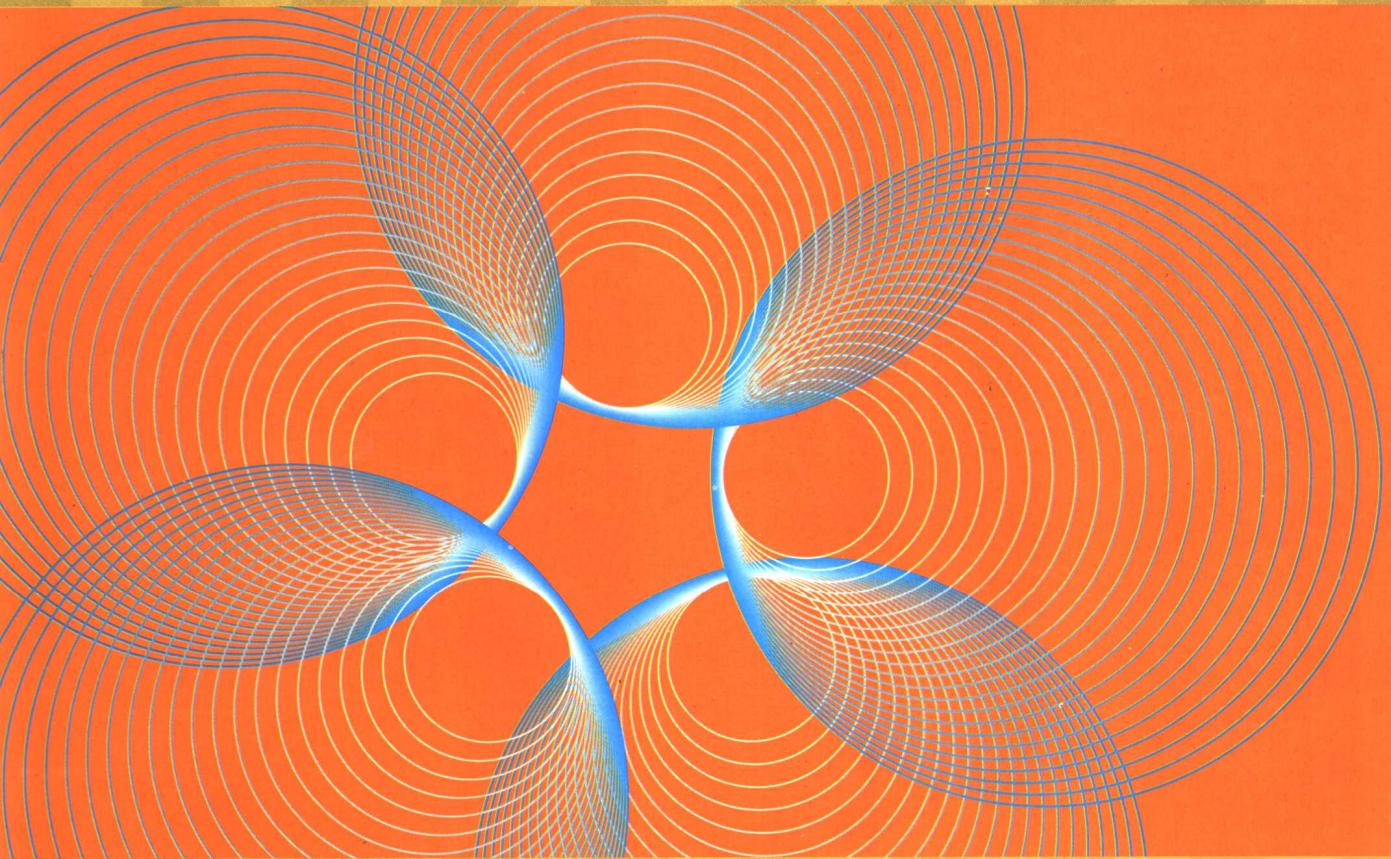


全国计算机技术与软件专业技术资格（水平）考试辅导用书



软件设计师考试试题分类详解

王亚平 主编 褚华 副主编

西安电子科技大学出版社
[http:// www.xduph.com](http://www.xduph.com)

全国计算机技术与软件专业技术资格(水平)考试辅导用书

软件设计师考试试题分类详解

王亚平 主 编

褚 华 副主编

西安电子科技大学出版社

2005

内 容 简 介

本书根据《计算机技术与软件专业资格(水平)考试大纲》规定的主要知识点,对软件设计师级(原高级程序员级)考试的相关知识点进行了综述,并给出了近年来的试题及解析。

本书的主要内容包括计算机系统知识、软件基础知识、系统开发和运行知识、计算机网络知识、知识产权与标准化知识、专业英语、软件设计的试题分类详解。附录一依据历年软件设计师级考试知识点分布的特点,汇编了两套模拟试卷及参考答案。附录二收录了2004年度(上、下半年各一套)软件设计师级考试试卷及参考答案。附录三收录了2005年上半年软件设计师级考试试卷及参考答案。这五套题可作为“实战训练”的全真模拟试题。附录四是软件设计师级的《计算机技术与软件专业资格(水平)考试大纲》。

本书既可作为软件设计师级计算机技术与软件专业资格(水平)考试的备考参考书,也可作为大专院校师生和计算机爱好者的参考书。

图书在版编目(CIP)数据

软件设计师考试试题分类详解/王亚平主编. —西安: 西安电子科技大学出版社, 2005. 6

全国计算机技术与软件专业技术资格(水平)考试辅导用书

ISBN 7 - 5606 - 1505 - 8

I . 软… II . 王… III . 软件设计—工程技术人员—资格考核—解题 IV . TP311. 5—44

中国版本图书馆 CIP 数据核字(2005)第 024789 号

策 划 臧延新 陈宇光

责任编辑 阎彬 臧延新 陈宇光

出版发行 西安电子科技大学出版社(西安市太白南路2号)

电 话 (029)88242885 88201467 邮 编 710071

<http://www.xdup.com> E-mail: xdupfxb@pub.xaonline.com

经 销 新华书店

印刷单位 西安文化彩印厂

版 次 2005年6月第1版 2005年6月第1次印刷

开 本 787 毫米×1092 毫米 1/16 印张 28.75

字 数 691千字

印 数 1~6 000 册

定 价 40.00 元

ISBN 7 - 5606 - 1505 - 8 / TP · 0801

XDUP 1776001-1

* * * 如有印装问题可调换 * * *

本社图书封面为激光防伪覆膜, 谨防盗版。

前　　言

根据新考试大纲的要求，软件设计师应能根据软件开发项目管理和软件工程的要求，按照系统总体设计规格说明书进行软件设计，编写程序设计规格说明书等相应的文档；组织和指导程序员编写、调试程序，并对软件进行优化和集成测试，开发出符合系统总体设计要求的高质量软件。这就要求考生不仅要具备高水平的程序编制能力，而且要熟练掌握软件设计的方法和技术，具备一定的软件设计能力。为此，作者将历年试题及相关模拟题按考试大纲规定的知识点进行了分类编排，每一类列有主要知识点综述、考试重点和解题技巧，并给出了较为详尽的试题解析。本书特别适合于考前复习，当然也可作为有关计算机教学培训与考试辅导的参考资料。

全书共 7 章，由王亚平担任主编，褚华担任副主编。第 1 章计算机系统知识，由李伯成、王亚平编写，内容包括计算机系统的组成及基本工作原理、计算机系统的安全、可靠性与系统性能评测等方面要点及试题分类解析。第 2 章软件基础知识，由王亚平、张淑平、褚华、刘强、王卫东等编写，内容包括数据结构、常用算法、操作系统、程序设计语言、多媒体、数据库及面向对象技术等方面的知识要点及试题分类解析。第 3 章是系统开发和运行知识的要点及试题分类解析，由褚华、王亚平编写。第 4 章是计算机网络知识的要点及试题分类解析，由张凤琴编写。第 5 章是知识产权和标准化知识的要点及试题分类解析，由刘强编写。第 6 章是历年软件设计师级专业英语试题的分类解析。第 7 章是软件设计，由褚华、王亚平、胡圣明等编写，内容包括软件分析设计图、C 程序设计、C++ 程序设计、Java 程序设计的试题分类详解。

考虑到参加软件设计师级考试的考生很多，为便于考生了解试题形式、出题范围与试题难度，测试自己的应试水平，我们依据历年试卷知识点分布的特点，将历年来的试题汇编成两套全真模拟题，作为附录一，并给出了参考答案。附录二收录了 2004 年度（上、下半年各一套）软件设计师级（高级程序员级）考试试题及参考答案。附录三收录了 2005 年上半年软件设计师级考试试题及参考答案。这五套题可作为“实战训练”的全真模拟试题。附录四是软件设计师级的《计算机技术与软件专业资格（水平）考试大纲》。

根据对历年考试试题的分析可知，同一知识点重复考查的情况较多，试题也有规律可循。建议考生多做一些历年试题，以巩固基础知识，找出自己的薄弱点，有针对性地加强复习。衷心祝愿读者早日通过此项专业考试，成为一名合格的计算机专业人才。

作者在本书的编写过程中，参考了许多相关的书籍和资料，在此对这些参考文献的作者表示感谢。同时也非常感谢西安电子科技大学出版社在本书出版过程中所给予的大力支持和帮助。

因作者水平有限，书中难免存在错漏和不妥之处，望读者指正，以利改进和提高。

作 者

2005年1月于西安电子科技大学

目 录

第1章 计算机系统知识	1
1.1 计算机系统的组成及基本工作原理	1
1.1.1 主要知识点概述	1
1.1.2 试题分析	8
1.2 计算机系统的安全、可靠性与系统性能评测基础知识	20
1.2.1 主要知识点概述	20
1.2.2 试题分析	24
第2章 软件基础知识	29
2.1 数据结构基础	29
2.1.1 主要知识点概述	29
2.1.2 试题分析	35
2.2 常用算法基础知识	42
2.2.1 主要知识点概述	42
2.2.2 试题分析	45
2.3 程序设计语言基础知识	51
2.3.1 主要知识点概述	51
2.3.2 试题分析	58
2.4 面向对象技术基础知识	68
2.4.1 主要知识点概述	69
2.4.2 试题分析	80
2.5 操作系统基础知识	86
2.5.1 主要知识点概述	86
2.5.2 试题分析	106
2.6 数据库系统知识	115
2.6.1 主要知识点概述	115
2.6.2 试题分析	144
2.7 多媒体知识	155
2.7.1 主要知识点概述	155
2.7.2 试题分析	169
第3章 系统开发和运行知识	184
3.1 主要知识点概述	184
3.1.1 软件工程基础主要知识点概述	184
3.1.2 系统分析基础知识	186
3.1.3 系统设计基础知识	187
3.1.4 系统实施基础知识	190
3.1.5 系统运行和维护知识	192

3.2 试题分析	193
第4章 计算机网络知识	215
4.1 主要知识点概述	215
4.2 试题分析	221
第5章 知识产权与标准化知识	236
5.1 主要知识点概述	236
5.1.1 知识产权	236
5.1.2 标准化	242
5.2 试题分析	250
第6章 专业英语试题分析	264
第7章 软件设计	270
7.1 软件分析设计图试题分析	270
7.2 C程序设计试题分析	308
7.3 C++程序设计试题分析	329
7.4 Java程序设计(Java 2)试题分析	339
附录一 模拟试卷及参考答案	343
附录二 2004年软件设计师级考试试卷及参考答案	381
附录三 2005年上半年软件设计师级考试试卷及参考答案	424
附录四 软件设计师级的《计算机技术与软件专业资格(水平)考试大纲》	448

第1章 计算机系统知识



由“全国计算机与软件专业技术人员职业资格和水平考试办公室”组编的软件设计师考试大纲可以看出，在计算机系统知识部分对考生有如下要求：

- (1) 掌握数据表示、算术和逻辑运算。
- (2) 掌握计算机体系结构以及各主要部件的性能和基本工作原理。
- (3) 掌握有关计算机安全的基本知识，了解计算机系统的故障诊断与容错。
- (4) 掌握计算机的可靠性概念及指标，熟悉计算机系统的性能评测技术。

为此，本章将分别从计算机系统组成，计算机基本工作原理，计算机体系结构，计算机安全、可靠性和性能评测等方面进行阐述。

1.1 计算机系统的组成及基本工作原理

1.1.1 主要知识点概述

一、计算机系统的组成

1. 计算机发展概述

计算机的发明和应用是20世纪人类最重要的成就，标志着信息时代的开始。在过去的50多年里，计算机技术得到了飞速发展，经历了大型机、小型机、微型机、客户机/服务器(Client/Server)和互联网五个重要的阶段。

2. 计算机硬件系统结构

计算机硬件由运算器、控制器、存储器、输入设备和输出设备五大部件组成。随着技术的发展，运算器、控制器等部件已被集成在一起，统称为中央处理单元(CPU)。它是硬件系统的核心，用于数据的加工处理，能完成各种算术、逻辑运算及控制功能。存储器是计算机系统中的记忆设备，分为内部存储器和外部存储器。前者速度高、容量小，一般用来临时存放程序、数据及中间结果。而后者容量大、速度慢，可以长期保存程序和数据。输入设备和输出设备合称为外部设备(简称外设)。输入设备用于输入原始数据及各种命令，而输出设备则用于输出计算机运行的结果。

3. 计算机硬件的典型结构

- (1) 单总线结构。在此结构中用一组系统总线将计算机系统的各部件连接起来，各部件之间可以通过总线交换信息。
- (2) 双总线结构。为了消除信息传送的瓶颈，常设置多组总线，最常见的是在主存和

CPU 之间设置一组专用的高速存储总线。双总线结构又分为以 CPU 为中心的双总线结构和以存储器为中心的双总线结构。

(3) 采用通道的大型结构。为了扩大系统的功能和提高系统的效率，在大、中型计算机系统中采用了通道结构。在这种结构中，一台主机可以连接多个通道，一个通道可以连接一台或多台 I/O 控制器，一台 I/O 控制器又可以连接一台或多台 I/O 设备，所以它具有较大的扩展余地。另外，由通道来管理和控制 I/O 设备，减轻了 CPU 的负担，提高了整个系统的效率。

4. 计算机软件

在计算机系统中如果仅有硬件系统，则它只具备了计算的功能，并不能真正运算，只有将解决问题的步骤编制成程序，并由输入设备输入到计算机内存中，在系统软件的支持下，才能完成运算。软件是指为管理、运行、维护及应用计算机所开发的程序和相关文档的集合。可见，计算机系统除了硬件系统外，还必须有软件系统。软件系统是计算机系统中的重要组成部分，通常可将计算机软件分为两大类：系统软件和应用软件。

二、计算机基本工作原理

1. 计算机中数据的表示

计算机最主要的功能是处理信息，如处理数值、文字、声音、图形和图像等。在计算机内部，各种信息都必须经过数字化编码后才能被传送、存储和处理。因此，掌握信息编码的概念与处理技术是至关重要的。所谓编码，就是采用少量的基本符号，选用一定的组合原则，以表示大量复杂多样的信息。基本符号的种类和这些符号的组合规则是一切信息编码的两大要素。例如，用 10 个阿拉伯数码表示数字，用 26 个英文字母表示英文词汇等，都是编码的典型例子。

1) 机器数和码制

各种数据在计算机中表示的形式称为机器数，其特点是数的符号用 0、1 表示，如“0”表示正号，“1”表示负号，小数点则隐含表示而不占位置。机器数对应的实际数值称为该数的真值。

机器数有无符号数和带符号数两种。无符号数表示正数，在机器数中没有符号位。对于无符号数，若约定小数点的位置在机器数的最低位之后，则是纯整数；若约定小数点的位置在机器数的最高位之前，则是纯小数。对于带符号数，机器数的最高位是表示正、负的符号位，其余二进制位表示数值。若约定小数点的位置在机器数的最低数值位之后，则是纯整数；若约定小数点的位置在机器数的最高数值位之前(符号位之后)，则是纯小数。

为了便于运算，带符号的机器数可采用原码、反码和补码等不同的编码方法。机器数的这些编码方法称为码制。

2) 汉字编码

汉字处理包括汉字的编码输入、汉字的存储和汉字的输出等环节。也就是说，计算机处理汉字时，首先必须先将汉字代码化，即对汉字进行编码。

输入码分为数字编码、拼音码和字形编码。数字编码就是用数字串代表一个汉字的输入，常用的是国标区位码。拼音码是以汉语读音为基础的输入方法。由于汉字同音字太多，输入重码率很高，因此，按拼音输入后还必须进行同音字选择，影响了输入速度。字形编码是以汉字的形状确定的编码。把汉字的笔划部件用字母或数字进行编码，按笔划书写的

顺序依次输入，就能表示一个汉字，五笔字型、表形码等便是这种编码法。

汉字内部码(简称汉字内码)是汉字在设备或信息处理系统内部最基本的表达形式，是在设备和信息处理系统内部存储、处理、传输汉字用的代码。汉字数量多，用一个字节无法区分，其代码采用国家标准局在 GB2312—80 中规定的汉字国标码，即用两个字节存放一个汉字的内码，每个字节的最高位置“1”，作为汉字机内码。为了统一地表示世界各国的文字，1993 年国际标准化组织公布了“通用多八位编码字符集”的国际标准 ISO/IEC 10646，简称 UCS(Universal Code Set)。UCS 包含了中、日、韩等国的文字，这一标准为包括汉字在内的各种正在使用的文字规定了统一的编码方案。

字形码是表示汉字字形的字模数据，通常用点阵、矢量函数等方式表示。用点阵表示字形时，汉字字形码指的就是这个汉字字形点阵的代码。字形码也称字模码，是用点阵表示的汉字字形码，它是汉字的输出方式。根据输出汉字的要求不同，点阵的多少也不同。简易型汉字为 16×16 点阵，高精度型汉字为 24×24 点阵、 48×48 点阵等。

2. 中央处理机 CPU

1) CPU 的组成

CPU 主要由运算器、控制器组成。

运算器是对数据进行加工处理的部件，它主要完成算术运算和逻辑运算，完成对数据的加工与处理。不同的计算机，其运算器的结构也不同，但最基本的结构都是由算术/逻辑运算单元(ALU)、累加器 ACC、寄存器组、多路转换器和数据总线等逻辑部件组成的。

控制器由程序计数器(简称 PC)、指令寄存器、指令译码器、状态条件寄存器、时序产生器、微操作信号发生器等组成。控制器的作用是控制整个计算机的各个部件有条不紊地工作。它的基本功能就是从内存取指令和执行指令。执行指令分为取指令、指令译码、按指令操作码执行、形成下一条指令地址等四个步骤。

2) CPU 的功能

CPU 的基本功能有：

(1) 程序控制。CPU 通过执行指令来控制程序的执行顺序，这是 CPU 的重要职能。

(2) 操作控制。一条指令功能的实现需要若干操作信号来完成，CPU 产生每条指令的操作信号并将操作信号送往不同的部件，控制相应的部件按指令的功能要求进行操作。

(3) 时间控制。CPU 对各种操作进行时间上的控制，这就是时间控制。CPU 对每条指令整个的执行时间要进行严格控制。同时，指令执行过程中的操作信号的出现时间、持续时间及出现的时间顺序都需进行严格控制。

(4) 数据处理。CPU 对数据以算术运算及逻辑运算等方式进行加工处理，数据加工处理的结果为人们所利用。可见，对数据的加工处理是 CPU 最根本的任务。

三、计算机体系结构

1. 计算机体系结构的发展

1) 计算机系统结构概述

计算机系统结构又称为计算机体系结构，它是计算机的属性及功能特征，即计算机的外特性。尽管不同的使用者所了解的计算机的属性有所不同，但就通用计算机系统来说，计算机系统结构的属性应包括：硬件所能处理的数据类型；所能支持的寻址方式；CPU 的内部寄存器；CPU 的指令系统；主存的组织与主存的管理；中断系统的功能；输入/输出设

备及连接接口。

计算机体系结构分类如下：

Flynn 分类法：按指令流和数据流的不同组织方式，把计算机体系结构分为四类，即单指令流单数据流(SISD)、单指令流多数据流(SIMD)、多指令流单数据流(MISD)和多指令流多数据流(MIMD)。

冯式分类法：按最大并行度来对计算机体系结构进行分类。用平面直角坐标系中的一点表示一个计算机系统，横坐标表示字宽(N位)，纵坐标表示位片宽度(M位)，则最大并行度 $P_m = N \times M$ 。由此得出冯式分类的如下四种计算机结构：

- (1) 字串行、位串行(简称 WSBS)。其中，N=1，M=1。
- (2) 字并行、位串行(简称 WPBS)。其中，N=1，M>1。
- (3) 字串行、位并行(简称 WSBP)。其中，N>1，M=1。
- (4) 字并行、位并行(简称 WPBP)。其中，N>1，M>1。

2) 计算机系统结构与计算机组成的区别

计算机系统结构所解决的问题是计算机系统总体上、功能上的问题，而计算机组成要解决的问题是逻辑上如何具体实现的问题。

例如，指令系统的确定属于计算机系统结构，而指令的具体实现则属于计算机组成。指令系统中要不要设置乘、除法指令是计算机系统结构要解决的问题，而一旦决定设置，那么具体用什么方法来实现乘、除法指令就属于计算机组成应解决的问题了。主存容量及编址方式的确定属于计算机系统结构，而主存具体的构成则属于计算机组成。

3) 系统结构中并行性的发展

并行性包括两个方面：同时性和并发性。同时性是指两个或两个以上的事件在同一时刻发生。并发性是指两个或两个以上的事件在同一时间间隔内连续发生。

充分利用并行性实现计算机的并行处理，可以提高计算机的处理速度。并行处理可分为存储器操作并行、处理器操作步骤并行(流水线处理机)、处理器操作并行(阵列处理机)、指令并行(多处理机)、任务并行(分布处理系统)和作业并行(计算机网络)。

从 20 世纪 80 年代开始，计算机系统结构有了很大发展，相继出现了精简指令集计算机(RISC)、指令级上并行的超标量处理机、超级流水线处理机、超长指令计算机、多微处理器系统、数据流计算机等。20 世纪 90 年代以来，最主要的发展是出现了大规模并行处理(MPP)，其中的多处理机系统和多计算机系统是研究开发的热点。

2. 存储系统

1) 存储器的层次结构

存储体系结构包括不同层次上的存储器，它们通过适当的硬件、软件有机地组合在一起，形成计算机的存储体系结构。现在一般都将高性能计算机的存储体系结构分为三级存储器结构。三级存储器结构包括高速缓存(Cache)、主存储器(MM)和辅助存储器(外存储器)。也有人将存储器层次分为四层，即将 CPU 内部的寄存器也看作是存储器的一个层次。有一些简单的计算机没有高速缓存(Cache)，这样的计算机的存储体系就剩下主存和辅存两个层次。

2) 存储器的分类

按存储器所处的位置可将其分为内存和外存。按构成存储器的材料可将其分为磁存储

器、半导体存储器和光存储器。按工作方式可将其分为读写存储器和只读存储器。按访问方式可将其分为按地址访问的存储器和按内容访问的存储器。按寻址方式可将其分为随机存储器、顺序存储器和直接存储器。

3) 相联存储器

相联存储器是一种按内容访问的存储器。其工作原理就是把数据或数据的某一部分作为关键字，将该关键字与存储器中的每一单元进行比较，找出存储器中所有与关键字相同的数据字。

相联存储器可用在高速缓冲存储器中；在虚拟存储器中用来作段表、页表或快表存储器；还可以用在数据库和知识库中。

4) 高速缓存

使用高速缓存(Cache)的目的在于提高CPU的数据输入/输出速度，突破CPU与存储器间的数据传输带宽限制。在存储系统体系中，Cache是访问速度最快的层次。

使用Cache改善系统性能依据的是程序的局部性原理，即程序的地址访问流有很强的时序相关性，未来访问模式与最近发生的访问模式相似。在任一给定的时间间隔内，对不同的地址区域的访问概率是不同的，有的区域高，有的区域低。而另一种可能则是访问概率随着离当前执行指令的远近而变化，离当前执行指令越近，其概率也越高。

依据局部性原理，把主存中访问概率高的内容存放在Cache中，当CPU需要读取数据时，首先在Cache中查找是否有所需的内容。如果有则直接从Cache中读取，若没有则从主存中读取该数据，然后同时送往CPU和Cache。如果CPU需要访问的内容大多能在Cache中找到，则可以大大提高系统性能。

CPU发出访存请求后，存储器地址先送到Cache控制器中，以确定所需数据是否在Cache中。若不在则没有命中，要按照替换原则，决定主存的一块信息放到Cache存储器的哪一块里面；若在则命中，可直接对Cache存储器寻址，这个过程称为Cache地址映像。Cache的地址映像有三种方法，即直接映像、全相联映像和组相联映像。

使用替换算法的目标就是使Cache获得最高的命中率。常用算法有：①随机替换算法：用随机数发生器产生一个要替换的块号，将该块替换出去；②先进先出算法：将最先进入Cache的信息块替换出去；③近期最少使用算法：将近期最少使用的Cache中的信息块替换出去；④优化替换算法：先执行一次程序，统计Cache的替换情况，有了这些信息，在第二次执行该程序时便可以用最有效的方式来替换，以达到最优的目的。

5) 虚拟存储器

虚拟存储器是由主存、辅存、存储管理单元及操作系统中存储管理软件组成的存储系统。在程序员使用该存储系统时，可以使用的内存空间远远大于主存的物理空间。但实际上并不存在那么大的主存，故称其为虚拟存储器。虚拟存储器分为页式虚拟存储器、段式虚拟存储器和段页式虚拟存储器。

6) 外存储器

外存储器用来存放暂时不用的程序和数据，并且以文件的形式存储。CPU不能直接访问外存中的程序和数据，只有将其以文件形式调入主存后方可访问。外存储器由磁表面存储器(如磁盘、磁带)及光盘存储器构成。

7) 磁盘阵列技术

磁盘阵列是由多台磁盘存储器组成的一个快速、大容量、高可靠的外存子系统。现在常见的磁盘阵列称为廉价冗余磁盘阵列(RAID)。RAID分为RAID0、RAID1、…、RAID10。

3. CISC/RISC

1) 指令系统的发展

CISC的含义是复杂指令集计算机。其目的是利用增加指令功能和复杂程度缩小汇编与高级语言的差距。另外，为了使新老型号的系列CPU的指令系统向上兼容，就需要在新的CPU中既保持原来的指令系统，又要增加新的指令。例如，80X86系列CPU每更新一次，必然增加一些指令。由于上述原因使得CPU的指令系统越来越庞大，越来越复杂。这就是复杂指令集计算机(CISC)。

2) 精简指令集计算机(RISC)

在人们对典型的CISC执行程序中指令使用频度进行统计后发现，指令系统中只有大约20%的指令被经常使用，其使用频度达80%，而且这些指令都是一些加、传送、转移等最简单的指令。也就是说，大多数的复杂指令只有20%的使用概率。若只保留20%的最简单的指令，使指令尽可能简单，就可以设计出一种硬件结构十分简单、执行速度很高的CPU。这就是精简指令集计算机(RISC)。

4. 输入/输出技术

1) 微型计算机中最常用的内存与接口的编址方式

在微型计算机中存在着许多种内存与接口地址的编址方法，常见的有以下两种。

(1) 内存与接口地址独立的编址方法，也称内存与接口地址隔离的编址方法。在这种方法中，内存地址和接口地址是完全独立的两个地址空间，且它们是相互隔离的。内存用于存放程序和数据，而接口用于寻址外设。它们使用的指令也完全不同：用于接口的指令只用于接口读写，其余的指令全都是用于内存的。这种编址方法的缺点就是用于接口的指令太少，功能太弱。

(2) 内存与接口地址统一的编址方法，也称内存与接口地址混合的编址方法。在这种方法中，内存地址和接口地址统一在一个公共的地址空间里，也就是说，内存和接口共用这些地址，分配给内存的地址只能用于内存，分配给接口的地址内存也绝不能再用。这种编址方法的优点是原则上用于内存的指令全都可以用于接口。缺点是整个地址空间被分成两部分，其中一部分分配给接口使用，剩余的为内存所用；另外，由于用于内存的指令和用于接口的指令是完全一样的，因此在读程序时就需根据参数定义表仔细加以辨认。

2) 直接程序控制

在外设数据的输入/输出过程中，整个输入/输出过程是在CPU执行程序的控制下完成的。这种方式分为无条件传送和程序查询两种。

3) 中断方式

由程序控制I/O的方法的主要缺点在于：CPU必须等待I/O系统完成数据传输任务，在此期间，CPU需定期地查询I/O系统的状态，以确认传输是否完成。因此整个系统的性能严重下降。为了克服该缺陷，人们把中断机制引入到I/O传输过程中。CPU利用中断方式完成数据的输入/输出：当I/O系统与外设交换数据时，CPU无需等待；当I/O系统完

成了数据传输后，I/O 系统以中断方式通知 CPU，因而提高了系统效率。

4) 直接存储器存取方式

直接存储器存取(Direct Memory Access, DMA)是指数据在内存与 I/O 设备间直接成块传送，即在内存与 I/O 设备间传送一个数据块的过程中，不需要 CPU 的任何干涉，只需要 CPU 在过程开始启动时向设备发出“传送一块数据”的命令，在过程结束时进行处理就可以了。实际数据块的传送过程由 DMA 硬件直接完成，无需 CPU 干预，整个系统总线完全交给了 DMA，由它控制系统总线完成数据传送。

5) 输入/输出处理机

在大型计算机中，外设很多，要求计算机的速度很高。采用程序传送、查询、中断或 DMA 均会因输入/输出而造成过大的开销，影响计算机的整体性能。为此，人们提出采用输入/输出处理机(或称通道)。输入/输出处理机是一个专用处理机，接在主计算机上，主机的输入/输出操作由它来完成。它根据主机的 I/O 命令，完成对外设数据的输入/输出。输入/输出处理机的数据传送方式有三种：字节多路方式、选择传送方式和数组多路方式。

5. 流水线操作

流水线技术是一种通过并行硬件来提高系统性能的技术。计算机流水线技术包括指令流水线技术和运算操作流水线技术。

1) 指令流水线和运算操作流水线

指令流水线的概念就是将一条指令分解成一连串执行的子过程，在 CPU 中变一条指令的串行执行子过程为若干条指令的子过程在 CPU 中重叠执行，这就是指令流水线的思路。如果能做到每条指令均分解为 m 个子过程，且每个子过程的执行时间都一样，则利用指令流水线可将一条指令的执行时间由原来的 T 缩短为 T/m。

流水线技术的特点：① 流水线可分成若干个相互联系的子过程；② 实现子过程的功能所需时间尽可能相等；③ 形成流水处理需要一段准备时间；④ 指令流不能顺序执行时，会使流水过程中断，再形成流水过程则需要时间。

流水线结构的分类：① 按完成的功能分为单功能流水线和多功能流水线；② 按同一时间内各段之间的连接方式分为静态流水线和动态流水线；③ 按数据表示分为标量流水处理机和向量流水处理机。

运算操作流水线是指计算机在执行各种运算操作时也可以应用流水线技术来提高运算速度。例如执行浮点加法运算时可以分为三个阶段：对阶、尾数相加和结果规格化。

2) 流水线处理机的主要指标

吞吐率是指单位时间里流水线处理机流出的结果数。对指令而言就是单位时间里执行的指令数。如果流水线的子过程所用时间不一样长，则吞吐率 p 应为最长子过程的倒数，即

$$p = \frac{1}{\max\{\Delta t_1, \Delta t_2, \dots, \Delta t_m\}}$$

流水线开始工作后需经过一定时间才能达到最大吞吐率，这一定的时间就是建立时间。若 m 个子过程所用时间一样，均为 Δt_0 ，则建立时间 $T_0 = m\Delta t_0$ 。

6. 总线结构

广义地讲，任何连接两个以上电子元器件的导线都可以称为总线。总线通常分为四

类：芯片内总线，用于集成电路芯片内部各部分的连接；元件级总线，用于一块电路板内各元器件的连接；内总线，又称系统总线，用于构成计算机各组成部分(CPU、内存、接口等)的连接；外总线，又称通信总线，用于计算机与外设或计算机与计算机的连接或通信。

内总线有专用内总线和标准内总线两种。内总线的性能直接影响到计算机的性能。常见的内总线标准有 ISA 总线、EISA 总线和 PCI 总线。

外总线的标准有七八十种之多，常见的有串行外总线 RS - 232C、并行外总线 SCSI、通用串行总线 USB 和串行外总线 IEEE - 1394。

7. 多处理机与并行处理

1) 阵列处理机

阵列处理机又称并行处理机，它将重复设置的多个处理单元(PU)按一定方式连成阵列，在单个控制部件(CU)的控制下，对分配给自己的数据进行处理，并行地完成一条指令所规定的操作。这是一种单指令流多数据流计算机，通过资源重复实现并行性。SIMD 计算机的互连网络的设计目标是：结构简单、灵活，处理单元间信息传送的步数尽可能少。

2) 多处理机

多处理机系统是由多台处理机组成的系统，每台处理机有属于自己的控制部，可以执行独立的程序，共享一个主存储器和所有的外部设备。它是多指令流多数据流计算机。在多处理机系统中，机间的互连技术决定着多处理机的性能。多处理机之间的互连，要满足高频带、低成本、连接方式的多样性以及在不规则通信情况下连接的无冲突性。

多处理机按其构成方式分为异构型(非对称型)多处理机系统、同构型(对称型)多处理机系统和分布式处理机系统。

多处理机系统按照机间的互连结构分为总线式结构、交叉开关结构、多端口存储器结构和开关枢纽式结构四种。

多处理机系统的特点是结构灵活、程序并行、并行任务派生、进程同步、资源分配和任务调度。

3) 并行处理机

并行处理机与采用流水结构的单机系统都是单指令流多数据流计算机，但它们也有区别，并行处理机采用资源重复技术，而采用流水结构的单机系统则采用时间重叠技术。

并行处理机有两种典型结构：具有分布存储器的并行处理机结构和具有共享存储器的并行处理机结构。这两种结构的共同特点是：在整个系统中设置多个处理单元，各个处理单元按照一定的连接方式交换信息，在统一的控制部件作用下，各自用分配来的数据，并行地完成同一条指令所规定的操作。

1. 1. 2 试题分析

试题 1 (2002 年试题)：一般来说，Cache 的功能 (1)。某 32 位计算机的 Cache 容量为 16 KB，Cache 块的大小为 16 B，若主存与 Cache 的地址映射采用直接映射方式，则主存地址为 1234E8F8(十六进制)的单元装入的 Cache 地址为 (2)。在下列 Cache 替换算法中，平均命中率最高的是 (3)。

- (1) A. 全部由软件实现
- B. 全部由硬件实现

- C. 由硬件和软件相结合实现
 - D. 有的计算机由硬件实现，有的计算机由软件实现
- (2) A. 00 0100 0100 1101(二进制) B. 01 0010 0011 0100(二进制)
- C. 10 1000 1111 1000(二进制) D. 11 0100 1110 1000(二进制)
- (3) A. 先入后出(FILO)算法 B. 随机替换(RAND)算法
- C. 先入先出(FIFO)算法 D. 近期最少使用(LRU)算法

试题1(1)~(3)分析：Cache的出现基于两种原因：第一，由于CPU的速度和性能提高而主存速度低；第二，就是程序执行的局部性特点。用速度比较快而容量有限的硬件RAM构成Cache，目的在于尽可能发挥CPU的高速度，解决高速CPU访问低速主存时带来的性能问题。

Cache与主存之间可采取多种地址映射方式，直接映射方式是其中一种。在这种映射方式下，主存中的每一页只能复制到某一固定的Cache页中。由于Cache块(页)的大小为16B，而Cache容量为16KB，因此根据题意此Cache可分为1024页，Cache的页内地址需用4位二进制数来表示，而Cache的页号需用10位二进制数来表示。在映射时，是将主存地址直接复制，现主存地址为1234E8F8(十六进制)，则最低4位为Cache的页内地址，即1000，中间10位为Cache的页号，即10 1000 1111。容量为16KB的Cache用这14位编码即可表示，即题中所要求的Cache的地址为10 1000 1111 1000。

Cache中的内容随命中率的降低需要经常替换新的内容。替换算法有多种，例如先入后出(FILO)算法、随机替换(RAND)算法、先入先出(FIFO)算法及近期最少使用(LRU)算法等。这些替换算法各有优缺点，就命中率而言，近期最少使用(LRU)算法的命中率最高。

参考答案：(1) B; (2) C; (3) D

试题2(2001年试题)：利用并行处理技术可以缩短计算机的处理时间。所谓并行性，是指(1)。可以采用多种措施来提高计算机系统的并行性，它们可分成三类，即(2)。

提供专门用途的一类并行处理机(亦称阵列处理机)以(3)方式工作，它适用于(4)。多处理机是目前较高性能计算机的基本结构，它的并行任务的派生是(5)。

- (1) A. 多道程序工作
 - B. 多用户工作
 - C. 非单指令流单数据流方式工作
 - D. 在同一时间完成两种或两种以上工作
- (2) A. 多处理机、多级存储器和互连网络
- B. 流水结构、高速缓存和精简指令集
 - C. 微指令、虚拟存储和VO通道
 - D. 资源重复、资源共享和时间重叠
- (3) A. SISD B. SIMD C. MISD D. MIMD
- (4) A. 事务处理
- B. 工业控制
 - C. 矩阵运算
 - D. 大量浮点计算

- (5) A. 需要专门的指令来表示程序中的并发关系和控制并发执行
 B. 靠指令本身就可以启动多个处理单元并行工作
 C. 只执行没有并发约束关系的程序
 D. 先并行执行，事后再用专门程序去解决并发约束

试题 2(1)~(5)分析：

所谓并行性，是指在同一时刻或者同一时间间隔内完成两种或两种以上性质相同或性质不同的工作，只要时间上互相重叠，就都蕴含了并行性。一般并行可分为时间重叠、资源重复、资源共享三类。

把大量相同的处理单元按一定的规律排列成阵列，彼此用特殊的互连网络连起来，就构成了阵列计算机，它是基于 SIMD 的。基于 SIMD 方式的并行处理机是以有限差分、矩阵、信号处理、线性规划等一系列计算问题为背景发展起来的。

多处理机属于 MIMD 系统。若一个程序中存在多个并发程序段，则需要专门的指令来表示它们的并发关系和控制并发执行，使一个任务在执行时就可以派生出可与之并发执行的另一些任务。

参考答案：(1) D; (2) D; (3) B; (4) C; (5) A

试题 3：定点运算器的内部总线结构有三种形式，下面的描述 (1) 是对应三总线结构的。光盘驱动器与主机的接口总线通常采用 (2) 总线。光盘上的信号是记录在光盘表面的 (3) 上。

- | | |
|--------------------------------|-----------------------------|
| (1) A. 执行一次操作需要三步 | B. 在此运算器中至少需要设置两个暂存器 |
| C. 在运算器中的两个输入和一个输出上至少需要设置一个暂存器 | D. 在运算器中的两个输入和一个输出上不需要设置暂存器 |
| (2) A. ISA | B. CETRONIC |
| C. EIDE | D. PCI |
| (3) A. 集成电容 | B. 磁性材料 |
| C. 集成电阻 | D. 凹坑和平面上 |

试题 3(1)分析：由于在采用三总线结构的运算器中，三条总线分别与运算器的两个输入和一个输出相连接，各自有自己独立的通路，因此，执行一次操作只需一步即可完成，在运算器的两个输入和一个输出上不需要再设置暂存器。

试题 3(2)分析：目前 PC 机中，光盘驱动器与主机的接口总线通常采用 SCSI(小型计算机系统接口)和 EIDE(增强的集成设备电气接口)。将来可能会更多地采用 USB(通用串行总线)或 IEEE-1394(俗称火线)，但不可能采用 ISA、CETRONIC 和 PCI 总线。

试题 3(3)分析：光盘上的信号记录在光盘表面的凹坑及平面上。连续的凹坑或连续的平面表示 0，因为在读出数据时光的反射不变。凹坑和平面的交接处表示数字 1。这就是为什么在刻光盘时，刻到光盘上的数据不允许有连续两个 1。因此，要对记录数据进行 8~14 调制(EFM)编码。

参考答案：(1) D; (2) C; (3) D