

21世纪高等院校电子信息类系列教材

通信原理实验与课程设计

TONGXIN YUANLI SHIYAN YU KECHENG SHEJI

■ ■ ■ 达新宇 孟繁茂 邱伟 © 编著 ■ ■ ■



北京邮电大学出版社
www.buptpress.com

21 世纪高等院校电子信息类系列教材

通信原理实验与课程设计

达新宇 孟繁茂 邱 伟 编著

北京邮电大学出版社
· 北京 ·

内 容 简 介

本书参考了多所高等院校通信工程等电子信息类专业通信原理课程教学大纲,选择了42个代表性实验内容,以JH5001通信原理综合实验系统为平台,通过基本实验、综合性系统实验、提高创新性实验及课程设计指南的形式,涵盖了通信原理课程的主要实验内容,是一本指导学生实验、课程设计及电子设计与制作等实践性教学活动的实用性书籍。

本书可作为高等院校电子信息类专业通信原理、现代通信理论、通信系统课程实验、课程设计等实践性教学用书,也可供高等院校师生及相关技术人员参考。

图书在版编目(CIP)数据

通信原理实验与课程设计/达新宇,孟繁茂,邱伟编著. 北京:北京邮电大学出版社,2004
ISBN 7-5635-0975-5

I. 通… II. ①达…②孟…③邱… III. 通信理论—高等学校—教学参考资料 IV. TN911
中国版本图书馆CIP数据核字(2004)第129565号

出 版 者: 北京邮电大学出版社(北京市海淀区西土城路10号)

邮 编: 100876 电 话: 62282185 传 真: 62283578

电子信箱: publish@bupt.edu.cn

经 销: 各地新华书店

印 刷: 北京源海印刷有限责任公司

印 数: 1—4000册

开 本: 787mm×1092mm 1/16 印张: 12.75 字数: 322千字

版 次: 2005年1月第1版 2005年1月第1次印刷

ISBN 7-5635-0975-5/TN·319

定 价: 20.00元

如有印装质量问题请与北京邮电大学出版社发行部联系

前言

通信原理课程是通信工程、信息工程、网络工程、信息对抗等电子信息类专业的一门重要理论课程。它是一般专业基础课与专业课之间的桥梁,承担着从一般基础理论到实践应用、从个体功能到整体系统的重要过渡,对培养学生通信理论分析与综合应用能力有着非常重要的作用。随着信息时代的发展,通信知识不仅是通信专业学生掌握的内容,而且成为电子信息类各专业学生学习的内容。

编写本书主要基于两个方面的考虑,一是通信原理课程理论性强,用到的数学、电路等基础知识多,它高度概括、高度抽象,学生在学习过程中有许多概念和原理难以理解,非常需要与之配套的实验、实习用书,以便掌握与巩固知识,而目前通信原理课程实验方面的书籍几乎没有;二是电子信息类专业学生不仅要有扎实的理论知识,而且要有较强的实际动手能力。加强实验、实习、课程设计、电子设计与制作等实践性教学环节,提高学生应用能力,已经成为当前高等教育发展的趋势之一,因此,实践性教学书籍必将越来越受到欢迎。

本书参考了多所高等院校通信工程等电子信息类专业通信原理课程教学大纲,选择了42个代表性实验内容,以JH5001通信原理综合实验系统为平台,通过基本实验、综合性系统实验、提高性实验及课程设计指南的形式,涵盖了通信原理课程主要知识点。全书分为4部分,第1部分为基本实验,设置有AMI/HDB3码型变换、FSK传输系统、BPSK/DBPSK传输系统、PCM/ADPCM编译码器系统等18个实验内容;第2部分为综合性系统实验,设置有电话交换呼叫处理通信系统、时分复用(TDM)通信系统、汉明纠错编码通信系统测试、BPSK(DBPSK)调制+汉明码系统测试、同步数据传输通信系统测试、移动衰落信道通信系统测试等10个综合性系统实验内容;第3部分为提高创新性实验,设置有可变分频器、 m 序列产生、噪声信号的产生、帧同步、QPSK相位调制、卷积编码器、CDMA扩频调制与解调等14个实验内容;第4部分为课程设计指南,从知识性、实用性、可实现性、经济性等方面考虑,设置了8个课程设计内容。为了便于实验操作,在书后附加了误码测试仪和数字存储示波器操作说明。

本书由达新宇主编,孟繁茂、邱伟、李云云、谢李晋、沈玉文参加了部分内容的编写,全书由达新宇统稿。在编写过程中,参阅了南京捷辉科技有限公司、泰克科技(中国)有限公司等相关技术资料,在此表示感谢。

由于编者水平有限,书中错误在所难免,敬请广大读者不吝赐教。

本教材配有详细电子教案及相关教学课件,欢迎老师来函索取。

E-mail: daxinyu@vip.sina.com

编者

2004年12月



概 述	1
第 1 部分 验证性基本实验	6
实验 1 AMI/HDB3 码型变换	6
实验 2 CMI 码型变换	11
实验 3 FSK 传输系统	16
实验 4 BPSK 传输系统	24
实验 5 DBPSK 传输系统	35
实验 6 汉明码系统	41
实验 7 PAM 编译码器系统	47
实验 8 PCM 编译码器系统	50
实验 9 ADPCM 编译码器系统	55
实验 10 CVSD 编译码器系统	59
实验 11 帧成形及其传输	64
实验 12 帧同步提取系统	68
实验 13 模拟锁相环模块	71
实验 14 数字锁相环	74
实验 15 用户环路接口	77
实验 16 双音多频检测	81
实验 17 RS422 接口	84
实验 18 RS232 接口	86
第 2 部分 综合性系统实验	88
实验 1 电话交换呼叫处理通信系统	88
实验 2 时分复用通信系统	91
实验 3 CMI 线路编码通信系统	94
实验 4 HDB3 线路编码通信系统测试	97
实验 5 汉明纠错编码通信系统测试	100
实验 6 BPSK/DBPSK 调制+汉明码系统测试	103
实验 7 同步数据传输通信系统测试(1)	106
实验 8 同步数据传输通信系统测试(2)	108
实验 9 计算机数据传输通信系统测试	111
实验 10 移动衰落信道通信系统测试	115
第 3 部分 提高创新性实验	119
实验 1 可变分频器实验	119
实验 2 m 序列产生实验	123

实验 3 噪声信号的产生	127
实验 4 复接实验	130
实验 5 帧同步实验	134
实验 6 扰码实验	138
实验 7 解扰实验	142
实验 8 BPSK 相位调制实验	145
实验 9 QPSK 相位调制实验	149
实验 10 CMI 编码实验	153
实验 11 CMI 译码实验	156
实验 12 卷积编码器实验	159
实验 13 CDMA 扩频调制实验	163
实验 14 CDMA 扩频解调实验	167
第 4 部分 课程设计指南	171
题目 1 PCM 编码器	171
题目 2 DSB/AM 信号调制器	173
题目 3 连续波 2DPSK 信号调制器	175
题目 4 平方环法提取载波同步信号	177
题目 5 数字锁相法提取位同步信号	179
题目 6 逐码移位法实现帧同步	181
题目 7 变参信道的计算机仿真	183
题目 8 4PSK/4DPSK 调制解调系统仿真	184
附录 1 JH9001A 误码测试仪简介	185
附录 2 TDS1000 系列数字存储示波器简介	191
参考文献	196

概 述

通信原理综合实验系统中,涉及有数字调制解调技术、纠错编译码技术、语音编码技术、数字复接技术、基带传输技术、电话接口技术、数字接口技术等。该实验系统将通信新技术和新器件有机地结合为一体,具有以下特点:

(1) 先进性:数字信号处理(DSP)技术+FPGA 技术。

(2) 全面性:通过这些测试接口,可以对每一种电路模块的功能和性能有一个全面的了解。

(3) 系统性:每个电路测试模块可以放入多个系统中进行综合实验。

(4) 基础性:与当今通信原理课程和教学大纲结合紧密。

(5) 使用性:便于老师对实验内容的组织和实施。

一、实验箱电路组成

在通信原理综合实验系统中,主要由下列功能模块组成:

- | | |
|-------------------|-------------------|
| (1) 显示控制模块 | (14) DTMF(1、2)模块 |
| (2) FPGA 初始化模块 | (15) PAM 模块 |
| (3) 信道接口模块 | (16) ADPCM(1、2)模块 |
| (4) DSP+FPGA 处理模块 | (17) CVSD 发模块 |
| (5) D/A 模块 | (18) CVSD 收模块 |
| (6) 中频调制模块 | (19) 帧传输复接模块 |
| (7) 中频解调模块 | (20) 帧传输解复接模块 |
| (8) A/D 模块 | (21) AMI/HDB3 码模块 |
| (9) 测试模块 | (22) CMI 编码模块 |
| (10) 汉明编码模块 | (23) CMI 译码模块 |
| (11) 汉明译码模块 | (24) 模拟锁相环模块 |
| (12) 噪声模块 | (25) 数字锁相环模块 |
| (13) 电话接口(1、2)模块 | |

在该硬件平台中,模块化功能较强,其电路布局如图 0-1 所示。对于每一个模块,在 PCB 板上均由白色线条将其明显分开,每个测试模块都能单独开设实验,便于教学与学习。

在通信原理综合实验系统中,电源插座与电源开关在机箱的后面,电源模块在该实验平台电路板的下面,主要完成交流 220 V 到直流 +5 V、+12 V、-12 V 的变换,给整个硬件平台供电。

在平台上具有友好的人机接口界面设计,可以通过键盘选择相应的工作模式与设置有关参数。

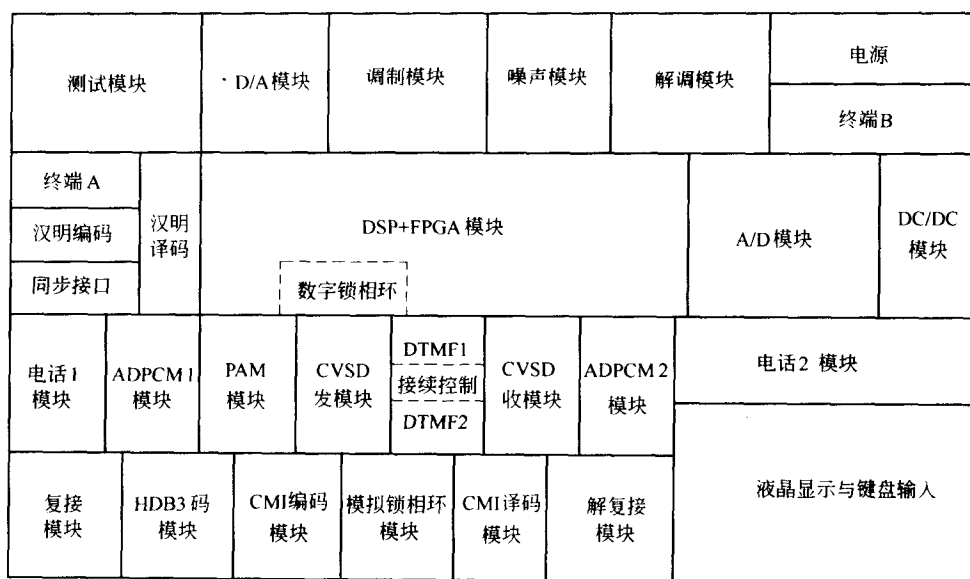


图 0-1 通信原理综合实验系统布局图

通信原理综合实验系统通过下面几个端口与外部进行连接：

(1) JH02(在实验箱左端同步口模块内) 是执行同步数据收发的端口。该端口电平特性为 RS422,通过该端口接收外部来的发送数据,并送入调制器中;同时将解调器解调之后的数据通过该端口送往外部设备。在该端口中,还包括调制解调器提供的收发时钟信号。在使用 RS422 接口时需要通过菜单设置,选择调制器输入信号为“外部数据信号”。

(2) KO02(在实验箱中上部左端) 是中频发送信号连接端口。调制后的中频信号通过该端口对外输出,一般通过中频同轴电缆送入信道仿真平台(JH6001)或自环送到接收端设备。

(3) JL02(在实验箱中上部右端) 是中频输入端口。从信道中来的中频信号(如加噪后的中频信号、无线衰落后的低中频信号)由该端口输入,送入解调模块中进行解调。

(4) J007(数字测试信号输入端口)、J005(模拟测试信号输入端口)、J006(地)(位于实验箱左端) 它们为测试信号输入端,用于向通信原理综合实验系统中送入各种测试信号。测试信号的输入能否加入测试模块还与测试模块的跳线器设置有关,具体见测试步骤。

(5) JF01、JG01 是标准异步终端数据端口 A(JF01)和 B(JG01)。A 到 B 的异步传输经过信道传输,B 到 A 为直通方式。

通信原理综合实验系统接口布局如图 0-2 所示。

在通信原理综合实验系统中,为了便于学习和实验,各项实验内容是以模块进行划分的,每个测试模块可以单独开设实验。各模块之间的系统连接如图 0-3 所示。由图可以看出,在系统中通信双方的传输信道是不对称的。

从用户电话 1 向用户电话 2 的信号支路是以无线信道传输技术为主,信号流程为:用户电话接口 1→话音编码 1→汉明纠错编码→信道调制→加噪信道→信道解调→汉明译码→话音解码 2→用户电话接口 2(见图 0-3)。

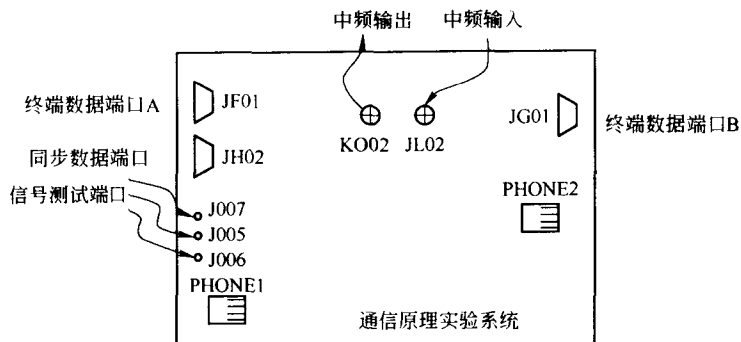


图 0-2 通信原理综合实验系统接口布局示意图

从用户电话 2 向用户电话 1 的信号支路是以有线信道传输技术为主,信号流程为:用户电话接口 2→话音编码 2→信道复接→线路编码(HDB3/CMI)→线路译码→信道解复接→话音解码 1→用户电话接口 1(见图 0-3)。

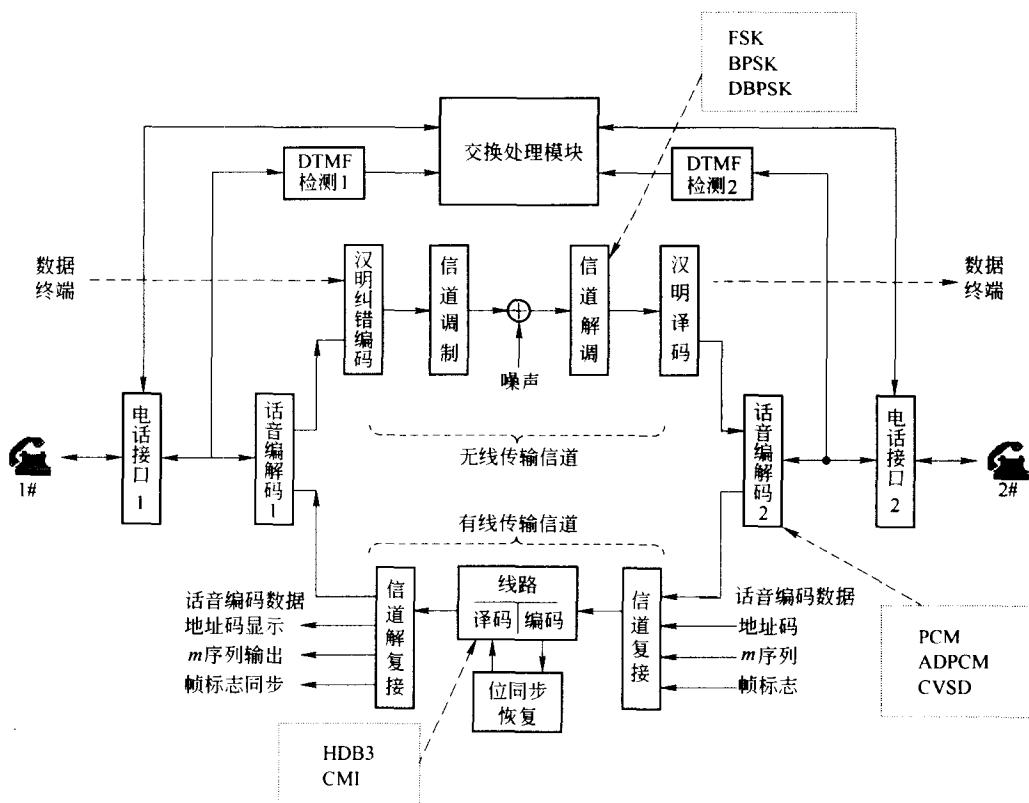


图 0-3 各电路测试模块间连接框图

这样设计实验系统的目的是为了在不增加成本的条件下最大限度地增加系统实验内容,加强学生的动手能力,便于将各测试模块放在不同系统中进行测试、比较,加强学生对各模块在系统中的地位、作用、性能的掌握,使学生对通信系统有一个较全面的了解,同时老师也可以根据实验实际课时对实验项目进行组织和优化。

在每一个模块中,都有测试点与测试插座对应信号点的定义。

二、实验箱使用说明

在通信原理综合实验系统中,各模块的功能实现,需初始化不同的 FPGA 程序与数字信号处理 DSP 程序,并对它们进行一定的管理。这些都是通过操作界面进行选择、控制。

在系统加电之后,系统按照上次关机前选择的模式进行初始化,在这期间 DSP+FPGA 模块中的初始化灯(DV01)熄灭。当初始化完成之后,初始化灯亮。这之后大约经过 5 秒钟,完成相应的模式参数设置。

在这个过程中,液晶显示器一直显示以下内容:

通信原理实验

完成初始化与参数设定后,液晶显示:

调制方式选择

之后,将等待输入,这时必须按下箭头键(除复位键外,其他键将不起作用),才可进入前一次选择的界面。

通过上、下箭头键可进行下列菜单的选择:

菜单 1 调制方式选择 (该菜单上只有下箭头和右箭头起作用)

菜单 2 FSK 传输系统

菜单 3 BPSK 传输系统

菜单 4 DBPSK 传输系统

菜单 5 输入数据选择

菜单 6 外部数据信号

菜单 7 全 1 码

菜单 8 全 0 码

菜单 9 0/1 码

菜单 10 特殊码序列

菜单 11 m 序列

菜单 12 工作方式选择

菜单 13 匹配滤波

菜单 14 PCM

菜单 15 ADPCM (在该菜单上只有上箭头和左箭头起作用)

通过上、下箭头,可以在菜单 1 到菜单 15 之间移动,对已选择的模式或参数的菜单打勾,否则显示“小手”。如要选择某一种模式,当移至该菜单时按确认键即可。

当在菜单 2~4 上进行确认时,系统对所选择的模式进行初始化,在这期间左边的初始化

灯(DV01)熄灭。当初始化完成之后,初始化灯亮。这之后大约经过 5 秒钟,完成相应的模式参数设置,并且在该菜单上打勾。

菜单 2~4 是调制方式选择;菜单 6~11 是输入数据选择;菜单 13 是一个复选菜单,按第一次为确认选择,按第二次则取消该参数的设置;菜单 14 和 15 是语音编码方式选择。

第 1 部分

验证性基本实验

说明:本部分共有 18 个实验内容:AMI/HDB3 码型变换;CMI 码型变换;FSK 传输系统;BPSK 传输系统;DBPSK 传输系统;汉明码系统;PAM 编译码器系统;PCM 编译码器系统;ADPCM 编译码器系统;CVSD 编译码器系统;帧成形及其传输;帧同步提取系统;模拟锁相环模块;数字锁相环;用户环路接口;双音多频检测;RS422 接口;RS232 接口。这 18 个试验均为“通信原理”课程教学大纲要求的必备实验。实验者通过对实验箱中相关模块进行连接、调试,就可以用示波器等观察和测试出相关图形和数据,从而加深对相关理论的理解。

实验 1 AMI/HDB3 码型变换

一、实验原理和电路说明

在通信原理综合试验箱中,采用了 CD22103 专用芯片(UD01)实现 AMI/HDB3 的编译码实验。在该电路模块中,没有采用复杂的线圈耦合的方法来实现 HDB3 码字的转换,而是采用运算放大器(UD02)完成对 AMI/HDB3 输出进行电平变换。变换输出为双极性码或单极性码。由于 AMI/HDB3 为归零码,含有丰富的时钟分量,因此输出数据直接送到位同步提取电路中的锁相环(PLL),获得接收时钟。AMI/HDB3 编译码系统组成方框图如图 1.1.1 所示。接收时钟的锁相环(PLL)提取电路方框图见实验 13 模拟锁相环模块中的图 1.13.1。

AMI/HDB3 编译码系统组成原理图如图 1.1.1 所示。输入的码流进入 UD01 的 1 脚,在 2 脚时钟信号的推动下输入 UD01 的编码单元,HDB3 与 AMI 由跳线开关 KD03 选择。编码之后的结果在 UD01 的 14(TPD03)、15(TPD04)脚输出。输出信号在电路直接返回到 UD01 的 11、13 脚,由 UD01 内部译码单元进行译码。通常译码之后 TPD07 与 TPD01 的波形应一致,但由于当前的输出 HDB3 码字可能与前 4 个码字有关,因而 HDB3 的编译码时延较大。运算放大器 UD02A 构成一个差分放大器,用来将线路输出的 HDB3 码变换为双极性码(TPD05)输出。运算放大器 UD02B 构成一个相加器,用来将线路输出的 HDB3 码变换为单极性码(TPD08)输出。

跳线开关 KD01 用于输入编码信号选择,当 KD01 设置在 Dt 位置时(左端),输入编码信号来自复接模块的 TDM 帧信号;当 KD01 设置在 M 位置时(右端),输入编码信号来自本地的 m 序列,用于编码信号观测。本地的 m 序列格式受 CMI 编码模块跳线开关 KX02 控制,

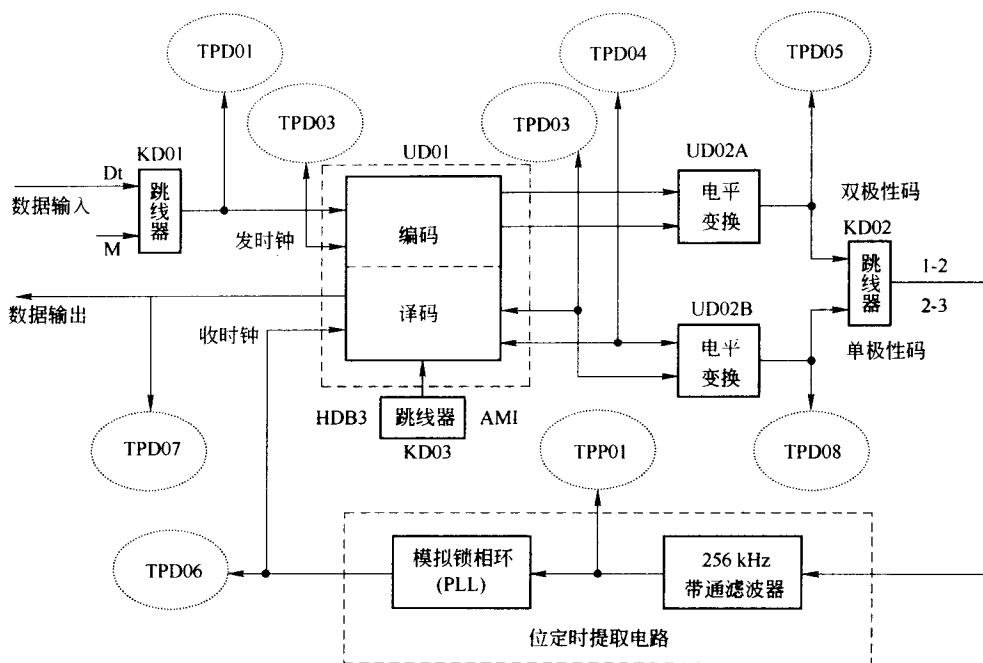


图 1.1.1 AMI/HDB3 编译码系统组成方框图

KX02 设置在 1-2 位置(左端),为 15 位周期 m 序列(111100010011010);KX02 设置在 2-3 位置(右端),为 7 位周期 m 序列(1110010)。

跳线开关 KD02 用于选择将双极性码或单极性码送到位同步提取电路中的锁相环,获得接收时钟,当 KD02 设置在 1-2 位置(左端),输出为双极性码;当 KD02 设置 2-3 位置(右端),输出为单极性码。

跳线开关 KD03 用于 AMI 或 HDB3 方式选择,当 KD03 设置在 HDB3 状态时(左端),UD01 完成 HDB3 编译码系统;当 KD03 设置在 AMI 状态时(右端),UD01 完成 AMI 编译码系统。

该模块内各测试点的安排如下:

- (1) TPD01——编码输入数据(256 kbit/s);
- (2) TPD02——编码输入时钟(256 kHz);
- (3) TPD03——HDB3 输出+;
- (4) TPD04——HDB3 输出-;
- (5) TPD05——HDB3 输出(双极性码);
- (6) TPD06——译码输入时钟(256 kHz);
- (7) TPD07——译码输出数据(256 kbit/s);
- (8) TPD08——HDB3 输出(单极性码)。

二、主要实验仪器

- | | |
|----------------------|------|
| 1. JH5001 通信原理综合实验系统 | 1 台; |
| 2. 20 MHz 双踪示波器 | 1 台; |

3. 函数信号发生器

1 台。

三、实验目的

1. 了解二进制单极性码变换为 AMI/HDB3 码的编码规则；
2. 熟悉 HDB3 码的基本特征；
3. 熟悉 HDB3 码的编译码器工作原理和实现方法；
4. 根据测量和分析结果，画出电路关键部位的波形。

四、实验内容

1. AMI 码编码规则验证

(1) 首先将输入信号选择跳线开关 KD01 设置在 M 位置(右端)、单/双极性码输出选择开关设置 KD02 设置在 2-3 位置(右端)、AMI/HDB3 编码开关 KD03 设置在 AMI 位置(右端),使该模块工作在 AMI 码方式。

(2) 将 CMI 编码模块内的 m 序列类型选择跳线开关 KX02 设置在 2-3 位置(右端),产生 7 位周期 m 序列。用示波器同时观测输入数据 TPD01 和 AMI 输出双极性编码数据 TPD05 波形及单极性编码数据 TPD08 波形,观测时用 TPD01 作为同步信号。分析观测输入数据与输出数据是否满足 AMI 编码关系,画出一个 m 序列周期的测试波形。

(3) 将 CMI 编码模块内的 m 序列类型选择跳线开关 KX02 设置在 1-2 位置(左端),产生 15 位周期 m 序列。重复上述测试步骤,记录测试结果。

(4) 将输入数据选择跳线开关 KD01 拨下,将示波器探头从 TPD01 测试点移去,使输入数据端口悬空产生全 1 码。重复上述测试步骤,记录测试结果。

(5) 将输入数据选择跳线开关 KD01 拨下,用一短路线将其一端接地,另一端十分小心地插入测试孔 TPD01,使输入数据为全 0 码(或采用将示波器探头接入 TPD01 测试点上,使数据端口不悬空,则输入数据亦为全 0 码)。重复上述测试步骤,记录测试结果。

2. AMI 码译码和时延测量

(1) 将输入数据选择跳线开关 KD01 设置在 M 位置(右端);将 CMI 编码模块内的 m 序列类型选择跳线开关 KX02 设置在 1-2 位置(左端),产生 15 位周期 m 序列;将锁相环模块内输入信号选择跳线开关 KP02 设置在 HDB3 位置(左端)。

(2) 用示波器同时观测输入数据 TPD01 和 AMI 译码输出数据 TPD07 波形,观测时用 TPD01 作为同步信号。观测 AMI 译码输出数据是否正确,画出测试波形。问:AMI 编码和译码的数据时延是多少?

(3) 将 CMI 编码模块内的 m 序列类型选择跳线开关 KX02 设置在 2-3 位置(右端),产生 7 位周期 m 序列。重复上述步骤测量,记录测试结果。问:此时 AMI 编码和译码的数据时延是多少?

思考:数据时延量的测量应考虑什么因素?

3. AMI 编码信号中同步时钟分量定性观测

(1) 将输入数据选择跳线开关 KD01 设置在 M 位置(右端),将 CMI 编码模块内的 m 序列类型选择跳线开关 KX02 设置在 1-2 位置,产生 15 位周期 m 序列;将锁相环模块内输入信

号选择跳线开关 KP02 设置在 HDB3 位置(左端)。

(2) 将极性码输出选择跳线开关 KD02 设置在 2-3 位置(右端)产生单极性码输出,用示波器测量模拟锁相环模块 TPP01 波形;然后将跳线开关 KD02 设置在 1-2 位置(左端)产生双极性码输出,观测 TPP01 波形变化。通过测量结果回答:①AMI 编码信号转换为双极性码或单极性码后,哪一种码型时钟分量更丰富,为什么? ②接收机应将接收到的信号转换成何种码型才有利于收端位定时电路对接收时钟进行提取。

(3) 将极性码输出选择跳线开关 KD02 设置在 2-3 位置(右端)产生单极性码输出,使输入数据为全 1 码(方法见实验内容 1),重复上述测试步骤,记录分析测试结果。

(4) 使输入数据为全 0 码(方法见实验内容 1),重复上述测试步骤,记录测试结果。

思考:具有长连 0 码格式的数据在 AMI 编译码系统中传输会带来什么问题,如何解决?

4. AMI 译码位定时恢复测量

(1) 将输入数据选择跳线开关 KD01 设置在 M 位置(右端),将 CMI 编码模块内的 m 序列类型选择跳线开关 KX02 设置在 1-2(或 2-3)位置,将锁相环模块内输入信号选择跳线开关 KP02 设置在 HDB3 位置(左端)。

(2) 先将跳线开关 KD02 设置在 2-3 位置(右端)单极性码输出,用示波器测量同时观测发送时钟测试点 TPD02 和接收时钟测试点 TPD06 波形,测量时用 TPD02 作为同步信号。此时两收发时钟应同步。然后,再将跳线开关 KD02 设置在 1-2 位置(左端)双极性码输出,观测 TPD02 和 TPD06 波形,记录和分析测量结果。

(3) 将跳线开关 KD02 设置到 2-3 位置(右端)单极性码输出,再将跳线开关 KD01 拔下,使输入数据为全 1 码或全 0 码(方法见实验内容 1)。重复上述测试步骤,记录分析测试结果。

思考:为什么在实际传输系统中使用 HDB3 码? 用其他方法如扰码,行吗?

5. HDB3 码变换规则验证

(1) 首先将输入信号选择跳线开关 KD01 设置在 M 位置(右端)、单/双极性码输出选择开关 KD02 设置在 2-3 位置(右端)、AMI/HDB3 编码开关 KD03 设置在 HDB3 位置(左端),使该模块工作在 HDB3 码方式。

(2) 将 CMI 编码模块内的 m 序列类型选择跳线开关 KX02 设置在 2-3 位置(右端),产生 7 位周期 m 序列。用示波器同时观测输入数据 TPD01 和 AMI 输出双极性编码数据 TPD05 波形及单极性编码数据 TPD08 波形,观测时用 TPD01 作为同步信号。分析观测输入数据与输出数据是否满足 AMI 编码关系,画出一个 m 序列周期的测试波形。

(3) 将 CMI 编码模块内的 m 序列类型选择跳线开关 KX02 设置在 1-2 位置(左端),产生 15 位周期 m 序列。重复上述测试步骤,记录测试结果。

(4) 使输入数据端口悬空产生全 1 码(方法同实验内容 1),重复上述测试步骤,记录测试结果。

(5) 使输入数据为全 0 码(方法同实验内容 1),重复上述测试步骤,记录测试结果。

6. HDB3 码译码和时延测量

(1) 将输入数据选择跳线开关 KD01 设置在 M 位置(右端);将 CMI 编码模块内的 m 序列类型选择跳线开关 KX02 设置在 1-2 位置(左端),产生 15 位周期 m 序列;将锁相环模块内输入信号选择跳线开关 KP02 设置在 HDB3 位置(左端)。

(2) 用示波器同时观测输入数据 TPD01 和 HDB3 译码输出数据 TPD07 波形,观测时用 TPD01 作为同步信号。分析观测 HDB3 编码输入数据与 HDB3 译码输出数据是否满足 HDB3 编译码系统要求,画出测试波形。问:HDB3 编码和译码的数据时延是多少?

(3) 将 CMI 编码模块内的 m 序列类型选择跳线开关 KX02 设置在 2-3 位置(右端),产生 7 位周期 m 序列。重复上述步骤测量,记录测试结果。问:此时 HDB3 编码和译码的数据时延是多少,为什么?

7. HDB3 编码信号中同步时钟分量定性观测

(1) 将输入数据选择跳线开关 KD01 设置在 M 位置(右端),将 CMI 编码模块内的 m 序列类型选择跳线开关 KX02 设置在 1-2 位置,产生 15 位周期 m 序列;将锁相环模块内输入信号选择跳线开关 KP02 设置在 HDB3 位置(左端)。

(2) 将极性码输出选择跳线开关 KD02 设置在 2-3 位置(右端)产生单极性码输出,用示波器测量模拟锁相环模块 TPP01 波形;然后将跳线开关 KD02 设置在 1-2 位置(左端)产生双极性码输出,观测 TPP01 波形变化。根据测量结果思考:HDB3 编码信号转换为双极性码和单极性码中哪一种码型时钟分量丰富?

(3) 将极性码输出选择跳线开关 KD02 设置在 2-3 位置(右端)产生单极性码输出,使输入数据为全 1 码(方法见实验内容 1),重复上述测试步骤,记录分析测试结果。

(4) 使输入数据为全 0 码(方法见实验内容 1),重复上述测试步骤,记录测试结果。

分析总结:HDB3 码与 AMI 码有何不一样的结果?

8. HDB3 译码位定时恢复测量

(1) 将输入数据选择跳线开关 KD01 设置在 M 位置(右端),将 CMI 编码模块内的 m 序列类型选择跳线开关 KX02 设置在 1-2(或 2-3)位置,将锁相环模块内输入信号选择跳线开关 KP02 设置在 HDB3 位置(左端)。

(2) 先将跳线开关 KD02 设置在 2-3 位置(右端)单极性码输出,用示波器测量同时观测发送时钟测试点 TPD02 和接收时钟测试点 TPD06 波形,测量时用 TPD02 作为同步信号。此时两收发时钟应同步。然后,再将跳线开关 KD02 设置在 1-2 位置(左端)产生双极性码输出,观测 TPD02 和 TPD06 波形,记录和分析测量结果。根据测量结果思考:接收端为便于提取位同步信号,需对收到的 HDB3 编码信号做何处理?

(3) 将跳线开关 KD02 设置到 2-3 位置(右端)产生单极性码输出,再将跳线开关 KD01 拨下,使输入数据为全 1 码或全 0 码(方法见实验内容 1)。重复上述测试步骤,记录分析测试结果。

五、实验报告

1. 根据实验结果,画出主要测量点波形。
2. 根据测量结果,分析 AMI 码和 HDB3 码接收时钟提取电路受输入数据影响的情况。
3. 总结 HDB3 码的信号特征。

